



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 202331987 A

(43)公開日：中華民國 112 (2023) 年 08 月 01 日

(21)申請案號：111140063

(22)申請日：中華民國 111 (2022) 年 10 月 21 日

(51)Int. Cl.: H01L23/58 (2006.01)

H01L23/52 (2006.01)

(30)優先權：2021/10/22 美國

63/271,042

2022/05/18 美國

63/343,325

2022/10/20 美國

18/048,378

(71)申請人：美商艾德亞半導體科技有限責任公司(美國) ADEIA SEMICONDUCTOR TECHNOLOGIES LLC (US)

美國

(72)發明人：哈巴 貝高森 HABA, BELGACEM (US)；沈 虹 SHEN, HONG (US)；瓦利歐特 帕特里克 VARIOT, PATRICK (US)；卡特卡 拉杰詡 KATKAR, RAJESH (IN)

(74)代理人：閻啓泰；林景郁

申請實體審查：無 申請專利範圍項數：76 項 圖式數：9 共 51 頁

(54)名稱

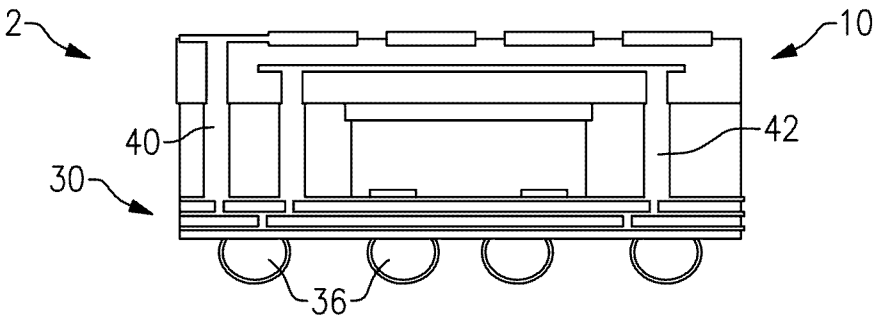
射頻裝置封裝

(57)摘要

一種整合的裝置封裝被揭示。所述整合的裝置封裝可包含天線結構以及電耦接至所述天線結構的整合的裝置晶粒。所述天線結構可以利用系統板或者與所述系統板分開來加以形成。當所述天線結構是利用所述系統板來形成，所述整合的裝置封裝可包含具有導電的繞線線路的重分佈層，使得所述整合的裝置晶粒被設置在所述系統板以及所述重分佈層之間，並且所述整合的裝置晶粒是至少部分地透過所述重分佈層的所述導電的繞線線路中的一或多個來電耦接至所述天線結構。當所述天線結構是和所述系統板分開，所述整合的裝置晶粒可被定位在所述天線結構以及所述系統板之間，並且所述整合的裝置晶粒可以至少部分透過所述系統板的導電的繞線線路中的一或多個以及在所述系統板以及所述天線結構之間的互連結構的導線來電耦接至所述天線結構。

An integrated device package is disclosed. The integrated device package can include an antenna structure and an integrated device die electrically coupled to the antenna structure. The antenna structure can be formed with a system board or separated from the system board. When the antenna structure is formed with the system board, the integrated device package can include a redistribution layer having conductive routing traces such that the integrated device die is disposed between the system board and the redistribution layer, and the integrated device die is electrically coupled to the antenna structure at least partially through one or more of the conductive routing traces of the redistribution layer. When the antenna structure is separated from the system board, the integrated device die can be positioned between the antenna structure and the system board, and the integrated device die can be electrically coupled to the antenna structure at least partially through one or more of conductive routing traces of the system board and conductive wire of an interconnect structure between the system board and the antenna structure.

指定代表圖：



符號簡單說明：

2:整合的裝置封裝

10:元件

30:重分佈層(RDL)

36:焊料球

40、42:導電柱

圖2D

【發明摘要】

【中文發明名稱】 射頻裝置封裝

【英文發明名稱】 RADIO FREQUENCY DEVICE PACKAGES

【中文】

一種整合的裝置封裝被揭示。所述整合的裝置封裝可包含天線結構以及電耦接至所述天線結構的整合的裝置晶粒。所述天線結構可以利用系統板或者與所述系統板分開來加以形成。當所述天線結構是利用所述系統板來形成，所述整合的裝置封裝可包含具有導電的繞線線路的重分佈層，使得所述整合的裝置晶粒被設置在所述系統板以及所述重分佈層之間，並且所述整合的裝置晶粒是至少部分地透過所述重分佈層的所述導電的繞線線路中的一或多個來電耦接至所述天線結構。當所述天線結構是和所述系統板分開，所述整合的裝置晶粒可被定位在所述天線結構以及所述系統板之間，並且所述整合的裝置晶粒可以至少部分透過所述系統板的導電的繞線線路中的一或多個以及在所述系統板以及所述天線結構之間的互連結構的導線來電耦接至所述天線結構。

【英文】

An integrated device package is disclosed. The integrated device package can include an antenna structure and an integrated device die electrically coupled to the antenna structure. The antenna structure can be formed with a system board or separated from the system board. When the antenna structure is formed with the system board, the integrated device package can include a redistribution layer having conductive routing traces such that the integrated device die is disposed between the system board and the redistribution layer, and the integrated device die is electrically

coupled to the antenna structure at least partially through one or more of the conductive routing traces of the redistribution layer. When the antenna structure is separated from the system board, the integrated device die can be positioned between the antenna structure and the system board, and the integrated device die can be electrically coupled to the antenna structure at least partially through one or more of conductive routing traces of the system board and conductive wire of an interconnect structure between the system board and the antenna structure.

【指定代表圖】 圖2D

【代表圖之符號簡單說明】

2:整合的裝置封裝

10:元件

30:重分佈層(RDL)

36:焊料球

40、42:導電柱

【特徵化學式】

無

【發明說明書】

【中文發明名稱】 射頻裝置封裝

【英文發明名稱】 RADIO FREQUENCY DEVICE PACKAGES

【技術領域】

【0001】 本領域大致是有關於整合的裝置封裝，並且尤其是有關於射頻(RF)封裝。

相關申請案之交互參照

【0002】 此申請案主張2021年10月22日申請的名稱為“射頻裝置封裝”的美國臨時專利申請案號63/271,042、以及2022年5月18日申請的名稱為“射頻裝置封裝”的美國臨時專利申請案號63/343,325的優先權，所述美國臨時專利申請案的每一個的整體內容是在此藉以納入作為參考。

【先前技術】

【0003】 高效能的射頻(radio frequency，RF)裝置現今的需求量很大。RF裝置的效能例如可以是根據其增益、頻寬、方向性、等等而定。所述RF裝置可包含一天線結構以及一晶粒(例如，射頻積體電路(radio frequency integrated circuit，RFIC)、收發器晶粒、等等)。所述天線結構以及所述晶粒被封裝所用的方式可能會影響所述RF裝置的效能。有效率設計的封裝內天線(Antenna in Package，AiP)或是封裝上天線(Antenna on Package，AoP)結構可以簡化模組複雜性，同時為不斷發展的無線技術領域提供效能提升。製造小型且可靠的高效能的RF裝置可能是困難的。於是，對於改良的RF裝置封裝仍然有持續不斷的需求。

【發明內容】

【0004】 本發明的第一態樣為一種整合的裝置封裝，其包括：系統板，其包括天線結構；重分佈層，其具有導電的繞線線路；以及整合的裝置晶粒，其被設置在所述系統板以及所述重分佈層之間，所述整合的裝置晶粒至少部分地透過所述重分佈層的所述導電的繞線線路中的一或多個電耦接至所述天線結構。

【0005】 本發明的第二態樣為一種整合的裝置封裝，其包括：元件，其包括天線結構；重分佈層，其具有導電的繞線線路；以及整合的裝置晶粒，其是至少部分內嵌在模製材料中並且被設置在所述元件以及所述重分佈層之間，所述整合的裝置晶粒是至少部分透過所述重分佈層的所述導電的繞線線路中的一或多個來電耦接至所述天線結構，其中所述重分佈層是透過互連結構來電耦接至所述元件，所述互連結構包括經由所述模製材料所形成的一或多個導線或柱。

【0006】 本發明的第三態樣為一種製造整合的裝置封裝之方法，所述方法包括：提供具有天線結構的元件，所述元件具有第一側以及與所述第一側相對的第二側；安裝整合的裝置晶粒至所述元件的所述第二側；形成從所述第二側延伸的互連結構；在所述整合的裝置晶粒的周圍提供模製材料，所述互連結構至少部分內嵌在所述模製材料中；以及透過所述互連結構來電耦接所述天線結構以及重分佈層。

【0007】 本發明的第四態樣為一種整合的裝置封裝，其包括：系統板，其具有天線結構；重分佈層，其具有導電的繞線線路；以及整合的裝置晶粒，其設置在所述系統板以及所述重分佈層之間，所述整合的裝置晶粒電耦接至所述重分佈層。

【0008】 本發明的第五態樣為一種整合的裝置封裝，其包括：系統板；天線結構；重分佈層，其具有導電的繞線線路；以及整合的裝置晶粒，其設置在所述系統板以及所述重分佈層之間，所述整合的裝置晶粒是至少部分地透過所述重分佈層的所述導電的繞線線路中的一或多個來電耦接至所述天線結構。

【0009】 本發明的第六態樣為一種整合的裝置封裝，其包括：天線結構；載體，其包括一或多個繞線線路並且透過互連結構的導線來電耦接至所述天線結構；以及整合的裝置晶粒，其附接至所述載體並且被設置在所述載體以及所述天線結構的至少一部分之間，所述整合的裝置晶粒是至少部分透過所述載體之導電的繞線線路中的所述一或多個以及所述導線來電耦接至所述天線結構。

【0010】 本發明的第七態樣為一種整合的裝置封裝，其包括：電磁相容層，其包含天線結構；載體，其包括一或多個繞線線路，其透過互連結構的導線來電耦接至所述天線結構；以及整合的裝置晶粒，其被安裝在所述載體之上並且被設置在所述載體以及所述電磁相容層之間，所述整合的裝置晶粒是至少部分透過所述導線來電耦接至所述天線結構。

【0011】 本發明的第八態樣為一種整合的裝置封裝，其包括：天線結構；載體，其包括繞線線路中的一或多個，並且透過互連結構的導線來電耦接至所述天線結構；整合的裝置晶粒，其被安裝在所述載體之上並且被設置在所述載體以及所述天線結構的至少一部分之間，所述整合的裝置晶粒是至少部分透過所述導線來電耦接至所述天線結構；以及模製材料，其被設置在所述載體以及所述天線結構的部分之間，所述整合的裝置晶粒至少部分內嵌在所述模製材料中，所述互連結構至少部分內嵌在所述模製材料中，其中所述天線結構的所述部分被形成在所述模製材料的表面上。

【圖式簡單說明】

【0012】 所述詳細說明是參考所附的圖式來闡述。相同的元件符號在不同的圖中的使用是指出類似或相同的元件。

【0013】 為了此討論，在圖式中描繪的裝置及系統是被展示為具有多個構件。如同在此所述的裝置及/或系統的各種實施方式可包含較少的構件，而且仍

然在本揭露內容的範疇之內。或者是，裝置及/或系統의 其它實施方式可包含額外的構件、或是所述構件的各種組合，而且仍然在本揭露內容的範疇之內。

【0014】 [圖1A-1F]是展示在根據一實施例的一種製造一整合的裝置封裝之方法中的步驟。

【0015】 [圖2A-2D]是展示在根據另一實施例的一種製造一整合的裝置封裝之方法中的步驟。

【0016】 [圖2E-2H]是展示在根據另一實施例的一種製造一整合的裝置封裝之方法中的步驟。

【0017】 [圖3A-3F]是展示在根據另一實施例的一種製造一整合的裝置封裝之方法中的步驟。

【0018】 [圖4A-4E]是展示在根據另一實施例的一種製造一整合的裝置封裝之方法中的步驟。

【0019】 [圖5A-5E]是展示在根據另一實施例的一種製造一整合的裝置封裝之方法中的步驟。

【0020】 [圖6A-6E]是展示在根據另一實施例的一種製造一整合的裝置封裝之方法中的步驟。

【0021】 [圖7A-7E]是展示在根據另一實施例的一種製造一整合的裝置封裝之方法中的步驟。

【0022】 [圖8]是根據一實施例的一整合的裝置封裝的概要橫截面側視圖。

【0023】 [圖9A]是根據一實施例的整合的裝置封裝7的概要橫截面側視圖。

【0024】 [圖9B]是圖9A的整合的裝置封裝的概要俯視的平面圖。

【0025】 [圖9C]是根據另一實施例的所述整合的裝置封裝的概要橫截面

側視圖。

【0026】 [圖9D]是圖9C的整合的裝置封裝的概要俯視的平面圖。

【0027】 [圖9E]是根據另一實施例的所述整合的裝置封裝的概要橫截面側視圖。

【0028】 [圖9F]是根據另一實施例的所述整合的裝置封裝的概要橫截面側視圖。

【0029】 [圖9G]是根據另一實施例的所述整合的裝置封裝的概要橫截面側視圖。

【實施方式】

【0030】 在例如是無線通訊技術的各種技術中，通信頻率一直在增加，並且可能會持續增加。例如，在典型的蜂巢式網路中，頻率可能是至少幾個GHz的數量級。在新的標準下(例如，一5G標準)，頻率可能是實質更高的，例如是至少25GHz、至少50GHz、至少75GHz、至少94GHz、至少160GHz、至少300GHz等等。不同於與4G標準相容的系統，與所述5G標準相容的系統(例如，毫米波(mmWave)系統)是納入相位陣列天線，其包含具有個別的輻射元件的一陣列的天線。一相位陣列天線可以利用波束成形技術來電性操縱一射束在多個方向上。

【0031】 一天線結構可被設置在一板上，所述板是與一射頻積體電路(RFIC)晶片組分開的。此方法是以一離散的天線方法著稱的。一天線結構以及所述RFIC亦可以整合到單一封裝中。此種整合的結構可被稱為封裝內天線(AiP)。相較於所述離散的天線方法，所述AiP可以使得在所述天線結構以及所述RFIC之間的距離更靠近，其可以貢獻到改進的發送器效率以及接收器雜訊。所述RFIC晶片組可包含收發器IC、功率放大器(power amplifier, PA)、低雜訊的放大器(low-noise amplifier, LNA)、開關、等等。

【0032】 在一例如是所述RFIC的RF系統級封裝(system-in-package, SiP)以及在所述AiP中的天線結構之間的連接較佳的是具有一相當低的插入損失以及良好的阻抗匹配，同時所述天線結構的設置可被控制以獲得改善的輻射效能。在設計所述AiP上存在有取捨。例如，電性效能、熱機械可靠度、緊密度、可製造性以及成本可能會受到所述AiP的設計的選擇影響。

【0033】 在此揭露的各種實施例是有關於一整合的裝置封裝，其包含一天線結構以及一耦接至所述天線結構的整合的裝置晶粒(例如，射頻積體電路(RFIC))晶片組。在此揭露的各種實施例可以致能在所述天線結構以及所述晶粒之間的距離為相當短的，藉此改進發送器效率及/或接收器雜訊指數。所述整合的裝置晶粒可被安裝在一例如是印刷電路板(PCB)的載體之上。在某些實施例中，所述天線結構可以利用一耦接至所述載體的重分佈層來加以形成。所述重分佈層以及所述載體可以透過一互連結構來電連接。所述互連結構可包括一直立的接合線，例如是一陣列的直立的接合線(例如，一接合貫孔陣列(BVA®))、或是一導電柱，例如是一陣列的導電柱。所述BVA可包括一陣列的接合線，其是從所述載體的導電的部分延伸的。透過所述BVA來連接所述元件至所述重分佈層可以有利地致能所述整合的裝置封裝改善其效能，同時降低其製造成本。所述BVA可被建構以便於提供一屏蔽功能。例如，所述BVA可以在窄於所述天線結構的一操作頻率的間距下加以形成，以屏蔽所述整合的裝置晶粒免於具有所述操作頻率的射頻。額外範例的BVA結構及實施方式可見於整個美國專利號10,559,537中，其整體內容是以此整體且為了所有的目的而被納入在此作為參考。所述互連的結構可包括一電鍍的導電柱或支柱。所述互連結構可以利用任何其它適當的技術來形成。

【0034】 在某些其它實施例中，所述天線結構可以利用一元件或是一載體，例如一系統板(例如，印刷電路板(PCB))來加以形成。所述整合的裝置封裝

可包含一耦接至所述元件的重分佈層(redistribution layer, RDL)。所述元件以及所述RDL可以透過一互連結構(例如, 所述BVA)來連接。

【0035】 圖1A至1F是展示在一種製造一整合的裝置封裝1之方法中的各種步驟。圖1A是一元件10的概要橫截面側視圖, 其具有一天線結構12。所述元件10可包括一例如是印刷電路板(PCB)的系統板。在所舉例說明的實施例中, 所述積層系統板可以作為用於所述封裝1的一封裝基板。所述PCB可包括一FR-4板, 其包含內嵌在一強化的環氧樹脂積層片中的導電線路, 其例如是藉由玻璃強化的。所述PCB可包括一聚四氟乙烯(PTFE)PCB、一預浸料、一陶瓷PCB、一聚醯亞胺PCB、或是任何其它可被實施來製造PCB的材料。所述天線結構12可包括一或多個輻射元件12a以及一天線接地12b。所述天線結構12可包括被形成在一絕緣材料13中及/或之上的金屬化層。如同在圖1A中所繪的, 所述輻射元件12a可被設置在所述元件10的一第一側10a上, 而所述天線接地12b可以至少部分地內嵌在所述元件10的絕緣材料13中。例如, 所述天線接地12b可以完全地內嵌在所述絕緣材料13中, 並且所述輻射元件12a可以部分地內嵌在所述絕緣材料13中, 並且在所述第一側10a上露出。所述天線結構12可包括一貼片天線、一網格天線、八木-宇田(Yagi-Uda)或是任何其它類型的天線結構。所述元件10可包含貫孔14、16。所述貫孔14可以連接至所述一或多個輻射元件12a, 並且從所述第二側10b至少部分穿過所述元件10的厚度來延伸的(例如, 完全穿過所述絕緣材料13)。所述貫孔16可以連接至所述輻射元件12b, 並且從所述第二側10b至少部分穿過所述元件10的厚度來延伸的(例如, 部分穿過所述絕緣材料13)。儘管所述輻射元件12a在圖1A中是被展示只在所述PCB或基板的一金屬層中, 但是所述輻射元件12a可被形成在兩個或多個金屬層上。一氣穴或凹處可被設置在所述輻射元件12a以及所述天線接地12b之間, 以助於改善頻寬及輻射效率, 並且抑制表面波。

【0036】 圖1B是所述元件10以及導線18、20的概要橫截面側視圖。所述導

線18、20是一互連結構的一個例子。所述導線18、20可以定義一接合貫孔陣列(BVA)。所述導線18可以藉由一引線接合的製程來連接至所述貫孔14，並且所述導線20可以藉由一引線接合的製程來連接至所述貫孔16。所述導線18、20可以大致垂直地延伸在一大致垂直於所述元件10的第二側10b的方向上。儘管所述導線18、20在圖1B中被展示為直接連接至所述貫孔16及14，但在某些其它實例中，所述導線18、20可以利用在所述PCB中的一或多個金屬層或是導電的佈線來連接的。在某些其它實施例中，所述導線18、20可包括導電柱或是導電支柱。所述導線18、20可以藉由貫孔電鍍或是任何其它適當的柱或支柱形成技術來加以形成。

【0037】 一或多個被動裝置(例如，電容器、電感器)可被形成或內嵌(例如整合的被動裝置或IPD)在所述PCB的其它區域中。在另一例子中，一或多個微電子裝置，例如是電壓調節器或任何其它積體電路晶粒亦可以內嵌在所述PCB中。

【0038】 圖1C是所述元件10以及一被安裝至所述元件10的第二側10b的整合的裝置晶粒22的概要橫截面側視圖。所述整合的裝置晶粒22可以是一射頻(RF)晶粒，其包含RF電路。例如，所述整合的裝置晶粒22可包括一射頻積體電路(RFIC)或是一單石微波IC(monolithic microwave IC，MMIC)。所述整合的裝置晶粒22具有一第一側22a以及一與所述第一側相對的第二側22b，並且所述第一側22a可以藉由一晶粒附接材料24而被安裝至所述元件10。所述RF晶粒的操作頻率例如可以是至少1GHz、至少5GHz、至少10GHz、至少25GHz、至少50GHz、至少75GHz、至少94GHz、至少160GHz、至少300GHz等等。額外的電子元件(未顯示)可被安裝至所述元件10的第二側10b。

【0039】 圖1D是所述元件10以及內嵌在一模製材料26中的所述整合的裝置晶粒22的概要橫截面側視圖。所述模製材料26可被施加在所述整合的裝置晶粒22以及所述導線18、20的周圍，並且施加到所述元件10之上。如同在圖1D中所示，所述整合的裝置晶粒22的第二側22b可以內嵌在所述模製材料26中。然而，

在其它實施例中，所述整合的裝置晶粒22的第二側22b可以藉由拋光或者是移除所述模製材料26覆蓋所述晶粒22的部分，而透過所述模製化合物26來露出。例如，所述模製材料26的一表面以及所述整合的裝置晶粒22的第二側22b可以是彼此大致齊平的。在其它實施例中，所述晶粒22的第二側22b可以內嵌在所述模製材料26中，並且孔洞可以穿過模製材料26的覆蓋的部分而被形成，以提供電性連通至所述晶粒22的焊墊。一板(未顯示)可被設置在所述整合的裝置晶粒22的第二側22b之上，並且所述模製材料26可以流動在所述板以及所述元件10之間，使得所述模製材料26底膠填充在所述板以及所述元件10之間的空間或間隙。所述模製材料26可加以沉積，並且所述模製材料26在所述整合的裝置晶粒22的第二側22b之上的一部分可被移除(例如，被拋光)。

【0040】 在另一例子中，導電柱或墊(未顯示)可被形成在所述整合的裝置晶粒22的第二側22b上，並且導電柱以及導線18及20的末端可以延伸在所述整合的裝置晶粒22的第二側22b之上。所述模製材料26可加以沉積在所述導電柱、所述導線18、20、以及所述整合的晶粒22周圍及之上，並且所述模製材料26的一部分可被移除(例如，被拋光)以露出所述導線18、20以及在所述整合的裝置晶粒22上的導電柱的末端，而第二表面22b仍然是在所述模製材料26之下。

【0041】 圖1E是所述整合的裝置封裝1的概要橫截面側視圖，其包含所述元件10、所述整合的裝置晶粒22、以及一重分佈層(RDL)30。所述RDL 30可包括橫向延伸的導電線路32、以及在所述RDL 30之內垂直延伸的導電貫孔34。所述RDL 30可以電連接至所述導線18、20以及所述整合的裝置晶粒22。在另一例子中，導電柱(未顯示)可被形成在所述整合的裝置晶粒22上，並且所述整合的裝置晶粒22以及所述RDL 30可以透過在所述整合的裝置晶粒22上的導電柱來電連接。所述元件10的天線結構12可以透過所述貫孔14、16、所述導線18、20、橫向地透過所述RDL 30的導電線路、以及垂直地透過被形成在所述整合的裝置晶粒

22上的所述導電柱或墊，來和所述整合的裝置晶粒22電耦接。所述天線結構12、所述整合的裝置晶粒22、以及所述RDL 30的方位可以致能在所述天線結構12以及所述整合的裝置晶粒22之間相當短的電性路徑。利用所述導線18、20於電連接所述結構12以及所述RDL 30可以致能所述整合的裝置封裝1的相當低成本的製造，尤其是考量被用來做成在所述天線結構12以及所述RDL 30之間的電連接的相當低數量的此種導線18、20。在例如是PCB的一基板或板上形成所述天線結構12，而不是利用額外的RDL層來形成所述天線結構12可以改善可製造性並且降低製造成本。

【0042】 如上所述，所述BVA可被建構以便於提供一屏蔽(例如，電磁屏蔽)功能。例如，所述BVA可以在窄於所述天線結構的一操作頻率的間距下加以形成，以屏蔽所述整合的裝置晶粒免於具有所述操作頻率的射頻。例如，所述BVA的間距可以是至少150-200微米。在某些例子中，所述天線結構12的天線接地12b可以是所述屏蔽的部分。在某些其它例子中，一個別的接地層可被設置以形成一屏蔽。在某些例子中，所述BVA可被形成以便於屏蔽在所述整合的裝置封裝1之內的一區域與在所述整合的裝置封裝1之內的另一區域。例如，所述整合的裝置封裝1的一區域可以具有所述整合的裝置晶粒22，而所述整合的裝置封裝1的另一區域可包含一電子構件(例如，一整合的裝置晶粒)。

【0043】 在圖1F，焊料球36可被設置在所述RDL 30的一表面上，以用於輸入/輸出(I/O)連接。所述整合的裝置封裝1可以透過所述焊料球36而被安裝在一更大的系統或裝置之上。例如，所述整合的裝置封裝1可被實施在一例如是行動電話裝置的裝置的一主機板中。

【0044】 圖2A至2D是展示在一種製造一整合的裝置封裝2之方法中的各種的步驟。除非另有指出，否則圖2A至2D的構件可以是相同或大致類似於圖1A至1F的相似的構件。

【0045】 圖2A是一元件10的概要橫截面側視圖，其具有一天線結構12。所述元件10可包括一例如是印刷電路板(PCB)的系統板。在所舉例說明的實施例中，所述積層系統板可以作為用於所述封裝1的一封裝基板。所述天線結構12可包括一幅射元件12a(例如，一貼片天線)以及一天線接地12b。如同在圖2A中所繪，所述幅射元件12a可被設置在所述元件10的一第一側10a上，而所述天線接地12b可以是至少部分內嵌在所述元件10中。所述元件10可包含貫孔14、16。所述貫孔14可以連接至所述幅射元件12a，並且從所述第二側10a至少部分延伸穿過所述元件10的厚度。所述貫孔16可以連接至所述天線接地12b，並且從所述第二側10a至少部分延伸穿過所述元件10的厚度。

【0046】 圖2B是所述元件10以及被安裝至所述元件10的第二側10b的一整合的裝置晶粒22的概要橫截面側視圖。所述整合的裝置晶粒22可以是一射頻(RF)晶粒，其包含RF電路。例如，所述整合的裝置晶粒22可包括一射頻積體電路(RFIC)、或是一單石微波IC(MMIC)。所述整合的裝置晶粒22具有一第一側22a以及與所述第一側相對的一第二側22b，並且所述第一側22a可以藉由一晶粒附接材料24而被安裝至所述元件10。

【0047】 圖2C是所述元件10以及內嵌在一模製材料26中的整合的裝置晶粒22的概要橫截面側視圖。所述模製材料26可被施加在所述整合的裝置晶粒22的周圍。所述整合的裝置晶粒22的第二側22b可以內嵌在所述模製材料26中。所述整合的裝置晶粒22的第二側22b例如可以藉由一拋光或其它材料移除製程以移除所述模製化合物26覆蓋所述晶粒22的部分而被露出。例如，所述模製材料26的一表面以及所述整合的裝置晶粒22的第二側22b可以是與彼此大致齊平的。在其它實施例中，所述晶粒22的第二側22b可以內嵌在所述模製材料26中，並且孔洞可以穿過模製材料26的所述覆蓋的部分而被形成，以提供電性連通至所述晶粒22的焊墊。

【0048】 圖2D是所述整合的裝置封裝2的概要橫截面側視圖。在圖2D，導電柱40、42被形成。所述導電柱40、42可以藉由在所述模製材料26中鑽孔穿過模具貫孔並且利用一導電材料來填充所述貫孔來加以形成。在某些其它例子中，所述導電柱40、42可以在所述元件10的第二側10b上安裝所述整合的裝置晶粒22或是提供所述模製材料26之前形成。再者，在圖2D，一RDL 30可被設置。所述導電柱40、42在功能上可以是類似於所述導線18、20。所述RDL 30可包括橫向延伸的導電線路32、以及在所述RDL 30之內垂直延伸的導電貫孔34。所述RDL 30可以電連接至所述導線28、20以及所述整合的裝置晶粒22。所述元件10的天線結構12可以透過所述貫孔14、16、所述導線18、20、以及透過所述RDL 30來和所述整合的裝置晶粒22電耦接。所述天線結構12、所述整合的裝置晶粒22、以及所述RDL 30的方位可以致能在所述天線結構12以及所述整合的裝置晶粒22之間相當短的電性路徑。利用所述導線18、20於電連接所述結構12以及所述RDL 30可以致能所述整合的裝置封裝1的相當低成本的製造。再者，在圖2D，焊料球36可被設置在所述RDL 30的一表面上，以用於輸入/輸出(I/O)連接。所述整合的裝置封裝1可以透過所述焊料球36而被安裝在一更大的系統或裝置之上。例如，所述整合的裝置封裝1可被實施在一例如是行動電話裝置的裝置的一主機板中。

【0049】 圖2E至2H是展示在另一種製造所述整合的裝置封裝2的方法中的各種的步驟。除非另有指出，否則圖2E至2H的構件可以是相同或大致類似於圖1A至2D的相似的構件。在圖2E至2H中所示的製程是大致類似於在圖2A至2D中所示的製程，除了在圖2E至2H的製程中的導電柱40、42是在提供所述模製材料26之前形成的。

【0050】 圖3A至3F是展示在另一種製造一整合的裝置封裝9之方法中的各種的步驟。除非另有指出，否則圖3A至3F的構件可以是相同或大致類似於圖1A至2H的相似的構件。在圖3A中，導電柱40、42可被形成在一載體43上。所述

導電柱40、42可包括電鍍的柱及/或BVA。在某些實施例中，一光阻層可被圖案化，並且支柱可被電鍍以形成所述導電柱40、42。在圖3B中，一整合的裝置晶粒22可被安裝在所述載體43之上。所述整合的裝置晶粒22可以藉由一晶粒附接材料24來附接至所述載體43。所述整合的裝置晶粒22可包括柱45。在某些實施例中，所述整合的裝置晶粒22可以省略所述柱45，並且端子(未顯示)可被露出以用於電連接。在圖3C中，一模製材料26可被設置。在圖3D中，所述模製材料26的至少一部分可被移除，以露出所述導電柱40、42以及所述柱45。在圖3E中，一RDL 30可被設置並且和所述導電柱40、42以及所述柱45電連接。在圖3F中，所述載體43可被移除，並且一元件10可被設置並且和所述導電柱40、42電連接。在某些實施例中，所述元件10可以藉由例如一球格陣列(BGA)47來電連接至所述導電柱40、42。

【0051】 圖4A至4E是展示在一種製造一整合的裝置封裝3之方法中的各種的步驟。除非另有指出，否則圖4A至4E的構件可以是相同或大致類似於圖1A至3F的相似的構件。所述整合的裝置封裝3大致類似於在圖1E及1F中描繪的整合的裝置封裝1，除了所述整合的裝置封裝3的天線接地12b是被形成在(例如，被露出在)所述元件10的第二側10b。所述整合的裝置封裝可以省略在此揭露的某些其它實施例中展示的貫孔16。在圖4A-4E中，所述天線接地12b在某些實施例中亦可以作為用於所述晶粒22的一電性接地連接。

【0052】 圖5A至5E是展示在一種製造一整合的裝置封裝4之方法中的各種的步驟。除非另有指出，否則圖5A至5E的構件可以是相同或大致類似於圖1A至4E的相似的構件。所述整合的裝置封裝4是大致類似於在圖4E中描繪的整合的裝置封裝3，除了所述整合的裝置封裝4的整合的裝置晶粒22是藉由導線44來電連接至所述RDL 30，所述導線44是至少部分延伸穿過在所述晶粒22的上表面上的墊以及所述RDL 30之間的所述模製材料26的厚度。在某些實施例中，所述導

線44可以和導線20及18被形成是同時或之後形成的。在某些其它實施例中，所述導線44可被導電柱或導電凸塊所取代。

【0053】 圖6A至6E是展示在一種製造一整合的裝置封裝5之方法中的各種的步驟。除非另有指出，否則圖6A至6E的構件可以是相同或大致類似於圖1A至5E的相似的構件。所述整合的裝置封裝5是大致類似於在圖1E及1F中描繪的整合的裝置封裝1，除了所述貫孔14、16是從所述整合的裝置封裝3被省略，並且所述導線18、20是直接接觸所述天線結構12。例如，如同在圖6B-6E中所示，所述導線18、20的末端部分可以內嵌在所述絕緣材料13中。導線18、20可被形成在墊上，所述墊是為了所述導線而被露出以致能引線接合。在某些實施例中，所述導線18、20的部分可以被所述絕緣材料13所覆蓋。例如，在某些其它實施例中，開口可被形成在所述絕緣材料13中，並且所述導線18、20可以在所述開口之內連接至所述天線結構12。

【0054】 圖7A至7E是展示在一種製造一整合的裝置封裝6之方法中的各種的步驟。除非另有指出，否則圖7A至7E的構件可以是相同或大致類似於圖1A至6E的相似的構件。所述整合的裝置封裝6是大致類似於在圖4E中描繪的整合的裝置封裝3。不同於所述整合的裝置封裝3，圖7A-7E的整合的裝置封裝6並不包含所述RDL 30。所述整合的裝置封裝6可包含焊料球50，以用於輸入/輸出(I/O)連接至一外部的裝置或是外部的主機板。所述整合的裝置封裝6可包含一水平的互連52。所述水平的互連52可以連接所述導線20至所述整合的裝置晶粒22。所述水平的互連52在各種的實施例中可以作用為一幅射屏蔽。

【0055】 圖8是根據一實施例的一整合的裝置封裝7的概要橫截面側視圖。除非另有指出，否則圖8的構件可以是相同或大致類似於圖1A至7E的相似的構件。所述整合的裝置封裝7可包含一元件10，其包含一天線結構12、一重分佈層(RDL)30以及一整合的裝置晶粒22。所述整合的裝置晶粒22可以內嵌在一模製材

料26中。在8圖所示的舉例說明的實施例中，所述元件10的天線結構12以及所述RDL 30是在所述整合的裝置晶粒22的相同側上。

【0056】 圖9A-9G是展示根據各種實施例的整合的裝置封裝7、7'、8、8'、8''。任何在此論述的適當的原理及優點都可被實施及/或適用於所述整合的裝置封裝7、7'、8、8'、8''。例如，在此揭露的任何製程及/或製程的組合都可被施加以形成所述整合的裝置封裝7、7'、8、8'、8''的至少一部分。

【0057】 圖9A是根據一實施例的整合的裝置封裝7的橫截面側視圖。圖9B是所述整合的裝置封裝7的俯視的平面圖。所述整合的裝置封裝7可包含一載體100、一安裝在所述載體100之上的整合的裝置晶粒102、一天線結構104，其包含一輻射元件106以及一天線接地108、一電磁相容(electromagnetic compatible，EMC)層110、以及一模製材料112，其被設置在所述載體100以及所述EMC層110之間。所述EMC層110可包括一RDL材料。在某些實施例中，兩個或多個天線結構(未顯示)可以內含在所述整合的裝置封裝7中。例如，所述兩個或多個天線結構可被形成在所述EMC層110上、之中、或是與其一起形成的。所述RDL材料可包括一種例如是聚醯亞胺(PI)、聚苯並噁唑(PBO)、等等的材料，並且被旋轉塗覆、疊層、或是印刷在所述模製材料112上。所述天線結構104可以透過一互連結構114來電連接至所述載體100。所述互連結構114可包含導線116、118。所述導線116、118可以定義一接合貫孔陣列(BVA)，並且可以從所述載體100向上延伸穿過所述模製材料。例如，所述載體100以及所述輻射元件106可以透過所述導線116來電連接，並且所述載體100以及所述天線接地108可以透過所述導線118來電連接。所述導線118可包括一接地線，並且提供接地連接至所述天線接地108。在某些實施例中，如同在圖9A中所示，連接所述輻射元件106以及所述載體100的導線116可以橫向地被定位在連接所述天線接地108以及所述載體100的導線118之間。在此種實施例中，所述導線116可被定位在一屏蔽的區域119中。如圖

所示，所述晶粒102亦可被定位在所述屏蔽的區域119之內，其可以至少部分藉由所述接地線118所界定，所述接地線118是繞著所述晶粒102的一周邊而被設置的。在某些其它實施例中，如同在圖9B中所示，所述導線116可以橫向地被定位在所述導線118之外。在此種實施例中，所述導線116可被定位在所述屏蔽的區域119之外。

【0058】 所述載體100在各種的實施例中可包括任何適當類型的載體或基板。在某些實施例中，所述載體100可包括一例如是印刷電路板(PCB)的系統板，其可以作為用於所述封裝7的一封裝基板。所述PCB可包括一FR-4板，其包含內嵌在一強化的環氧樹脂積層片中的導電線路，其例如是藉由玻璃強化的。所述PCB可包括一聚四氟乙烯(PTFE)PCB、一預浸料、一陶瓷PCB、一聚醯亞胺PCB、或是任何其它傳統上被實施以製造PCB的材料。在其它實施例中，所述載體100可包括一陶瓷基板、一中介體、或是任何適當的基板或支撐件。在某些實施例中，所述載體可包含導電線路，其橫向地延伸以提供在所述晶粒102以及所述導線116、118之間的電性連通。

【0059】 所述整合的裝置晶粒102可以是一射頻(RF)晶粒，其包含RF電路。例如，所述整合的裝置晶粒102可包括一射頻積體電路(RFIC)或是一單石微波IC(MMIC)。在某些實施例中，所述整合的裝置晶粒102可以覆晶安裝在所述載體100之上。例如，所述整合的裝置晶粒102可以藉由焊料球而被安裝在所述載體100之上。在其它實施例中，所述整合的裝置晶粒102可被引線接合至所述載體100。在此種實施例中，一晶粒附接材料可被設置在所述載體100以及所述整合的裝置晶粒102之間。

【0060】 所述天線結構104可包括一或多個輻射元件106以及一天線接地108。所述天線結構104可包括一貼片天線、一網格天線、八木-宇田、或是任何其它類型的天線結構。在某些實施例中，所述天線結構104可以利用所述EMC層

110來形成。例如，所述輻射元件106可被形成在所述EMC層110的一上方側110a(例如，一上表面)的一部分上，並且所述天線接地108可被形成在所述EMC層110的一下方側110b(例如，一下表面)的一部分上。

【0061】 在某些實施例中，所述EMC層110可包括一重分佈層(RDL)。所述EMC層110可包括一貫孔120，其可以至少部分延伸穿過所述EMC層110的厚度。所述貫孔120可被設置在所述EMC層110中所形成的一開口中。所述貫孔120可包括如同在圖9A中所示的一填入的貫孔、或是如同在圖9B中所示的一保形的貫孔。所述貫孔120可以提供在所述導線116以及所述輻射元件106之間的電連接。

【0062】 在某些實施例中，所述模製材料112可包括一電磁相容的材料。在某些實施例中，所述模製材料112以及所述EMC層110可包括相同的材料。所述整合的裝置晶粒102以及所述導線116、118可以內嵌在所述模製材料112中。

【0063】 在某些實施例中，所述導線116、118可包括接觸所述載體100的一第一部分116a、118a、以及非平行於(例如，大致垂直於)所述整合的裝置晶粒102被安裝到的載體100的一表面延伸的一第二部分116b、118b。在某些實施例中，所述互連結構114可包括一接合貫孔陣列(BVA)。在此種實施例中，所述第一部分116a、118a可包含一寬度是寬於所述第二部分116b、118b的寬度，其指出一引線接合貫孔的形成製程。例如，所述第一部分116a、118a以及所述第二部分116b、118b可以形成一連續的、無縫的、或是均勻的結構。在某些實施例中，所述BVA可被配置以屏蔽所述整合的裝置晶粒102免於電磁輻射。例如，所述BVA可被形成在所述晶粒102的一周邊的附近，其中在相鄰的導線之間的間距是窄於所述天線結構104的一操作頻率，以便於屏蔽所述整合的裝置晶粒102免於具有所述操作頻率的射頻。在某些實施例中，所述BVA並非沉積(例如，電鍍)為在所述封裝7的例如是所述載體100或所述模製材料112的一部分之上的保形的層。而是，所述BVA是藉由一引線接合的製程來形成的。

【0064】 圖9C是根據一實施例的整合的裝置封裝7'的橫截面側視圖。圖9D是所述整合的裝置封裝7'的俯視的平面圖。除非另有指出，否則圖9C及9D的構件可以是相同或大致類似於圖9A及9B的相似的構件。不同於圖9A及9B的整合的裝置封裝7，在圖9C及9D的整合的裝置封裝7'中的貫孔120包括一保形的貫孔。再者，在圖9C的整合的裝置封裝7'中，所述互連結構114的導線116、118的位置、以及對應的導線116、118的位置是不同於那些在圖9A中所示的。在某些實施例中，在圖9C中的導線116、118的位置是提供不同於圖9A中的導線116、118的屏蔽性質給所述整合的裝置晶粒102。所述導線116可以從所述整合的裝置晶粒102饋送信號至所述輻射元件106。所述導線118可以提供接地連接至所述天線接地108。

【0065】 圖9E是根據一實施例的整合的裝置封裝8的橫截面側視圖。除非另有指出，否則圖9E的構件可以是相同或大致類似於圖9A至9D的相似的構件。在圖9E的整合的裝置封裝8中，所述天線結構104可被形成在所述模製材料上。在某些實施例中，所述EMC層110被省略。在所述整合的裝置封裝8中的天線結構104的輻射元件106以及天線接地108可被設置在所述模製材料112上。所述輻射元件106可以從所述整合的裝置晶粒102橫向地偏移，並且可被設置在所述電磁的屏蔽(例如，所述屏蔽的區域119)之外。在某些實施例中，所述天線接地108以及所述導線118可以提供屏蔽給所述整合的裝置晶粒102。所述天線接地108可包括如同在圖9E中所示的一連續的層。

【0066】 圖9F是根據一實施例的整合的裝置封裝8'的橫截面側視圖。除非另有指出，否則圖9F的構件可以是相同或大致類似於圖9A至9E的相似的構件。所述天線接地108可包括穿過一片導電材料的一或多個開口、或是間隔開一間隙的複數個部分。例如，在圖9F中，所述輻射元件106以及所述接地元件(例如，天線接地108)是被設置所述模製材料112之上。所述輻射元件106可被定位在所述天

線接地108的開口之內、或是在所述天線接地108的部分之間的間隙之內。因此，在圖9F中，連接至所述輻射元件106的導線116可被設置在所述屏蔽的區域119之內。

【0067】 圖9G是根據一實施例的整合的裝置封裝8”的橫截面側視圖。除非另有指出，否則圖9G的構件可以是相同或大致類似於圖9A至9F的相似的構件。不同於所述整合的裝置封裝8、8’的被設置在所述模製材料112上的輻射元件106，所述整合的裝置封裝8”的輻射元件106是被設置在所述載體100的一部分上。在各種的實施例中，所述輻射元件106可被沉積或圖案化在所述載體100中、黏著至所述載體100、或者是設置在所述載體100上。所述導線116可以從所述整合的裝置封裝8”被省略。在某些實施例中，所述輻射元件106可以至少部分內嵌在所述模製材料112中。例如，所述輻射元件106可以完全內嵌在所述模製材料112中。在某些實施例中，所述載體100可包含導電線路，其橫向地延伸以提供在所述晶粒102以及所述導線118或所述輻射元件106之間的電性連通。

【0068】 儘管圖9A-9G是描繪整合的裝置封裝7、7’、8、8’、8”包含一接地層(例如，所述天線接地108)以及一天線層(例如，所述輻射元件106)，但是兩個或多個層的接地層及/或兩個或多個天線層可被形成。儘管一個別的RDL層未被展示，但假設金屬化是藉由重分佈層而被達成形成、或是任何適當的技術可被用來形成那些用於天線及接地的金屬層。

【0069】 在此揭露的整合的裝置晶粒(例如，所述整合的裝置晶粒22、102)可以用任何適當的方式而被接合到一載體(例如，所述重分佈層30或是載體100)。在某些實施例中，在此揭露的整合的裝置晶粒(例如，所述整合的裝置晶粒22)可以在無中介的黏著劑下直接接合到一載體(例如，所述重分佈層30)。所述整合的裝置晶粒以及所述重分佈層30的接合表面可以在接觸所述表面之前被製備用於直接的接合。在某些實施例中，所述整合的裝置晶粒的一非導電的區域(例如，

一半導體或是一無機介電質)可以被直接接合到所述重分佈層30的一非導電的區域(例如，一半導體或是一無機介電質)，並且所述整合的裝置晶粒的一導電的特點可以被直接接合到所述載體的一導電的特點。

【0070】 在一特點中，一種整合的裝置封裝被揭示。所述整合的裝置封裝可包含一系統板，其具有一天線結構、一重分佈層，其具有導電的繞線線路、以及一整合的裝置晶粒，其被設置在所述系統板以及所述重分佈層之間。所述整合的裝置晶粒是至少部分地透過所述重分佈層的所述導電的繞線線路中的一或多個來電耦接至所述天線結構。

【0071】 在一實施例中，所述系統板包含一印刷電路板(PCB)。

【0072】 在一實施例中，所述天線結構包含一貼片天線以及在所述貼片天線以及所述整合的裝置晶粒之間的一天線接地。所述貼片天線可被露出在所述系統板的一表面上，並且所述天線接地被嵌入在所述系統板中。

【0073】 在一實施例中，所述系統板是藉由所述重分佈層透過一互連結構來電耦接的。所述互連結構可包含一導線。所述互連結構可包含一接合貫孔陣列(BVA)。所述BVA的至少一部分可以定義一幅射屏蔽。所述互連結構可包含一導電柱。所述整合的裝置封裝可進一步包含一模製材料，其被設置在所述系統板以及所述重分佈層之間。所述整合的裝置晶粒可以至少部分內嵌在所述模製材料中。所述互連結構可以至少部分內嵌在所述模製材料中。

【0074】 在一實施例中，所述整合的裝置晶粒是藉由一晶粒附接材料而被附接至所述系統板。

【0075】 在一實施例中，所述整合的裝置晶粒包含射頻(RF)電路。

【0076】 在一實施例中，所述整合的裝置晶粒是透過一導線來電連接至所述重分佈層。

【0077】 在一實施例中，所述整合的裝置晶粒是在無中介的黏著劑下直接

接合至所述重分佈層。所述整合的裝置晶粒的一非導電的區域可以直接接合到所述重分佈層的一非導電的區域，並且所述整合的裝置晶粒的一導電的特點可以直接接合到所述重分佈層的一導電的特點。

【0078】 在一特點中，一種整合的裝置封裝被揭示。所述整合的裝置封裝可包含一元件，其具有一天線結構、一重分佈層，其具有導電的繞線線路、以及一整合的裝置晶粒，其至少部分內嵌在一模製材料中並且被設置在所述元件以及所述重分佈層之間。所述整合的裝置晶粒是至少部分地透過所述重分佈層的所述導電的繞線線路中的一或多個來電耦接至所述天線結構。所述重分佈層是透過一互連結構來電耦接至所述元件，所述互連結構包括一或多個穿過所述模製材料所形成的導線或柱。

【0079】 在一實施例中，所述元件包含一印刷電路板(PCB)。

【0080】 在一實施例中，所述天線結構包含一天線以及在所述天線以及所述整合的裝置晶粒之間的一天線接地。所述天線可以在所述元件的一表面上被露出，並且所述天線接地是內嵌在所述元件中。

【0081】 在一實施例中，所述互連結構包含一接合貫孔陣列(BVA)的導線中的所述一或多個。

【0082】 在一實施例中，所述整合的裝置晶粒包含射頻(RF)電路。

【0083】 在一實施例中，焊料球是被設置在所述整合的裝置晶粒的一背對所述元件的表面上。

【0084】 在一特點中，一種製造一整合的裝置封裝之方法被揭示。所述方法包含提供一元件，其具有一天線結構。所述元件具有一第一側以及一與所述第一側相對的第二側。所述方法可包含安裝一整合的裝置晶粒至所述元件的所述第二側、形成從所述第二側延伸的一互連結構、以及在所述整合的裝置晶粒的周圍提供一模製材料。所述互連結構是至少部分內嵌在所述模製材料中。所述方法

可包含透過所述互連結構來電耦接所述天線結構以及一重分佈層。

【0085】 在一實施例中，所述元件包含一印刷電路板(PCB)。

【0086】 在一實施例中，所述互連結構包含一接合貫孔陣列或是一導電柱。

【0087】 在一實施例中，所述整合的裝置晶粒是被設置在所述元件以及所述重分佈層之間。

【0088】 在一實施例中，所述天線結構是被形成在所述元件的所述第一側上。

【0089】 在一實施例中，所述天線結構是至少部分內嵌在所述元件中。

【0090】 在一特點中，一種整合的裝置封裝被揭示。所述整合的裝置封裝可包含一系統板，其具有一天線結構、一重分佈層，其具有導電的繞線線路、以及一整合的裝置晶粒，其被設置在所述系統板以及所述重分佈層之間。所述整合的裝置晶粒是電耦接至所述重分佈層。

【0091】 在一實施例中，所述整合的裝置晶粒是至少部分內嵌在一模製材料中。

【0092】 在一實施例中，所述系統板以及所述重分佈是透過一接合貫孔陣列(BVA)來電連接的。

【0093】 在一實施例中，所述整合的裝置晶粒是一射頻(RF)晶粒。

【0094】 在一特點中，一種整合的裝置封裝被揭示。所述整合的裝置封裝可包含一系統板、一天線結構、一重分佈層，其具有導電的繞線線路、以及一整合的裝置晶粒，其被設置在所述系統板以及所述重分佈層之間。所述整合的裝置晶粒是至少部分地透過所述重分佈層的所述導電的繞線線路中的一或多個來電耦接至所述天線結構。

【0095】 在一實施例中，所述系統板包含一印刷電路板(PCB)。

【0096】 在一實施例中，所述天線結構是利用所述系統板而被形成的。

【0097】 在一實施例中，所述系統板以及所述重分佈是透過一接合貫孔陣列(BVA)來電連接的。

【0098】 在一實施例中，所述整合的裝置晶粒是一射頻(RF)晶粒。

【0099】 在一特點中，一種整合的裝置封裝被揭示。所述整合的裝置封裝可包含一天線結構、一載體，其包含一或多個繞線線路並且透過一互連結構的一導線來電耦接至所述天線結構、以及一整合的裝置晶粒，其被附接至所述載體並且被設置在所述載體以及所述天線結構的至少一部分之間。所述整合的裝置晶粒是至少部分透過所述載體的導電的繞線線路中的所述一或多個以及所述導線來電耦接至所述天線結構。

【0100】 在一實施例中，所述整合的裝置晶粒是利用一黏著劑而被附接至所述載體。

【0101】 在一實施例中，所述導線包含一接觸所述載體的第一部分、以及一第二部分，其並非平行於所述整合的裝置晶粒被安裝到的所述載體的一表面來延伸的。所述第一部分可以具有一寬度是寬於所述第二部分的寬度，其指出一接合線的形成。所述導線的所述第一部分以及所述第二部分可包含一無縫的均勻的結構。

【0102】 在一實施例中，所述互連結構包含一陣列的直立的接合線。所述陣列的直立的接合線可被配置以至少部分地形成一電磁的屏蔽區域，其被配置以屏蔽所述整合的裝置晶粒。所述陣列的直立的接合線可包含複數個接地線，其是在間距窄於所述天線結構的一操作頻率下被配置的。

【0103】 在一實施例中，所述整合的裝置封裝進一步包含一包括所述天線結構的電磁相容層。所述電磁相容層可包含一重分佈層，其包含橫向延伸的線路中的一或多個。所述電磁相容層可進一步包含一第二天線結構，其電連接至線路

中的所述一或多個。所述電磁相容層可包含聚醯亞胺或是聚苯並噁唑。

【0104】 在一實施例中，所述載體包含一印刷電路板(PCB)。

【0105】 在一實施例中，所述天線結構包含一輻射元件以及一天線接地。所述天線接地可被設置在所述輻射元件以及所述整合的裝置晶粒之間。所述天線接地可被形成在一電磁相容層的一第一側上，並且所述輻射元件可被形成在所述電磁相容層的與所述第一側相對的一第二側上。所述電磁相容層可包含一貫孔，其至少部分穿過所述電磁相容層的厚度，其電耦接所述導線以及所述電磁相容層。所述貫孔可包含一填入的貫孔或是一保形的貫孔。所述天線接地可包含一屏蔽層，其被配置以屏蔽所述整合的裝置晶粒免於一射頻。所述輻射元件可以在所述整合的裝置封裝的一表面上被露出。所述天線接地可以在所述整合的裝置封裝的一表面上被露出。所述天線接地可被形成在所述載體上。

【0106】 在一實施例中，所述整合的裝置封裝進一步包含一模製材料，其被設置在所述載體以及所述天線結構的部分之間。所述整合的裝置晶粒可以至少部分內嵌在所述模製材料中。所述互連結構可以至少部分內嵌在所述模製材料中。所述天線結構可被形成在所述模製材料的一表面上。

【0107】 在一實施例中，所述整合的裝置晶粒是被覆晶安裝至所述載體。

【0108】 在一實施例中，所述整合的裝置晶粒包含射頻(RF)電路。

【0109】 在一特點中，一種整合的裝置封裝被揭示。所述整合的裝置封裝可包含一電磁相容層，其具有一天線結構、一載體，其具有一或多個繞線線路，所述繞線線路是透過一互連結構的一導線來電耦接至所述天線結構、以及一整合的裝置晶粒，其被安裝在所述載體之上並且被設置在所述載體以及所述電磁相容層之間。所述整合的裝置晶粒是至少部分透過所述導線來電耦接至所述天線結構。

【0110】 在一實施例中，所述互連結構可包含一陣列的直立的接合線。所

述陣列的直立的接合線可被配置以屏蔽所述整合的裝置晶粒免於一射頻。所述陣列的直立的接合線可以在間距窄於所述天線結構的一操作頻率下加以形成。

【0111】 在一實施例中，所述天線結構包含一幅射元件以及一天線接地。所述天線接地可被形成在所述電磁相容層的一第一側上，並且所述幅射元件可被形成在所述電磁相容層的與所述第一側相對的一第二側上。所述電磁相容層可包含一貫孔，其至少部分穿過所述電磁相容層的厚度，其電耦接所述導線以及所述幅射元件。所述貫孔可包含一填入的貫孔或是一保形的貫孔。

【0112】 在一特點中，一種整合的裝置封裝被揭示。所述整合的裝置封裝可包含一天線結構。所述整合的裝置封裝可包含一載體，其包含繞線線路中的一或多個，並且透過一互連結構的一導線來電耦接至所述天線結構。所述整合的裝置封裝可包含一整合的裝置晶粒，其被安裝在所述載體之上並且被設置在所述載體以及所述天線結構的至少一部分之間。所述整合的裝置晶粒是至少部分透過所述導線來電耦接至所述天線結構。所述整合的裝置封裝包含一模製材料，其被設置在所述載體以及所述天線結構的所述部分之間。所述整合的裝置晶粒是至少部分內嵌在所述模製材料中。所述互連結構是至少部分內嵌在所述模製材料中。所述天線結構的所述部分是被形成在所述模製材料的一表面上。

【0113】 在一實施例中，所述互連結構包含一陣列的直立的接合線。所述陣列的直立的接合線可被配置以屏蔽所述整合的裝置晶粒免於一射頻。所述陣列的直立的接合線可以在間距窄於所述天線結構的一操作頻率下加以形成，以便於屏蔽所述整合的裝置晶粒免於具有所述操作頻率的射頻。

【0114】 在一實施例中，所述天線結構包括一幅射元件以及一天線接地，所述幅射元件是被形成在所述模製材料的一表面的一部分上。所述天線接地可被形成在所述模製材料的表面的一第二部分上。所述天線接地可被形成在所述載體的一表面上。

【0115】 除非上下文另有清楚要求，否則在整個所述說明及請求項，所述字詞"包括"、"包含"與類似者是欲用包含的意思來解釋，而非互斥或窮舉的意思；換言之是用"包含但不限於"的意思來解釋。如同在此一般使用的字詞"耦接"是兩個或多個元件可以直接連接或是藉由一或多個中間的元件連接的。同樣地，如同在此一般使用的字詞"連接"是指兩個或多個元件可以直接連接或是藉由一或多個中間的元件連接的。此外，所述字詞"在此"、"以上"、"以下"以及具有類似意義的字詞當被使用在此申請案時，其應是指此整體申請案，而非此申請案的任何特定的部分。在其中上下文允許的情形中，在以上的詳細說明中利用單數或複數的字亦分別可包含複數或單數。關於一表列的兩個或多個項目的字"或"，該字是涵蓋所述字的以下解釋的全部：在所述表列中的項目的任一個、在所述表列中的全部項目、以及在所述表列中的項目的任意組合。

【0116】 再者，在此使用的條件語言，例如尤其是"可"、"可以"、"可能"、"或許"、"例如"、"像是"與類似者，除非另有明確陳述、或者在被使用的上下文之內另有理解，否則一般是欲傳達某些實施例有包含、而其它實施例並不包含某些特點、元件及/或狀態。因此，此種條件語言一般並非欲意指特點、元件及/或狀態以任何方式對於一或多個實施例而言是必要的。

【0117】 儘管某些實施例已經加以敘述，但是這些實施例只是為了舉例而被提出，因而並不欲限制本揭露內容的範疇。確實，在此所述的新穎的設備、方法及系統可以用各種其它形式來體現；再者，以在此所述的方法及系統的形式各種省略、替代、以及改變可加以完成，而不脫離本揭露內容的精神。例如，儘管區塊是以一給定的配置來呈現，但是替代實施例可以利用不同的構件及/或電路拓樸來執行類似的功能，並且某些區塊可被刪除、移動、加入、細分、組合、及/或修改。這些區塊的每一個可以用各種不同的方式來實施。上述各種實施例的元件及動作的任何適當的組合都可以結合以提供進一步的實施例。所附的請

求項及其等同物是欲涵蓋此種將會落入本揭露內容的範疇及精神之內的形式或修改。

【符號說明】

【0118】

1:整合的裝置封裝

2:整合的裝置封裝

3:整合的裝置封裝

4:整合的裝置封裝

5:整合的裝置封裝

6:整合的裝置封裝

7、7'、8、8'、8'':整合的裝置封裝

9:整合的裝置封裝

10:元件

10a:第一側

10b:第二側

12:天線結構

12a:輻射元件

12b:天線接地

13:絕緣材料

14、16:貫孔

18、20:導線

22:整合的裝置晶粒

22a:第一側

22b:第二側
24:晶粒附接材料
26:模製材料
30:重分佈層(RDL)
32:導電線路
34:導電貫孔
36:焊料球
40、42:導電柱
43:載體
44:導線
45:柱
47:球格陣列(BGA)
50:焊料球
52:水平的互連
100:載體
102:整合的裝置晶粒
104:天線結構
106:輻射元件
108:天線接地
110:電磁相容(EMC)層
110a:上方側
110b:下方側
112:模製材料
116:導線

- 116a:第一部分
- 116b:第二部分
- 118:導線
- 118a:第一部分
- 118b:第二部分
- 119:屏蔽的區域
- 120:貫孔

【發明申請專利範圍】

【請求項1】一種整合的裝置封裝，其包括：

系統板，其包括天線結構；

重分佈層，其具有導電的繞線線路；以及

整合的裝置晶粒，其被設置在所述系統板以及所述重分佈層之間，所述整合的裝置晶粒至少部分地透過所述重分佈層的所述導電的繞線線路中的一或多個電耦接至所述天線結構。

【請求項2】如請求項1之整合的裝置封裝，其中所述系統板包括印刷電路板(PCB)。

【請求項3】如請求項1之整合的裝置封裝，其中所述天線結構包括貼片天線以及在所述貼片天線與所述整合的裝置晶粒之間的天線接地。

【請求項4】如請求項3之整合的裝置封裝，其中所述貼片天線是在所述系統板的表面上露出，並且所述天線接地被嵌入在所述系統板中。

【請求項5】如請求項1之整合的裝置封裝，其中所述系統板是藉由所述重分佈層且透過互連結構來電耦接。

【請求項6】如請求項5之整合的裝置封裝，其中所述互連結構包括導線。

【請求項7】如請求項6之整合的裝置封裝，其中所述互連結構包括接合貫孔陣列(BVA)。

【請求項8】如請求項7之整合的裝置封裝，其中所述BVA的至少一部分界定輻射屏蔽。

【請求項9】如請求項5之整合的裝置封裝，其中所述互連結構包括導電柱。

【請求項10】如請求項5之整合的裝置封裝，其進一步包括設置在所述系統板以及所述重分佈層之間的模製材料，所述整合的裝置晶粒是至少部分內嵌在所述模製材料中，所述互連結構是至少部分內嵌在所述模製材料中。

【請求項11】如請求項1之整合的裝置封裝，其中所述整合的裝置晶粒是藉由晶粒附接材料而被附接至所述系統板。

【請求項12】如請求項1之整合的裝置封裝，其中所述整合的裝置晶粒包括射頻電路。

【請求項13】如請求項1之整合的裝置封裝，其中所述整合的裝置晶粒是透過導線來電連接至所述重分佈層。

【請求項14】如請求項1之整合的裝置封裝，其中所述整合的裝置晶粒是在無中介的黏著劑下直接接合至所述重分佈層。

【請求項15】如請求項14之整合的裝置封裝，其中所述整合的裝置晶粒之非導電的區域是直接接合到所述重分佈層之非導電的區域，並且所述整合的裝置晶粒之導電的特點是直接接合到所述重分佈層之導電的特點。

【請求項16】一種整合的裝置封裝，其包括：

元件，其包括天線結構；

重分佈層，其具有導電的繞線線路；以及

整合的裝置晶粒，其是至少部分內嵌在模製材料中並且被設置在所述元件以及所述重分佈層之間，所述整合的裝置晶粒是至少部分透過所述重分佈層的所述導電的繞線線路中的一或多個來電耦接至所述天線結構，

其中所述重分佈層是透過互連結構來電耦接至所述元件，所述互連結構包括經由所述模製材料所形成的一或多個導線或柱。

【請求項17】如請求項16之整合的裝置封裝，其中所述元件包括印刷電路板(PCB)。

【請求項18】如請求項16之整合的裝置封裝，其中所述天線結構包括天線以及在所述天線與所述整合的裝置晶粒之間的天線接地。

【請求項19】如請求項18之整合的裝置封裝，其中所述天線在所述元件的表

面上露出，並且所述天線接地內嵌在所述元件中。

【請求項20】如請求項16之整合的裝置封裝，其中所述互連結構包括接合貫孔陣列的導線中的所述一或多個。

【請求項21】如請求項16之整合的裝置封裝，其中所述整合的裝置晶粒包括射頻電路。

【請求項22】如請求項16之整合的裝置封裝，其中焊料球被設置在所述整合的裝置晶粒的背對所述元件的表面上。

【請求項23】一種製造整合的裝置封裝之方法，所述方法包括：

提供具有天線結構的元件，所述元件具有第一側以及與所述第一側相對的第二側；

安裝整合的裝置晶粒至所述元件的所述第二側；

形成從所述第二側延伸的互連結構；

在所述整合的裝置晶粒的周圍提供模製材料，所述互連結構至少部分內嵌在所述模製材料中；以及

透過所述互連結構來電耦接所述天線結構以及重分佈層。

【請求項24】如請求項23之方法，其中所述元件包括印刷電路板。

【請求項25】如請求項23之方法，其中所述互連結構包括接合貫孔陣列或是導電柱。

【請求項26】如請求項23之方法，其中所述整合的裝置晶粒被設置在所述元件以及所述重分佈層之間。

【請求項27】如請求項23之方法，其中所述天線結構被形成在所述元件的所述第一側上。

【請求項28】如請求項23之方法，其中所述天線結構至少部分內嵌在所述元件中。

【請求項29】一種整合的裝置封裝，其包括：

系統板，其具有天線結構；

重分佈層，其具有導電的繞線線路；以及

整合的裝置晶粒，其設置在所述系統板以及所述重分佈層之間，所述整合的裝置晶粒電耦接至所述重分佈層。

【請求項30】如請求項29之整合的裝置封裝，其中所述整合的裝置晶粒至少部分內嵌在模製材料中。

【請求項31】如請求項29之整合的裝置封裝，其中所述系統板以及所述重分佈是透過接合貫孔陣列來電連接。

【請求項32】如請求項29之整合的裝置封裝，其中所述整合的裝置晶粒是射頻(RF)晶粒。

【請求項33】一種整合的裝置封裝，其包括：

系統板；

天線結構；

重分佈層，其具有導電的繞線線路；以及

整合的裝置晶粒，其設置在所述系統板以及所述重分佈層之間，所述整合的裝置晶粒是至少部分地透過所述重分佈層的所述導電的繞線線路中的一或多個來電耦接至所述天線結構。

【請求項34】如請求項33之整合的裝置封裝，其中所述系統板包括印刷電路板。

【請求項35】如請求項33之整合的裝置封裝，其中所述天線結構是利用所述系統板而形成。

【請求項36】如請求項33之整合的裝置封裝，其中所述系統板以及所述重分佈是透過接合貫孔陣列來電連接。

【請求項37】如請求項33之整合的裝置封裝，其中所述整合的裝置晶粒是射頻晶粒。

【請求項38】一種整合的裝置封裝，其包括：

天線結構；

載體，其包括一或多個繞線線路並且透過互連結構的導線來電耦接至所述天線結構；以及

整合的裝置晶粒，其附接至所述載體並且被設置在所述載體以及所述天線結構的至少一部分之間，所述整合的裝置晶粒是至少部分透過所述載體之導電的繞線線路中的所述一或多個以及所述導線來電耦接至所述天線結構。

【請求項39】如請求項38之整合的裝置封裝，其中所述整合的裝置晶粒是利用黏著劑而被附接至所述載體。

【請求項40】如請求項38之整合的裝置封裝，其中所述導線包括接觸所述載體的第一部分、以及非平行於所述整合的裝置晶粒被安裝到的所述載體的表面來延伸的第二部分，所述第一部分具有寬度是寬於所述第二部分的寬度，其指出接合線的形成。

【請求項41】如請求項40之整合的裝置封裝，其中所述導線的所述第一部分以及所述第二部分包括無縫的均勻的結構。

【請求項42】如請求項38之整合的裝置封裝，其中所述互連結構包括直立的接合線的陣列。

【請求項43】如請求項42之整合的裝置封裝，其中所述直立的接合線的陣列被配置以至少部分形成電磁的屏蔽區域，所述電磁屏蔽區域被配置以屏蔽所述整合的裝置晶粒。

【請求項44】如請求項43之整合的裝置封裝，其中所述直立的接合線的陣列包括複數個接地線，所述複數個接地線是在間距窄於所述天線結構的操作頻率

下被配置。

【請求項45】如請求項38之整合的裝置封裝，其進一步包括電磁相容層，其包括所述天線結構。

【請求項46】如請求項45之整合的裝置封裝，其中所述電磁相容層包括重分佈層，其包含橫向延伸的線路中的一或多個。

【請求項47】如請求項46之整合的裝置封裝，其中所述電磁相容層進一步包括第二天線結構，其電連接至線路中的所述一或多個。

【請求項48】如請求項45之整合的裝置封裝，其中所述電磁相容層包括聚醯亞胺或是聚苯並噁唑。

【請求項49】如請求項38之整合的裝置封裝，其中所述載體包括印刷電路板(PCB)。

【請求項50】如請求項38之整合的裝置封裝，其中所述天線結構包括輻射元件以及天線接地。

【請求項51】如請求項50之整合的裝置封裝，其中所述天線接地被設置在所述輻射元件以及所述整合的裝置晶粒之間。

【請求項52】如請求項51之整合的裝置封裝，其中所述天線接地被形成在電磁相容層的第一側上，並且所述輻射元件被形成在所述電磁相容層之與所述第一側相對的第二側上。

【請求項53】如請求項52之整合的裝置封裝，其中所述電磁相容層包括貫孔，其至少部分穿過所述電磁相容層的厚度，其電耦接所述導線以及所述電磁相容層。

【請求項54】如請求項53之整合的裝置封裝，其中所述貫孔包括填入的貫孔或是保形的貫孔。

【請求項55】如請求項50之整合的裝置封裝，其中所述天線接地包括屏蔽

層，其被配置以屏蔽所述整合的裝置晶粒免於射頻。

【請求項56】如請求項50之整合的裝置封裝，其中所述輻射元件是在所述整合的裝置封裝的表面上露出。

【請求項57】如請求項56之整合的裝置封裝，其中所述天線接地是在所述整合的裝置封裝的表面上露出。

【請求項58】如請求項50之整合的裝置封裝，其中所述天線接地被形成在所述載體上。

【請求項59】如請求項38之整合的裝置封裝，其進一步包括被設置在所述載體以及所述天線結構的所述部分之間的模製材料，所述整合的裝置晶粒至少部分內嵌在所述模製材料中，所述互連結構至少部分內嵌在所述模製材料中。

【請求項60】如請求項59之整合的裝置封裝，其中所述天線結構被形成在所述模製材料的表面上。

【請求項61】如請求項38之整合的裝置封裝，其中所述整合的裝置晶粒被覆晶安裝至所述載體。

【請求項62】如請求項38之整合的裝置封裝，其中所述整合的裝置晶粒包括射頻(RF)電路。

【請求項63】一種整合的裝置封裝，其包括：

電磁相容層，其包含天線結構；

載體，其包括一或多個繞線線路，其透過互連結構的導線來電耦接至所述天線結構；以及

整合的裝置晶粒，其被安裝在所述載體之上並且被設置在所述載體以及所述電磁相容層之間，所述整合的裝置晶粒是至少部分透過所述導線來電耦接至所述天線結構。

【請求項64】如請求項63之整合的裝置封裝，其中所述互連結構包括直立的

接合線的陣列。

【請求項65】如請求項64之整合的裝置封裝，其中所述直立的接合線的陣列被配置以屏蔽所述整合的裝置晶粒免於射頻。

【請求項66】如請求項65之整合的裝置封裝，其中所述直立的接合線的陣列是在間距窄於所述天線結構的操作頻率下加以形成。

【請求項67】如請求項63之整合的裝置封裝，其中所述天線結構包括輻射元件以及天線接地，所述天線接地被形成在所述電磁相容層的第一側上，並且所述輻射元件被形成在所述電磁相容層之與所述第一側相對的第二側上。

【請求項68】如請求項67之整合的裝置封裝，其中所述電磁相容層包括貫孔，其至少部分穿過所述電磁相容層的厚度，其電耦接所述導線以及所述輻射元件。

【請求項69】如請求項68之整合的裝置封裝，其中所述貫孔包括填入的貫孔或是保形的貫孔。

【請求項70】一種整合的裝置封裝，其包括：

天線結構；

載體，其包括繞線線路中的一或多個，並且透過互連結構的導線來電耦接至所述天線結構；

整合的裝置晶粒，其被安裝在所述載體之上並且被設置在所述載體以及所述天線結構的至少一部分之間，所述整合的裝置晶粒是至少部分透過所述導線來電耦接至所述天線結構；以及

模製材料，其被設置在所述載體以及所述天線結構的部分之間，所述整合的裝置晶粒至少部分內嵌在所述模製材料中，所述互連結構至少部分內嵌在所述模製材料中，

其中所述天線結構的所述部分被形成在所述模製材料的表面上。

【請求項71】如請求項70之整合的裝置封裝，其中所述互連結構包括直立的接合線的陣列。

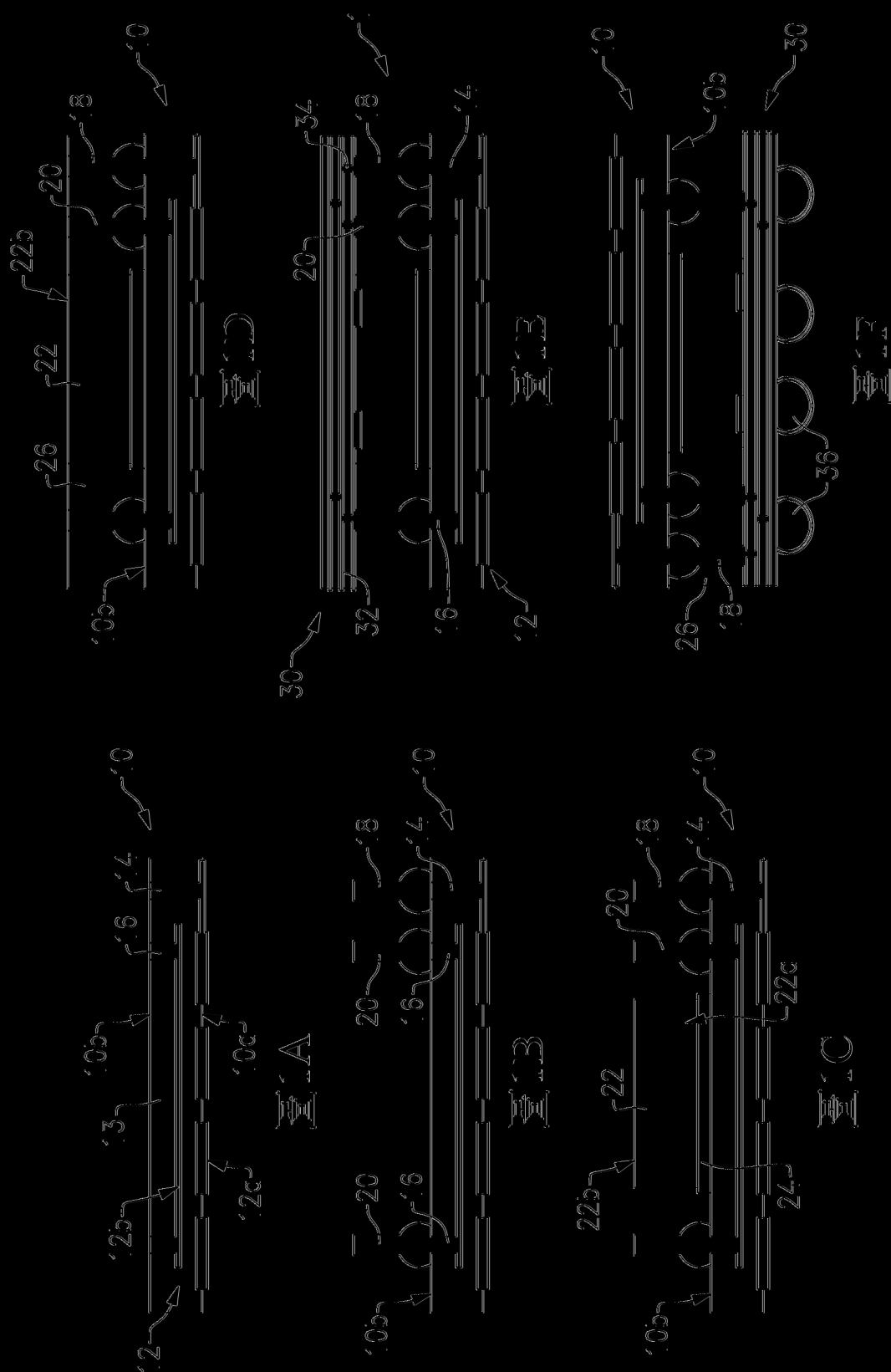
【請求項72】如請求項71之整合的裝置封裝，其中所述直立的接合線的陣列被配置以屏蔽所述整合的裝置晶粒免於射頻。

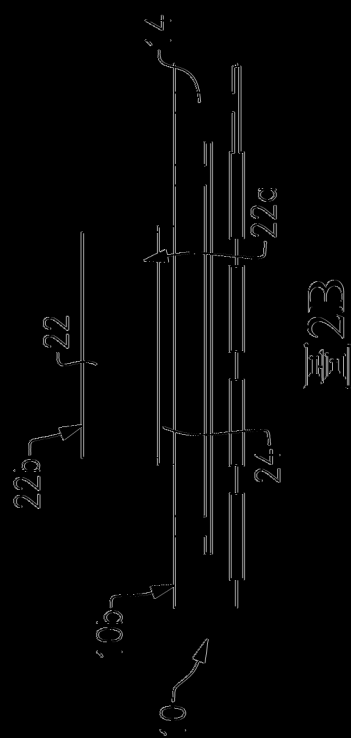
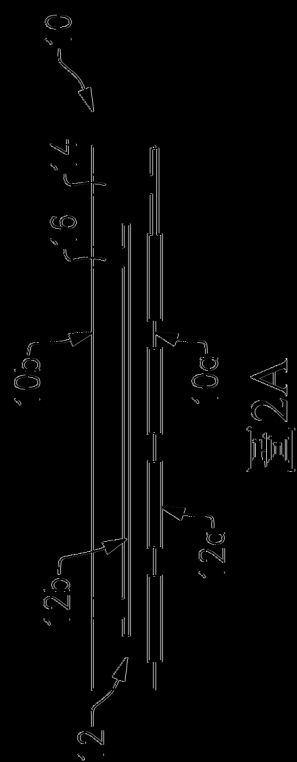
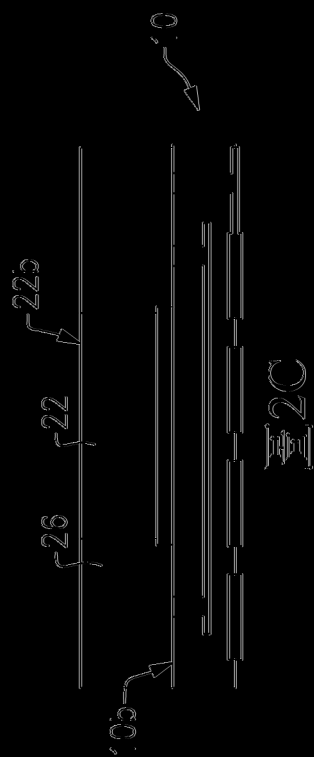
【請求項73】如請求項72之整合的裝置封裝，其中所述直立的接合線的陣列是在間距窄於所述天線結構的操作頻率下加以形成，以便於屏蔽所述整合的裝置晶粒免於具有所述操作頻率的射頻。

【請求項74】如請求項70之整合的裝置封裝，其中所述天線結構包括輻射元件以及天線接地，所述輻射元件被形成在所述模製材料的表面的部分上。

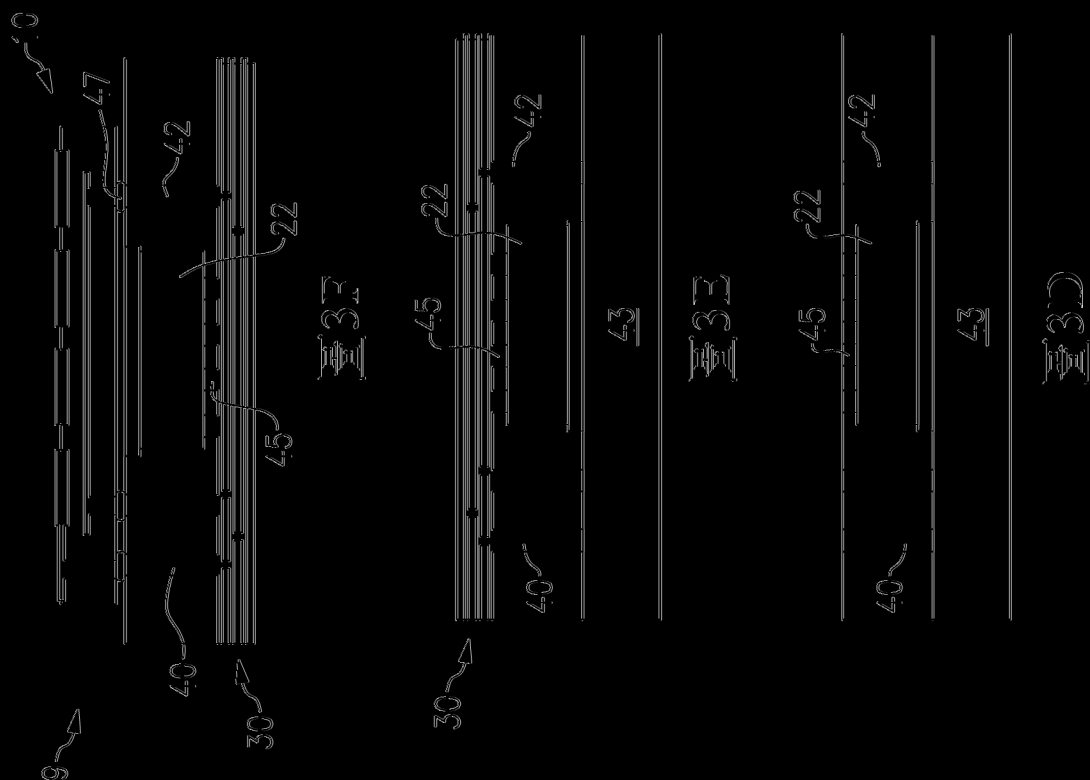
【請求項75】如請求項74之整合的裝置封裝，其中所述天線接地被形成在所述模製材料的所述表面的第二部分上。

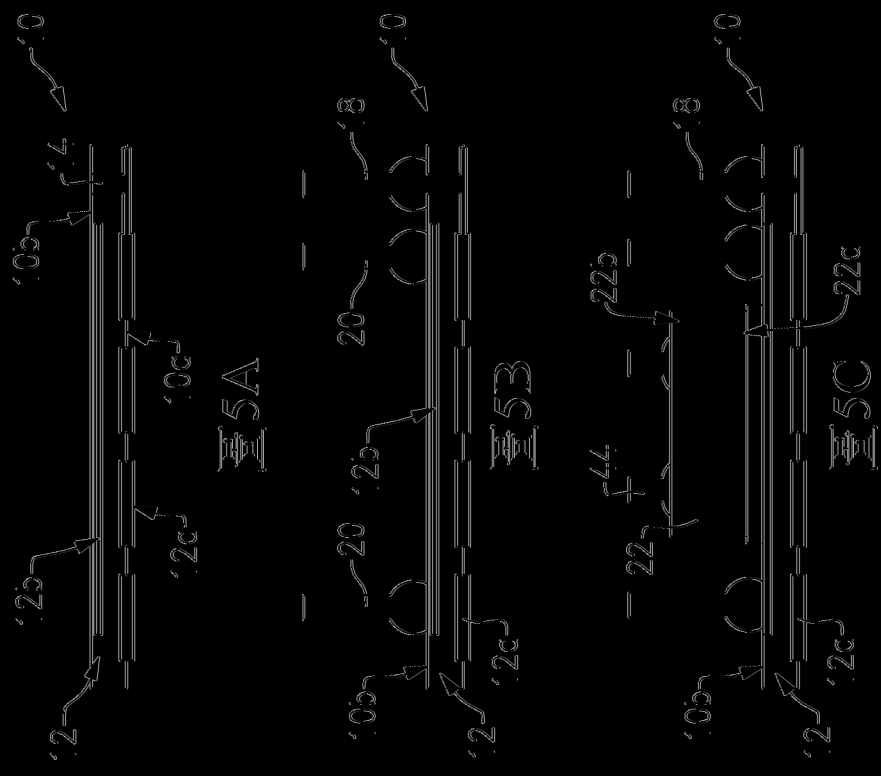
【請求項76】如請求項74之整合的裝置封裝，其中所述天線接地被形成在所述載體的表面上。

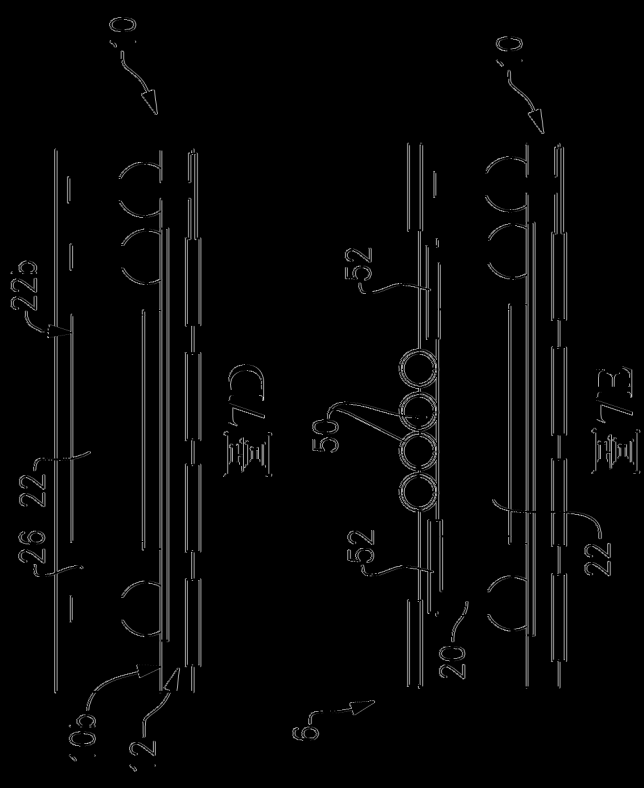
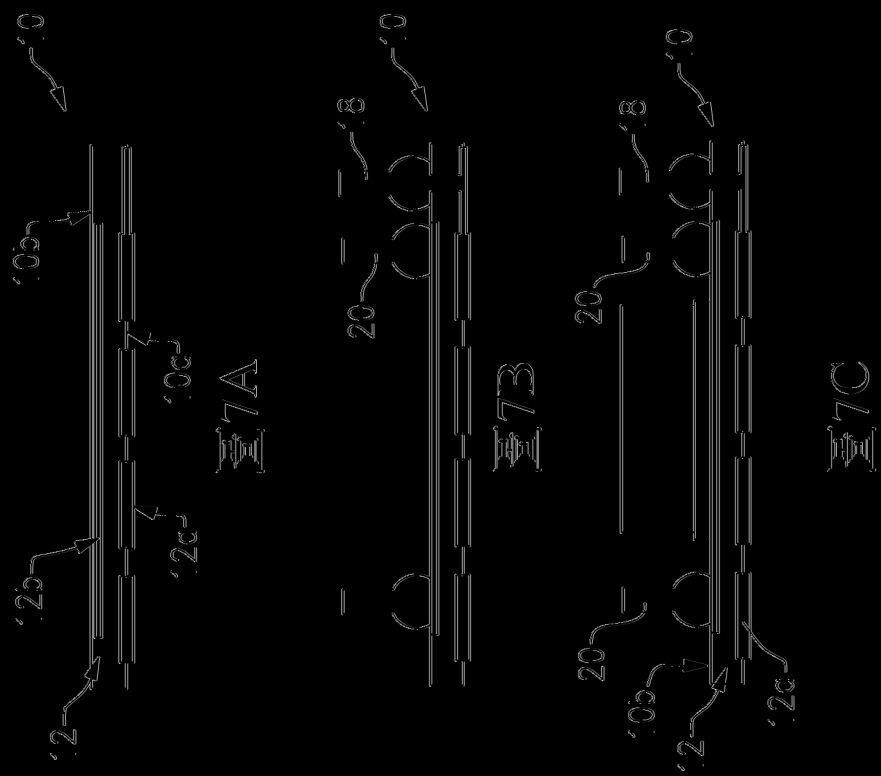












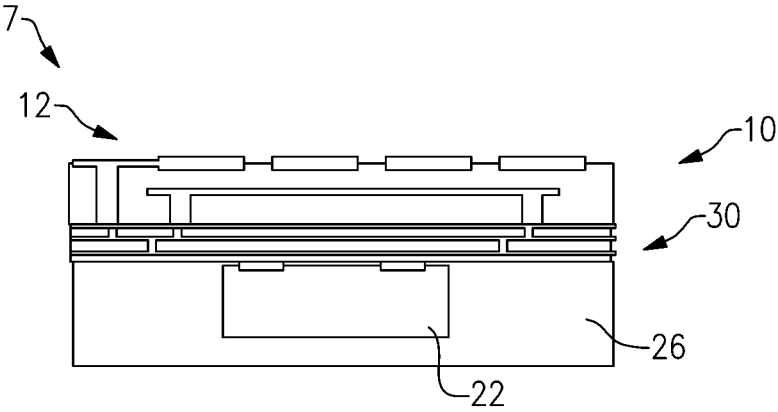


圖8

