



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 601 15 158 T2** 2006.06.29

(12)

Übersetzung der europäischen Patentschrift

(97) **EP 1 175 010 B1**

(51) Int Cl.⁸: **H03L 7/099** (2006.01)

(21) Deutsches Aktenzeichen: **601 15 158.5**

(96) Europäisches Aktenzeichen: **01 114 626.3**

(96) Europäischer Anmeldetag: **19.06.2001**

(97) Erstveröffentlichung durch das EPA: **23.01.2002**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **23.11.2005**

(47) Veröffentlichungstag im Patentblatt: **29.06.2006**

(30) Unionspriorität:

00113629 28.06.2000 EP

(84) Benannte Vertragsstaaten:

**AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT,
LI, LU, MC, NL, PT, SE, TR**

(73) Patentinhaber:

Thomson Licensing, Boulogne Billancourt, FR

(72) Erfinder:

**Ipek, Mehmet, 78050 Villingen-Schwenningen, DE;
Rieger, Martin, 78628 Rottweil, DE; Schemmann,
Heinrich, 78052 Villingen-Schwenningen, DE**

(74) Vertreter:

**Roßmanith, M., Dipl.-Phys. Dr.rer.nat., Pat.-Anw.,
30457 Hannover**

(54) Bezeichnung: **Hochfrequenz-Oszillator**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die vorliegende Erfindung betrifft einen Hochfrequenzoszillator mit einem Phasenregelkreis (PLL), der einen Abstimmfrequenzbereich im Band von 5 bis 6 GHz bereitstellt.

[0002] Heutzutage gibt es verschiedene Aktivitäten zur Einrichtung neuer drahtloser Dienste im Band von 5 bis 6 GHz, z.B. das europäische Hyperlan2 und IEEE 802.11a in den Vereinigten Staaten. Folglich besteht ein hoher Bedarf an integrierten Oszillatoren und I/Q-Erzeugungsschaltungen mit gutem Phasenrauschen.

[0003] Hochfrequenzoszillatoren mit einem Phasenregelkreis sind in der Literatur wohlbekannt, zum Beispiel aus „Theorie und Anwendungen des Phase-Locked Loops“, Roland Best, in „Der Elektroniker“, Nr. 6/1975. Ein Hochfrequenzoszillator mit einem Phasenregelkreis mit einem Phasenfrequenzdetektor, einer Ladungspumpe mit einem Filter, einem Spannungssteueroszillator und einem Teiler, wobei der Hochfrequenzoszillator durch eine Referenzfrequenz gesteuert wird, ist aus Buchwald et al.: „A 6 GHZ INTEGRATED PHASE-LOCKED LOOP USING ALGAAS/GAAS HETEROJUNCTION BIPOLAR TRANSISTORS“, IEEE Journal of Solid State Circuits, US, IEEE Inc. New York, Bd. 27, Nr. 12, 01.12.1992, Seiten 1752–1762, XP000329025 und aus Novof et al.: „Fully integrated CMOS phase-locked loop with 15 to 240 MHz locking range and 50 ps jitter“, IEEE Journal of Solid State Circuits, US, IEEE Inc New York, Bd. 30, Nr. 11, 01.11.1995, Seiten 1259–1266, XP000553064, bekannt. Eine weitere Literaturstelle in Bezug auf einen vollintegrierten Oszillator im GHz-Bereich und auf einen Ringoszillator ist Pottbaecker und Langmann: „AN 8 GHZ SILICON BIPOLAR CLOCK-RECOVERY AND DATA-REGENERATION IC“, IEEE Journal of Solid-State Circuits, IEEE, Dez. 1994, Bd. 29, S. 1572–1576.

[0004] In US 5,889,437 wird ein Hochfrequenzoszillator mit einer Phasenregelkreisschaltung mit Phasenfrequenzdetektor, einer Ladungspumpe und einem spannungsgesteuerten Oszillator beschrieben. US 6,081,164 beschreibt einen PLL-Oszillator, der sich als Taktsignalquelle zur Verwendung zum Beispiel in einem Computersystem eignet.

[0005] Ein Hochfrequenzoszillator gemäß dem Oberbegriff von Anspruch 1 ist aus Mehmet Soyuer et al.: „A FULLY MONOLITHIC 1,25 GHZ CMOS FREQUENCY SYNTHESIZER“, 1994, IEEE Symposium on VLSI Circuits, US, New York, IEEE, 9. Juni 1994, Seiten 127–128, bekannt.

[0006] Die Aufgabe der vorliegenden Erfindung ist deshalb die Bereitstellung eines Hochfrequenzoszillators mit gutem Phasenrauschen insbesondere für das Band von 5 bis 6 GHz, der insbesondere eine kosteneffektive Integration auf einem IC erlaubt.

[0007] Diese Aufgabe wird mittels der Erfindung wie in Anspruch 1 spezifiziert gelöst. Vorteilhafte Entwicklungen der Erfindung werden in den abhängigen Ansprüchen spezifiziert.

[0008] Der erfindungsgemäße Hochfrequenzoszillator umfaßt einen Referenzoszillator und eine Phasenregelkreisschaltung mit einem Phasenfrequenzdetektor, einer Ladungspumpe, einem Ringoszillator und einem Teiler, wobei der Referenzoszillator zur Frequenzregelung an den Phasenfrequenzdetektor angekoppelt ist. Der Referenzoszillator arbeitet vorteilhafterweise im Bereich von 1,25–1,5 GHz und ist ein digitaler geregelter Frequenzsynthesizer des Colpitts-Typs mit externer Schwingkreis-Schaltung zur Bereitstellung von niedrigem Phasenrauschen, und der Teilerfaktor des Teilers ist vier zur Bereitstellung eines Abstimmungsausgangsumfangs von 5 bis 6 GHz. Der Ringoszillator ist ein Oszillator mit symmetrischer Verzögerungszelle, der zwei Verzögerungszellenverstärker enthält, die vorteilhafterweise massefreie I/Q-Ausgangssignale liefern, mit sehr niedrigem Phasenrauschen aufgrund des Phasenregelkreises.

[0009] Die Phasenregelkreisschaltung ist zusammen mit dem Referenzoszillator auf einer integrierten Schaltung integriert, wobei vorteilhafterweise ein BICMOS-Silizium-/Germaniumprozeß verwendet wird, der sich sehr gut für HF-Anwendungen eignet. Die Schwingkreis-Schaltung des Referenzoszillators und das Schleifenfilter der Ladungspumpe befinden sich außerhalb der integrierten Schaltung.

[0010] Die Erfindung wird nun mittels einer Ausführungsform in Bezug auf die schematischen Zeichnungen erläutert. Es zeigen:

[0011] [Fig. 1](#) einen Hochfrequenzoszillator für den Bereich von 5 bis 6 GHz;

[0012] [Fig. 2](#) die Ladungspumpe des Hochfrequenzoszillators von [Fig. 1](#);

[0013] [Fig. 3](#) den Ringoszillator des Hochfrequenzoszillators von [Fig. 1](#);

[0014] [Fig. 4](#) den Ringoszillator gemäß [Fig. 1](#) mit einer Schleife mit einem Phasendetektor;

[0015] [Fig. 5](#) den Verzögerungszellenoszillator gemäß [Fig. 3](#) mit einer Anordnung zur Phasen- und Frequenzregelung; und

[0016] [Fig. 6](#) ein Schaltbild des Verzögerungszellenoszillators gemäß [Fig. 5](#).

[0017] Wie in [Fig. 1](#) gezeigt, wird ein Referenzoszillator **6** mit Abstimmerschaltkreisen, eine externe Schwingkreis-Schaltung **7** als ein VCO zur Bereitstellung einer Referenzfrequenz mit gutem Phasenrauschen verwendet. Zur Abdeckung eines Empfangoszillatorbereichs (LO-Bereichs) von 5 bis 6 GHz wird vorzugsweise für den Referenzoszillator **6** ein kleiner Abstimmbereich von 1,25 bis 1,5 GHz verwendet. Dies läßt sich mit einem externen LC-Schwingkreis **7** mit relativ hoher Güte erreichen.

[0018] Die Referenzfrequenz des Referenzoszillators **6** wird an den von 1,25 bis 1,5 GHz arbeitenden Phasenfrequenzdetektor **1** einer Schaltung eines Phasenregelkreises (PLL) angelegt, die ferner eine Ladungspumpe **2** mit einem Schleifenfilter **3**, einen Ringoszillator **4** (DCO, Verzögerungszellenoszillator) und einen Teiler **5** enthält. Der PFD (Phasenfrequenzdetektor) **1** vergleicht Phase und Frequenz des DCO **4** mit dem Referenzoszillator **6**. Das PFD-Ausgangssignal wird durch das Schleifenfilter **3** der Ladungspumpe **2** gefiltert und zur Frequenzregelung an den DCO **4** angelegt.

[0019] Für die Ladungspumpe **2** und das Schleifenfilter **3** wird eine Volldifferenzarchitektur verwendet, um Störungen der Abstimmsteuerspannung zu vermeiden. Wenn die Schleifenbandbreite hoch ist, ist die Schleifenreaktion auf Phasenänderungen sehr schnell, wodurch Phasenrauschen vermindert wird. Die DCO-Frequenz wird durch den Teiler **5** durch vier geteilt, bevor sie an den PFD **1** angelegt wird. Aus diesem Grund ist die Phasenrauschleistungsfähigkeit des PLL-geregelten DCO theoretisch um 12 dB schlechter als die der Referenzquelle **6**.

[0020] Der Phasenfrequenzdetektor **1** besteht aus zwei D-Flipflops (DFF) und einem AND-Gatter für den RESET-Weg. Es werden ECL-Strukturen verwendet und für einen Betrieb bis zu 1,8 GHz optimiert. Als die Referenzquelle wird ein integrierter Oszillator des Colpitts-Typs mit einem externen LC-Schwingkreis **7** für den Referenzoszillator **6** verwendet. Der Teiler durch vier **5** wird mit ECL-Flipflops realisiert und im Hinblick auf Geschwindigkeit und Stromverbrauch optimiert.

[0021] Der Verzögerungszellenoszillator **4** (DCO) und die Ladungspumpe **2** werden nun ausführlicher mit Bezug auf [Fig. 2](#) und [Fig. 3](#) erläutert.

[0022] Die Ladungspumpe **2** gemäß [Fig. 2](#) besitzt eine große Bandbreite, die nur durch die Pin-Pad-Schnittstelle zu dem externen Schleifenfilter **3** und das Schleifenfilter **3** selbst begrenzt wird. Man erreicht dies durch eine Architektur, die nur npn-Transistoren im Signalweg verwendet und keine schnellen pnp- oder pMOS-Transistoren erfordert. Eine erste Stromquelle, die pnp-Transistoren **12**, führen den Kollektoren des npn-Transistorpaars **11** einen Konstantstrom I_0 zu, der durch V_{ref} gesteuert wird. An dem Eingang IN_{ch} des npn-Transistorpaars **11** wird das Signal des PFD **1** angelegt. Die Emitter des Transistorpaars **11** sind über eine zweite Stromquelle ($2 \cdot I_0$) an Masse-GND angekoppelt. An dem Ausgang OUT_{ch} fließt die Differenz von $\pm 2x I_0 - I_0$ zu dem externen Schleifenfilter **3**. Das Signal an dem Schleifenfilter **3** wird durch einen Puffer **13** erfaßt und als eine Ausgangssteuerspannung V_{cont} zu dem Steuereingang des DCO **4** weitergeleitet.

[0023] Um die Ausgangsknoten in dem ordnungsgemäßen Betriebsbereich zu halten, steuert ein Gleichtaktverstärker **14** den mittleren Strom der pnp-Transistoren **12** auf genau die Hälfte des Stroms der npn-Transistoren **11**. Eine Klemmschaltung **15** stellt sicher, daß das Steuersignal des DCO **4** in den zulässigen Grenzen liegt. Das Schleifenfilter **3** ist differentiell geschaltet, um Verzerrungen und Übersprechen auf der Abstimmleitung zu vermeiden; es gibt keinen Masseweg für das Schleifenfilter **3**. Dies ist für eine steile Abstimmkurve des DCO **4** notwendig.

[0024] Der spannungsgesteuerte DCO **4** ist wie in [Fig. 3](#) gezeigt aus zwei Verstärkern A_1 und A_2 aufgebaut und bildet einen symmetrischen Ringoszillator. Die Spannung V_{cont} aus der Ladungspumpe **2**, [Fig. 2](#), steuert den Tail-Strom $2I_0$ für die Verstärker A_1 , A_2 über einen Steuerverstärker A_c , siehe auch [Fig. 6](#). Die Verzögerung der Verstärker A_1 und A_2 ist nahezu linear abhängig von dem Strom $2I_0$, wodurch eine relativ lineare Kurve der Frequenzabstimmung ermöglicht wird. Das Stromausgangssignal der Verstärker A_1 , A_2 bewirkt einen Span-

nungsabfall über den Lastwiderständen R_c , siehe [Fig. 6](#), wodurch eine Kleinsignalverstärkung von etwa

$$\frac{I_0 \cdot R_c}{V_T}$$

resultiert.

[0025] Durch Implementieren der Differenzarchitektur vollständig auf einem Chip (integrierte Schaltung) können HF-Störeffekte wie z.B. LO-Lecken, minimiert werden. Dies ist eine Anforderung für moderne Direktumsetzungsempfängerkonzepte. Das Prinzip der Schaltung eignet sich gut für vollintegrierte Oszillatoren im Multi-GHz-Bereich und bietet einen sehr großen Abstimmungsbereich.

[0026] Das Phasenrauschen der Ringoszillatoren wurde in vielen Untersuchungen modelliert, siehe zum Beispiel die Literaturstellen A. Hajimiri, S. Limotyrakis und T.H. Lee, „Jitter and Phase Noise in Ring Oscillators“, IEEE Journal of Solid-State Circuits, IEEE, Juni 1999, Bd. 34, S. 790–804 [1] und B. Razavi, „A Study of Phase Noise in CMOS Oscillators“, IEEE Journal of Solid-State Circuits, IEEE, März 1996, Bd. 31, S. 331–343 [2]. Die Berechnung des Phasenrauschens in dieser Arbeit folgt den umfassenden Arbeiten der Literaturstelle Hajimiri, A. und T.H. Lee, „The Design of Low Noise Oscillators“, Kluwer Academic Publishers, Norwell, Massachusetts, USA, 1999 [3].

[0027] Wenn man die Berechnungen des Einseitenband-Phasenrauschens von [3] auf einen in [Fig. 3](#) abgebildeten bipolaren Differenz-Ringoszillator **4** anwendet, erhält man die Gleichung

$$L(\Delta f) = 10 \log \left(\frac{N}{3} \cdot \frac{f_0^2}{\Delta f^2} \cdot \left(\frac{e}{I_0} + \frac{4kT}{R_c \cdot I_0^2} \right) \right) \quad (\text{Gl. 1})$$

[0028] In dieser Gleichung ist N die Anzahl der Verzögerungsstufen, f_0 ist eine Oszillationsfrequenz und Δf ist das Frequenzoffset, wobei das Phasenrauschen gemessen wird. Als die Rauschquellen werden das Kollektorstrom-Schottrauschen und das Rauschen des Lastresistors berücksichtigt, während das Rauschen des Basiswiderstands und das $1/f$ -Rauschen vernachlässigt werden. Aus Gl. 1 versteht sich, daß der Tail-Strom I_0 und die Spannungsauslenkung $R_c \cdot I_0$ groß gemacht werden sollten, was im Widerspruch zu einem Low-Power-Design steht. Eine weitere Schlußfolgerung aus Gl. 1 ist, nur eine minimale Anzahl von Verzögerungsstufen zu nehmen.

[0029] Wenn man Gl. 1 mit $N = 2$, $I_0 = 400 \mu\text{A}$, $R_c = 400 \Omega$, $f_0 = 6 \text{ GHz}$ und $\Delta f = 10 \text{ kHz}$ auswertet, erhält man als Phasenrauschen $L(10 \text{ kHz}) = -41 \text{ dBc/Hz}$. Für Systeme mit Modulationsverfahren höherer Ordnung, wie zum Beispiel QAM, bedeutet dies, daß dieser Oszillator durch einen Breitband-PLL mit einem Referenzoszillator mit jeweils niedrigem Phasenrauschen gesteuert werden muß.

[0030] Die Phasenrauschleistungsfähigkeit des Verzögerungszellenoszillators **4** erfüllt deshalb nicht die Anforderungen moderner digitaler Übertragungssysteme. Bei Steuerung innerhalb eines PLL bestimmt der Referenzoszillator **6** das Phasenrauschen des VCO innerhalb der Schleifenbandbreite. Das Phasenrauschen S_{ϕ_0} des PLL-Ausgangssignals als Funktion des Frequenzoffsets Δf kann deshalb folgendermaßen ausgedrückt werden:

$$S_{\phi_0}(\Delta f) = S_{\phi_{\text{DCO}}}(\Delta f) \cdot \left(\frac{1}{1 + G(\Delta f) \cdot H(\Delta f)} \right)^2 + S_{\phi_{\text{ref}}}(\Delta f) \cdot \left(\frac{G(s)}{1 + G(\Delta f) \cdot H(\Delta f)} \right)^2 \quad (\text{Gl. 2})$$

[0031] In Gl. 2 ist $S_{\phi_{\text{DCO}}}$ das Phasenrauschen des DCO, das gemäß Gl. 1 berechnet wird, $S_{\phi_{\text{ref}}}$ ist das Phasenrauschen des Referenzoszillators **6**, $G(\Delta f)$ ist die Vorwärts-Schleifenverstärkung und $H(\Delta f)$ steht für die Rückwärtsschleifenverstärkung.

[0032] Da der Referenzoszillator **6** einen Schwingkreis **7** mit Resonanzfrequenz $f_{0\text{ref}}$, Gütefaktor Q_{ref} , Rauschzahl F_{ref} und Ausgangsleistung P_{ref} inhibitiert, kann sein Phasenrauschen $S_{\phi_{\text{ref}}}$ gemäß der Formel von Leeson folgendermaßen ausgedrückt werden:

$$S_{\text{dref}}(\Delta f) = \frac{1}{2} \left(1 + \frac{1}{4 \cdot Q_{\text{ref}}^2} \cdot \left(\frac{\omega_{0\text{ref}}}{\Delta f} \right)^2 \right) \frac{F_{\text{ref}} kT}{P_{\text{ref}}} \quad (\text{Gl. 3})$$

[0033] Die Vorwärts-Schleifenverstärkung $G(\Delta f)$ hängt gemäß

$$G(\Delta f) = K_{\phi} \cdot Z_L(\Delta f) \frac{K_{\text{VCO}}}{\Delta f} \quad (\text{Gl. 4})$$

von der Phasendetektor- und Ladungspumpenkonstante K_{ϕ} , von der Impedanz Z_L des Schleifenfilters **3** und von der Abstimmkonstante K_{VCO} des VCO **4** ab.

[0034] Die Rückwärts-Schleifenverstärkung $H(\Delta f)$ kann als

$$H(\Delta f) = \frac{1}{N} \quad (\text{Gl. 5})$$

als Funktion des Teilverhältnisses N ausgedrückt werden.

[0035] Durch Einsetzen von Gl. 4 bis Gl. 6 in Gl. 3 kann das Phasenrauschen der PLL-Schaltung 1–5 berechnet werden. Für eine realistische Ausführungsform basiert die Berechnung auf den folgenden Annahmen:

6. DCO-Phasenrauschen, berechnet im Abschnitt 3.1 für $f_{\text{DCO}} = 6$ GHz
7. DCO-Abstimmkonstante $K_{\text{DCO}} = 1000 \cdot 2\pi$ MHz/V
8. Phasendetektorkonstante $K_{\phi} = 0,5$ mA/(2π rad)
9. Teilerfaktor $N = 4$
10. Z_L des Schleifenfilters mit $C_1 = 0$, $C_2 = 22$ pF, $R_2 = 15$ k Ω
11. Referenzoszillator: $Q_{\text{ref}} = 20$, $f_{0\text{ref}} = 1,5$ GHz, $F_{\text{ref}} = 3$, $P_{\text{ref}} = 0,2$ mW

[0036] Folglich kann der PLL das Phasenrauschen z.B. bei einer Offsetfrequenz von 10 kHz von –41 dBc/Hz (freilaufender VCO) auf –78 dBc/Hz (VCO wird PLL-geregt) verbessern. In Richtung kleinerer Frequenzen nimmt jedoch das Phasenrauschen zu, da das Phasenrauschen des Referenzoszillators **6** zunimmt. Die Wahl des Schleifenfilters **3** ist insofern kritisch, als sie die Resonanz bei der charakteristischen Frequenz des PLL beeinflusst. Um eine gute Phasenrauschleistungsfähigkeit zu erhalten, muß der rauscharme Referenzoszillator **6** auch mit einem Resonator hoher Güte mit $Q_{\text{ref}} > 20$ arbeiten und die Bandbreite des Schleifen-PLL sollte > 20 MHz sein.

[0037] Gemäß Messungen kann die DCO-Frequenz von 3,5 GHz bis zu 6 GHz abgestimmt werden. Die Phasenrauschleistungsfähigkeit wird durch den Referenzoszillator **6** begrenzt. Bei Verwendung einer externen Referenz mit L (10 GHz) = –104 dBc/Hz bei 1,25 GHz Betriebsfrequenz beträgt das gemessene Phasenrauschen –90 dBc/Hz bei 5 GHz insgesamt. Dies ist 2 dB schlechter als die erwartete theoretische Verringerung von 12 dB des Phasenrauschens zwischen Referenz und DCO.

[0038] Der Hochfrequenzoszillator kann auch einen zweiten Kreis mit einem Phasendetektor **21** umfassen, der an die I/Q-Ausgangssignale des Ringoszillators **4** angekoppelt ist (siehe [Fig. 4](#)). Der Phasendetektor **21** liefert ein Fehlersignal V_{phase} für den Ringoszillator **4**, wenn die Phasendifferenz zwischen dem I- und dem Q-Signal von 90° abweicht, so daß über die vollständige Frequenzbandbreite während des Betriebs des Hochfrequenzoszillators immer Orthogonalität zwischen den Signalen Z und Q aufrechterhalten wird.

[0039] Das Phasensteuersignal V_{phase} ist an die Verzögerungszellenverstärker A1 und A2 des Ringoszillators **4** angekoppelt, wie in [Fig. 5](#) gezeigt. Die Verzögerungszellenverstärker A1 und A2 sind in Reihe geschaltet und liefern jeweils eine Phasenverschiebung von 90° . Die Ausgänge der Verzögerungszellen A1, A2 sind massefrei und der Ausgang der Verzögerungszelle A2 wird für das Signal I+ und das Signal I– verwendet und der Ausgang der Verzögerungszelle A1 wird für das Signal Q+ und das Signal Q– verwendet (siehe auch [Fig. 3](#)). Der Ausgang der Verzögerungszelle A2 ist über eine Insertierung IV an den Eingang der Verzögerungszelle A1 angekoppelt, so daß die Oszillationsbedingung von 360° erfüllt ist.

[0040] Der Ringoszillator **4** umfaßt ferner einen Verstärkerteil **21₀**, um jeder der Verzögerungszellen A1 und A2 einen Strom von **21₀** zuzuführen, und an den Verstärkerteil wird das Steuersignal V_{cont} der Ladungspumpe **2** angekoppelt, um die Frequenzregelung bereitzustellen. Die Verstärkerteile **21₀** sind identisch, so daß die Verzögerungszellen A1 und A2 symmetrisch abgestimmt sind. Die Verstärkerteile **21₀** werden an dieselbe Stromquelle **23** angekoppelt.

[0041] Das Steuersignal des Phasendetektors **21** wird an eine regelbare Stromquelle **22** angekoppelt, die an jeden der Verstärkerteile **21₀** angekoppelt ist. Über die Stromquelle **22** stellt die Steuerspannung V_{phase} eine Unsymmetrie der Ströme der Stromquelle **23** bereit, über die eine Diskrepanz der erforderlichen Phasendifferenz von 90° der I/Q-Signale korrigiert wird.

[0042] **Fig. 6** zeigt ein ausführliches Schaltbild des Verzögerungszellenoszillators **4**. Der Ringoszillator **4** besteht im wesentlichen aus den Verzögerungszellenverstärkern A1 und A2, der Rückkopplungsschleife mit der Inversion IV und dem Steuerverstärker A2 für Phasen- und Frequenzsteuerung. Der Verzögerungszellenverstärker **1** umfaßt einen Verstärker **31**, der an die Eingänge des Verstärkers **32** des Verzögerungszellenverstärkers A2 angekoppelt ist, und diese Ausgänge liefern die Ausgangssignale I+/I– und Q+/Q– über Lastwiderstände R_c , die an die Versorgungsspannung VCC angekoppelt sind.

[0043] An die Ausgänge des Verstärkers **31** sind zwei Verstärker **33** und **34** für die Verzögerung und deshalb die Frequenzabstimmung des Verstärkers **31** angekoppelt. Der Verzögerungszellenverstärker A2 ist mit Verstärkern **32**, **35**, **36** in Korrespondenz mit dem Verzögerungszellenverstärker A1 eingerichtet, um einen symmetrischen Verzögerungszellenoszillator bereitzustellen.

[0044] Die Ausgänge des Verstärkers **37** sind an die Eingänge der Verstärker **33**, **34** angekoppelt, um eine Spannungsregelung der Signale Q+, Q– bereitzustellen, und sind an die Ausgänge der Verstärker **33**, **34** angekoppelt, um die Verzögerung bzw. Frequenzeinstellung bereitzustellen. Die Frequenzeinstellung wird durch den Verstärker **37** des Steuerverstärkers Ac bereitgestellt, an dessen Eingänge das Steuersignal V_{cont} angelegt wird, und dessen Ausgänge jeweils als eine Versorgungsspannung für die Verstärker **33** und **34** geschaltet sind. Die Verstärker **35**, **36** für die Verzögerungszelle A2 sind genauso wie die Verstärker **33**, **34** eingerichtet. Der Steuerverstärker Ac umfaßt ferner einen Verstärker **38** für die Verzögerungszelle A2, an dessen Eingang auch das Steuersignal V_{cont} angelegt wird, um eine symmetrische Abstimmung der Verzögerungszellen A1 und A2 zu erreichen.

[0045] Der Steuerverstärker Ac umfaßt ferner einen Verstärker **39**, an den das Phasensteuersignal V_{phase} auf der Eingangsseite angelegt wird. Die Ausgänge des Verstärkers **39** sind jeweils an Verstärker **37** und **38** angekoppelt, um den Verstärker **37** in Bezug auf den Verstärker **38** zu verschieben, um die korrekte Phasendifferenz von 90° für die Ausgangssignale I und Q zu erhalten. Der Verzögerungszellenoszillator **4** umfaßt deshalb zwei symmetrische Verstärkerteile **33**, **34**, **37**; **35**, **36**, **38** zur Frequenzregelung und einen Verstärker **39**, der die Phasenregelung bereitstellt und der an diese Verstärkerteile angekoppelt ist.

Patentansprüche

1. Hochfrequenzoszillator mit einem Referenzoszillator (**6**) und einer Phasenregelkreisschaltung mit einem Phasenfrequenzdetektor (**1**), einer Ladungspumpe (**2**), einem Ringoszillator (**4**) und einem Teiler (**5**), wobei der Referenzoszillator (**6**) zur Frequenzregelung an den Phasenfrequenzdetektor (**1**) angekoppelt und der Ringoszillator (**4**) ein symmetrischer Verzögerungszellenoszillator mit zwei Verzögerungszellenverstärkern (A1, A2) ist, die eine doppelte Ausgangsstufe zur Bereitstellung massefreier I- und Q-Ausgangssignalerzeugung umfassen, **dadurch gekennzeichnet**, dass der Hochfrequenzoszillator ferner eine Schleife (Schleife II) mit Phasendetektor (**21**) umfasst, die mit den Ausgangssignalen I und Q des Ringoszillators (**4**) für eine Phasenregelung zwischen den Ausgangssignalen I und Q gekoppelt ist.

2. Hochfrequenzoszillator nach Anspruch 1, dadurch gekennzeichnet, dass der Referenzoszillator (**6**) ein Oszillator des Colpitts-Typs mit einem Schwingkreis (**7**) ist, wobei der Referenzoszillator (**6**) und die Phasenregelkreisschaltung in einer integrierten Schaltung integriert sind und sich der Schwingkreis (**7**) außerhalb der integrierten Schaltung befindet.

3. Hochfrequenzoszillator nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass der Abstimmungsbereich des Referenzoszillators (**6**) 1,25–1,5 GHz beträgt und der Teilerfaktor des Teilers (**5**) vier beträgt, um einen Abstimmungsumfang von 5–6 GHz bereitzustellen.

4. Hochfrequenzoszillator nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Ladungspumpe (**2**) ein massefreies Schleifenfilter (**3**) umfasst, wobei sich das Schleifenfilter (**3**) außerhalb der integrierten Schaltung befindet.

5. Hochfrequenzoszillator nach Anspruch 4, dadurch gekennzeichnet, dass die Eingangsstufe der Ladungspumpe (**2**) ein Differenzverstärker ist und nur npn-Transistoren (**11**) im Signalweg umfasst.

6. Hochfrequenzoszillator nach Anspruch 5, dadurch gekennzeichnet, dass die Ladungspumpe (**2**) eine erste Stromquelle mit zwei pnp-Transistoren (**12**) und eine zweite gemeinsame Stromquelle (**2I₀**) umfasst, wobei beides an den Differenzverstärker (**11**) angekoppelt ist, und dass der Strom der ersten Stromquelle (**12**) durch eine Referenzspannung (VREF) gesteuert wird, um jedem der pnp-Transistoren die Hälfte des Stroms der zweiten Stromquelle (**2I₀**) zuzuführen.

7. Hochfrequenzoszillator nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der Verzögerungszellenoszillator (**4**) zwei symmetrische Verstärkerteile (**33, 34, 37; 35, 36, 38**) zur Frequenzsteuerung, die jeweils an einen Ausgang eines Verzögerungszellenverstärkers (**31, 32**) angekoppelt sind, und einen Verstärker (**39**) für eine Phasensteuerung, der an die beiden Verstärkerteile (**33, 34, 37; 35, 36, 38**) angekoppelt ist, umfasst.

Es folgen 4 Blatt Zeichnungen

Anhängende Zeichnungen

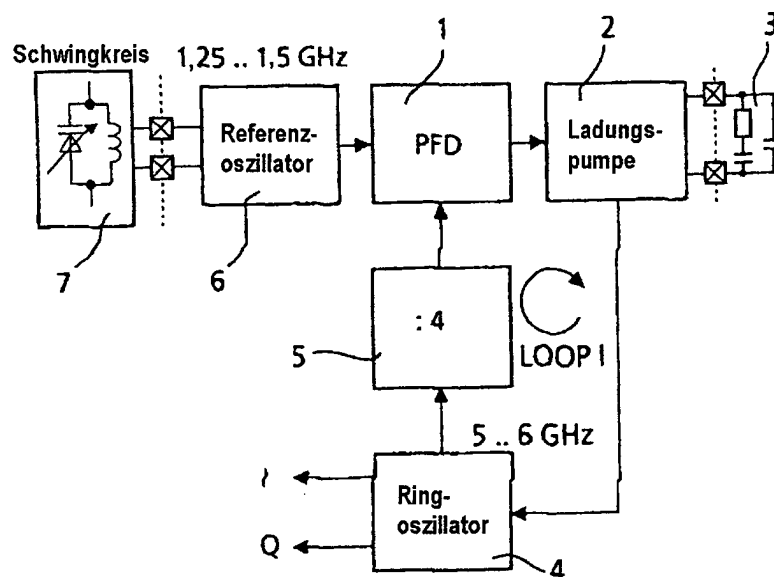


Fig.1

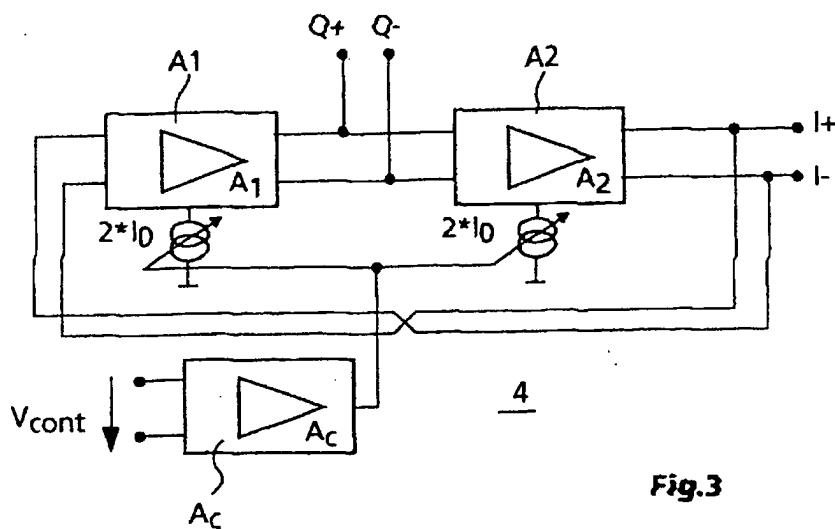


Fig.3

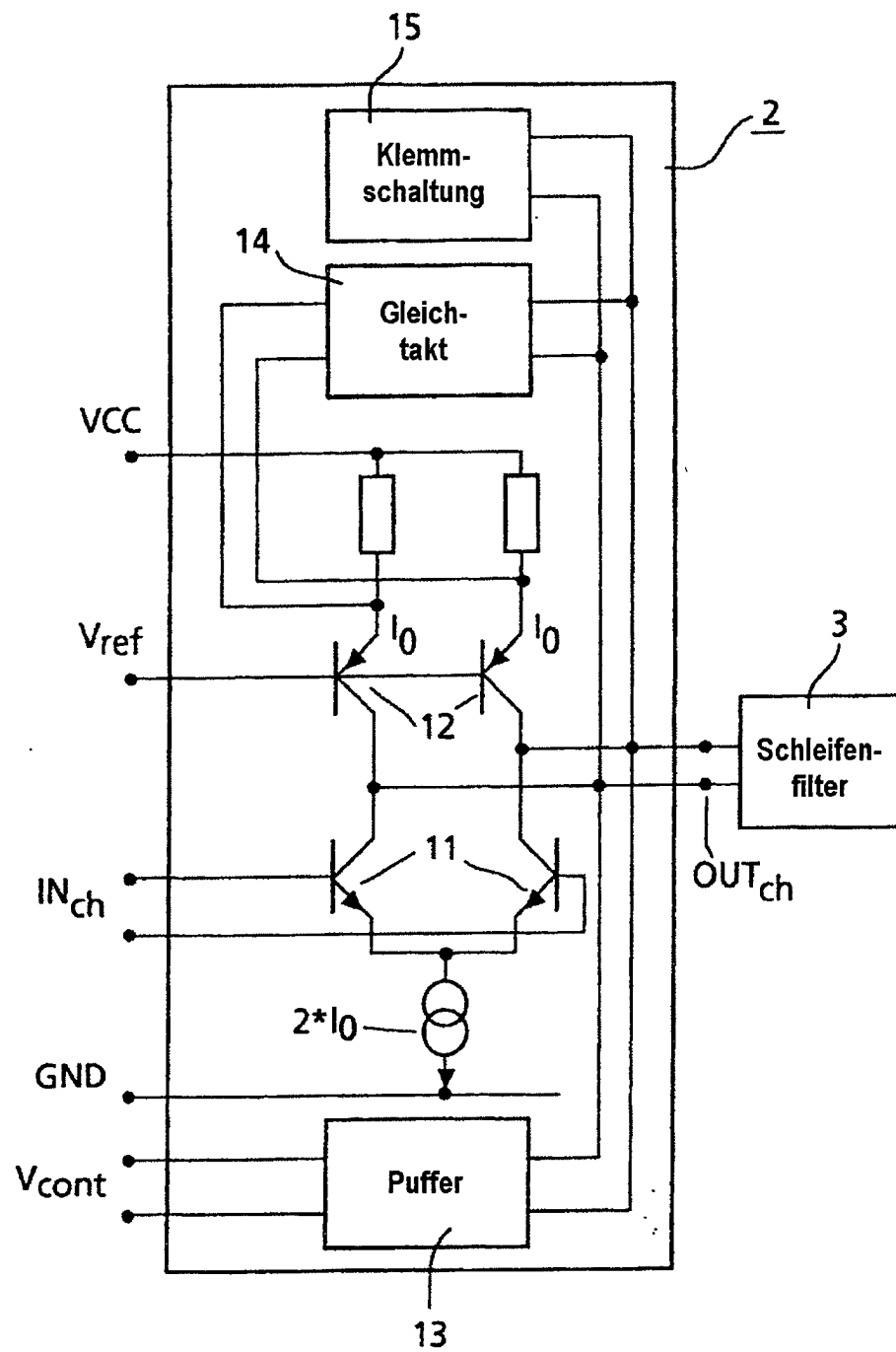


Fig.2

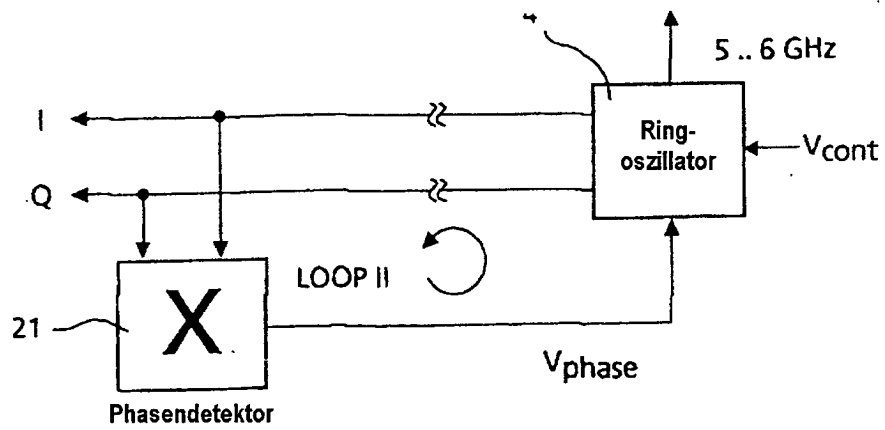


Fig.4

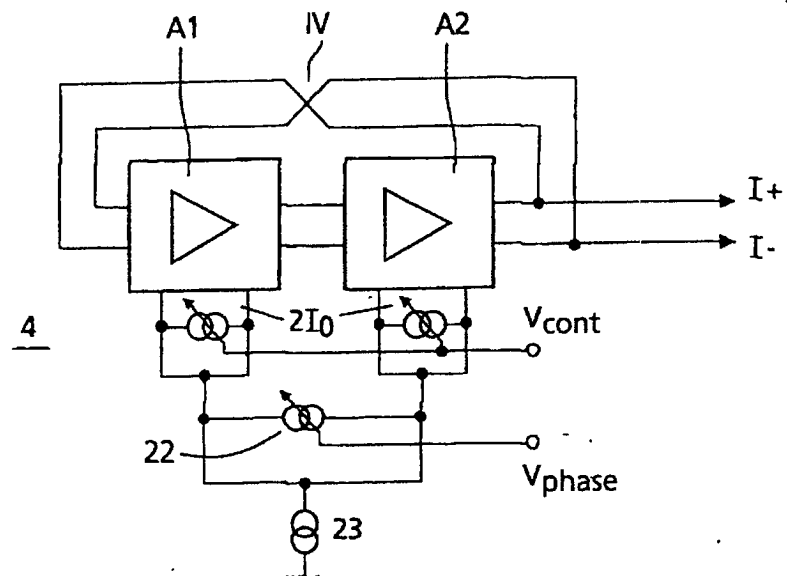
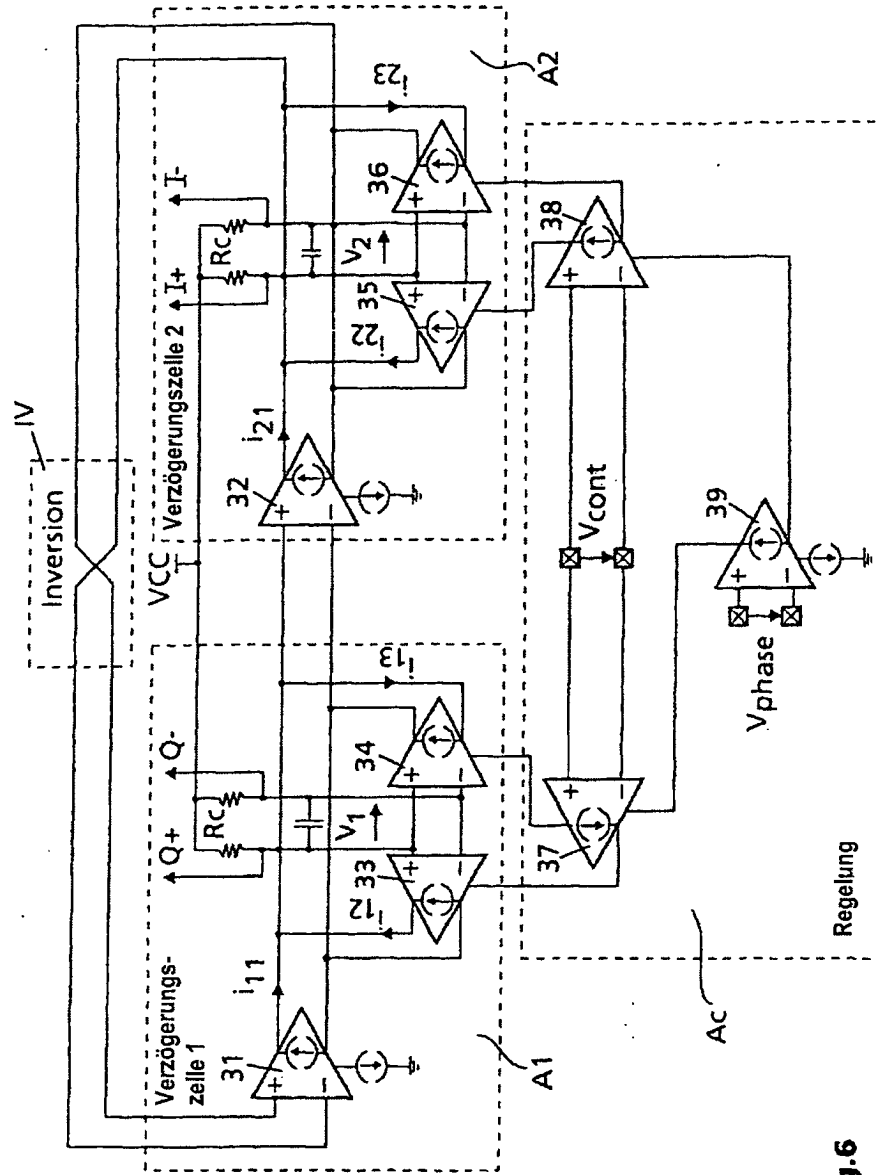


Fig.5



9.613