

【公報種別】 特許法第 17 条の 2 の規定による補正の掲載
【部門区分】 第 7 部門第 2 区分
【発行日】 令和 7 年 5 月 23 日 (2025.5.23)

【公開番号】 特開 2023-24959 (P2023-24959A)
【公開日】 令和 5 年 2 月 21 日 (2023.2.21)
【年通号数】 公開公報 (特許) 2023-034
【出願番号】 特願 2022-125996 (P2022-125996)
【国際特許分類】

H 0 1 L 21/316 (2006.01)

H 0 1 L 21/02 (2006.01)

H 1 0 B 53/00 (2023.01)

【F I】

H 0 1 L 21/316 P

H 0 1 L 21/02 Z

H 0 1 L 27/11502

【手続補正書】

【提出日】 令和 7 年 5 月 15 日 (2025.5.15)

【手続補正 1】

【補正対象書類名】 特許請求の範囲

【補正対象項目名】 全文

【補正方法】 変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体デバイスを製造する方法であって、

製造プラットフォームの第 1 の堆積チャンバ内に半導体ウェハを配置するステップであって、前記半導体ウェハは第 1 の導電層を備える、ステップと、

前記第 1 の堆積チャンバ内の前記第 1 の導電層上に誘電体層を堆積させるステップと、

前記製造プラットフォームの第 2 の堆積チャンバ内に前記半導体ウェハを配置するステップと、

前記第 2 の堆積チャンバ内の前記誘電体層上に第 2 の導電層を堆積させるステップと、

前記製造プラットフォームの電界アニールの処理チャンバ内に前記半導体ウェハを配置するステップと、

前記処理チャンバ内で、前記第 1 の導電層を第 1 の電位に結合させ、前記第 2 の導電層を第 2 の電位に結合させることにより、前記誘電体層にわたって電気バイアス電圧を印加するステップと、

前記電気バイアス電圧を印加しながら、前記半導体ウェハをアニールするステップと、を有する、方法。

【請求項 2】

前記電気バイアス電圧を印加するステップは、前記誘電体層にわたって時間変化する電圧波形を印加するステップを有する、請求項 1 に記載の方法。

【請求項 3】

前記時間変化する波形は、パルス DC、交流パルス、正弦波、またはのこぎり波を含む、請求項 2 に記載の方法。

【請求項 4】

前記アニールするステップは、前記半導体ウェハの温度を第 1 の温度から第 2 の温度までランプさせるステップを有する、請求項 1 に記載の方法。

【請求項 5】

10

20

30

40

50

前記第 2 の温度は、前記第 1 の温度よりも大きい、請求項 4 に記載の方法。

【請求項 6】

前記第 1 の温度は、前記第 2 の温度よりも大きい、請求項 4 に記載の方法。

【請求項 7】

前記アニールするステップは、第 1 の期間中に、前記半導体ウェハの温度を第 1 の温度から第 2 の温度までランプさせるステップと、その後、第 2 の期間中に、前記半導体ウェハの前記温度を少なくとも実質的に前記第 2 の温度に維持するステップとを有し、

前記第 2 の温度は、前記第 1 の温度よりも大きい、請求項 1 に記載の方法。

【請求項 8】

前記誘電体層は酸化ハフニウムを含む、請求項 1 に記載の方法。

10

【請求項 9】

前記アニールするステップは、第 1 の期間中に、前記半導体ウェハの温度を少なくとも実質的に第 1 の温度に維持するステップと、その後、第 2 の期間中に、前記半導体ウェハの前記温度を前記第 1 の温度から第 2 の温度までランプさせるステップと、を有し、

前記第 1 の温度は、前記第 2 の温度よりも大きい、請求項 1 に記載の方法。

【請求項 10】

前記第 1 の導電層を前記第 1 の電位に結合させるステップは、前記半導体ウェハの第 1 の主表面に第 1 の電極を取り付けるステップを有し、

前記第 2 の導電層を第 2 の電位に結合させるステップは、前記半導体ウェハの第 2 の主表面を基板ホルダ上に配置するステップと、前記基板ホルダを前記第 2 の電位に結合させるステップと、を有する、請求項 1 に記載の方法。

20

【請求項 11】

前記第 1 の導電層を前記第 1 の電位に結合させるステップは、前記半導体ウェハの第 1 の主表面に第 1 の電極を取り付けるステップを有し、前記第 2 の導電層を前記第 2 の電位に結合させるステップは、前記半導体ウェハの第 2 の主表面に第 2 の電極を取り付けるステップを有する、請求項 1 に記載の方法。

【請求項 12】

半導体デバイスを製造する製造プラットフォームであって、前記製造プラットフォームは、

半導体ウェハ上に導電層を堆積させるように構成された第 1 の堆積チャンバと、

30

前記半導体ウェハ上に誘電体層を堆積させるように構成された第 2 の堆積チャンバと、電界アニーラの処理チャンバであって、

前記半導体ウェハを支持するように構成された基板ホルダと、

前記基板ホルダにより支持された前記半導体ウェハを加熱するように構成された加熱要素と、

前記半導体ウェハに取り外し可能に取り付けられるように構成された第 1 の電極であって、前記第 1 の電極が前記半導体ウェハに取り外し可能に取り付けられた際に、前記半導体ウェハの第 1 の主表面と物理的に接触するように構成された導電性外表面を有する、第 1 の電極と、

前記第 1 の電極を第 1 の電位ノードに結合する第 1 の配線と、

40

を有する、処理チャンバと、

を有する、製造プラットフォーム。

【請求項 13】

前記電界アニーラの前記処理チャンバは、さらに、

前記基板ホルダに結合された第 2 の電極と、

前記第 2 の電極を第 2 の電位ノードに結合する第 2 の配線と、

を有する、請求項 12 に記載の製造プラットフォーム。

【請求項 14】

前記電界アニーラの前記処理チャンバは、さらに、

前記半導体ウェハの前記第 1 の主表面に取り外し可能に取り付けられるように構成され

50

た第 3 の電極と、

電圧監視メータと、

前記第 3 の電極を電圧監視メータに結合する第 3 の配線と、
を有する、請求項 1 3 に記載の製造プラットフォーム。

【請求項 1 5】

前記電界アニーラの前記処理チャンバは、さらに、

前記半導体ウェハの第 2 の主表面に取り外し可能に取り付けられるように構成された第 2 の電極と、

前記第 2 の電極を第 2 の電位ノードに結合する第 2 の配線と、
を有する、請求項 1 2 に記載の製造プラットフォーム。

10

【請求項 1 6】

前記電界アニーラの前記処理チャンバは、さらに、

前記第 1 の電位ノードに結合された電源を有する、請求項 1 2 に記載の製造プラットフォーム。

【請求項 1 7】

前記電源は、前記誘電体層にわたって電気バイアス電圧を印加するように構成されている、請求項 1 6 に記載の製造プラットフォーム。

【請求項 1 8】

前記電気バイアス電圧は、時間変化する電圧波形を含む、請求項 1 7 に記載の製造プラットフォーム。

20

【請求項 1 9】

前記電源は、前記加熱要素が前記半導体ウェハを加熱している間に、前記誘電体層にわたって電気バイアス電圧を印加するように構成されている、請求項 1 6 に記載の製造プラットフォーム。

【請求項 2 0】

前記加熱要素は、前記半導体ウェハの温度を第 1 の温度から第 2 の温度までランプさせる、請求項 1 9 に記載の製造プラットフォーム。

30

40

50