

公告本

申請日期	PC. 5-3
案 號	PC 110660
類 別	H01L 21/00, C23C 16/44

A4
C4

502290

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	以高密度電漿化學氣相沉積法進行之溝渠填充
	英 文	TRENCH FILL WITH HDP-CVD PROCESS
二、發明 創作人	姓 名	1.肯特駱斯曼 2.李莊 3.李榮
	國 籍	1.美國 2.美國 3.韓國
	住、居所	1.美國佛羅里達州奧蘭多迪兒斯伯尼庭園 7701 號 2.美國加州聖荷西市南方公園 533 號 3.大韓民國京畿道山南市素原洞 91 韓陽西旁公寓 316 棟 601 號
三、申請人	姓 名 (名稱)	美商·應用材料股份有限公司
	國 籍	美國
	住、居所 (事務所)	美國加州聖大克勞拉市波爾斯大道 3050 號
	代 表 人 姓 名	瓊西 J. 史維尼

第 1 頁

本紙張尺度適用中國國家標準 (CNS) A4規格 (210×297公釐)

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： 有 無主張優先權

本案已向美國申請專利；申請日：2000年5月25日 案號：09/579,822號

有關微生物已寄存於： 寄存日期： 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明()

發明領域：

本發明係關於積體電路的製造。更特定地，本發明係關於一種達到基材上具有高深寬比的溝渠之無氣隙(void-free)溝渠填充的方法與設備。

發明背景：

半導體元件形狀在尺寸上持續的變小，用以在一所製造的晶圓上的每單位面積中提供更多的元件。這些元件在它們被建構於該晶圓中時，最初被彼此隔離，後續地，它們被相連接用以產生所想要之特定的電路結構。目前，某些元件係以特徵尺寸小到 0.08 微米來製造的。例如，在一形成圖案的晶圓上的元件，如導線或跡線，之間係被間隔 0.08 微米而在它們之間留下一相對等尺寸的凹陷或間隙。一介電材質，如二氧化矽，的一非導電層典型地被沉積於該等特徵之上用以填充上述的間隙及將該等特徵與在相鄰層上之積體電路的其它特徵或與在相同層上的其它特徵隔開來。

淺溝渠填充("STI")為一種用來隔離具有小於 1 微米的特徵尺寸之元件的技術。第 1 圖顯示一 STI 溝渠基材 10，如一半導體晶圓，的一個例子其具有兩個被一溝渠罩幕 13 所覆蓋的島 12。一溝渠 14 被沉積於兩個島 12 之間，該兩個島界定該溝渠 14 的側壁 16。該罩幕 13 典型地為一由相對硬的材質，如在溝渠的形成中被使用的氮化矽(SiN)，所製成之有圖案的溝渠罩幕。一熱氧化物層(未示

五、發明說明 ()

出)被生長在該溝渠 14 的表面上。該氮化矽罩幕 13 防止該矽基材 10 上將形成有主動元件處的氧化，且其亦被稱為氧化罩幕。溝渠 14 係藉由沉積一絕緣或介電材質 18，如二氧化矽，於整個溝渠罩幕 13 上而被填充。該二氧化矽過度填充該溝渠 14 用以產生一不規則的上表面。該過多的材質與該氮化矽罩幕 13 一起被去除用以將該溝渠 14 平坦化使得該溝渠填充材質 18 與島 12 齊平。

當積體電路的特徵尺寸變小時所遭遇到的一間隙填充議題為填充該等溝渠，如在 STI 結構中的溝渠，變得很困難。此項問題被稱為間隙填充問題且參照第 1 及 2 圖於下文中被描述。在地第 1 圖的垂直剖面圖中，溝渠的側壁 16 是由兩個相鄰的島 12 的邊緣所形成的。在沉積期間，該介電質間隙填充材質 18 累積在島 12 的表面 20 上及累積在基材表面上，並在島 12 的角落處形成突懸 22。當間隙填充材質 18 的沉積繼續時，突懸 22 通常會長得比將被填充的溝渠 14 快，直到一殿電質層 26 被形成為止，這會如第 2 圖所示的產生一內部氣隙 28。以此方式，介電層 26 阻止沉積於該內部氣隙 28 內。該內部氣隙 28 對於元件製造，操作，及可靠性都會造成問題。

許多不同的技術已被發展來改善介電層之間隙填充特性，其包括沉積回蝕刻(沉積-蝕刻)技術。一種沉積-蝕刻技術涉及了藉由離子轟擊之該介電層之物理濺鍍用以防止在一沉積處理期間之氣隙的形成。物理濺鍍沉積-蝕刻技術的效果被示於第 3 圖中。如第 3 圖中所示的，離子

五、發明說明 ()

30 藉由撞擊該介電材而將能量傳遞至該介電材質，讓原子 32 能夠克服局部的鍵結離量並從介電材質射出。在此沉積-蝕刻技術中，介電材質填充該溝渠 14 並形成一表面 34。該表面躺在一傾斜地延伸至側壁 16 的平面上，其一般被稱為一刻面。此沉積-蝕刻技術可被循序地被實施使得介電層 26 被沉積，然後被蝕刻，接著沉積額外的介電材質。或者，該沉積處理及蝕刻處理可同時發生。不論該沉積處理及蝕刻處理係依序或同時發生，對於介電層 26 表面的輪廓的第一級效果都是相同的。

典型地，一電漿-化學氣相沉積(CVD)處理被用來沉積一使用該沉積-蝕刻技術的介電層。一電漿被產生用以產生會被該基材表面所吸收的化學反應電漿物質(原子，基團，及離子)。例如，一電漿強化的化學氣相沉積(PECVD)處理，包括一高密度電漿化學氣相沉積(HDP-CVD)(如，一藉由施加 RF 功率至一電感線圈或藉由電子迴旋共振化學氣相沉積(ECR-CVD)處理所形成的電漿)處理在內，可被使用。該等電漿 CVD 處理典型地允許比傳統上使用純熱啟動的 CVD 處理的品質還高的膜層在低溫下以較快的沉積速率被沉積。

參照第 3 及 4 圖，在一延長的沉積-蝕刻技術之後，該介電層 26 在與該等角落 24 相鄰的部分，不論介於導電性特徵 12 之間的時間為何，具有一表面 34 其形成一相對於該基材 10 所在的平面的一傾斜角。之後，平坦化可藉由一延長的平坦化蝕刻技術來完成，物理濺鍍與沉積相平

五、發明說明 ()

衡使得非常窄的特徵可完全地被平坦化。或者，一分開來的平坦化處理可被使用，其能夠將大特徵平順化或消除大特徵的剩下來的步驟。

另一間隙填充課題是在該間隙尺寸變得愈來愈窄且愈深使得第 2 圖的氣隙 28 將會形成在很深處時產生的。此一間隙的特徵為具有一大於 3:1 之高的深寬比，即該間隙的深度除以其寬度。對於沒有修剪 (clipping) 的或濺鍍該氮化矽罩幕 13 之深的氣隙而言，間隙填充是很困難的。此修剪問題將參照第 5 圖加以說明。為了達到無氣隙的間隙填充，傳統的方法是降低沉積速率相對於該濺鍍速率之比例用以在沉積-蝕刻處理期間補持該間隙開口。為了要持續改善間隙填充，較低的沉積-對-濺鍍或沉積-對-蝕刻 (沉積-蝕刻) 比率成為是必要的。低的沉積-蝕刻率造成該傾斜的刻面 34 進一步彼此分離並更加靠近該氮化矽罩幕 13。如果該沉積-蝕刻比率夠低的話，該刻面 34 將會碰到該氮化矽罩幕 13 且該罩幕 13 的角落 24 將會被濺鍍或被修剪，如第 5 圖中所示者。該修剪會在平坦化期間產生整合的角落且會導致開極重疊及元件性能減損。

提供無氣隙的間隙填充在像是內金屬介電 (IMD) 層的形成及預金屬介電 (PMD) 層的形成等處理中亦是很重要的。在一 IMD 處理中，一典型為一未經摻雜的二氧化矽或摻雜了氟的氧化物之絕緣層被形成於金屬內連線層之間。雖然金屬內連線層的修剪 (clipping) 通常不會發生，但以較佳的間隙填充特性來形成一無氣隙的間隙填充層的相

五、發明說明()

同問題亦會發生，特別是對於高深寬比的間隙而言。

現今所需要的是一種以較佳的間隙填充特性及極少或無溝渠罩幕或其它電路元件的修剪發生下沉積一間隙填充層於一基材上的方法及設備。

發明目的及概述：

本發明提供一種使用一沉積-蝕刻技術實施極少或無氣隙形成及修剪的間隙填充來沉積一介電層的方法與設備。本發明藉由提高來源電漿功率密度來提高離子密度及產生一朝向該間隙內之更具方向性的沉積，及藉由改變該來源電漿密度用以凝聚一較高的功率密度百分比於該將被填充的間隙之上，來達成無氣隙的間隙填充。

該間隙填充層係使用一高密度電漿化學氣相沉積系統(HDP-CVD)，如 Applied Materials公司的 Ultima HDP-CVD系統，來加以沉積的。典型地，一具有約 3:1 或更高之深寬比的淺溝渠可出現在一基材上，該介電層將被沉積於該基材上，該基材係被放置在該 HDP-CVD 系統的處理室中。沉積氣體，如一矽來源氣體及一氧來源氣體，與一鈍氣一起被流過該基材的表面。一 RF 來源產生器及一 RF 偏壓產生器都與該處理室成電氣聯通用以從該處理氣體混合物(沉積氣體及鈍氣)中形成一電漿，以產生濺鍍的範應電漿物質。來自於該 RF 來源產生器的能量被電感地耦合至該處理室中，同時來自於該 RF 偏壓產生器的能量則被電容地耦合至該處理室中。雖然濺鍍可在間隙填充期間消除突懸

五、發明說明()

並保持該間隙開口，但過多的濺鍍則會導致氣隙因為濺鍍材質的再沉積而被形成。該間隙填充沉積-蝕刻化學物最好是被調整用以控制相對於沉積速率之濺鍍速率，藉以減少或消除因再沉積而形成氣隙。例如，在處理氣體中的鈍氣成份的量可被加以調整用以升高或降低濺鍍能量及濺鍍速率，且可被最佳化用以達到較佳的間隙填充特性。甚者，再沉積在高溫下較不會發生，因為被濺鍍的材質在與一熱表面接觸之後將傾向於回復至氣相。

根據本發明的一個態樣，一處理氣體在一用來沉積一層於一基材的表面的方法中被流入一處理室中，該基材具有一溝渠且被放置在該處理室中。該基材具有一側緣其大致包圍該表面。該處理氣體包括矽，氧，及一鈍氣成份。該鈍氣成份在該處理氣體中的濃度係少於 40% 的體積。一電漿被形成於該處理室中用以將該層沉積該基材的該表面上並填充該溝渠。該電漿的形成包括將來源電漿能量耦合至該處理室中，其總功率密度至少約 15 Watts/cm^2 。在一實施例中，該能量係藉由將一上 RF 線圈在一上 RF 功率水平下耦合至該處理室的一頂部位在該基材的表面之上的位置以產生一上功率密度，及將一側 RF 線圈在一側 RF 功率水平下耦合至該處理室的一側邊部分大致包圍該基材的側緣而被電感地耦合至該處理室中。總 RF 功率密度等於該上及側邊功率密度的總合。該上功率密度與該側邊功率密度最好是具有至少約 1.5 的比率，更佳的是至少 2 的比率。這代表了在該上部的一顯著的功率濃度改變，與

五、發明說明()

傳統處理中的 0.4 的比率比較起來。在一實施例中，該上功率密度從約 13.7Watts/cm^2 至約 16.9Watts/cm^2 ，及該側 RF 功率密度從約 4.1Watts/cm^2 至約 7.6Watts/cm^2 ，且該鈍氣成份的濃度係小於 15% 的體積。在一特定的實施例中，該鈍氣成份的濃度約為 0%。

鈍氣氣體的濃度的降低亦可避免在溝渠填充期間之修剪。例如，本發明實質上避免掉濺鍍該溝渠罩幕或比在一 STI 處理中之溝渠填充介電材質的濺鍍速率低很多的速率下濺鍍該溝渠罩幕。這是藉由調整該溝渠填充沉積-蝕刻化學物來達成的。詳言之，被發現的是，濺鍍該典型地是由氮化矽所製成之溝渠罩幕所需的能量比濺鍍介電材質，如二氧化矽，所需的能量還要來得高。該等反應電漿物質的濺鍍能量隨著該處理氣體混合物的化學物的改變而改變。該化學物可被加以選擇用以產生主要的電漿物質，其具有足以濺鍍該介電物質但不足以造成任何顯著的溝渠罩幕濺鍍的濺鍍能量。例如，被發現的是，氫離子具有足夠的濺鍍能量來濺鍍二氧化矽介電材質及氮化矽罩幕，而氧離子則具有足以濺鍍二氧化矽的濺鍍能量，但會造成極小或沒有氮化矽濺鍍。以此方式，溝渠罩幕的濺鍍速率相對於該介電材質的濺鍍速率被降低，藉以降低修剪該溝渠罩幕的可能性。溝渠罩幕濺鍍速率的降低允許將其介電材質的沉積速率降低至其濺鍍速率藉以達到在極少或沒有溝渠罩幕修剪情形下之無氣隙溝渠填充。

為了要進一步改善溝渠填充特性，本案發明人發現降

五、發明說明()

低或消除在該間隙填充層的最初沉積期間的短暫效應是有利的，特別是對於填充具有大於 4:1 之非常高的深寬比的間隙而言。該瞬時效應會產生不均勻的沉積其典型地會在該間隙填充層中形成氣隙。本發明藉由將一鈍氣導入該處理室中並擊發一電漿用以加熱該基材至一預設的溫度，該溫度可以是沉積會發生的溫度。在達到該預設的溫度時，該電漿被關閉且該處理氣體在沒有電漿激勵下被流入該處理室中直到在該處理室中之該處理氣體流及分佈達到一大致穩定的狀態時或平衡為止，使得該處理氣體的氣體成分被均勻地提供至該基材的表面上。一電漿然後被形成用以將該溝渠填充物質沉積於該基材的表面上及填入在該基材表面上的溝渠中。該預設的溫度典型地對於 IMP 而言約為 350-450°C，對於 STI 而言約為 600-760°C。

為了進一步瞭解本發明的目的及優點，應參考參照了附圖之詳細說明。

圖式簡單說明：

第 1 圖為一基材的垂直剖面圖，其顯示使用前技沉積方法之介電材質在一淺溝渠上之累積情形；

第 2 圖為示於第 1 圖中之基材的垂直剖面圖，其顯示與前技沉積方法相關之內部氣隙；

第 3 圖為示於第 1 圖及第 2 圖中之基材的垂直剖面圖，其中一依據前技方法之沉積-蝕刻方法被用來移除示於第 2 圖中之內部氣隙；

五、發明說明 ()

第 4 圖為示於第 1 圖、2 及 3 圖中之基材的垂直剖面圖，其顯示一使用前技沉積-蝕刻方法被沉積的介電層的角落；

第 5 圖為一垂直剖面圖，其顯示使用一沉積-蝕刻方法以介電材質來填充一具有高深寬比的溝渠及與該溝渠相關的溝渠罩幕層的修剪；

第 6 圖為一示意圖，其比較氫離子與氧離子的濺鍍能量；

第 7 圖為一示意體，其顯示在該處理氣體混合物中具有氫濃度之濺鍍速率的變化；

第 8 圖為根據本發明之一 HDP-CVD 系統的一實施例的簡化圖式；

第 9 圖為一氣體環之簡化的剖面圖，該氣體環可與第 8 圖中之舉例性 CVD 處理室一起使用；

第 10 圖為可與第 8 圖中之舉例性 CVD 處理室一起使用之一監視器與一光筆的簡化圖式；

第 11 圖為一被用來控制第 8 圖中之舉例性 CVD 處理室之舉例性處理控制電腦程式的流程圖；

第 12 圖為使用本發明的方法製成的一積體電路的剖面圖；

第 13 圖為一具有一間隙的基材的剖面圖；

第 14 圖為根據本發明的一實施例的方法的流程圖；

第 15 圖為示於第 13 圖中之基材的剖面圖，一間隙填充層被沉積於該基材上；

第 16 圖為使用 2.1 Watts/cm^2 的側邊 RF 來源功率密度及一

五、發明說明 ()

5.4 Watts/cm² 的上 RF 來源功率密度而被形成在一具有 3:1 的深寬比溝渠之基材上的一 STI 溝渠填充層之掃描式電子顯微鏡 (SEM) 剖面圖；

第 17 圖為使用 4.1 Watts/cm² 的側邊 RF 來源功率密度及一 10.8 Watts/cm² 的上 RF 來源功率密度而被形成在一具有 3.3:1 的深寬比溝渠之基材上的一 STI 溝渠填充層之 SEM 剖面圖；

第 18 圖為使用 5.7 Watts/cm² 的側邊 RF 來源功率密度及一 15.3 Watts/cm² 的上 RF 來源功率密度及 20 秒的加熱時間而被形成在一具有 4.2:1 的深寬比溝渠之基材上的一 STI 溝渠填充層之 SEM 剖面圖；

第 19 圖為使用 5.7 Watts/cm² 的側邊 RF 來源功率密度及一 15.3 Watts/cm² 的上 RF 來源功率密度及 60 秒的加熱時間而被形成在一具有 4.2:1 的深寬比溝渠之基材上的一 STI 溝渠填充層之 SEM 剖面圖；

第 20 圖為使用 4.1 Watts/cm² 的側邊 RF 來源功率密度及一 9.9 Watts/cm² 的上 RF 來源功率密度而被形成在一具有 0.2 微米的寬度及 0.6 微米的高度的間隙上之一 IMD 層之 SEM 剖面圖，在該 IMD 層的沉積期間在該處理氣體中有 37% 體積的氫氣；

第 21 圖為使用 5.7 Watts/cm² 的側邊 RF 來源功率密度及一 15.3 Watts/cm² 的上 RF 來源功率密度而被形成在一具有 0.2 微米的寬度及 0.6 微米的高度的間隙上之一 IMD 層之 SEM 剖面圖，在該 IMD 層的沉積期間

五、發明說明 ()

在該處理氣體中有 37% 體積的氫氣；及

第 22 圖為使用 5.7 Watts/cm^2 的側邊 RF 來源功率密度及一 15.3 Watts/cm^2 的上 RF 來源功率密度而被形成在一具有 0.2 微米的寬度及 0.6 微米的高度的間隙上之一 IMD 層之 SEM 剖面圖，在該 IMD 層的沉積期間在該處理氣體中沒有氫氣存在。

圖號對照說明：

10	基材	12	島
13	溝渠罩幕	14	溝渠
16	側壁	18	介電(間隙填充)材質
20	表面	22	突懸
24	角落	26	介電層
28	內部氣隙	30	離子
32	原子	34	表面
36	HDP-CVD 系統	38	處理室
40	真空系統	42	來源電漿系統
44	偏壓電漿系統	46	氣體輸送系統
48	遠端電漿清潔系統	50	圓頂
52	電漿處理區	54	基材
58	加熱板	60	冷卻板
62	本體件	64	基部
95	插入/取出開口	66	基材承接部
68	靜電夾盤	70	節流閥本體

五、發明說明()

- | | | | |
|-------------|-------------|---------|------------|
| 72 | 節流閥 | 74 | 閘閥 |
| 76 | 渦流分子幫浦 | 78 | 上線圈 |
| 80 | 側邊線圈 | 82 | 上 RF 來源產生器 |
| 84 | 側邊 RF 來源產生器 | 86 | RF 偏壓產生器 |
| 88 | 偏壓配接網絡 | 89,90 | 配接網絡 |
| 92 | 氣體輸送管路 | 94 | 氣體環 |
| 96 | 上噴嘴 | 98 | 上通氣孔 |
| 100a | 第一氣體源 | 100b | 第二氣體源 |
| 102a | 第一氣體流控制器 | 102b | 第二氣體流控制器 |
| 104 | 氣體環風室 | 106,108 | 氣體噴嘴 |
| 110 | 本體風室 | 100c | 第三氣體源 |
| 100d | 第四氣體源 | 102c | 第三氣體流控制器 |
| 102d | 第四氣體流控制器 | 112 | 閥 |
| 124 | 遠端微波產生器 | 126 | 反應器凹穴 |
| 128 | 清潔氣體給送埠 | 130 | 施用器管 |
| 114 | 預抽管道 | 134 | 處理器 |
| 132 | 系統控制器 | 136 | 記憶體 |
| 138 | 監視器 | 140 | 光筆 |
| 144 | 清潔室壁 | 146 | 系統控制軟體 |
| 370 | 電漿控制副程式 | 148 | 處理選擇副程式 |
| 150 | 處理選擇器副程式 | 150 | 處理排序副程式 |
| 152,154,156 | 處理室管理副程式 | | |
| 158 | 基材置放副程式 | 160 | 處理氣體控制副程式 |
| 162 | 壓力控制副程式 | 164 | 電漿控制副程式 |

五、發明說明()

165	溫度控制副程式	166	積體電路
168	NMOS 電晶體	170	PMOS 電晶體
172	淺溝渠	174	源極區
176	閘極區	178	汲極區
179	場氧化區	180	預金屬介電層
182,186,188,190	金屬層	184	接點
192,194,196	金屬間介電層	198	介層孔
200	被動層	210	基材
212	溝渠罩幕	214	溝渠
225	介電層	300	基材
302	間隙填充層	304	溝渠罩幕層
310	無氣隙的間隙填充層	312	基材
314	溝渠罩幕層	320	無氣隙的間隙填充層
322	基材	324	溝渠罩幕層
330	間隙填充層	332	溝渠罩幕層
334	無氣隙的間隙填充層	340	IMD 層
342	金屬線	344	基材
350	IMD 層	352	金屬線
354	基材	360	IMD 層
362	金屬線	364	基材

發明詳細說明：I. 導論

本發明的一個態樣係藉由提高來源電漿功率密度來

五、發明說明()

提高離子密度及產生一朝向該間隙內之更具方向性的沉積，及藉由改變該來源電漿密度用以凝聚一較高的功率密度百分比於該將被填充的間隙之上來達成無氣隙的間隙填充。本發明的另一個態樣係關於藉由以一在該處理室內的鈍氣來激發一電漿用以將該基材加熱至一大致等於沉積會發生的溫度來降低或消除在該間隙填充層的最初沉積期間之短暫效應。該處理氣體然後在沒有電漿激發的情形下被流入該處理室，用以允許該處理氣體流動並分佈藉以在一電漿被形成之前來沉積該間隙填充層之前在該處理室內達到一大致穩定的狀態或平衡。

本發明的另一個態樣係關於改變該沉積-蝕刻間隙填充化學物使得極少或沒有溝渠罩幕材質會在STI應用中被濺鍍。該濺鍍沉積速率主要是由濺鍍產出率來決定。濺鍍產出率為轟擊離子相對於標靶材質之入射角度相的函數。此外，濺鍍產出率亦與包括標靶材質，轟擊離子質量，及轟擊離子能量在內等因子有關。濺鍍有一最小的門檻能量值，其大約與升華熱(如，矽為13.5eV)。在濺鍍的能量範圍內(10-5000 eV)，該濺鍍產出率會隨著離子能量及質量而提高。例如，與氧比起來，氫具有一較高的碰撞能量供濺鍍，因為氧的質量比氫的質量的一半還小。其結果為，氫具有一比氧高很多的濺鍍產出率。因此，可懸則及操控間隙填充化學物用以讓該溝渠罩幕層的濺鍍產出率比介電層的濺鍍產出率小很多。再者，該濺鍍產出率是跟溫度有關的，因為濺鍍能量會隨著溫度的升高而增加。溝

五、發明說明()

渠罩幕的濺鍍可藉由操控該沉積-蝕刻處理發生的溫度而進一步被降低。

在一實施例中，一由二氧化矽製成的介電層藉由使用一標準的 HDP-CVD 系統而被沉積於一淺溝渠矽基材上。該基材具有一由氮化矽所製成的溝渠罩幕層。該沉積於一處理室中進行，一沉積-蝕刻氣體混合物被流過該基材的表面上。一典型的沉積-蝕刻氣體混合物包括一矽來源氣體，如矽烷(SiH_4)，一氧來源氣體，如氧分子(O_2)，及一鈍氣，如氬氣(Ar)。該氣體混合物化學地反應，並沉積該二氧化矽介電層及產生濺鍍用的氬離子(Ar^+)與氧離子(O^-)。如第 6 圖所示的，該氬離子的濺鍍能量分佈 E_{Ar} 高於氧離子的濺鍍能量分佈 E_{O} 。第 6 圖亦顯示氮化矽罩幕亦所需要的濺鍍能量 E_1 高於該二氧化矽所需要的濺鍍能量 E_2 。氬具有足夠的能量來濺鍍氮化矽及二氧化矽。在另一方面，某些氧離子具有足夠的能量來濺鍍二氧化矽，但只產生極少或甚至沒有氮化矽的濺鍍。藉由消除或顯著地減少在該沉積-蝕刻氣體成分中的氬的數量，即可降低該沉積-對-蝕刻的比例，藉以用極少或沒有氮化矽溝渠罩幕層的濺鍍來填充該溝渠。該溫度亦可在沉積之初被降低使得發生氮化矽罩幕的濺鍍更加的少，因為濺鍍能量會隨著溫度的降低而減小。以此方式，對於具有高的深寬比的溝渠而言，可達成具有極佳間隙填充特性的介電層的沉積，且無需犧牲該溝渠罩幕層的完整性。

因為氬的去除降低了產出率，所以此一程序對於填充

五、發明說明()

具有約 3:1 或更高的深寬比之深刻的間隙而言是最有利的。對於較不深刻的間隙而言，其藉由在該處理氣體混合物中包括小百分比的氫來提高整體的沉積速率，同時仍能將氮化矽罩幕的濺鍍最小化而對其更佳有利。在該情形中，氫的百分比被加以選擇使得該氮化矽罩幕的濺鍍率與該二氧化矽層的濺鍍率比較起來將會是在一可被接受的程度。第 7 圖示意地顯氮化矽及二氧化矽的濺鍍率隨著在該處理氣體混合物中的濃度變化的情形。如曲線 SR_1 所示的，當氫被去除時，該氮化矽的濺鍍率實質上為零。該二氧化矽的濺鍍率是由曲線 SR_2 來表示。在氫濃度低時，因為氧離子濺鍍的關係，二氧化矽的濺鍍率高於氮化矽的濺鍍率。氮化矽的濺鍍率在較高的氫濃度及在大量的氫濃度範圍時超過二氧化矽的濺鍍率。第 7 圖中的曲線可被用來選取一氫濃度的水平用以獲得所想要的沉積結果。在整個沉積-蝕刻處理期間改變該氫濃度亦是可能的。例如，吾人可在溝渠填充處理的早期階段去除氫氣並在稍後溝渠的深度已被減小且修減的可能性被降低之後在導入氫氣。

II. 一舉例性的 CVD 系統

第 8 圖顯示一 HDP-CVD 系統 36 的一實施例，一根據本發明的介電層可在該系統內被沉積。系統 36 包括一處理室 38，一真空系統 40，一來源電漿系統 42，一偏壓電漿系統 44，一氣體輸送系統 46，及一遠端電漿清潔系統 48。

五、發明說明()

該處理室 38 的一上部包括一圓頂 50，其是由一介電材質所製成，如鋁或氮化鋁。該圓頂 50 界定一電漿處理區 52 的一上邊界。該電漿處理區 52 係被該基材 54 的上表面及基材支撐件 56 圍圍在底部上。

一加熱板 58 及一冷卻板 60 蓋在圓頂上 50 且與其熱耦合。該加熱板 58 及冷板 60 能夠將該圓頂溫度在 100°C 至 200°C 的範圍內控制在 ±10°C 之內。這讓圓頂溫度可針對不同的處理作最佳化。例如，對於清潔或蝕刻處理而言就必需將圓頂溫度保持在比沉積處理時高的溫度。圓頂溫度的精確控制亦可降低在處理室中之剝屑及顆粒的數目並改善被沉積層與基詞矮之間的黏著性。

該處理室 38 的下部包括一本體件 62 其將該處理室結合至該真空系統。該基材支撐件 56 的基部 64 被安裝在該本體件 62 上並與其形成一連續的內表面。基材藉由一機械臂載盤(未示出)穿過在處理室 38 的側邊上的一插入/取出開孔 95 而被輸送進、出該處理室 38。一馬達(未示出)將升降銷板(未示出)加以升高、降低，其將升降銷(未示出)升高/降低藉以升降該晶圓。當基材被送入處理室 38 中時，其被裝載在被升起的升降銷上，然後被降低至該基材支撐件 56 的一基材承接部分 66 上。該基材承接部分 66 包括一靜電夾盤 68 其在基材處理期間將基材固定於該基材支撐件 56 上。

該真空系統 40 包括一節流閥本體 70 其容納雙葉片節流閥 72 且被固定於閘閥 74 與渦輪分子幫浦 76 上。一被

五、發明說明()

瞭解的是，節流閥本體 70 對氣流提供最小的遮斷，並容許對稱抽泵，如被描述於 1996 年九月 11 日提申，名稱為 "SYMMETRIC CHAMBER" 之美國專利申請案號第 08/712,724 號中者。該閘閥 74 可將該幫浦 76 與該節流閥本體 70 隔離，且亦可在節流閥 72 完全打開時藉由限制排放流量來控制處理室壓力。該節流閥 72，閘閥 74，及渦流分子幫浦 76 的此一安排可精確及穩定地控制處理室壓力於 1 至 100 毫托爾之間。

該來源電漿系統 42 包括安裝在圓頂 50 上之一上線圈 78 及一側邊線圈 80。一對稱的地極遮板(未示出)降低兩線圈之間的電耦合。上線圈 78 是由上 RF 來源產生器 82 來供能，而側邊線圈 80 則是由側邊 RF 來源產生器 84 來供能，這讓每一線圈可以有獨立的功率說平及操作頻率。該雙線圈系統可以控制處理室 38 中之徑向離子密度，藉以改善電漿的均勻度。側邊線圈 80 及上線圈 78 將能量電感地耦合至處理室 38。在一特定的實施例中，該上 RF 來源產生器 82 在 2MHz 的頻率下可提供高達 5300Watts 或更高的 RF 功率及該側邊 RF 來源產生器 84 在 2MHz 的頻率下可提供高達 2300Watts 或更高的 RF 功率。該上及側邊 RF 來源產生器可從其正常的操作頻率被偏移(如，分別偏移至 1.7-1.9 MHz 及 1.9-2.1 MHz)用以改上電漿產生效率。

RF 產生器 82，84 包括數位控制的合成器且在 1.7 至 2.1 MHz 的頻率範圍內操作。每一產生器都包括一 RF 控制電路(未示出)其可測量從處理室及線圈反射回至該產生

五、發明說明()

器的功率，並調整操作的頻率以獲得最低的被反射功率，這是熟悉此技藝者所瞭解的。RF 產生器典型地被設計來操作至一具有 $50\ \Omega$ 的特徵阻抗之負載(load)中。RF 功率會從具有一不同於產生器的特徵阻抗之負載處被反射回來。這可降低功率被傳輸至該負載。此外，從該負載被反射回該產生器的功率會過載並傷及該產生器。因為一電漿的阻抗其範圍可從小於 $5\ \Omega$ 至大於 $900\ \Omega$ ，其係端視電漿離子密度而定，且因為被反射的功率為頻率的函數，所以根據被反射的功率來調整產生器的頻率可提高從該 RF 產生器輸送至該電漿的功率並保護該產生器。降低被反射的功率及改善效率的另一種方法為一配接網絡(matching network)。

配接網絡 89 及 90 將產生器的輸出阻抗 82 及 84 分別與線圈 78 與 80 相配接。該 RF 控制電路可藉由改變在該配接網絡中的電容值來調整兩個配接網絡用以在負載改變時將產生器與負載相配合。該 RF 控制電路可在從該負載被反射回產生器的功率超過一特定極限時調整一配接網絡。提供一恆定的配合，且有效地讓該 RF 控制電路不能調整該配接網絡的一種方法為將該被反射的功率極限定在任何可被預期之被反射的功率數值之上。這有助於在某些情況之下藉由將該配接網絡保持在其最近的狀況下來穩定一電漿。

該偏壓電漿系統 44 包括一 RF 偏壓產生器 86 及一偏壓配接網絡 88。該偏壓電漿系統 44 電容地將基材承接部

五、發明說明 ()

66 耦合至該本體件 62，它們係互補電極般地作用。此偏壓電漿系統 44 是用來加強由該來源電漿系統 42 所產生之電漿物質傳送至該基材的表面上。在一特定的實施例中，該 RF 偏壓產生器 86 在 13.56MHz 的頻率下提供高達 5000 瓦特的 RF 功率。

其它的方法亦有助於穩定一電漿。例如，該 RF 控制電路可被用來決定被輸送至該負載(電漿)的功率且可提供或降低該產生器的輸出功率用以保持被輸送的功率在沉積一層期間是大致恆定的。

該氣體輸送系統 46 將來自於數個來源的氣體經由氣體輸送管路 92(只有一些被示出)提供至該處理室用以處理該基材。氣體環 94 具有多個氣體噴嘴 106 及 108(只有兩個被示出)其提供均勻的氣流於該基材上。噴嘴長度及噴嘴角度可藉由改變氣體環 94 而被改變。這讓在各別的處理室中之一特定的處理能夠有均勻的輪廓及氣體應用效率。在一特定的實施例中，氣體環 94 具有一總是為 24 個的氣體噴嘴，12 個第一氣體噴嘴 108 及 12 個第二氣體噴嘴 106。

氣體環 94 具有多個氣體噴嘴 108(只有一個被示出)，其在特定的實施例中與多個第二氣體噴嘴 106 共平面且較短。在一實施例中，第一氣體噴嘴 108 接受來自於本體風室(plenum)110 的一或多種氣體，及第二氣體噴嘴 106 接受來自於氣體環風室(plenum)104 的一或多種氣體。在某些實施例中，在將氣體注入處理室 38 之前是不相將本體方室

五、發明說明 ()

110 中的氣體與氣體環風室 104 中的氣體相混合，如在第一氣體噴嘴被用來輸送氧化氣體及第二氣體噴嘴被用來輸送來源氣體。在其它的實施例中，處理氣體可在氣體被注入該處理室 38 之前藉由在本體風室 110 與氣體環風室 104 之間提供孔(未示出)而被混合。在一實施例中，第三及第四氣體源 100c 及 100d，及第三與第四氣體流控制器 102c 及 102d，經由氣體輸送管路 92 提供氣體至本體風室。額外的閥，如 112(其它的閥未示出)，可截斷從流體控制器流向處理室的氣體。

在某些實施例中，易燃的，有毒的，或腐蝕性的氣體，如矽烷或三氟化氮，會被使用。在這些例子中，會想要在沉積之後將殘留在氣體輸送管路中的氣體去除掉。這可藉由使用一三向閥，如閥 112，來將處理室 38 與輸送管路 92a 隔絕，並對輸送管路 92a 通風至真空管 114 來達成。如第 8 圖所示的，其它相似的閥，如 112A 及 122B，可被加至其它的氣體輸送管路上。此等三向閥在實際使用時可儘量靠近該處理室 38 設置用以將沒有被通風的氣體輸送管的體積(即，介於三向閥與處理室之間的體積)最小化。此外，雙向(開-關)閥(未示出)可被設置在一質量流控制器(MFC)與該處理室之間或一氣體來源或一 MFC 之間。

再次參照第 8 圖，該上噴嘴 96 與上通風口 98 使得上及側邊氣體流得以獨立控制，這可改善膜層均勻性且可對膜層的沉積及摻雜參數進行微調。該上通風口 98 為一環繞在該上噴嘴 96 周圍的環形開口，通過該通風口，氣體

五、發明說明()

可從氣體輸送系統流入該處理室。在一實施例中，該第一氣體來源 100a 為一矽烷來源其供應氣體噴嘴 106 及上噴嘴 96。來源噴嘴 MFC102a 控制輸送至氣體噴嘴 106 之矽烷數量及上噴嘴 MFC102a 控制輸送至上噴嘴 96 之矽烷數量。相似地，兩個 MFC12b 及 120b 可被用來控制氧氣從一單一氧氣來源，如來源 100b，流至上通風口 98 及第一氣體噴嘴 108 的量。被供應至上噴嘴 96 及上通風口 98 的氣體可在其流入處理室 38 之前被保持分開來，或該等氣體可在它們流入處理室 38 之前即被混合。相同氣體的不同來源可被用來供應處理室的不同部分。

該遠端微波產生的電漿清潔系統 48 被提供來週期性地清潔處理室構件上的沉積殘留物。該清潔系統包括一遠端微波產生器 124 其可從一清潔氣體源 100e，如氟，三氟化氮，或等效物，產生一電漿於一反應器凹穴 126 中。由此電漿獲得之反應物質經由該清潔氣體給送埠 128 而被送至處理室 38。被用來容納該清潔電漿的材質(如，凹穴 126 及施用管 130)應可抵抗該電漿的攻擊。介於該反應器凹穴 126 與給送埠 128 之間的距離應儘可能地保持很短，因為電漿物質的濃度會隨著離開該反應器凹穴 126 的距離而變小。產生該清潔電漿於一遠端的凹穴讓使用一有效率的微波產生器成為可能且不會讓處理室構件遭受到會在一同步 (*in situ*) 電漿中遭遇到之輝光放電的溫度，幅射，或轟擊。因此，相對敏感的構件，如靜電夾盤 68，即不需如在一同步電漿清潔用一無用的晶圓加以覆蓋或用其它方式

五、發明說明()

加以保護。在清潔處理期間，或其它處理期間，閘閥 74 可被關閉用以將該渦輪原子幫浦 76 與處理室 38 隔絕開來。在此架構中，預抽管道 114 提供一由遠端真空幫浦，其典型地為機械式真空幫浦，所產生的處理真空。用該閘閥將該渦輪原子幫浦與處理室隔絕開來可保護渦輪原子幫浦不受在處理室清潔期間或其它處理期間所產生的腐蝕性物質或其它可能有害物質的影響。

一系統控制器 132 協調系統 36 的操作並包括一處理器 134 與該系統成電子聯通用以協調該系統的操作。典型地，處理器 134 為一單板電腦(SBC)的一部分，其包括類比及數位輸入/輸出板(未示出)，界面板(未示出)，及步進馬達控制器板(未示出)。該 VCD 系統 36 的構件符合 Versa Modular European (VME)標準，其界定板，卡槽，及連接器的尺寸及種類。該 VME 亦定義具有 16-位元資料匯流排及 24-位元位址匯流排。該處理器 134 執行系統控制軟體，其為一儲存在一記憶體 136 中的電腦程式，該記憶體被電子地耦合於該處理器 134。任何種類的記憶裝置都可被使用，如一硬碟機，一軟碟機，一卡架或其組合。該系統控制軟體包括指令組其主控一特定處理之時機，溫度，氣體混合，處理室壓力，處理室溫度及其它參數，這將參照第 11 圖更完整的說明。

參照第 10 圖，介於一使用者與該處理器 134 之間的界面為一 CRT 監視器 138 及光筆 140。在較佳的實施例中，兩個監視器 138a 及 138a' 被使用，每一監視器上分別

五、發明說明()

安裝有一光筆 140, 140'。一個監視器 138 安裝在清潔室壁 144 上供操作者使用及另一個裝在壁後供維修技師之用。兩個 CRT 監視器 138a 及 138a' 同時顯示相同的資訊，但只有一枝光筆 140, 140' 可作用，用以在任何時間都可輸入資料。如果光筆 140 被用來與處理器 134 勾通的話，則一操作者將會把該光筆至於該 CRT 監視器 138 上。一設在光筆 140 筆尖之光偵測器(未示出)偵測從該 CRT 螢幕射出的光。操作者點觸該 CRT 監視器 138 上的一所需要的區域並按下在光筆 140 上的一按鈕(未示出)來選取一特定的螢幕或功能。該被選取的區域改變其反白的顏色，或一新的選單或螢幕被顯示，確定光筆 140 與 CRT 監視器 138 之間的溝通。其它的輸入裝置，如一鍵盤，滑鼠，或其它點選或溝通裝置亦可被額外地或取代地被使用以允許使用者與系統處理器 134 溝通。

用來沉積該膜層的處理可使用一可被處理器 134 所執行之電腦程式產品來實施。該電腦程式碼可用任何電腦可讀取的程式語言，如 68000 組合語言，C，C++，或 Pascal 來寫。適當的程式碼使用傳統的編輯器輸入到一單一的檔案中，或多個檔案中，並儲存或編入至電腦可讀取的媒體中，如該電腦的記憶體系統中。如果被輸入的碼為一高階語言的話，其即被編譯，所獲的的編譯碼然後與一預先編譯的視窗(Windows™)程式庫目標碼鏈結。該系統的使用者呼叫該目標碼以執行該經鏈結的編譯過的目標碼，造成處理器 134 將該目標碼載入記憶體 136

五、發明說明()

中。處理器 134 從記憶體讀取並執行該目標碼以實施在該程式中所指定的工作。

第 11 圖顯示系統控制軟體 146 之控制架構的方塊圖。一使用者使用該光筆界面輸入一處理組號碼及處理反應室號碼至一處理選擇器副程式 148 中一作為顯示在該 CRT 監視器上之一選單或螢幕的回應。處理組是執行特定的處理所需要之預定的處理參數組，且是用預定的組號來定義。該處理選擇器副程式 148 確認(i)在一多反應室系統中之所需要的反應室，及(ii)操作該處理室所需要之處理參數組以實施所需要的處理。實施一特定處理之處理參數與處理條件有關，如處理氣體的成份及流率，溫度，壓力，電漿條件，如 RF 偏壓能量等級及磁場能量等級，冷卻氣體壓力，及反應室壁溫度，其係以選單的方式提供給使用者。該選單所選定的參數使用光筆/CRT 監視器界面而被輸入。

監視該處理之訊號是由該系統控制器之類比輸入及數位輸入板來提供及控制該處理之訊號是在系統控制器的類比輸出及數位輸出板上被輸出。

一處理排序器副程式 150 包括用來從該處理選擇器副程式 148 接受被指定之處理室及處理參數組，及用來控制不同的處理室的操作之程式碼。多個使用者可輸入處理組號碼及處理室號碼，或一使用者可輸入多個處理組號碼及處理室號碼，該處理排序器副程式 150 可將被選取的處理以所需要的順序排好。較佳地，處理排序器

五、發明說明 ()

副程式 150 包括一用來實施(i)監視該等處理室之操作以決定處理室是否被使用，(ii)決定那些處理是要在那些處理室中進行，(iii)根據一有空的處理室及將被實施之處理的種類來執行所需要的處理，的程式碼。監視處理室之傳統的方法可被使用，如詢訊(polling)。當在排那一個處理要被執行時，排序器副程式 150 可被設計成將被使用之處理室之目前的條件與一被選取之處理所需要的條件比較，或每一特定的使用者所輸入的要求的"年齡"，或一系統程式員想要包括進去以決定優先順序之任何其它相關因子，考慮進去。

在排序器副程式 150 決定那一個處理室及處理組的組合將於下一個被執行之後，該排序器副程式 150 藉由將該特定的處理組參數送至一處理室管理副程式 152，154 及 156 來執行該處理組，其根據由該排序器副程式 150 所決定的處理組來控制在處理室 38 或其它可能的處理室(未示出)內之多處理工作。

處理室組件副程式的例子為基材置放副程式 158，處理氣體控制副程式 160，壓力控制副程式 162，電漿控制副程式 164，及溫度控制副程式 165。熟悉此技藝者可瞭解的是其它的處理室控制副程式可根據那種處理將要於該真空室 38 內被實施而被加入。在操作時，處理室管理副程式 152 根據將被執行之特定的處理組來選擇性地排定或呼叫處理組件副程式。處理室管理副程式 152 之排序使用一種與排序器副程式 150 在排定那一個處理室 38

五、發明說明()

及處理組將被執行時所用之方式相似的方式來實施。典型地，處理室管理副程式 152 包括了監視不同的處理室組件，根據今被執行之處理的處理參數決定那些組件必需被操作，及執行一處理室組件副程式以作為監視及決定步驟之回應，等步驟。

參照第 8 及 11 圖，在操作時，該基材放置副程式 158(第 11 圖)包含用來控制處理室構件的程式碼，該等構件被用來將基材 54 裝載於基材支撐件 68 上(第 8 圖)。該基材放置副程式 158 亦控制在其它處理已被完成之後從該多室系統中的一 PECVD 反應器或其它反應器將一基材傳送至該處理室 38 中。

處理氣體控制副程式 160 具有用來控制處理氣體成份及流率的程式碼。副程式 160 控制安全截流閥的開/關位置，及升/降質量流控制器以獲得所需要的氣體流率。所有的處理室組件副程式，包括處理氣體副程式 160，都是由處理室管理副程式 152 所呼叫。副程式 160 接受來自於該處理室管理副程式與所需要的氣體流率相關之處理參數。

典型地，處理氣體控制副程式 160 藉由打開氣體供應管路，並重復(i)讀取必需的質量流控制器，(ii)將讀取值與從處理室管理副程式 152 接收來之所需要的流率比較，(iii)需要時調整氣體供應管路的流率，來操作的。甚者，處理氣體控制副程式 160 包括監視不安全之氣體流率，及在狀況被偵測到時啟動該安全截斷閥。

五、發明說明()

在某些處理中，一鈍氣被流入到處理室 38 中，用以在反應處理氣體被引入處理室內之前穩定在處理室中之壓力。對於這些處理而言，處理氣體控制副程式 160 被程式成包括讓鈍氣流入處理室 38 中一段時間以穩定處理室內的壓力的步驟，然後上述的步驟被實施。

此外，當一處理氣體是需要從一液態先驅物，如四氧乙基矽 (TEOS)，氣化而成時，處理氣體控制副程式 160 包括了讓一運送氣體，如氮氣，通過在一氣泡器總成內的液態先驅物或將該氮氣引入一液態注入閥的步驟。對於此種類的處理而言，處理氣體控制副程式 160 調整運送氣體流，在該氣泡器內的壓力，及氣泡器的溫度以獲得所想要的處理氣體流率。如上所述，所想要的處理氣體流率被傳遞至處理氣體控制副程式 160 作為處理參數。

甚者，處理氣體控制副程式 160 包括藉由存取一包含一已知處理氣體流率之必需的數值之被儲存的表來獲得該所需要之處理氣體流率之必需的運送氣體流率，氣泡器壓力，及氣泡器溫度的步驟。一旦必需的數值被獲得，則運送氣體流率，氣泡器壓力，及氣泡器溫度即可被監視，可與必需的數值比較並據此調整。

處理氣體控制副程式 160 亦用一獨立的氮氣控制 (IHC) 副程式 (未示出) 來控制流經在晶圓夾頭中之內及外通道之熱傳遞氣體，如氮氣，的流動。該氣體流熱學地將該基材與該夾頭耦合在一起。在一典型的處理中該基

五、發明說明()

材被該電漿，形成該層之化學反應所加熱，及氬氣經由該夾頭冷卻該基材，該夾頭可以是水冷式的。這將基材保持於一會損及原本在該基材上之特徵的溫度之下。

壓力控制副程式 162 包括用來藉由調整在該處理室 38 的排出系統中之節流閥 72 的開口的大小來控制在處理室內的壓力的程式碼。有至少兩種基本方法來用節流閥控制該反應室。第一種方法是關於將反應室壓力特徵化為其與組處理氣體流，處理反應室的大小，及抽泵容量相關。第一種方法將節流閥 72 設定在一固定的位置。將節流閥 72 設定在一固定的位置最終可獲致一穩態壓力。

或者，反應室壓力可用一壓力計來測量，且節流閥 72 位置可根據壓力控制副程式 162 而被調整，假設控制點是在由氣體流及排放容量所界定的界線之內。前者的方法可獲致較快速的反應室壓力改變，因為與後者的方法相關之測量，比較，及計算並沒有發生。前者的方法在不要求精確的反應室壓力控制的地方是較好的，而後者的方法在一需要精確，可重復，及穩定壓力的地方，如一層的沉積期間，是較佳的。

當壓力控制副程式 162 被呼叫，該所需要的(或目標)壓力即如一參數被從處理室管理副程式 152 處接收到。壓力控制副程式 162 操作以藉由讀取一或多個與處理室 38 相連接之傳統的壓力計來測量處理室內的壓力，將測量值與目標壓力比較，從一對應於該目標壓力之被儲存

五、發明說明 ()

的表中獲得比例，積分，及微分(PID)值，並根據由該壓力表中所獲得的 PID 值調整節流閥。或者，壓力控制副程式 162 可被寫成打開或關閉節流閥 72 至一特定的開口大小來調整處理室 38 並獲得一所想要的壓力。

電漿控制副程式 164 包括了 RF 產生器 82 及 84 之頻率及能量輸出設定及調諧配接網路 88 及 90 的程式碼。該電漿控制副程式 164 及溫度控制副程式 165 與前述之反應室組件副程式相同地是由反應室管理副程式 152 所呼叫的。

一整合某些或所有上述的次系統或常式(routine)之系統的一個例子為由 Applied Materials 公司所製造的 Ultima System，其是被建構來實施本發明的。

III. 舉例性的結構

第 12 圖顯示一具有本發明的特徵之積體電路 166 的簡化剖面圖。如第 12 圖所示，積體電路 166 包括 NMOS 及 PMOS 電晶體 168 及 170，其被一淺溝渠 172 所隔開且彼此電氣地隔離。每一電晶體 168 及 170 包含一源極區 174，一閘極區 176，及一汲極區 178。一場效區 179 被形成於該淺溝渠 172，源極區 174，及汲極區 178 之上。

一預金屬介電層 180 將電晶體 168 及 170 與一金屬層 182 隔開來，在該金屬層 182 與該二電晶體之間的連接是由接點 184 來構成。該金屬層 182 為該積體電路 166 中的四個金屬層 182，186，188 及 190 中的一層。每一金屬層 182，186，188 及 190 都被各自的金屬間介電層

五、發明說明()

192, 194, 及 196 將其與相鄰的金屬層隔開來, 且可由像是鋁沉積及構圖之處理步驟來加以形成。相鄰的金屬層係經由介層孔 198 而在選定的開口處被相連接。被沉積於金屬層 190 上的為被平坦化的被動層 200。

該簡化的積體但路 166 只是作為舉例的目的而已。熟悉此技藝者可將本發明的方法應用來製造其它的積體電路, 如微處理器, 特用積體電路(ASIC), 記憶體元件, 及類此者。此外, 本發明的方法可被使用在使用其它技術, 如 BiCMOS, NMOS, 雙極及其它, 的積體電路的製造中。

IV. 同步 (*in-situ*) 沉積-蝕刻

參照第 8, 13 及 14 圖, 本發明的方法可被用來沉積一間隙填充層於一基材 210(第 13 圖)上, 該基材具有一位在該 HDP-CVD 系統(第 8 圖)中的溝渠罩幕 212 用以填充一溝渠 214。該溝渠 214 典型地為一具有約 3:1 或更高之深寬比的淺溝渠及一約 1 微米或更小的深度, 深寬比被定義為溝渠 214 的深度, H , 除上其寬度, W 。該方法包括一步驟 218(第 14 圖), 在該步驟中基材 210 被放置在該處理室 38 中靠近該電漿處理區 52。在步驟 218 之後, 一鈍氣在步驟 220 期間被流入該處理室 38, 如第 14 圖所示。前述的鈍氣典型地包含一氫氣流。其它適合的鈍氣或非反應性氣體的例子包括氮氣及氫氣。在鈍氣被引入該處理室 38 中之後, 一電漿於步驟 222 中被激發。來自於該鈍氣的電漿加熱該基材 210。當基材 210 達到一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

預定的溫度，其典型地為該溝渠填充層會發生的溫度，該電漿即被停止(步驟 224)。

在步驟 224 之後，一沉積氣體在沒有電漿激勵下在步驟 226 時被引入處理室 38 中。該沉積氣體包括一矽來源氣體，如矽烷氣， SiH_4 ，及一氧來源氣體，如氧分子氣體或 O_2 。在步驟 226 期間，該氫氣的流率最好是低於矽及氧來源氣體的流率。在一例子中，該氫氣的流率是在約 0-40sccm 的範圍之間。該矽烷氣體的流率是在約 60-70sccm 之間，及該氧氣是在約 120-140sccm 的流率下被流入該處理室的。

在步驟 228，一電漿藉由該 RF 來源產生器 82 及 84 及該 RF 偏壓產生器 86 在該電漿處理區 52 中產生一 RF 磁場而被產生的(第 8 圖)。該 RF 偏壓產生器 86 典型地具有一約 13.56MHz 的頻率及一約 2000-3500 瓦特的功率。RF 來源產生器 82 及 84 典型地使用一約 2MHz 的頻率。對於一具有 314cm^2 的基材面積之 200 公釐的基材而言，該 RF 來源產生器 82 及 84 之結合的功率水平至少約 4700 瓦特且更佳的是約 5600 瓦特，其產生一至少約 15Watts/cm^2 的功率密度，更佳的是至少約 17.8Watts/cm^2 的功率。該上產生器 82 之上功率水平產生一上功率密度，及該側邊產生器 84 的側邊功率水平產生一側邊功率密度。上功率密度對側邊功率密度的比率至少約 1.5。在一特定的實施例中，該上功率密度從約 13.7Watts/cm^2 至約 16.9Watts/cm^2 (約 4300-5300 瓦特的上功率水平)，及

五、發明說明 ()

該側 RF 功率密度從約 4.1 Watts/cm^2 至約 7.6 Watts/cm^2 (約 1300-2300 瓦特的側邊功率水平)。該側邊功率密度約為 $6.4-11.2 \text{ Watts/cm}^2$ 。典型地，在該處理室中之環境壓力被保持在約 2 至 10 毫托爾之間 4-5 毫托爾是較佳的壓力範圍。

較高的來源 RF 功率密度可將處理氣體分裂為較高的離子成分。例如， SiH^+ ， SiH_2^+ 及 SiH_3^+ 離子成分是由 SiH_4 產生於該室中。這在該室中產生了較高的離子密度電漿並產生一更具方向性的電漿其有助於間隙填充，即使是對於具有約 3:1 至 4:1 或更高的深寬比的極深刻的間隙而言，該間隙填充的氣隙被減少且具有較優越的間隙填充特性。在間隙上方之該來源 RF 功率密度的濃度產生一更為均勻的添隙填充層的沉積於該基材上。

在步驟 228 期間，該介電層 225 被沉積於該基材 210 及該罩幕層 212 上用以填充間隙 214 (如第 15 圖所示) 並同時被該反應性電漿物質，如由氫氣及氧氣所形成的離子，所蝕刻。該電漿之來源分量產生的主要是用來將處理氣體的原子與分子分解成一電漿的能量，且該電漿的偏壓分量是將電漿物質來回移動於該將被沉積之介電層的表面。此偏壓分量產生的主要是將沉積離子輸送至該介電層表面的力量用以結合於其中及濺射。

適當的氣體混合物及各自流率的選擇對於產生具有所選定之可避免該溝渠罩幕的修剪或將其最小化的濺鍍能量之電漿物質而言是很重要的。某些濺鍍氣體，如氫

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

氣，產生高能量離子，其在一大致等於該介電溝渠填充材質的濺鍍速率的速率下濺鍍該溝渠罩幕。此等濺鍍氣體的流率一相對於其它處理氣體加以控制用以降低溝渠罩幕濺鍍。鈍氣的流率可在步驟 230 被調整，如果想要將沉積率與最小溝渠罩幕濺度兩者最佳化的話。例如，該文氣的濃度最初可被最小化用以降低溝渠罩幕濺鍍，然後在一段時間之後被提高用以提高整體沉積速率。在另一實施例中，該鈍氣成分，如氫氣，的濃度約為 0%。而，氧氣可被可被用來產生氧離子，用以濺鍍二氧化矽介電材質，而該氮化矽罩幕則大致上沒有濺鍍。雖然雖然此方法已針對 STI 加以描述，但本發明可被使用於其它的應用中，如 IMD，PMD 等等。

IV. 實驗及測試結果

以下的實驗例子是被用來顯示，當上述不同態樣的方法被用來填充在 STI 及 IMD 應用中的間隙時，本發明在介電層品質上的優點。該等例子係使用一 CVD 室來實施，詳言之，是由 Applied Materials 公司所製造販賣的 Ultima HDP-CVD 室(被作成供 200 公釐基材使用的大小)。該室的大小係隨著基材尺寸而被改變。對於使用 200 公釐基材的實驗而言，該室具有約 30 公升或 30000cm^3 的體積。該等 STI 實驗使用矽基材，其具有淺溝渠被沉積於被一氮化矽溝渠罩幕層所覆蓋的島之間。該等溝渠係藉由將一包括 SiH_4 ， O_2 及 Ar 在內之處理氣體流入該 CVD 室中以沉積一二氧化矽層於該基材上而被填充的。對於 IMD

五、發明說明 ()

應用而言，包括像是 TiN，Al 及 USG 材質之金屬線被形成在一矽基材上，在該等金屬線之間具有將被填充的間隙。

在第 16-19 圖中之 STI 例子中，典型地沉積的處理參數包括約 4-10 毫托爾的處理室壓力，大於約 550°C 且小於約 760°C 的處理室溫度，產生一 11.2 Watts/cm² 的偏壓功率密度之一 3500 Watts 的偏壓 RF 功率，一約 64 sccm 的矽烷流率，一約 128 sccm 的氧氣流率及一約 0-40 sccm 的氫氣流率。

第 16 及 17 圖的 SEM 剖面圖顯示來源 RF 功率密度對於被形成在一基材 300 上的淺溝渠上的二氧化矽間隙填充層 302 係使用一約 2.0 Watts/cm² 的側邊 RF 來源密度及一約 5.4 Watts/cm² 的上 RF 來源密度而被沉積於一具有 0.17 微米寬度及 3.0:1 的深寬比的溝渠上。該 D/S (沉積對濺鍍) 的比率為 3.5。在此相對低的來源 RF 功率密度下，在該間隙填充層中有一氣隙被觀察到，即使該功率濃度被移動上部亦然。沒有溝渠罩幕層 304 的修剪被觀察到。

對於在基材 312 上之一具有約 0.16 微密的寬度及 3.3:1 的深寬比之更加深刻的溝渠而言，藉由將來源 RF 功率密度提高至 4.1 Watts/cm² 的側邊 RF 功率密度及 10.8 Watts/cm² 的上 RF 功率密度，即可在沒有溝渠罩幕層 314 被修剪下沉積一無氣隙的間隙填充層 310，如第

五、發明說明 ()

17 圖所示。其 D/S 比率為 4.5。其它的處理逃件大致與使用在第 16 圖中的例子相同。

第 18 及 19 圖之剖面圖係關於具有約 0.12 微米的寬度及高達 4.2:1 的深寬比之溝渠。沉積是在 5.7 Watts/cm² 的側邊 RF 功率密度及 15.3 Watts/cm² 的上 RF 功率密度下實施的。在第 18 圖中，一在氫氣中之 20 秒鐘的基材加熱在沉積一間隙填充的處理氣體被導入處理室中之前即被實施。被導入處理室中的處理氣體在一電漿被形成來沉積該間隙填充層之前有 6 秒鐘的時間來進一步進降低瞬時效應。在第 19 圖中的例子則有 60 秒鐘的氫氣中基材加熱及一 6 秒鐘的時間讓處理氣體在電漿形成之前流入處理室中。在這兩個例子中，基材是在 5.7 Watts/cm² 的側邊 RF 功率密度及 15.3 Watts/cm² 的上 RF 功率密度之下於氫氣中被實施的。上 RF 功率密度對側邊 RF 功率密度的比率為 2.67。在這兩個例子中的該 D/S 的比率為 4.5。在沉積期間，氫含量被降低至 0-10% 體積的程度。在沒有溝渠罩幕層修剪發生下，氣隙被形成於第 18 圖中之基材 322 上的間隙填充層 320 中。在第 19 圖中的基材 332 上的間隙填充層 330 內沒有發現氣隙，且亦無溝渠罩幕層 334 修剪被發現。對於非常深刻的間隙而言亦可藉由提高來源 RF 功率密度及提供適當的基材加熱降低沉積前的瞬時效應來達到無氣隙的間隙填充。

對於 STI 而言，鈍氣，像是氫氣，的低含量是所想要的。鈍氣量的降低可降低濺鍍，藉以降低溝渠罩幕及

五、發明說明()

其它電路元件的修剪問題。在濺鍍上的降低亦可降低被濺鍍物質的再沉積及其所產生的氣隙形成問題。在處理氣體中的鈍氣成分含量最好是少於 40% 體積用以獲得較佳的間隙填充特證。在一特定的實施例中，鈍氣成分的含量約為 0。應注意的是，在第 16-20 圖的例子中的溝渠的側壁在靠近溝渠的開口處至少是大致垂直的，因此比具有斜側壁的溝渠更加難以填充。

第 20-22 圖顯示形成 IMD 層於具有 0.2 微米的寬度及 0.6 微米的高度之間隙上。典型的沉積參數為 4-10 毫托爾的處理室壓力，大於約 330°C 且小於約 420°C 的處理室溫度，產生一 11.2 Watts/cm² 的偏壓功率密度之一 3500 Watts 的偏壓 RF 功率，一約 87 sccm 的矽烷流率，一約 126 sccm 的氧氣流率及一約 0-126 sccm 的氫氣流率。

在第 20 圖中，係使用一約 4.1 Watts/cm² 的側邊 RF 來源密度及一約 9.9 Watts/cm² 的上 RF 來源密度的實驗。大的間隙被形成於基材 344 上的金屬線 342 之間的 IMD 層 340 中。在第 21 圖中，側邊 RF 來源密度為 5.7 Watts/cm² 及上 RF 來源密度約為 15.3 Watts/cm² 及氫氣流率維持在 126 sccm。在基材 354 上的金屬線 352 之間的 IMD 層 350 中沒有氣隙形成。功率密度遷移至間隙之上的上部，產生了一更加均勻的沉積於基材上。在第 22 圖中，氫氣的流率被降至零，而側邊及上 RF 來源功率密度則分別被維持在 5.7 Watts/cm² 及 15.3 Watts/cm²。當氫

五、發明說明 ()

氣從處理氣體中被消除時，在基材 364 上的金屬線 362 之間的 IMD 層 360 中形成有小的氣隙。在第 22 圖中的氣隙比第 20 圖中的小很多。

第 20-22 圖中所示的剖面圖顯示使用較高的來源 RF 功率密度可產生較高的離子密度電漿及更具方向性的沉積以達成改良的間隙填充，及功率密度遷移至間隙上方的上部可產生一更加均勻的 IMD 層沉積。與 STI 不同的是，金屬線的修減在 IMD 應用中不是一個問題。因此，鈍氣，如氫氣，的量不需被降低來避免修減。氫氣的存在在沉積 IMD 層期間是有利的，因為其提高了離子密度，可獲得一更具方向性的沉積來改善間隙填充。離子密度電漿提高的優點為避免了與被沉積物質之再沉積相官的任何可能的問題。

如上述可見到的，使用一較高的來源電漿功率密度可在 STI 及 IMD 上都具有較佳的間隙填充特性之更具方向性的沉積。來源電漿功率密度遷移至間隙之上的上方可產生從該基材的中心到邊緣之更為均勻的間隙填充層。

較高的來源電漿功率密度造成一朝相間隙之更具有方向性的電漿來改善間隙填充。其結果為，較不需要依賴濺鍍來達成無氣隙的間隙填充，使得修剪的可能性降低且 D/S 的比率可從 2.8-3.3 提高至 3.5-6.0。

在激發一電漿來沉積該間隙填充層之前，於一鈍氣電漿中加熱一基材及在其達到穩態或平衡之後才將處理

五、發明說明()

氣體流入處理室中可在被沉積層中產生絕佳的間隙填充特性。被濺鍍物質的再沉積在較高的溫度下較不會發生。在沉積之前將基材加熱至一高的溫度及在沉積期間用該提高的來源 RF 功率密度維持該高溫被認為可降低再沉積的可能性並產生一較高的離子密度電漿。因此，所形成的間隙填充層可以極少甚或沒有氣隙下被形成。

應被瞭解的是，以上所述只是作為舉例的目的而非用來限制。在閱讀上文中後許多的實施例對於熟悉此技藝者而言都將變得很明顯。藉由舉例，本發明已在本文中主要以 STI 及 IMD 為例被加以說明，但本發明並不侷限於此。例如，在上部具有較高的濃度之增強的來源 RF 功率密度可被應用來沉積更為均勻的 PMD 層及具有磷摻質之磷矽玻離 (PSG) 間隙填充層或其它經過摻雜的矽層。因此，本發明的份圍不應由以上的描述來界定，而應是由以下的申請專利範圍來加以界定。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱:)

以高密度電漿化學氣相沉積法進行之溝渠填充

一種溝渠填充金屬被沉積用以填充在一位在一處理室中之基材上的溝渠。一鈍氣被導入該處理室且一電漿被形成用以將該基材加熱至一預設的溫度，該溫度典型地為該溝渠填充物質的沉積將會發生的溫度。該電漿在該基材到該預設的溫度時即被終止。一處理氣體然後在沒有電漿激勵下被流入該處理室中直到在該處理室中之該處理氣體流及分佈達到一大致穩定的狀態時為止。一電漿然後被形成用以將該溝渠填充物質沉積於該基材的表面上及填入溝渠中。藉由在沉積之前在該處理室中建立一大致穩定的條件，瞬時效應被降低且可獲得更為均勻的溝渠填充物

英文發明摘要(發明之名稱:)

TRENCH FILL WITH HDP-CVD PROCESS

A trench-fill material is deposited to fill a trench in a substrate disposed in a process chamber. An inert gas is introduced into the process chamber and a plasma is formed to heat the substrate to a preset temperature, which is typically the temperature at which deposition of the trench-fill material is to take place. The plasma is terminated upon reaching the preset temperature for the substrate. A process gas is then flowed into the process chamber without plasma excitation until the process gas flow and distribution achieve a generally steady state in the process chamber. A plasma is then formed to deposit the trench-fill material on the surface of the substrate and fill the trench. By establishing generally steady state conditions in the chamber prior to deposition, transient effects are reduced and more uniform deposition of the trench-fill material is obtained. The step of forming the

四、中文發明摘要(發明之名稱:)

質沉積。形成該電漿的步驟典型地包括將來源電漿能量耦合至該處理室中，其總功率密度至少約 15 Watts/cm^2 。該能量係藉由將一上線圈耦合至該處理室的一頂部位在該基材的表面之上的位置並將一側線圈耦合至該處理室的一側邊部分大致包圍該基材的側緣而被電感地耦合至該處理室中。該上線圈係一上 RF 功率來加以充能用以產生一上功率密度及該側邊線圈則是以一側邊 RF 功率來加以充能用以產生一側邊功率密度。總 RF 功率密度等於該上及側邊功率密度的總合。該上功率密度與該側邊功率密度最好是具有至少約 1.5 的比率。高的來源電漿功率密度產生一高的離子密度電漿並產生一更具方向性的沉積，及相對於該側邊功率密度之一較高的上功率密度會產生一更

英文發明摘要(發明之名稱:)

plasma typically includes coupling source plasma energy into the process chamber at a total power density of at least about 15 Watts/cm^2 . The energy is inductively coupled into the process chamber by coupling a top coil with a top portion of the process chamber above the surface of the substrate and coupling a side coil with a side portion of the process chamber generally surrounding the side edge of the substrate. The top coil is powered at a top RF power level to produce a top power density and the side coil is powered at a side RF power level to produce a side power density. The total RF power density is equal to the sum of the top and side power densities. The top power density and the side power density desirably have a ratio of at least about 1.5. The high source plasma power density generates a high ion density plasma and produces a more directional deposition, and a higher top power density

四、中文發明摘要(發明之名稱:)

為均勻的電漿於該基材上，而獲得改善的溝渠填充的結果，特別是對於具有深寬比為 3:1 至 4:1 的溝渠而言。該處理氣體典型地包括矽，氧，及一鈍氣成份其具有少於 40% 體積的濃度。在特定的實施例中，該鈍氣成份的濃度等於約 0%。

英文發明摘要(發明之名稱:)

relative to the side power density produces a more uniform plasma over the substrate, resulting in improved trench fill, particularly for aggressive trenches having aspect ratios of about 3:1 to 4:1. The process gas typically includes silicon, oxygen, and an inert component having a concentration of less than about 40%, by volume. In specific embodiments, the concentration of the inert component is equal to about 0%.

六、申請專利範圍

1. 一種將一層沉積於一基材的表面上方法，該基材具有一溝渠且被置於一處理室中，該基材具有一側緣大致包圍該表面，該方法至少包含：

將一包括矽，氧，及一鈍氣成份的處理氣體流入該處理室，該鈍氣成份在該處理氣體中的濃度係少於 40% 的體積；及

形成一電漿於該處理室中用以將該層沉積該基材的該表面上並填充該溝渠，此電漿的形成步驟包括將來源電漿能量耦合至該處理室中，其總功率密度至少約 15 Watts/cm^2 。

2. 如申請專利範圍第 1 項所述之方法，其中該能量是藉由將一上 RF 線圈在一上 RF 功率水平下耦合至該處理室的一頂部位在該基材的表面之上的位置以產生一上功率密度，及將一側 RF 線圈在一側 RF 功率水平下耦合至該處理室的一側邊部分大致包圍該基材的側緣而被電感地耦合至該處理室中，總 RF 功率密度等於該上及側邊功率密度的總合。

3. 如申請專利範圍第 2 項所述之方法，其中該上 RF 功率來源包含一上線圈其是該上 RF 功率水平下被充能的，及該側邊 RF 功率來源包含一側邊線圈其是在該側邊 RF 功率水平下被充能的。

六、申請專利範圍

- 4.如申請專利範圍第2項所述之方法，其中該上功率密度與該側邊功率密度具有至少約1.5的比率。
- 5.如申請專利範圍第4項所述之方法，其中該上功率密度與該側邊功率密度具有至少約2且小於4的比率。
- 6.如申請專利範圍第4項所述之方法，其中該上功率密度至少約 13.7Watts/cm^2 及該側RF功率密度至少約 4.1Watts/cm^2 。
- 7.如申請專利範圍第6項所述之方法，其中該上功率密度小於 16.9Watts/cm^2 及該側RF功率密度則小於 7.6Watts/cm^2 。
- 8.如申請專利範圍第1項所述之方法，其中該總功率密度至少功率密度從約 17.8Watts/cm^2 。
- 9.如申請專利範圍第1項所述之方法，其中在處理氣體中之該鈍氣成份的濃度係小於15%的體積。
- 10.如申請專利範圍第1項所述之方法，其中在處理氣體中之該鈍氣成份的濃度約0%。
- 11.如申請專利範圍第1項所述之方法，其中該處理氣體包

六、申請專利範圍

含矽烷，氧氣，及氫氣。

12.如申請專利範圍第 1 項所述之方法，其中該處理氣體更包含至少一摻質。

13.如申請專利範圍第 1 項所述之方法，其中該基材的表
 面具有一約 314cm^2 的面積及該能量是在至使 400 瓦特
 的組功率水平下被電感地耦合至該處理室。

14.如申請專利範圍第 1 項所述之方法，其在將該處理氣體
 流入該處理室及在該處理室中形成該電漿來沉積該層
 於該基材的表面上之前更包含以下的步驟：

將一鈍氣引入該處理室中；

在該處理室中形成一電漿用以將該基材加熱至一預
 定的溫度；及

在該基材達到該預定的溫度時終止該電漿。

15.如申請專利範圍第 14 項所述之方法，其中該處理氣體
 是在形成該電漿於該處理室中以沉積該層於該基材的
 表面上之前的一段預設的時間之前在沒有電漿激發的
 情形下被流入該處理室。

16.如申請專利範圍第 15 項所述之方法，其中該處理氣體
 在沒有電漿激發下被流入該處理室中直到該處理氣體

六、申請專利範圍

流及分佈在該處理室中達到一穩定狀態為止。

17.如申請專利範圍第 14 項所述之方法，其中該預定的溫度至少等於該基材在該層沉積於該基材的表面上期間的溫度。

18.如申請專利範圍第 14 項所述之方法，其中該預定的溫度至少為 550°C。

19.如申請專利範圍第 18 項所述之方法，其中該預定的溫度為 600-760°C。

20.如申請專利範圍第 1 項所述之方法，其更包含在該層沉積於該基材的表面上期間，將該基材保持在至少 550°C 的溫度上。

21.如申請專利範圍第 20 項所述之方法，其更包含在該層沉積於該基材的表面上期間，將該基材保持在至少 600-760°C 的溫度上。

22.一種將一層沉積於一基材的表面上方法，該基材具有一溝渠且被置於一處理室中，該基材具有一側緣大致包圍該表面，該方法至少包含：

將一鈍氣引入該處理室中；

六、申請專利範圍

形成一電漿於該處理室中用以將該基材加熱至一預定的溫度；

在該基材達到該預定的溫度時終止該電漿；

將一處理氣體在沒有電漿激發下流入該處理室中直到該處理氣體流及分佈在該處理室中達到一穩定狀態為止；及

形成一電漿於該處理室中用以將該層沉積於該基材的表面上並填充該溝渠。

23.如申請專利範圍第 22 項所述之方法，其中該預定的溫度為至少 300°C。

24.如申請專利範圍第 23 項所述之方法，其中該預定的溫度為至少 550°C。

25.如申請專利範圍第 24 項所述之方法，其中該預定的溫度為 600-760°C。

26.如申請專利範圍第 22 項所述之方法，其中該處理氣體包括矽，氧，及鈍氣成份，該鈍氣成份在該處理氣體中的濃度係少於 40%的體積。

27.如申請專利範圍第 22 項所述之方法，其中形成一電漿於該處理室中用以將該層沉積於該基材的表面上並填

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

六、申請專利範圍

充該溝渠的步驟包括在至少約 15 Watts/cm^2 的總功率密度下將來源電漿能量耦合至該處理室中。

28. 如申請專利範圍第 27 項所述之方法，其中該能量是藉由將一上 RF 線圈在一上 RF 功率水平下耦合至該處理室的一頂部位在該基材的表面之上的位置以產生一上功率密度，及將一側 RF 線圈在一側 RF 功率水平下耦合至該處理室的一側邊部分大致包圍該基材之圍在該基材表面周圍的側緣而被電感地耦合至該處理室中，總 RF 功率密度等於該上及側邊功率密度的總合。

29. 如申請專利範圍第 28 項所述之方法，其中其中該上功率密度與該側邊功率密度具有至少約 1.5 的比率。

30. 一種基材處理系統，其至少包含：

一外殼，其界定一處理室；

一 RF 電漿系統，其與該處理室相聯通用以將一電漿置於其內；

一氣體輸送系統，其與該處理室成流體聯通；

一控制器，用來調節該 RF 電漿系統與該氣體輸送系統；及

一耦合至該控制器的記憶體，其包含一電腦可讀取的媒體，該媒體內具有一電腦可讀取的程式用以指導該控制器的操作來實施申請專利範圍第 22 項中所述的各

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

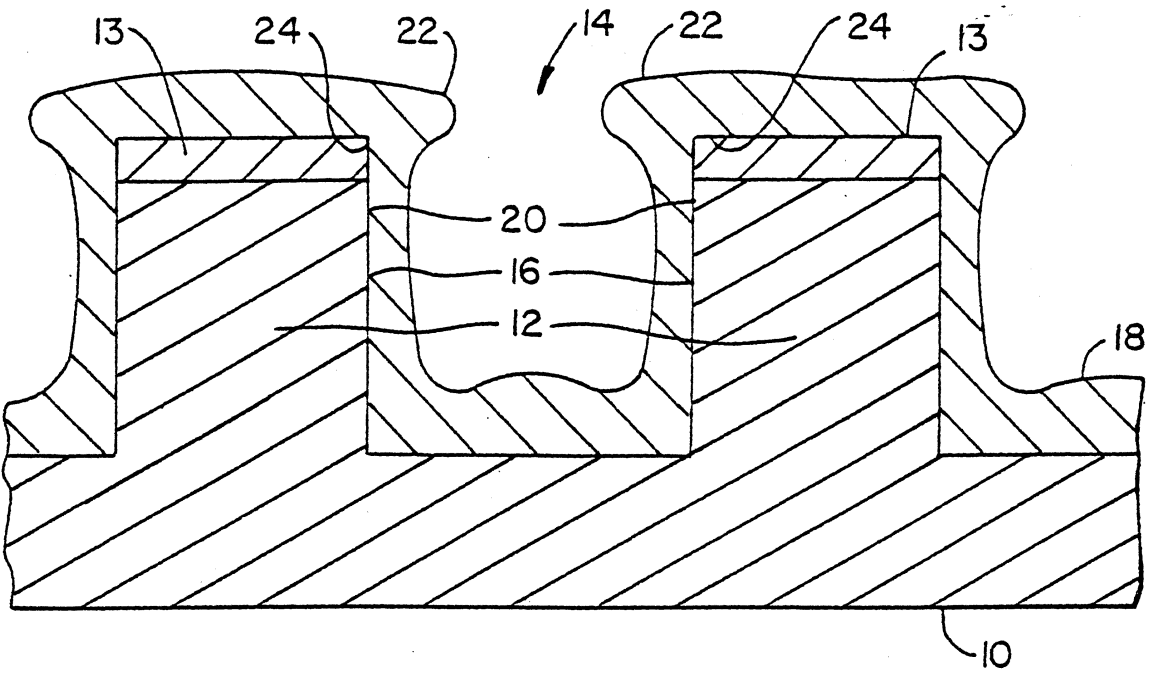
步驟。

(請先閱讀背面之注意事項再填寫本頁)

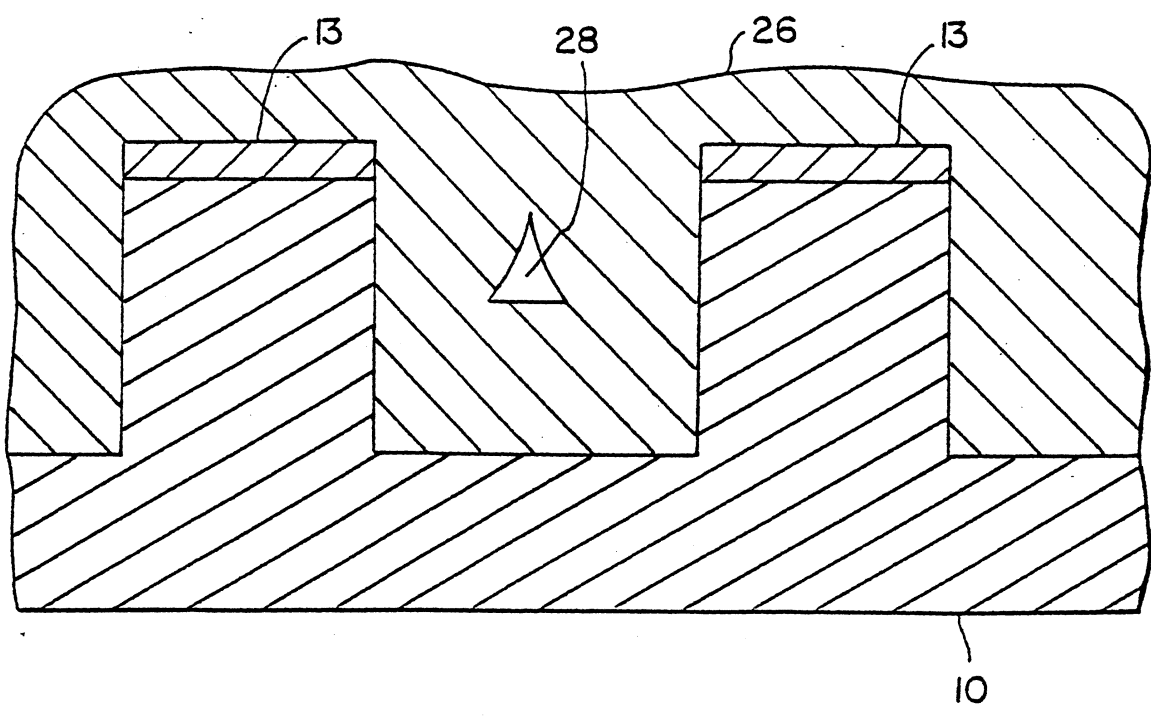
裝

訂

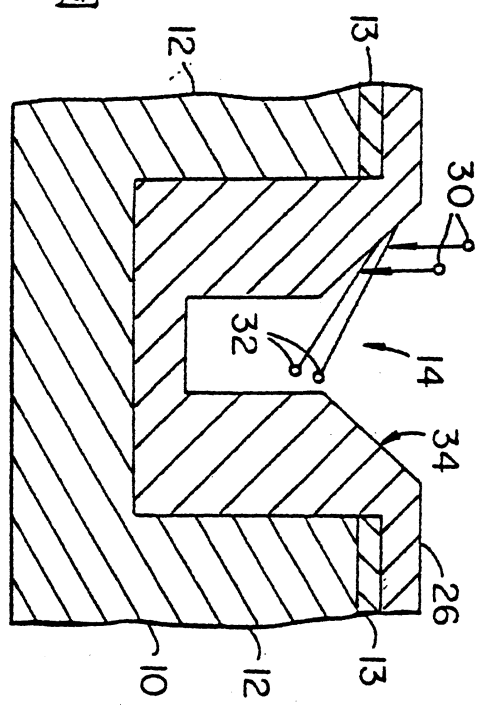
線



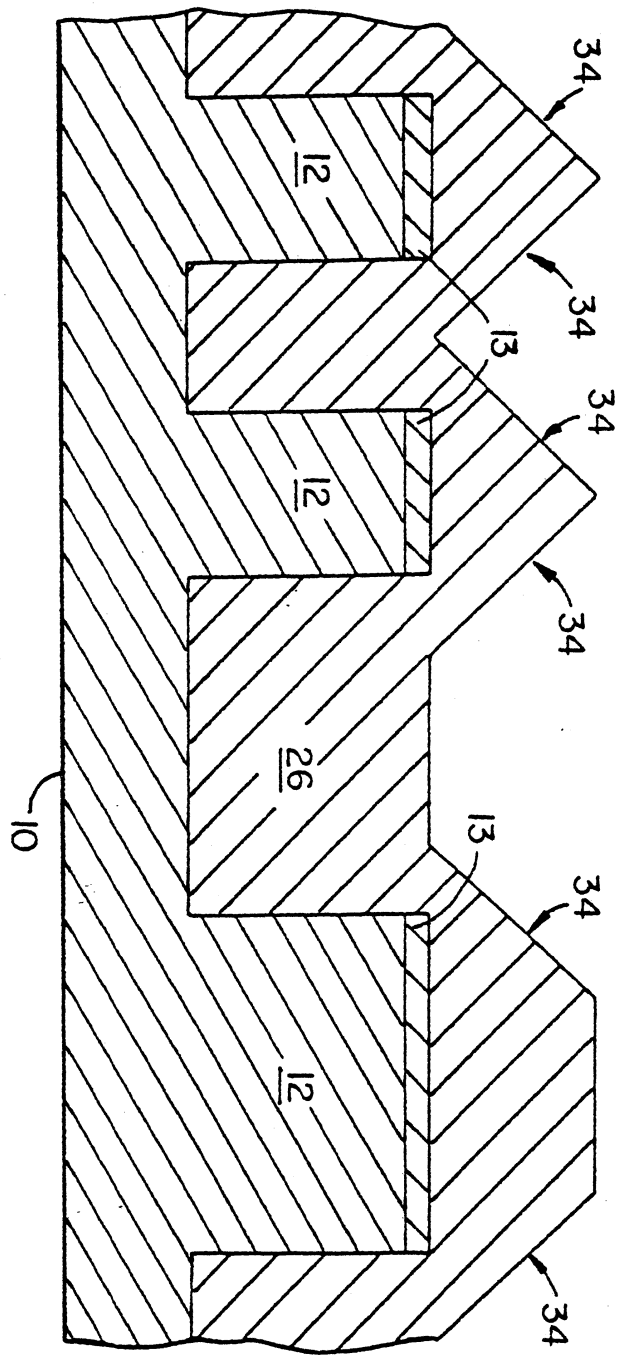
第 1 圖



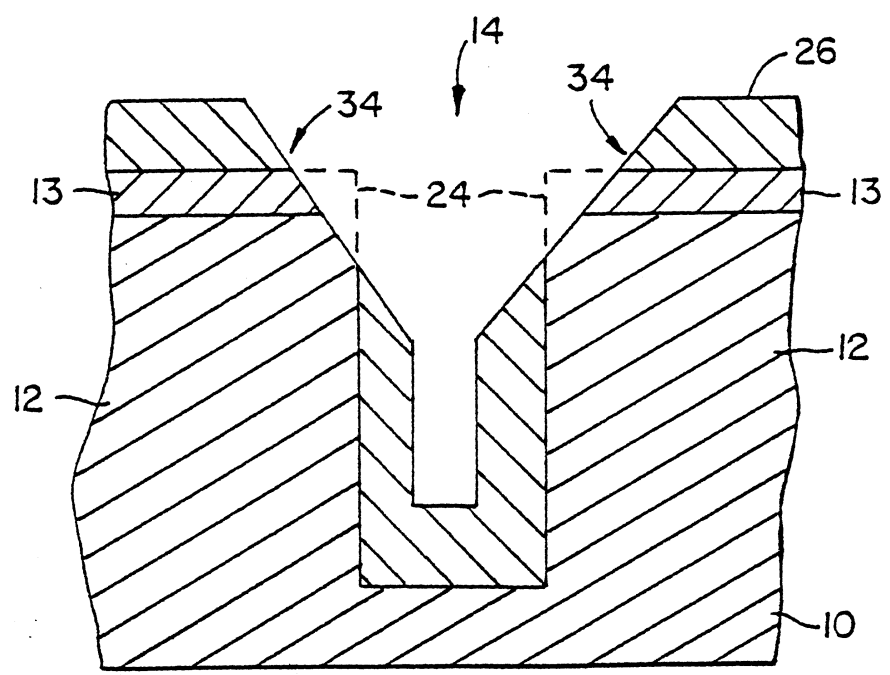
第 2 圖



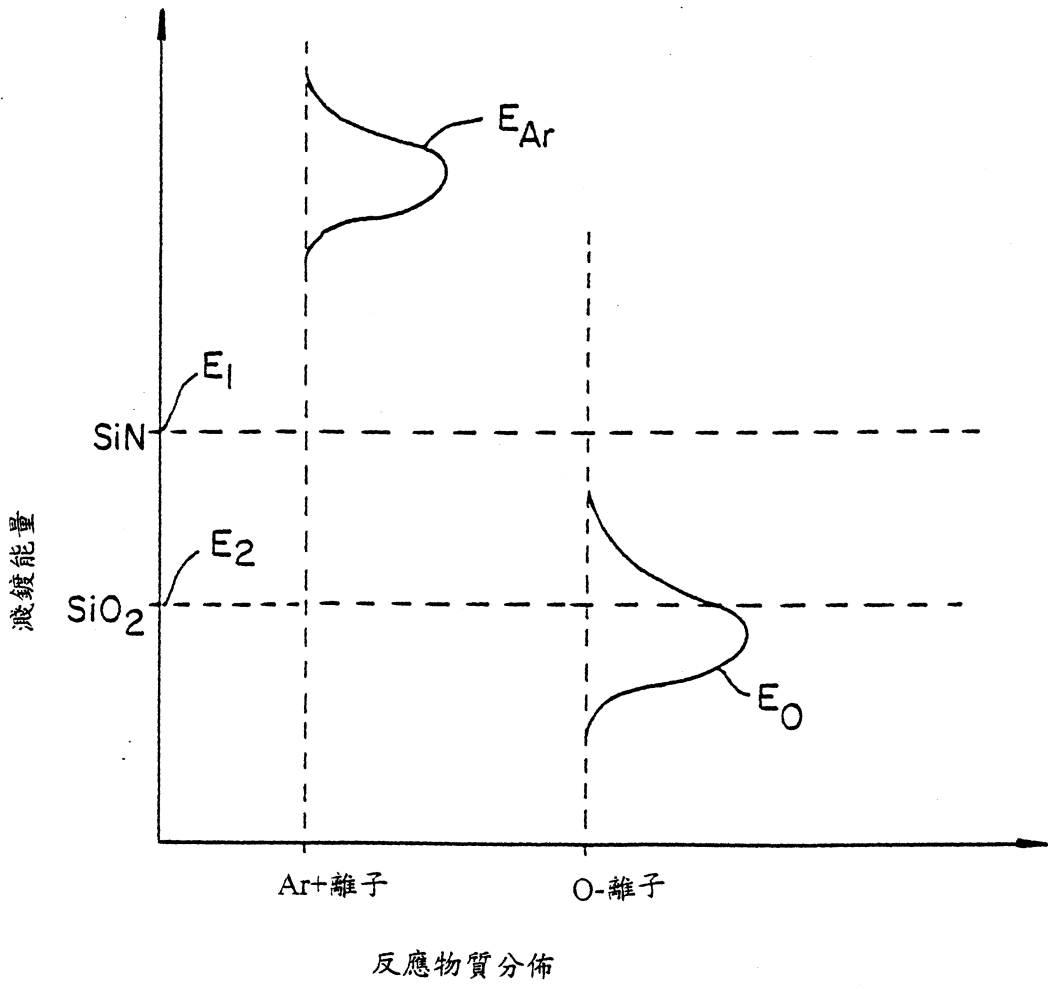
第 3 圖



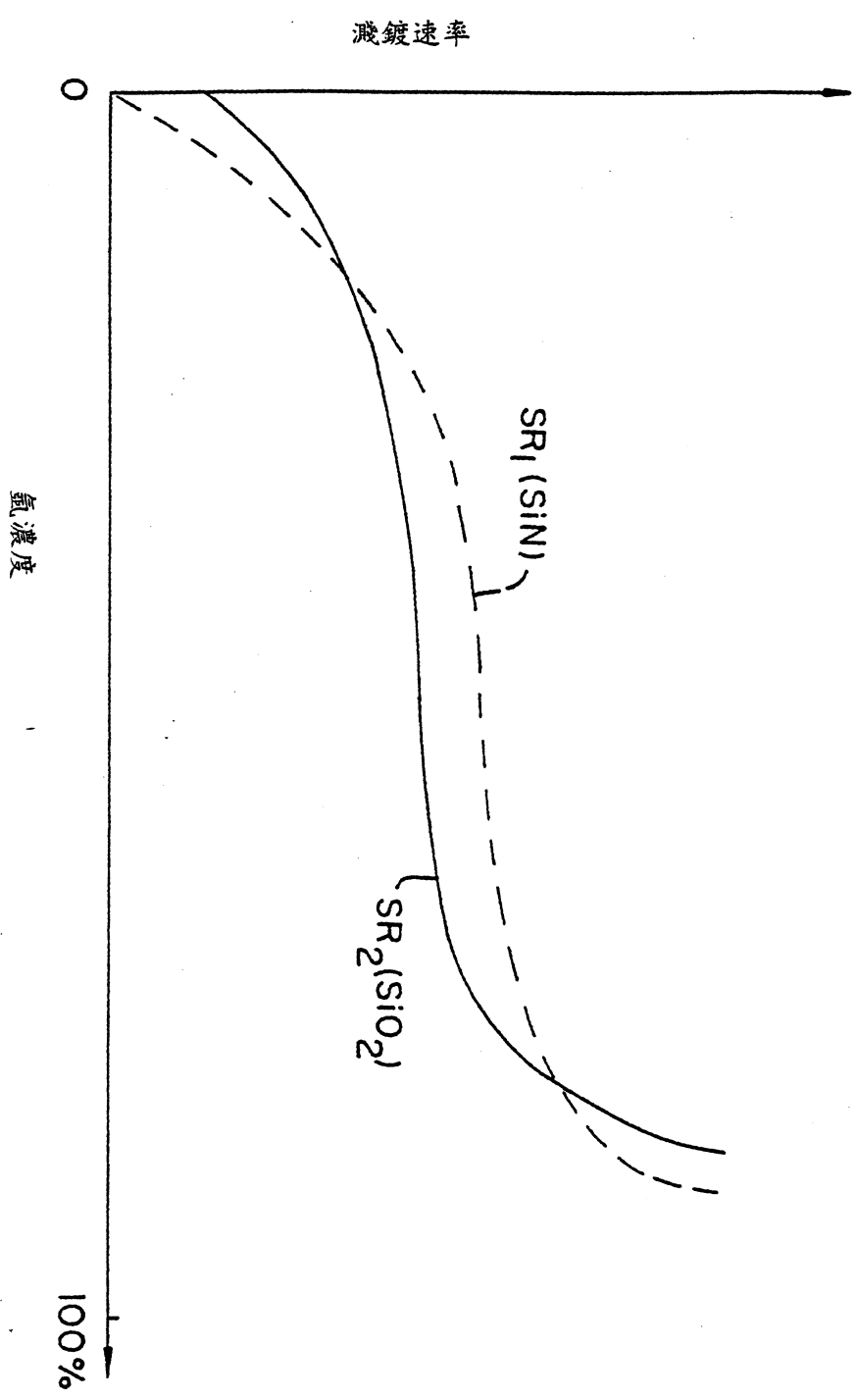
第 4 圖



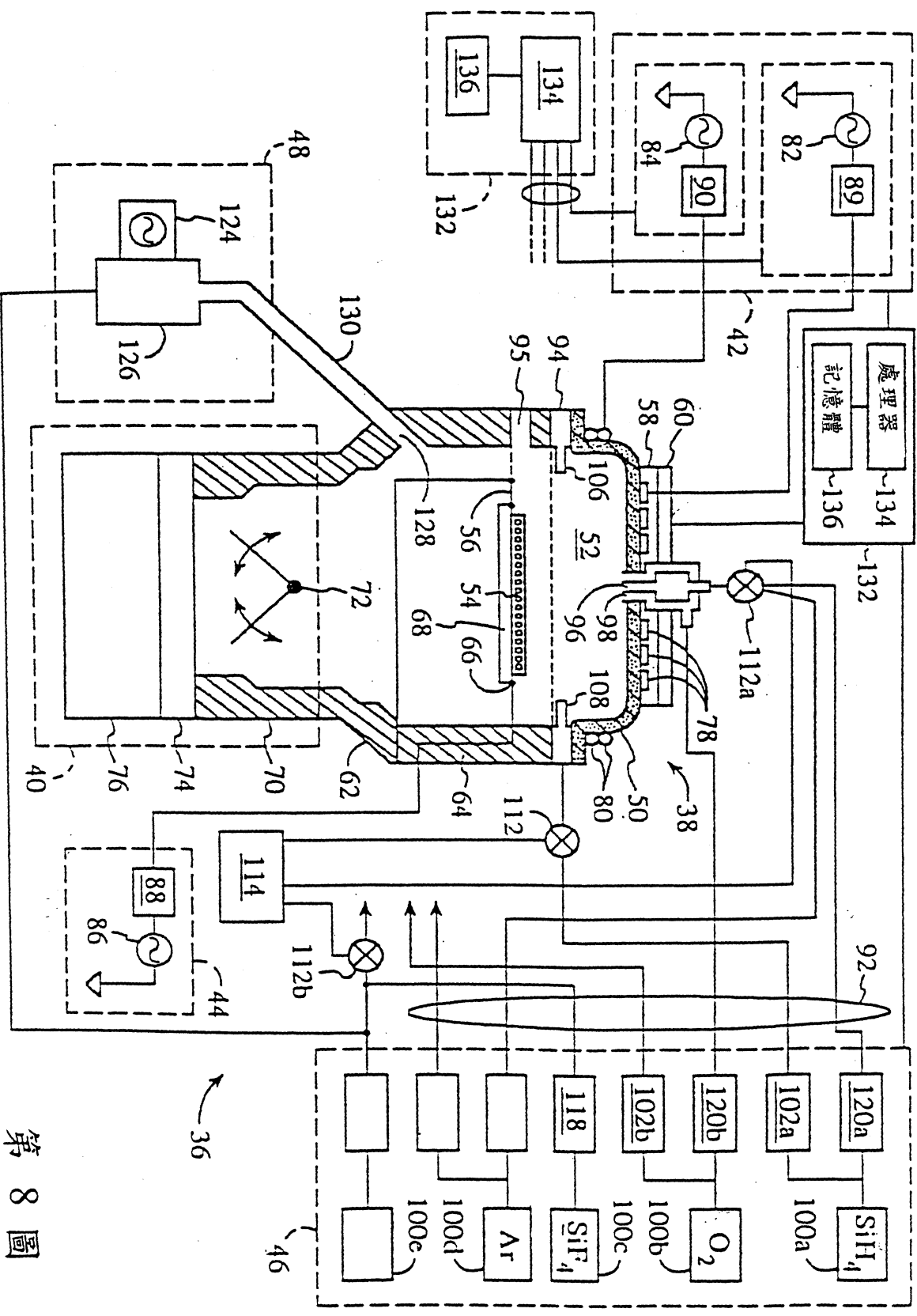
第 5 圖



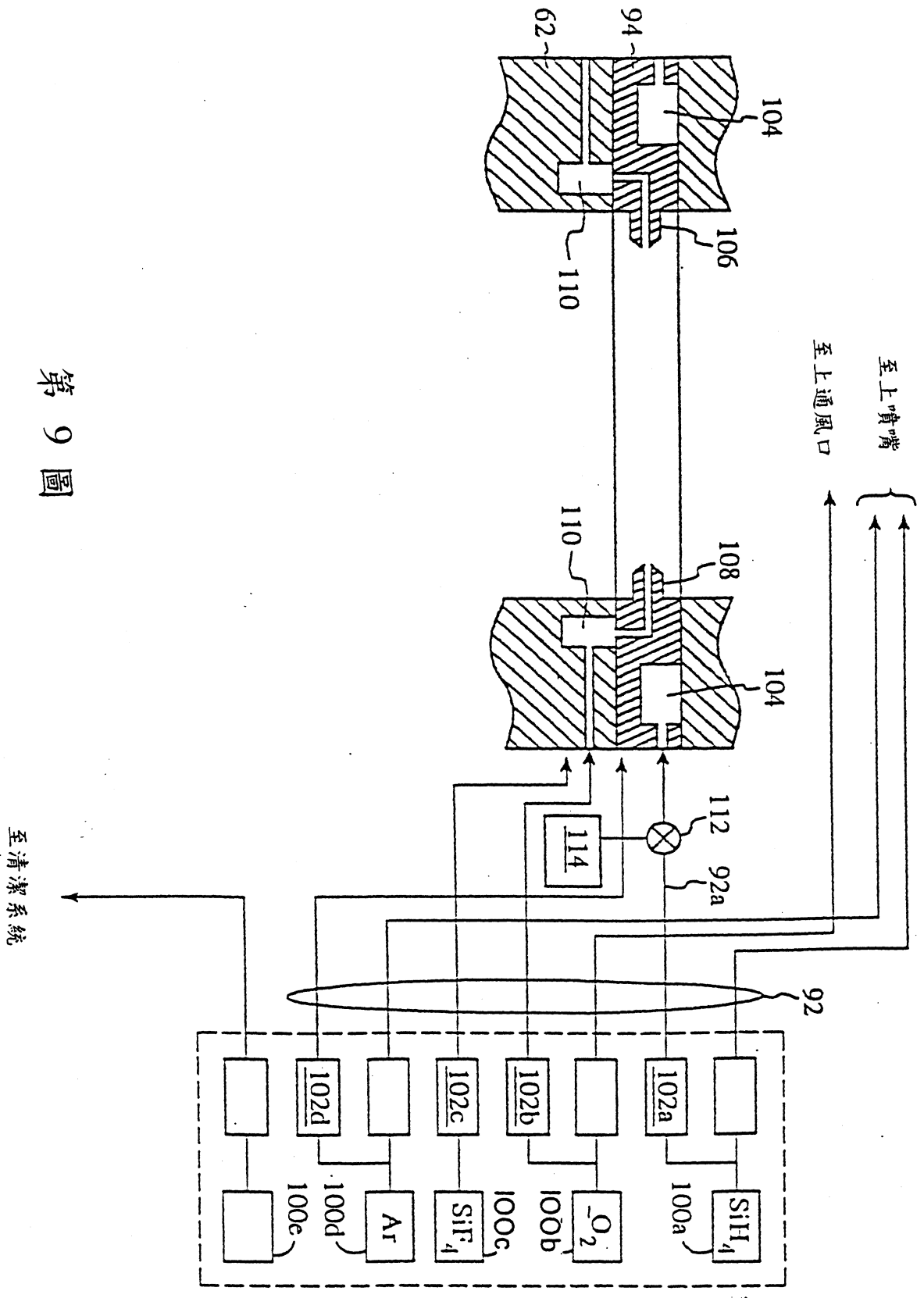
第 6 圖



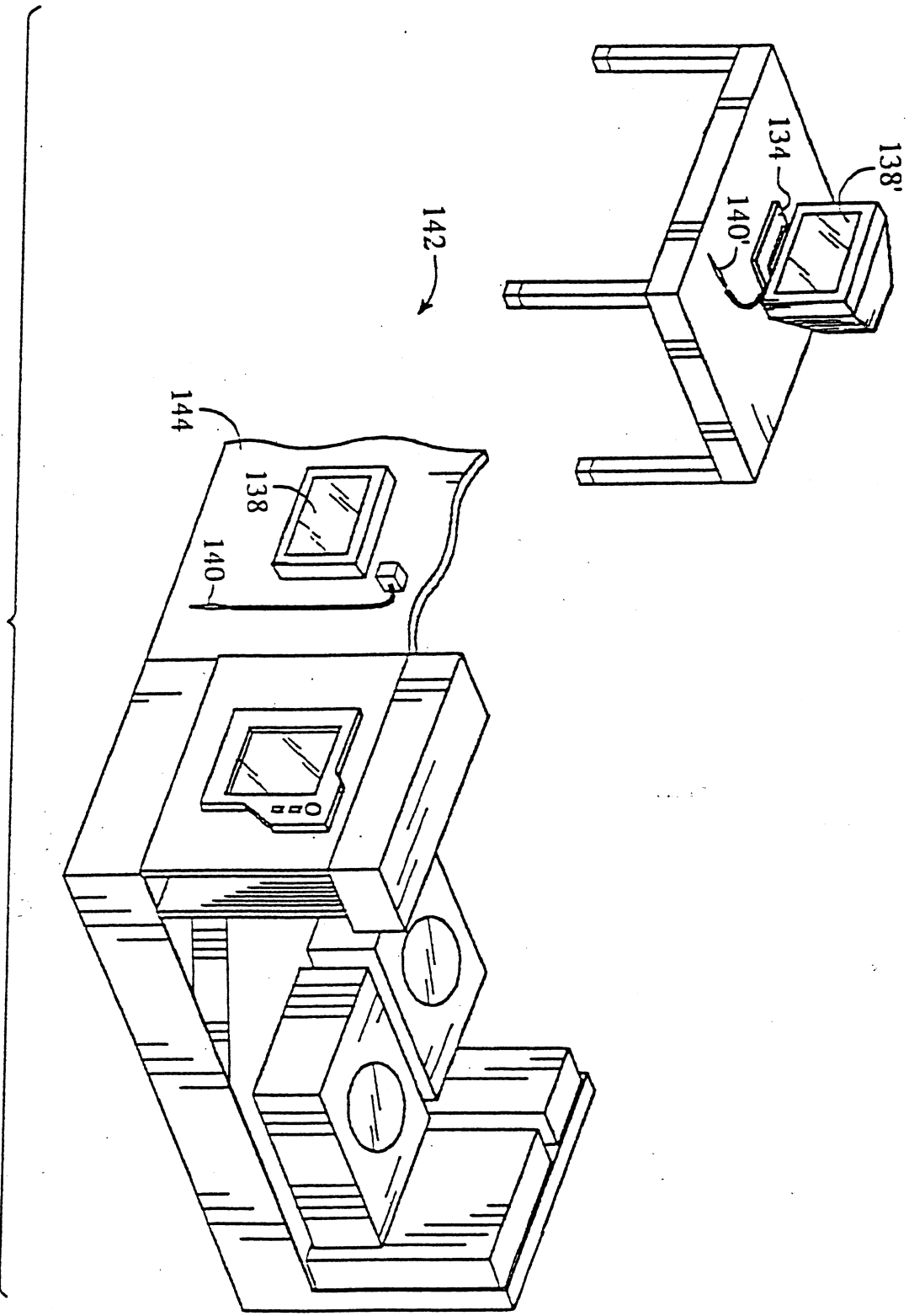
第 7 圖



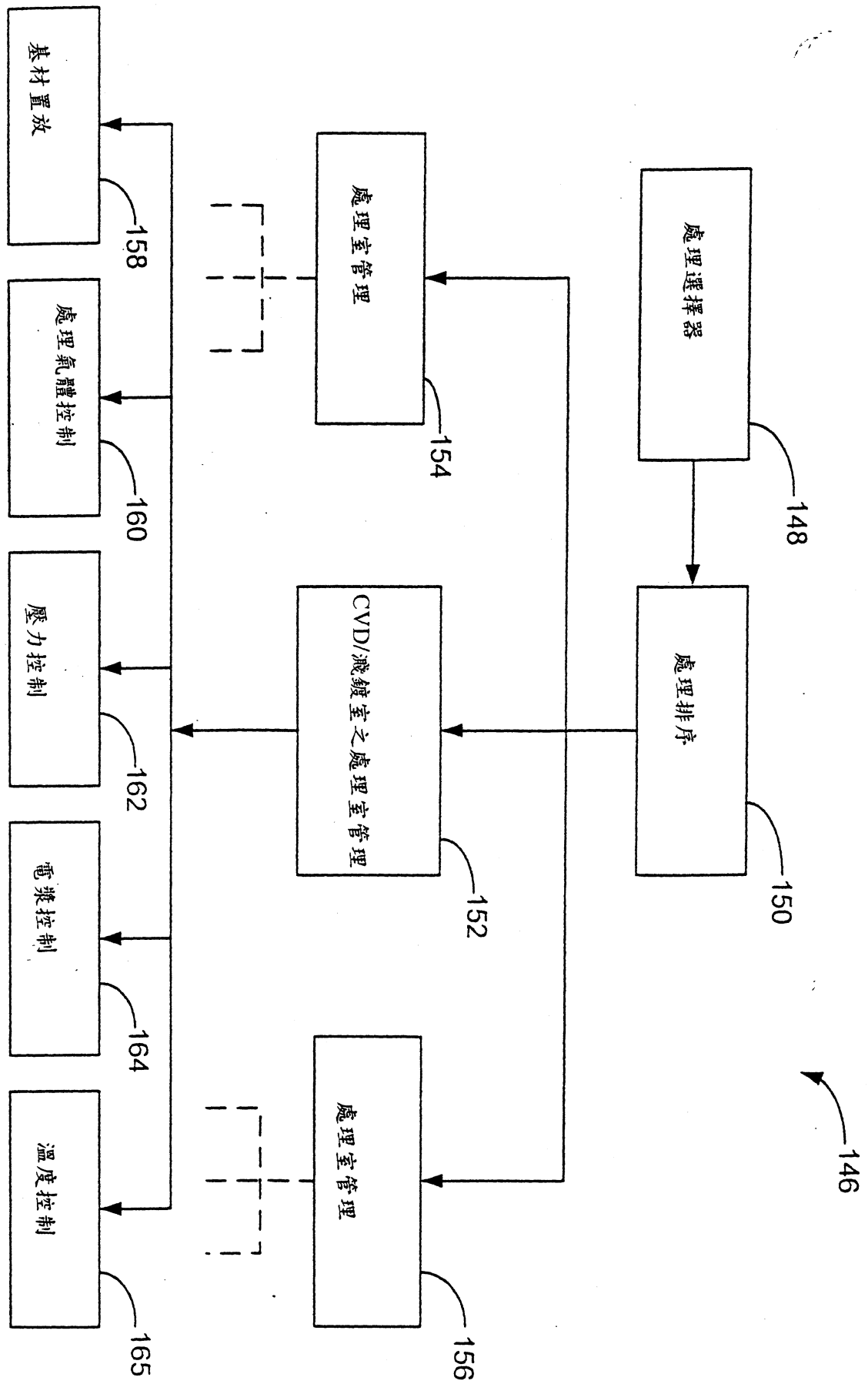
第 8 圖



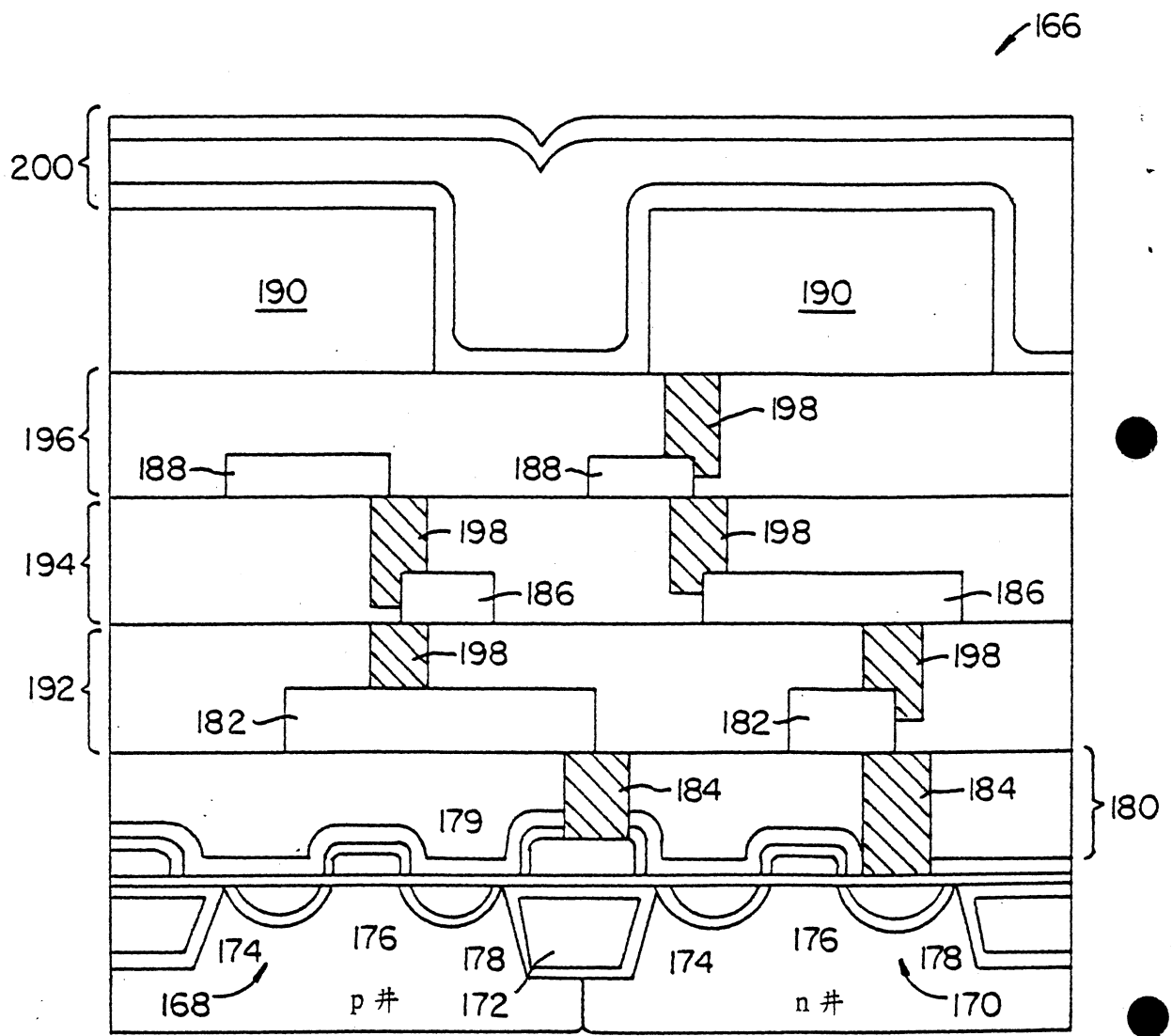
第 9 圖



第 10 圖

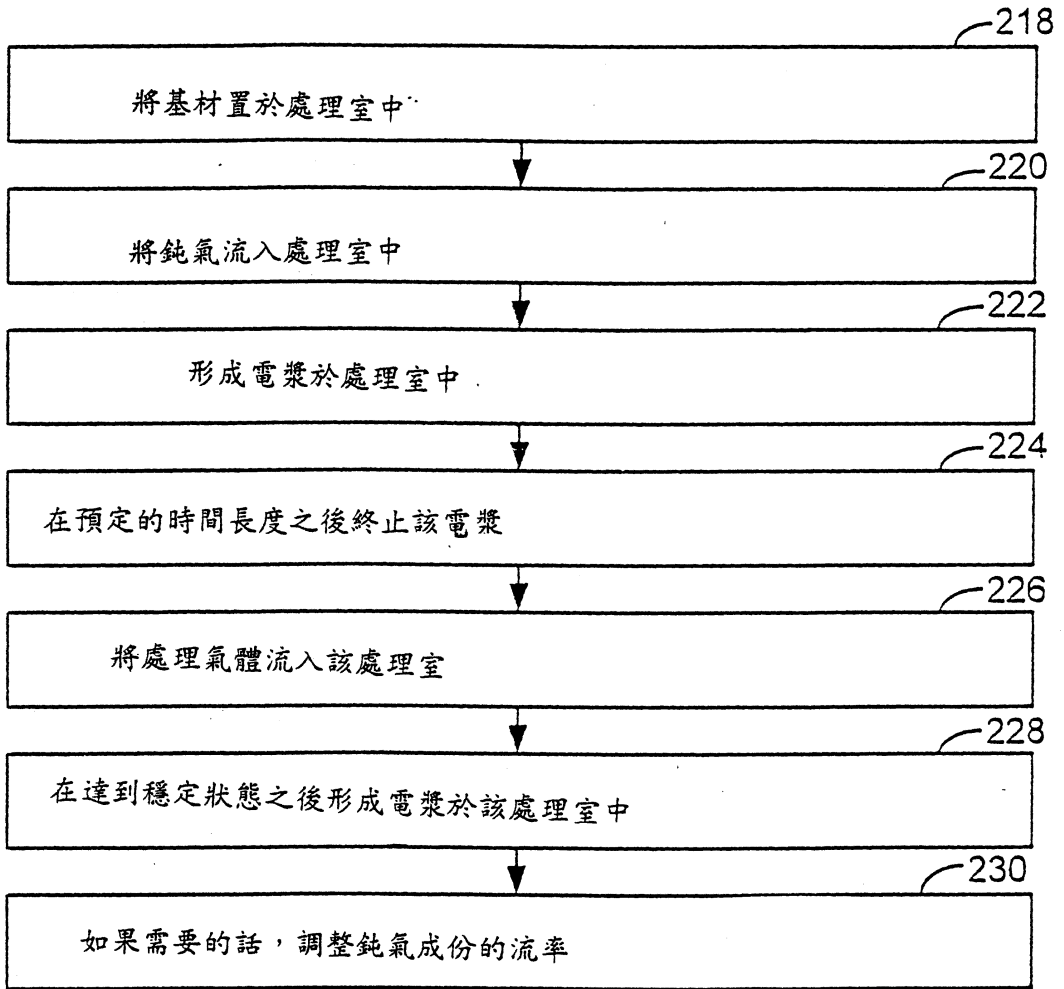
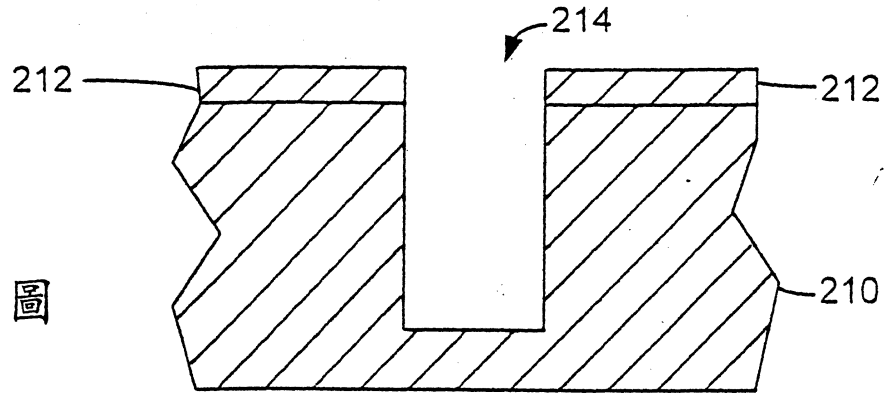


第 11 圖

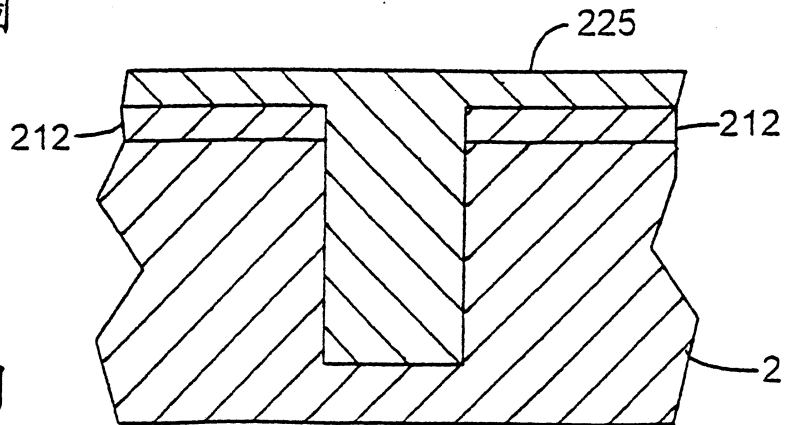


第 12 圖

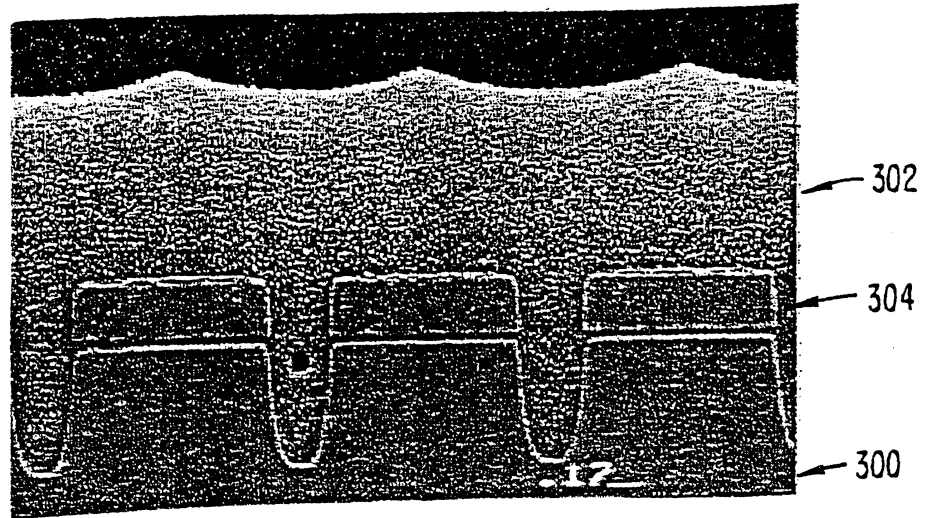
第 13 圖



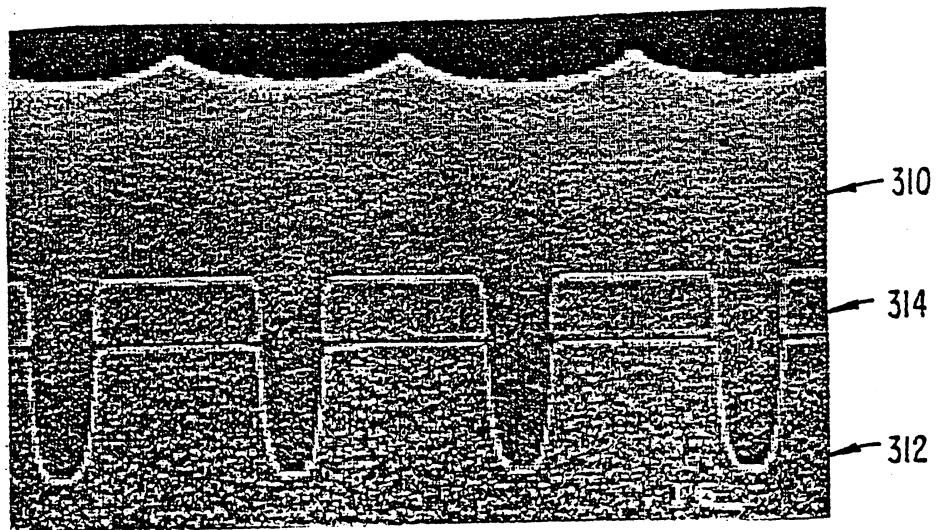
第 14 圖



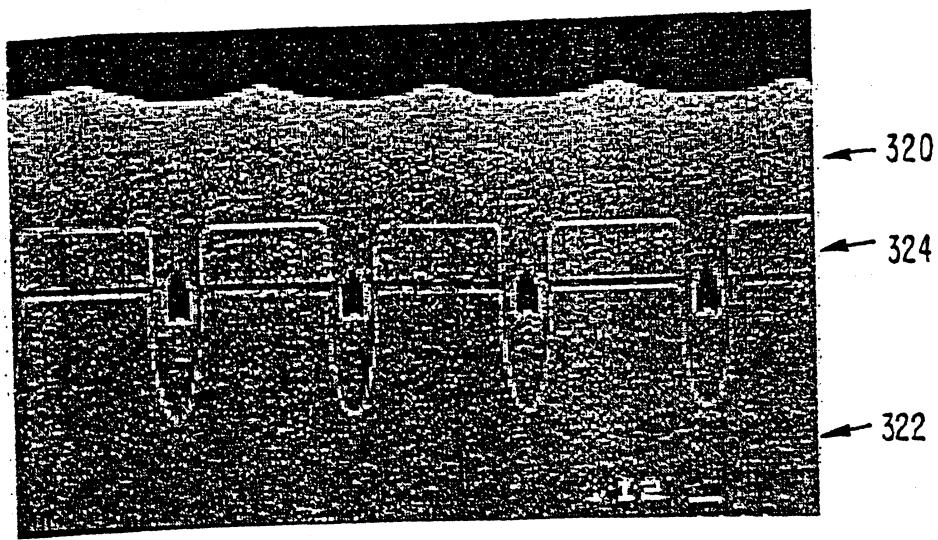
第 15 圖



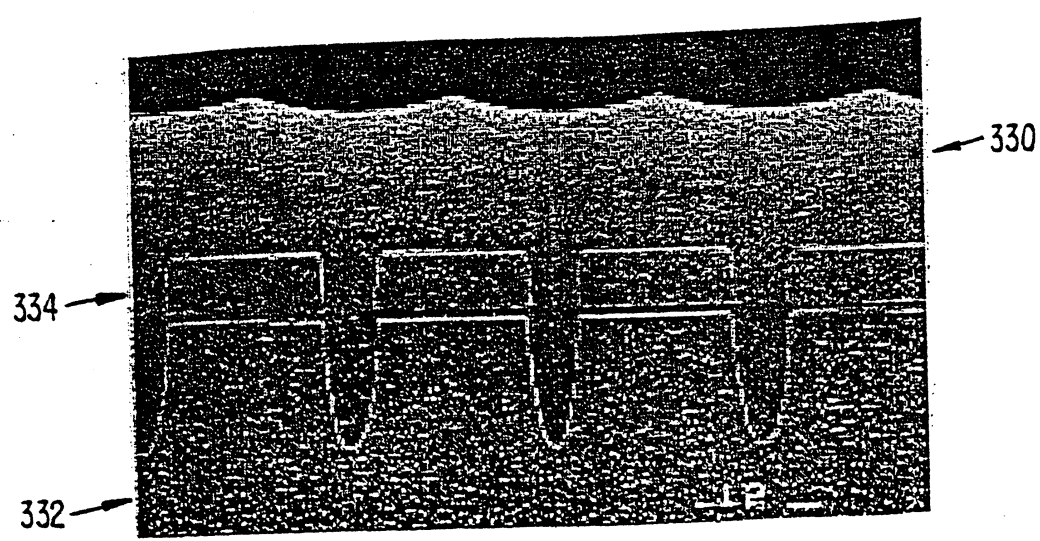
第 16 圖



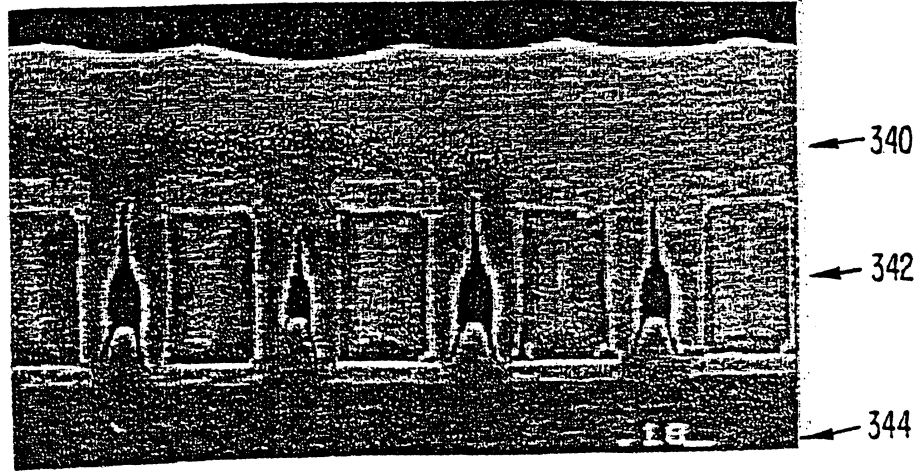
第 17 圖



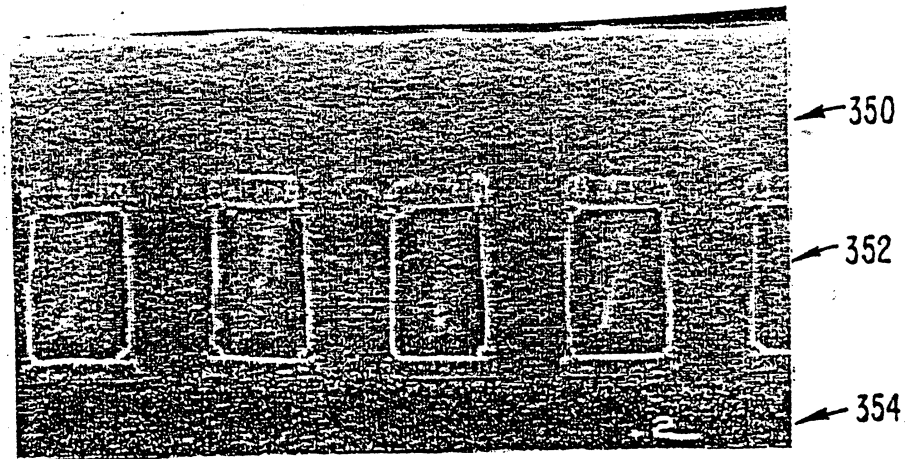
第 18 圖



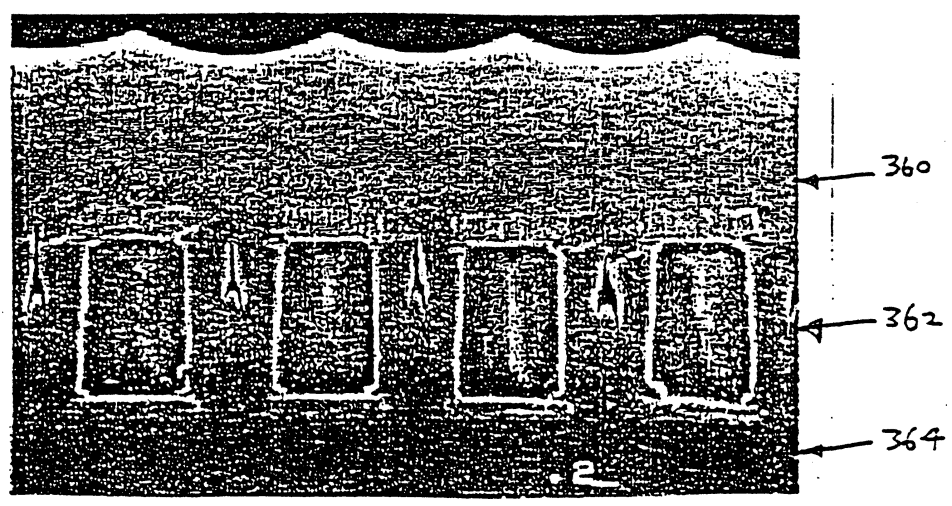
第 19 圖



第 20 圖



第 21 圖



第 22 圖