



(12) 发明专利

(10) 授权公告号 CN 1561582 B

(45) 授权公告日 2010.12.08

(21) 申请号 02819382.2

(22) 申请日 2002.04.15

(85) PCT申请进入国家阶段日
2004.04.01

(86) PCT申请的申请数据
PCT/US2002/011504 2002.04.15

(87) PCT申请的公布数据
W003/030389 EN 2003.04.10

(73) 专利权人 美商内数位科技公司
地址 美国特拉华州

(72) 发明人 艾库特·巴顿 唐纳德·格里库

(74) 专利代理机构 上海专利商标事务所有限公司
31100

代理人 陈亮

(51) Int. Cl.

H04B 1/707(2006.01)

(56) 对比文件

US 6205167 B1, 2001.03.20, 说明书第 3 页
第 47 行至第 7 页第 56 行, 附图 2, 3, 5.

US 5832023 A, 1998.11.03, 全文.

US 6201828 B1, 2001.03.13, 说明书第 4 页
第 64 行至第 5 页第 16 行, 附图 3.

US 5768323 A, 1998.06.16, 说明书第 3 页第
66 行至第 13 页第 28 行, 附图 1-8.

审查员 王春艳

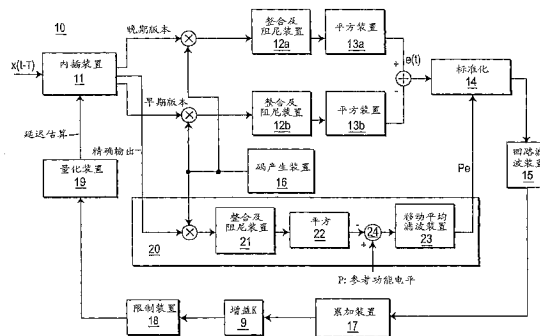
权利要求书 2 页 说明书 5 页 附图 3 页

(54) 发明名称

码分多址系统中估算追踪通信信道延迟的追踪回路及方法

(57) 摘要

本发明是一码分多址 (CDMA) 通信系统的一接收装置, 其包括于一用户设备 (UE) 中, 此码分多址 (CDMA) 通信系统是包括: 此用户设备 (UE) 及多个基站。此用户设备 (UE) 是与这些基站的一进行通信、并经由此接收装置而自此基站接收一通信信号。此通信信号是利用一延迟锁码追踪回路而以此接收装置相关, 其是估算及追踪此通信信号的一信道延迟。此追踪回路是包括: 一参考码产生装置, 用以产生一参考码信号; 以及一内插装置, 用以响应此通信信号的接收而产生时序信号版本。一时序信号相关装置, 其亦包括于此追踪回路中, 是用以相关至少两个这些时序信号版本及此码参考信号。此相关步骤的结果是用以产生一误差信号。一自动功率标准化回路 (APN), 其响应于此内插装置, 是产生一功率误差信号, 用以经由一标准化电路而将此功率误差信号标准化。



1. 一种延迟锁码追踪回路 (10), 所述延迟锁码追踪回路 (10) 包括在通信站的接收器中, 用于估算及追踪一通信的一信道延迟, 该追踪回路包括:

一参考码产生装置 (16), 用于产生一参考码信号;

一内插装置 (11), 用于产生从另一站接收的通信信号的一基本信号版本及其多个时间偏移版本;

一时序信号相关装置, 用于相关各所述时间偏移版本及该参考码信号、并组合所述相关以产生一误差信号 ($e(t)$);

一自动功率标准化回路 (20), 根据该基本信号版本及该参考码信号, 用于产生一功率误差信号 (P_e); 以及

一标准化电路 (14), 利用该功率误差信号 (P_e) 将该误差信号 ($e(t)$) 标准化, 用于产生一标准化误差信号, 该标准化误差信号用于通过该内插装置 (11) 控制该基本信号版本的产生。

2. 如权利要求 1 所述的追踪回路 (10), 其特征在于, 该自动功率标准化回路 (20) 是包括:

一自动功率标准化回路相关装置, 用于相关该基本信号版本及该参考码信号, 用于产生一相关信号;

一加法装置 (24), 用于自一功率参考信号中减去该相关信号, 进而产生一功率差异信号; 以及

一滤波装置 (23), 响应于该加法装置, 用于滤波该功率差异信号, 进而产生该功率误差信号 (P_e)。

3. 如权利要求 2 所述的追踪回路 (10), 更包括:

一回路滤波装置 (15), 耦合至该标准化电路, 用于滤波该标准化误差信号;

一累加装置 (17), 响应于该回路滤波装置, 用于累加该已滤波的标准化误差信号;

一增益电路 (9), 耦合于该累加装置, 用于改变该累加的已滤波的标准化误差信号中的符号, 用于校正该接收通信信号的一时序延迟至该参考码信号; 以及

一量化装置 (19), 用于产生该延迟的一不连续数值, 进而通过该内插装置控制该基本信号版本的产生。

4. 如权利要求 2 所述的追踪回路, 其特征在于, 所述时间偏移版本是该基本信号版本的一早期版本及一晚期版本。

5. 如权利要求 4 所述的追踪回路, 其特征在于, 该早期版本是该基本信号版本的一半码片早期版本, 且该晚期版本是该基本信号版本的一半码片晚期版本。

6. 一种在通信站的接收器中估算及追踪一通信的一信道延迟的方法, 该方法包括:
产生一参考码信号;

内插该接收通信信号以产生从另一站接收的通信信号的一基本信号版本及其多个时间偏移版本;

相关各所述时间偏移版本及该参考码信号、并组合所述相关以产生一误差信号 ($e(t)$);

根据该基本信号版本及该参考码信号以产生一功率误差信号 (P_e); 以及

利用该功率误差信号 (P_e) 将该误差信号 ($e(t)$) 标准化, 用于产生一标准化误差信号,

该标准化误差信号用于控制该基本信号版本的产生。

7. 如权利要求 6 所述的方法,其特征在于,产生一功率误差信号的该步骤是包括下列步骤:

相关该基本信号版本及该参考码信号以产生一相关信号;
自一功率参考信号中减去该相关信号,用于产生一功率差异信号;以及
滤波该功率差异信号以产生该功率误差信号 (Pe)。

8. 如权利要求 7 所述的方法,更包括下列步骤:

滤波该标准化误差信号;
累加该已滤波的标准化误差信号;
改变该累加的已滤波的标准化误差信号中的符号,用于校正该接收通信的一时序延迟至该参考码信号;以及
产生该延迟的一不连续数值以控制该基本信号版本的产生。

9. 如权利要求 6 所述的方法,其特征在于,所述时间偏移版本是该基本信号版本的一早期版本及一晚期版本。

10. 如权利要求 9 所述的方法,其特征在于,该早期版本是该基本信号版本的一半码片早期版本,且该晚期版本是该基本信号版本的一半码片晚期版本。

码分多址系统中估算追踪通信信道延迟的追踪回路及方法

技术领域

[0001] 本发明是有关于一种码追踪系统,其是应用于一码分多址 (CDMA) 通信系统的一接收装置。特别是,本发明是有关于一种二阶码追踪系统,用以更有效率地移除传输码及接收码间的时序差异。

[0002] 背景技术

[0003] 同步在任何类型电信中均是一重要工作。同步是具有多个种等级,诸如:载子、频率、码、符号、帧、及网络同步。在所有等级中,同步是可以区分为两个阶段,亦即:取得(起始同步)及追踪(精细同步)阶段。

[0004] 一典型无线通信系统是由一基站传送下行链路至一个或多个用户设备 (UE)、并由用户设备 (UE) 传送上行链路至此基站。在此用户设备 (UE) 内部的一接收装置是利用相关,或解扩 (despread),此接收下行链路信号及一已知码序列,用以进行其工作。此序列必须精确地同步于此接收序列,用以由此相关装置得到最大输出。此接收装置应该能够在不中止操作的情况下,轻易地适应于一无线电路改变的环境中的一变化。为达此目的,本接收装置是尽可能收集较多的传输信号能量,用以将信号噪声比 (SNR) 最大化。然而,在多重路径衰落信道中,由于相异的回音路径及散射,此信号能量是在一特定时间数量内进行解扩 (despread)。因此,本接收装置的一决定性工作是估算信道以改善其效能。若此接收装置是具有与信道轮廓有关的信息,则收集信号能量的一种方法随即是指派多个相关装置分支于不同的回音路径、并建设性地组合其输出,亦即:已知 RAKE 接收装置的一结构。

[0005] 此 RAKE 接收装置是具有多个指针,每一个指针对应于每一个回音路径,并且,在每一个指针中,相对于部分参考延迟(诸如:一直接或最早接收路径)的此路径延迟必须在整体传输中加以估算及追踪。路径起始位置的及时估算是可以利用一多重路径搜寻算法以得到。此多重路径搜寻算法是经由相关装置以进行一延伸搜寻,用以利用一芯片精确度设置这些路径。待找到这些起始位置后,这些追踪单元是利用早期延迟时序误差侦测装置的手段,用以产生多个多重路径组件的延迟的精确估算、并应用这些不同延迟的估算,用以平移这些码的相位。此类型的追踪单元是已知为一早期延迟门 (gate) 同步装置。一延迟锁定回路 (DLL) 是经常用以实施此早期延迟门同步装置。在图 1 中所介绍的是此延迟锁定回路 (DLL) 的一方块图。此码追踪回路 (CTL) 的频宽是决定此同步装置的噪声滤波能力。若频宽愈窄,则此同步装置对于噪声变形的耐用性愈高、且对于微小信号变化的灵敏度愈低。此回路的频宽是取决于此回路滤波装置的参数 (α 、 β)、整体回路增益 (K_T)、以及输入信号功率电平 (P_{in})。此回路的阻尼比亦取决于相同参数。此回路的阻尼比是决定此回路的稳定性。虽然此回路的参数是可以固定,但想要固定输入信号电平却是非常困难的。

[0006] 大部分不连续接收装置是于其物理层中应用部分形式的自动增益控制 (AGC)。虽然自动增益控制 (AGC) 会限制输入信号电平 (level),但此信号电平的动态电平仍然是宽广的。这是由于自动增益控制 (AGC) 是实际设计以避免模拟不连续转换装置 (ADC) 进入饱和和状态的事实。

[0007] 由于此输入信号电平的动态范围并未有效率地限制,因此此码追踪回路的频宽及

阻尼比会随着输入信号功率而改变。这将导致此码追踪回路的效能退化。

[0008] 因此,对一码追踪回路而言,将会存有一需求以维持此回路的频宽及阻尼比,不论输入信号功率电平如何变化。

[0009] 本发明的其它目的及优点是可以在读完本发明的较佳实施例后,变得更加明了。

发明内容

[0010] 本发明是一码分多址 (CDMA) 通信系统的一接收装置,其包括于一用户设备 (UE) 中,此码分多址 (CDMA) 通信系统是包括:此用户设备 (UE) 及多个基站。此用户设备 (UE) 是与这些基站的一进行通信、并经由此接收装置而自此基站接收一通信信号。此通信信号是利用一延迟锁码追踪回路而以此接收装置相关,其是估算及追踪此通信信号的一信道延迟。此追踪回路是包括:一参考码产生装置,用以产生一参考码信号;以及一内插装置,用以响应此通信信号的接收而产生时序信号版本。一时序信号相关装置,其亦包括于此追踪回路中,是用以相关至少两个这些时序信号版本及此码参考信号。此相关步骤的结果是用以产生一误差信号。一自动功率标准化回路 (APN),其响应于此内插装置,是产生一功率误差信号,用以经由一标准化电路而将此误差信号标准化。

附图说明

[0011] 图 1 是一习知延迟锁定追踪回路的一方块图。

[0012] 图 2 是根据本发明具有自动功率标准化的一延迟锁码追踪回路的一方块图。

[0013] 图 3 是本发明延迟锁码追踪回路的一流程图。

[0014] 图 4 是包括于本发明延迟锁码追踪回路中的一范例回路滤波装置的一方块图。

具体实施方式

[0015] 本较佳实施例是参考图式而加以说明,文中,类似编号是用以表示类似组件。

[0016] 在图 2 中所介绍的是根据本发明较佳实施例的延迟锁码追踪回路 (DCTL) 10 的一方块图。此延迟锁码追踪回路 (DCTL) 10 是包括:一内插装置 11,两个整合及阻尼装置 12a、12b,两个平方 (squaring) 装置 13a、13b,一标准化装置 14,一回路滤波装置 15,一码产生装置 16,一累加装置 17,一限制装置 18,一量化装置 19,一增益电路 9,以及一自动功率标准化回路 (APN) 20。此延迟锁码追踪回路 (DCTL) 10 是接收一输入信号 $x(t-T)$,其中, T 是此接收信号中的时序误差。由于此时序误差是限制于 $-T_c$ 至 T_c ,其中, T_c 是利用多重路径搜寻算法的码片周期,平移此进入信号的唯一方法是利用数学内插法。因此,此内插装置 11,其耦合至这些整合装置 12a、12b、此码产生装置 16、及此自动功率标准化回路 (APN) 20,是接收此输入信号 $x(t-T)$ 并产生三个输出:精确、早期、以及延迟。如熟习此技艺者所熟知,这些早期及延迟输出分别是此进入信号 $x(t-T)$ 的一半码片早期版本及一半码片晚期版本。这些版本是利用此进入信号 $x(t-T)$ 的内插以得到。待此内插装置 11 后,进行下取样,三个输出最好是利用此传输信号的一上取样比以进行下取样。此延迟锁码追踪回路 (DCTL) 10 的精确输出、这些早期及延迟输出是仅用于此码追踪回路 10 的算法内部。

[0017] 这些早期及延迟信号是分别利用这些整合装置 12a、12b,在此延迟锁码追踪回路 (DCTL) 10 的下分支及上分支中与此参考码产生装置 16 (诸如:一导引码产生装置) 的输出

相关。一旦相关此码产生装置 16 的输出与这些早期及延迟输出后,这些相关信号是分别转送至平方装置 13a、13b。由于本阶段并不需要相位同步,平方是用以取得非同调码追踪回路 (CTL)。

[0018] 待相关及平方后,此两个分支(早期及延迟)的差异是用以产生一误差信号 $e(t)$, 其是正比于此时序误差。此误差信号 $e(t)$ 随即是利用此标准化电路 14(其进一步说明如后)以针对一功率误差信号 (P_e) 进行功率标准化、并输出至此回路滤波装置 15。

[0019] 此回路滤波装置 15,其耦合于此标准化电路 14 及此累加装置 17,是滤波此标准化误差信号 $e(t)$ 、并将其转送至此累加装置 17。一范例回路滤波装置是一传统正比积分装置 (PI) 滤波装置,但任何一阶低通滤波装置亦可以适用于本发明。此正比积分装置 (PI) 滤波装置,其包括一回路滤波装置累加装置 41,是具有两个分支,如图 4 所示。其中,一分支是产生与此误差信号的目前数值成正比的一控制信号,另一分支则产生与此误差信号的平均数值成正比的一信号。这些信号是在乘上两个不同常数 (α 及 β) 后加以组合。在此正比积分装置 (PI) 滤波装置内部的累加装置 41 与下文说明的累加装置 17 是以完全相同的方法进行。

[0020] 此累加装置 17,其耦合至一增益电路 9,是接收此回路滤波装置 15 的滤波误差信号、并处理此信号。熟习此技艺者当了解,此累加装置 17 是仅将其目前输入加至其先前输出。启始时,此累加装置 17 的输出是设定为零。在此累加装置内部是具有一溢流 (overflow) 侦测,用以限制其输出数值。此累加装置 17 的累加动作与此回路滤波装置 15 是一起用来得到二阶反馈回路响应。此累加装置 17 随即是转送此误差信号 $e(t)$ 至此增益电路 9。

[0021] 此增益电路 9,其耦合至此累加装置 17 及一限制装置电路 18,是接收此累加装置 17 的输出、并调整此滤波信号的电平以匹配此内插装置 11 时序平移 数值。这个电路是改变此时序空中 (air) 信号中的符号,用以校正此码产生装置 16 所参考的进入信号的时序延迟 / 领先。一旦完成此步骤,此增益电路 9 是转送此调整误差信号 $e(t)$ 至一限制装置电路 18,其是在此误差信号的过冲 (overshoot) 超过此码片周期 ($-T_c$ 至 T_c) 时,用以限制此误差信号的过冲 (overshoot)。此限制装置 18 是转送此误差信号至此量化装置 19,其中,此延迟估算的不连续数值被取得并转送回到此内插装置 11。在这个设计中,一个三十二阶量化装置是用以取得 $T_c/16$ 的一精确度。虽然任何等级的量化装置亦可以应用于不同等级的延迟估算精确度。

[0022] 此延迟锁码追踪回路 (DCTL) 是一个二阶反馈回路。在控制系统标记中,一个二阶反馈回路的系统函数, $H(s)$, 是可以表示为:

$$[0023] \quad H(s) = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$

[0024] 等式 (1)

[0025] 其中, ζ 是阻尼比 (damping ratio)、且 ω_n 是此系统的自然频率。这些是数是可以利用此延迟锁码追踪回路 (DCTL) 的参数表示,如下列所示:

$$[0026] \quad \omega_n = \sqrt{2\sqrt{P_{in}} K_T \beta} \quad \text{等式 (2)}$$

$$[0027] \quad \zeta = \frac{K_T \alpha \sqrt{P_{in}}}{\omega_n} \quad \text{等式 (3)}$$

[0028] 其中, α 及 β 是此回路滤波装置参数、 $K_T = K_S K$ 是整体回路增益, 其包括: S 曲线增益及外部增益、且 P_{in} 是输入信号功率。

[0029] 此系统的双边噪声频宽是表示为:

$$[0030] \quad W_L = \omega_n \left(\zeta + \frac{1}{4\zeta} \right) \quad \text{等式 (4)}$$

[0031] 举例来说, 具有 3.84MHz 的一芯片速率及两倍上取样的一通用行动电信系统 (UMTS) 分频双工 (FDD) 用户设备 (UE) 接收器设计是使用下列数值: 导引码的扩充因子 256、回路增益 $K = 0.01$ 、 $\alpha = 0.0141$ 、及 $\beta = 0.00001$ 。自然频率的数值及阻尼比 (damping ratio) 是决定此回路的主要特征, 诸如: 稳定性、增益及相位边界、频宽、收敛时间、及稳态跳动。这些特征在设计期间是固定的, 且不应该因为输入而改变。否则, 此延迟锁码追踪回路 (DCTL) 可能会失灵 (malfunction)、并产生非预期结果。然而, 如等式 (2)、(3)、(4) 所见, 这些特征是取决于输入信号功率, P_{in} , 其可能会在通信处理期间相当程度地改变。

[0032] 为克服此输入信号 $x(t-T)$ 功率电平变化的效应, 一自动功率标准化回路 (APN) 20 是包括在本发明的延迟锁定追踪回路 10 中。此自动功率标准化回路 (APN) 20, 其耦合至此内插装置 11, 是包括: 一整合及阻尼电路 21、一平方装置 22、一加法装置 24、以及一移动平均 (MA) 滤波装置 23。此内插装置 11 的精确输出是此自动功率标准化回路 (APN) 20 的输入。此精确信号是随着此码产生装置 16 的信号, 由此整合及阻尼电路 21 接收。此整合及阻尼电路 21 是耦合至此码产生装置 16、此内插装置 11、以及此平方装置 22。类似于先前揭露的整合及阻尼电路 12a、12b, 此整合及阻尼电路 21 是相关由此内插装置 11 所接收的精确信号及由此参考码产生装置 16 所接收的信号。一旦这两个信号是加以相关, 此整合电路 21 是转送此相关信号至此平方装置 22。

[0033] 此平方装置 22, 其耦合至此整合电路 21 及此加法装置 24, 是将此相关信号平方、并转送此平方信号至此加法装置 24。此加法装置 24 是由一参考信号功率 (P) 中减去此平方装置 22 的平方输出, 此参考信号功率 (P) 是一预设数值, 且是应用于此延迟锁定回路 (DLL) 10 的设计中以设定参数。如熟习此技艺者所了解, 此参考功率电平 (P) 可以是任何预定数值。利用此加法装置 24 减去此平方信号会导致一功率差异信号, 其是转送至此移动平均 (MA) 滤波装置 23。

[0034] 此移动平均 (MA) 滤波装置 23, 其耦合至此加法装置 24 及此标准化电路 14, 是接收此差异信号并对其进行滤波。此移动平均 (MA) 滤波装置 23 是包括: 大小为 N 的一实数暂存装置、一加法装置、以及具有一因子 $1/N$ 的一常数乘法装置。每当一新输入传送至此移动平均 (MA) 滤波装置 23 时, 此暂存装置组件是向右平移一个组件。最早到达组件 (在最右侧) 被加以清除、而目前输入数目则放置于此暂存装置的最左侧位置。待此平移动作后, 此暂存装置中的每个组件是予以相加。整体数值是乘以 $1/N$ 以产生此功率误差信号 (P_e) 的平均数值。在部分实施例中, 数值 N 最好是选定为二十, 其对应于二十个处理符号。此移动平均 (MA) 滤波装置的大小是加以选定, 用以使其能够不灵敏于衰落引起的实时功率变化、然而却能够补偿平均输入信号电平变化。一旦此移动平均 (MA) 滤波装置 23 对此功率差异信号进行滤波, 一滤波功率误差信号 P_e 是转送至此标准化电路 14。

[0035] 此标准化电路 14, 其耦合至此平方装置 13a、13b 及此自动功率标准化回路 (APN) 20, 是接收此误差信号 $e(t)$, 其对应于此内插装置 11 的延迟及早期输出及此自动功率标准化回路 (APN) 20 的功率误差信号 P_e 间的差异。为针对此功率误差信号 P_e 以将此误差信号 $e(t)$ 标准化, 此标准化电路 14 是将此误差信号 $e(t)$ 乘以 $(P)/(P+P_e)$, 其中, P 是在此自动功率标准化回路 (APN) 20 中使用的参考信号功率电平。

[0036] 此误差信号 (而非输入信号) 的标准化会导致一减少数目的乘法 (标准化), 其减少的一因子是等于此扩充因子。在较佳实施例中, 一限制装置 (图中未示) 最小能够整合至此标准化电路中, 用以将此乘法因子限制于 0.1 至 10 或 -20dB 至 20dB 。此限制装置是用以避免噪声放大。

[0037] 图 3 是介绍根据本发明较佳实施例的延迟锁码追踪回路的流程图。一输入信号是利用此延迟锁定回路 (DLL) 10 接收 (步骤 301)。此延迟锁定回路 (DLL) 10 的内插装置 11 是产生延迟、早期、精确输出 (步骤 302)。这些延迟及早期输出是利用此码产生装置 16 相关 (步骤 303a)、且这些相关信号间的差异是加以决定, 进而产生一误差信号 $e(t)$ (步骤 304a)。同步于这些延迟及早期输出, 此精确输出是利用此码产生装置相关 (步骤 303b)、并由一预定参考功率电平中减去, 用以产生一功率电平差异信号 (步骤 304b)。此功率电平差异信号随即是加以滤波, 用以产生一功率电平误差信号 P_e (步骤 305b)。对应于这些延迟及早期输出的误差信号是针对此自动功率标准化回路 (APN) 20 的功率电平误差信号 P_e 加以标准化 (步骤 306)。此标准化误差信号随即是加以处理、并产生一延迟估算 (步骤 307), 其是转送回到此延迟锁定回路 (DLL) 追踪回路 10 的输入 (步骤 308)。

[0038] 虽然本发明已利用较佳实施例说明如上, 然而, 本发明范围内的各种变动, 其列于权利要求中, 亦应为熟习此技艺者所了解。

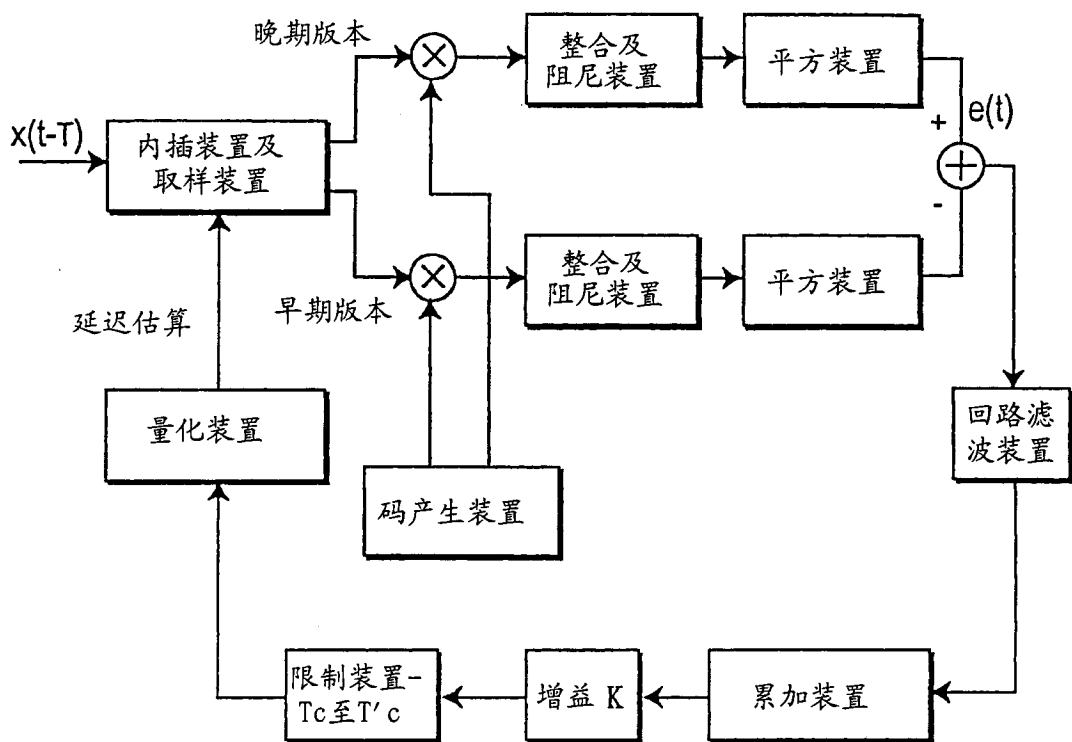


图 1

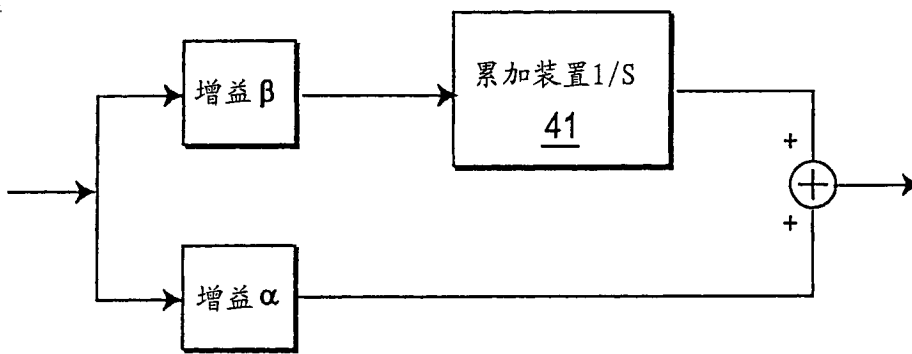


图 4

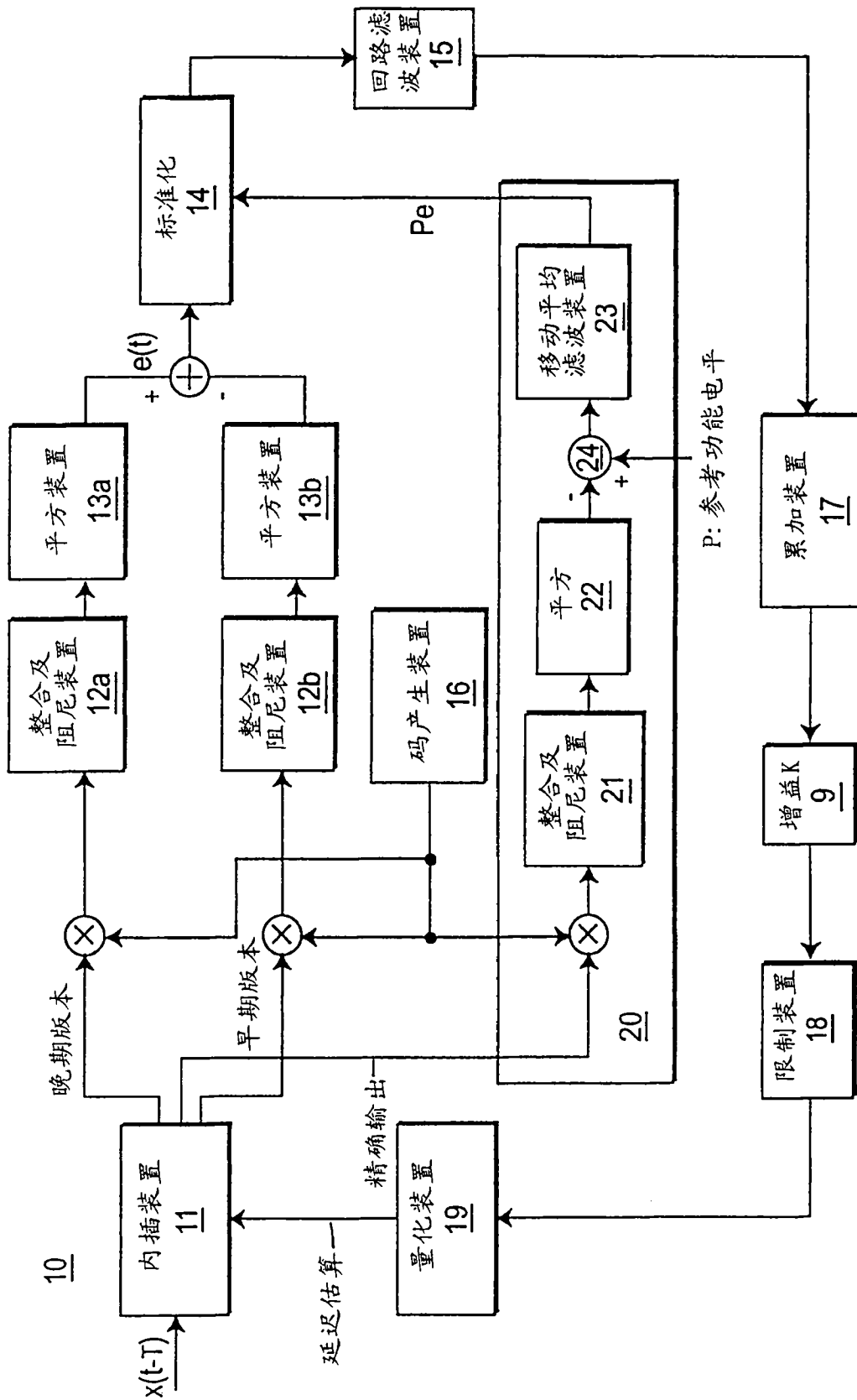


图 2

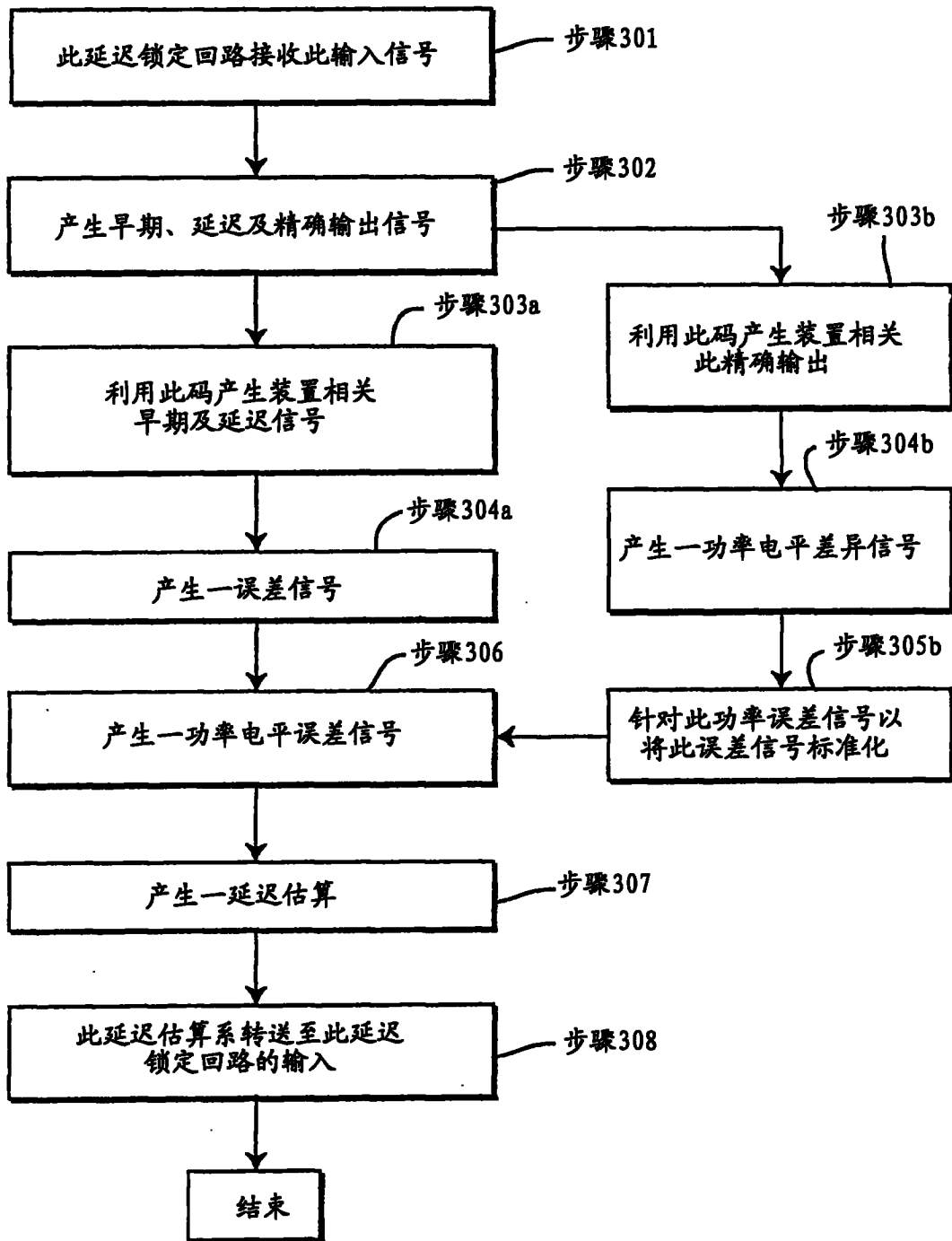


图 3