



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I689071 B

(45)公告日：中華民國 109 (2020) 年 03 月 21 日

(21)申請案號：103137386

(22)申請日：中華民國 103 (2014) 年 10 月 29 日

(51)Int. Cl. : H01L23/522 (2006.01)

H01L21/02 (2006.01)

H01L27/08 (2006.01)

(30)優先權：2013/10/29 法國

1360555

(71)申請人：法商村田整合被動式解決方案公司 (法國) MURATA INTEGRATED PASSIVE SOLUTIONS (FR)

法國

(72)發明人：佛伊隆 費德瑞克 VOIRON, FREDERIC (FR)；帕拉特 蓋伊 PARAT, GUY (FR)

(74)代理人：閻啓泰；林景郁

(56)參考文獻：

US 6057571

US 20050098205A1

US 2003/0213989A1

US 2007/0232014A1

US 2011/0073827A1

審查人員：修宇鋒

申請專利範圍項數：15 項 圖式數：10 共 35 頁

(54)名稱

具有改良電容的結構

(57)摘要

金屬-絕緣體-金屬(MIM)電容器結構包括一基體，置於該基體上之一第一電氣絕緣層，置於該第一絕緣層上之一下電極，置於該下電極上包含多個孔隙之一結構化金屬層，置於接觸該下電極之該結構化金屬層上且在該等孔隙內部之包含一第一傳導層之一 MIM 電容器，覆蓋該第一傳導層之一介電層，置於該 MIM 電容器上覆蓋接觸一上電極的該介電層之一第二傳導層，及置於該上電極上之一第二電氣絕緣層。

Metal-Insulator-Metal capacitor structure (1) comprising a substrate (2), a first electrically insulating layer (14) placed on the substrate (2), a lower electrode (6) placed on the first insulating layer (14), a structured metal layer (12) comprising a plurality of pores placed on the lower electrode (6), a MIM capacitor (4) comprising a first conductive layer (18) placed on the structured metal layer (12) in contact with the lower electrode (6) and inside the pores, a dielectric layer (20) covering the first conductive layer (18), a second conductive layer (24) covering the dielectric layer (20) in contact with an upper electrode (8) placed on the MIM capacitor (4), and a second electrically insulating layer (16) placed on the upper electrode (8).

指定代表圖：

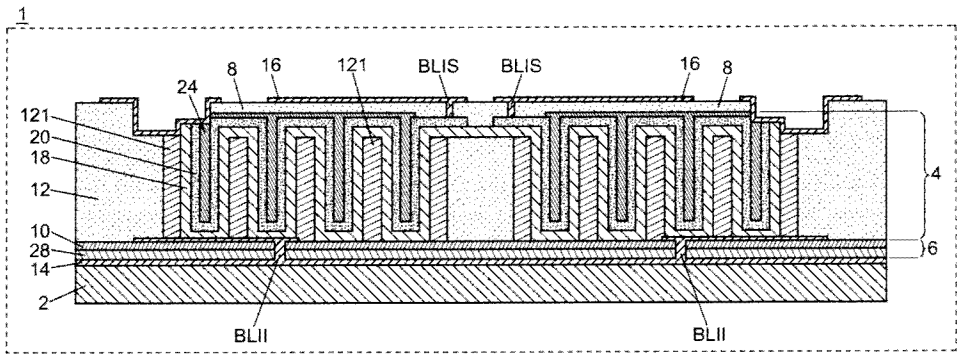


圖1

符號簡單說明：

- 1:MIM 電容器結構
- 2:基體
- 4:MIM 電容器
- 6:下電極
- 8:上電極
- 10:蝕刻阻擋層
- 12:奈米結構化金屬層
- 14:第一電氣絕緣層
- 16:第二電氣絕緣層
- 18:第一傳導層
- 20:介電層
- 24:第二傳導層
- 28:金屬層
- 121:絕緣孔隙之陣列
- BLII:下橫向絕緣條
- BLIS:上橫向絕緣條

第 103137386 號專利申請案 說明書替換頁 日期：2017 年 10 月

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

具有改良電容的結構

STRUCTURE WITH IMPROVED CAPACITANCE

【技術領域】

[0001]概略言之，本發明係有關於一金屬-絕緣體-金屬(MIM)電容器。更明確言之，本發明係有關於一種從其中可形成金屬-絕緣體-金屬電容器之一堆疊體的金屬-絕緣體-金屬電容器結構。

[0002]本發明可應用於微電子領域及特別應用於用在例如醫療裝置、協助能源管理之裝置、或航空電子設備之被動及/或主動組件領域。

【先前技術】

[0003]隨著微電子技術的進展，今日可能整合多個複雜功能在單一組件內部以便改良效能。被動組件及特別電容器整合於主動或被動積體電路乃設計者之重要議題。於此等組件之整合期間，發生例如電容器製造方法與被動或主動組件間之技術相容性問題。此外，出現高值電容器使用上的相關排擠問題。

[0004]已經探勘解決方案，例如形成具有可陽極化層之金屬-絕緣體-金屬(MIM)電容器，其許可MIM沉積於該陽極化層中產生的孔隙內部。

[0005]舉例言之，一種使用一陽極化層形成一MIM電容

器之方法提示於自然技術2009年5月出刊，「用於能量儲存之奈米管金屬-絕緣體-金屬電容器陣列」，作者P. Banerjee 等人。本出版物呈現藉陽極化一可陽極化層以形成一MIM電容器結構之蝕刻方法。如此形成的MIM電容器許可電容值之相對精準控制。但此種結構具有相對高的內電阻，因而損害此等組件之效能及限制其整合入主動電路。

[0006]此外，儘管因陽極化層之使用所致之相對高表面積，藉此方式所得之MIM電容器之密度維持相當低。結果，當設計高值電容器時，出現此型技術相聯結的排擠問題。

【發明內容】

[0007]本發明之目的針對克服先前技術之前述缺點，及更明確言之，針對致使形成具有低存取電阻的金屬-絕緣體-金屬電容器結構。

[0008]優異地，依據本發明之一電容器結構將提供具有小腳印提供高度整合性之結構。

[0009]較佳地，本發明之一結構將容易製造及/或具低成本。可優異地整合入包含主動電路之一結構。

[0010]爲了達成此項目的，本發明提出一種金屬-絕緣體-金屬電容器結構，包含：

- 一基體，
- 置於該基體上之一第一電氣絕緣層，
- 置於該第一絕緣層上之一下電極，
- 置於該下電極上且經結構化而具有多個孔隙以形成一絕緣孔隙之陣列之一金屬層，

-置於該結構化金屬層上及在該結構化金屬層之該等孔隙內部之包含一第一傳導層之一金屬-絕緣體-金屬電容器，覆蓋該第一傳導層之一介電層，覆蓋該介電層之一第二傳導層，各個關注孔隙具有由該介電層分開的該第一傳導層及該第二傳導層，

-置於該金屬-絕緣體-金屬電容器上之一上電極，

-置於該上電極上之一第二電氣絕緣層。

[0011]依據本發明，位在該結構化金屬層之該等孔隙內部之該第一傳導層係接觸該下電極，及位在該結構化金屬層之該等孔隙內部之該第二傳導層係接觸該上電極。

[0012]如此本發明提出一種新穎金屬-絕緣體-金屬電容器結構，其因下電極之存在故，繞道位在該等孔隙內部之該傳導層，因而獲得具有低電阻之一金屬-絕緣體-金屬電容器結構。

[0013]注意於此種結構中，結構化金屬層之孔隙係藉一周邊氧化物層與於其中形成孔隙之該結構化金屬層的其餘部分電氣絕緣。形成一絕緣孔隙之陣列的此一氧化物層係於一金屬層中產生孔隙以形成該結構化金屬層期間產生。如此，當組成該金屬層之金屬為鋁時，該氧化物層為氧化鋁層。

[0014]本發明之一優異實施例提出一種金屬-絕緣體-金屬電容器結構包含至少一個橫向絕緣條被置於該下電極內及劃分該下電極成兩個電氣分開區域，至少一個橫向絕緣條被置於該上電極內及劃分該上電極成兩個電氣分開區

域，及該下電極與該上電極之電氣重新連結係由該結構化金屬層提供。

[0015]一方面因一多孔結構之孔隙開口至一下電極上，及另一方面因橫向絕緣條之存在，產生一種結構其許可並聯堆疊電容器，因而可能針對一給定單位表面積顯著地增高電容值。

[0016]本發明之一優異實施例提出下電極包含一金屬層及一蝕刻阻擋層。藉此方式，當孔隙形成於結構化金屬層時，該蝕刻阻擋層保護該金屬層。該蝕刻阻擋層例如可藉物理氣相沉積(PVD)或原子層沉積(ALD)沉積故為極薄。此外，若因其本質(TiN、TaN)故其傳導係數低，則其將仍然對平行於該蝕刻阻擋層及/或經長距離流動之負荷有阻力。因此較佳係繞道此蝕刻阻擋層以就串聯電阻(ESR)獲得良好效能。此種繞道係藉整合入該下電極之該金屬層短路達成。此種結構相對應於本發明之一特佳特徵。

[0017]該等橫向絕緣條包含選自於包含氧化矽及氮化矽之一組群中之一絕緣材料，以絕緣該金屬-絕緣體-金屬電容器之成對電極。此種材料較佳地係於低溫例如使用PECVD方法沉積。

[0018]本發明提出一較佳實施例其中該金屬-絕緣體-金屬電容器係於由大於0.4微米厚度之一金屬組成之一結構化金屬層中形成，其許可具有空腔諸如「深」奈米孔隙或微米孔隙及因而增加了該電容器之總當量表面積(TES)。

[0019]於如此處描述的一金屬-絕緣體-金屬電容器結

第 103137386 號專利申請案 說明書替換頁 日期：2017 年 10 月

構中，該絕緣孔隙之陣列為藉陽極蝕刻或陽極化所得之一陣列。

[0020]於一具體實施例中，該結構化金屬層為鋁及該絕緣孔隙之陣列為氧化鋁。

[0021]爲了提高該金屬-絕緣體-金屬電容器之密度，該二金屬層間之該介電層較佳包含一絕緣材料具有大於4及較佳地大於10($k > 10$)之一高介電常數。

[0022]藉使用一下電極以及正及上橫向絕緣條，該金屬-絕緣體-金屬電容器結構允許垂直堆疊多個金屬-絕緣體-金屬電容器。此種堆疊許可增加該結構之電容值，及同時增加於常數當量表面積比之電容值，如此改良依據本發明此種結構之集積。該堆疊體之兩個金屬-絕緣體-金屬電容器優異地並聯電氣互連，藉此優異地許可電容值之組合以獲得於一常數表面積比之高值。

[0023]於簡化該技術方法之努力中，依據本發明之此種金屬-絕緣體-金屬電容器結構具有該堆疊體之一金屬-絕緣體-金屬電容器其係藉其上電極電氣連結至另一金屬-絕緣體-金屬電容器之該上電極，及藉其下電極電氣連結至位在其上方之另一金屬-絕緣體-金屬電容器之該下電極。

[0024]依據第二面向，本發明係有關於包含如前述至少一個金屬-絕緣體-金屬電容器結構之一種被動或主動電子半導體裝置或產品。

[0025]依據本發明之一第三面向，提出一種用以製造此種結構之方法，該方法包含：

第 103137386 號專利申請案 說明書替換頁 日期：2017 年 10 月

- a. 製備一基體，
- b. 於該基體上沉積一絕緣材料之一第一電氣絕緣層，
- c. 製造置於該第一絕緣層上及具有一蝕刻阻擋層於其表面之一下電極，
- d. 沉積一電氣絕緣材料於該下電極之局部蝕刻處，
- e. 於該下電極上沉積一金屬層，
- f. 較佳地使用一陽極蝕刻法結構化於該金屬層中之孔隙以形成一絕緣孔隙之陣列，
- g. 於該結構化金屬層上及於該結構化金屬層之該等孔隙內依序地沉積一第一傳導層、一介電層、及一第二傳導層，
- h. 製造置於該第二傳導層上之一上電極，
- i. 沉積一電氣絕緣材料於該上電極之局部蝕刻處，
- j. 於該上電極上沉積一絕緣材料之一第二電氣絕緣層。

[0026] 此種方法許可形成如前文描述之一金屬-絕緣體-金屬電容器結構。

[0027] 依據一個實施例，該結構化金屬層為鋁及該絕緣孔隙之陣列為氧化鋁。

[0028] 於步驟c)中該下電極之形成可涉及藉於該第一電氣絕緣層上沉積一金屬層，然後該金屬層係被覆蓋以一蝕刻阻擋層。

[0029] 為了許可隨後該等金屬-絕緣體-金屬電容器之堆疊，依據本發明之該製造方法優異地進一步提供下列步驟：

c1) 於該下電極之製造之後，藉該電極之局部蝕刻而製造一下橫向絕緣條，於該下電極畫界兩個電氣絕緣區域，及

h1) 於該上電極之製造之後，藉該電極之局部蝕刻而製造一上橫向絕緣條，於該上電極畫界兩個電氣絕緣區域。

[0030]本發明之一優異實施例提示一製造方法其中製造方法之步驟c)、c1)、d)至h)、及h1)係重複N次。

[0031]爲了減少拓樸結構非連續，可能於該方法之至少一個步驟h1)之後，表示該堆疊體之兩個金屬-絕緣體-金屬電容器之間，提供一共同面層之沉積。

【圖式簡單說明】

[0032]本發明之其它特徵及優點從研讀後文詳細說明部分將更爲彰顯。此一詳細說明部分純粹爲例示性及將連結該等附圖一起研讀，附圖中：

-圖1爲依據本發明之一個實施例一MIM電容器結構實施例之剖面圖；

-圖2至8顯示依據本發明之一技術方法之步驟；

-圖9爲依據本發明一MIM電容器結構實施例之示意剖面圖；

-圖10爲依據本發明於一MIM電容器結構中兩個MIM電容器之一堆疊體之示意剖面圖。

【實施方式】

[0033]至於初步備註，須注意全部圖式顯示電容器結構之剖面視圖以及全部圖式顯示該等層之堆疊體，加上表示

用於製造該結構之方法之步驟並非按照比例繪製。此外，各種厚度並非以符合其實際比例之比例表示。為求簡明，於詳細說明部分及於附圖中全部結構所共通之元件具有相同元件符號。

[0034]將以其應用於金屬-絕緣體-金屬電容器結構之非限制性實施例更特定地描述本發明，於本詳細說明之其餘部分將稱作為MIM電容器結構。後文描述之MIM電容器結構實施例包含一結構化層又更特別包含多個直徑 d 之奈米孔隙之一奈米結構化金屬層。後文詳細說明部分之孔隙為奈米孔隙，但本發明也可應用於具有包含其它大小之孔隙諸如微米孔隙之一結構之一結構。

[0035]金屬層可為金屬例如鋁(Al)具有約1微米(1微米= 10^{-6} 米)之厚度。用以於該金屬層中產生奈米孔之技術方法較佳為使用陽極化蝕刻技術之方法。陽極化蝕刻方法將容後詳述。

[0036]本發明係有關於一MIM電容器結構1具有一下電極6、一奈米結構化層12、沉積於該奈米結構化層12上之一MIM電容器4，該MIM電容器4包含位在該奈米結構化金屬層12之孔隙內部且與該下電極6接觸之一第一傳導層18、一介電層20、及位在該奈米結構化金屬層12之孔隙內部且與一上電極8接觸之一第二傳導層24。

[0037]圖1顯示形成該MIM電容器結構1之層之一堆疊體的第一實施例。以於該堆疊體中之上升順序其包含：

-一基體2，

- 該第一電氣絕緣層14，
- 由一金屬層28及一蝕刻阻擋層10組成之該下電極6，
- 該奈米結構化金屬層12，
- 包含該第一傳導層18、該介電層20及該第二傳導層24之該MIM電容器4，
- 該上電極8，
- 一第二電氣絕緣層16。

[0038]圖1中顯示之該MIM電容器結構1也具有標示為BLII之一下橫向絕緣條及標示為BLIS之一上橫向絕緣條。該等上及下橫向絕緣條之尺寸係環繞該MIM電容器結構1。因圖1為該MIM電容器結構1之截面圖故，可看到兩部分該下橫向絕緣條及兩部分該上橫向絕緣條。

[0039]該下橫向絕緣條BLII係位在該MIM電容器4與該第一電氣絕緣層14間。其將該下電極6劃分成數個電氣分開區域以提供該MIM電容器4之該第一傳導層18與該第二傳導層24間之電氣絕緣。

[0040]位在該基體2上方及該下電極6下方之該第一電氣絕緣層14將該MIM電容器4與該基體2電氣隔離，該基體2可為例如矽晶圓或主動電路。確實，為了最佳化及整合在一矽晶圓上之該等組件，優異地係電氣絕緣該MIM電容器結構1因而不降級效能，及防止其存在影響了環繞該結構1之其它組件。

[0041]該上橫向絕緣條BLIS(圖1)將該上電極8劃分成數個電氣分開區域以提供該MIM電容器4之該第一傳導層

18與該第二傳導層24間之電氣絕緣。該上橫向絕緣條及該下橫向絕緣條如此許可獲得具有有限腳印的一MIM電容器結構1，及也具有彼此電氣絕緣的電極，優異地許可多個MIM電容器結構1彼此向上堆疊。

[0042]於附圖中未表示之另一實施例中，提示一種新穎MIM電容器結構1其於該下電極6不存在有該下橫向絕緣條及於該上電極8不存在有該上橫向絕緣條，許可獲得具有低電阻之一MIM電容器結構1。在該金屬奈米結構化層12的每個孔隙底部，該下電極6短路了該第一傳導層18，如此獲得具有低電阻之一MIM電容器結構1。

[0043]本發明也提出一種製造圖1之該MIM電容器結構1之方法。此種方法包含：

- 製備該基體2，
- 沉積一絕緣材料以形成該第一電氣絕緣層14，
- 藉由首先沉積該金屬層28及然後沉積該蝕刻阻擋層10於該金屬層上方而製造位在該第一電氣絕緣層14上之該下電極6，
- 藉由該下電極6之局部蝕刻而製造該下橫向絕緣條，界定電氣絕緣區域於其中，
- 沉積一電氣絕緣材料於該下電極之局部蝕刻處，
- 沉積一金屬層於該下電極6上，
- 較佳地藉由使用一陽極蝕刻法，結構化該等奈米孔隙產生一電氣絕緣層於該等孔隙邊緣，稱作為一絕緣孔隙之陣列121於沉積於該下電極6上之該金屬層中，以產生一奈

米結構化金屬層12，

-接續地沉積該第一傳導層18、一介電層20、及該第二傳導層24於該奈米結構化金屬層12上及於其奈米孔隙內，

-製造位在該第二傳導層24上之一上電極8，

-藉該上電極8之局部蝕刻而製造該上橫向絕緣條，界定電氣絕緣區域於其中，

-沉積一電氣絕緣材料於該上電極8之局部蝕刻處，藉此形成該上橫向絕緣條，

-沉積一絕緣材料至該上電極8上以形成該第二電氣絕緣層16。

[0044]此處，該結構化金屬層為例如鋁，及藉陽極化獲得之該絕緣陣列為鋁。

[0045]數種類別之材料可用於支持該MIM電容器結構1之該基體2。於微電子工業主要使用的矽(Si)由於其成本及其半傳導性質允許產生主動組件或被動組件故，可為此種結構之首選基體。但須注意可使用不同型別的基體，例如碳化矽(SiC)基體或二氧化矽基體。須注意本發明特別適合用於具有已經嵌置之主動組件之一基體。

[0046]藉其位置，該第一電氣絕緣層14(圖2)控制該MIM電容器結構1與該基體2間之電氣互連。用以形成此種第一電氣絕緣層14之該材料須具有相對低的介電常數k以減少例如因該晶圓之存在所誘生之寄生效應。可使用具有一介電常數(例如約等於4之k)之數型絕緣材料，諸如氧化矽或氮化矽(Si₃N₄)。此外，所使用的材料須與用於根據本發

明之MIM電容器結構1的製造中使用的技術方法為可相容。

[0047]具有表面積 $surf_elel_inf$ 及厚度 e_elec_inf 為特徵之該下電極6係位在該第一電氣絕緣層14(圖3)上。其係由該金屬層28及位在該金屬層28上方之該蝕刻阻擋層10組成。該金屬層28具有例如1微米至5微米之一厚度 e_CM28 。此外，該下電極6可包括未顯示於圖3中之其它層。此等其它層例如可插置於該第一電氣絕緣層14與該金屬層28間以便改良此等兩層間之黏著。該下電極6也可只具有一層，例如該蝕刻阻擋層10。

[0048]用以製造該金屬層28之材料例如可為鋁(Al)、銅(Cu)、銀(Ag)，可能組合位障金屬諸如鈦(Ti)、氮化鈦(TiN)、鉭(Ta)、或氮化鉭(TaN)。此一列表並非排它性而可使用其它材料，其可單獨或組合其它材料而使用，該等其它材料可於與該MIM電容器結構1之製造方法可相容的一沉積法中沉積，及較佳地具有低等效電阻率。

[0049]該下電極6之該蝕刻阻擋層10(圖3)具有一厚度 e_bar_grav ，及於該陽極蝕刻以產生該奈米結構化金屬層12期間，停止置於在下電極6上之該金屬層攻擊之一角色，容後詳述。該厚度 e_bar_grav 須夠厚以忍受於該蝕刻阻擋層10中之該等奈米孔隙完全清除所要求的過蝕。該蝕刻阻擋層10之該厚度 e_bar_grav 例如為約1微米。製造該等奈米孔隙之方法容後詳述。

[0050]為了確保該MIM電容器4之該第一傳導層18與該下電極6間之電氣連續，該蝕刻阻擋層10須具有夠低電阻

率。爲了達成此項目的，該蝕刻阻擋層10例如可爲金屬諸如鈦(Ti)、鉭(Ta)、氮化鈦(TiN)、或氮化鉭(TaN)。可使用對陽極化有抗性且具有最低可能電阻率之其它材料。此外，用以製造該蝕刻阻擋層10之材料本質須與該陽極蝕刻法爲可相容。此種可相容性表示於陽極化結束時，對用以開啓該阻擋層10上之該等孔隙之該蝕刻方法具有足夠選擇性。

[0051]根據本發明用以製造MIM電容器結構1之該方法允許獲得具有小表面積之一結構。爲了達成此項目的，形成一下橫向絕緣條BLII。爲了達成此項目的，一光刻術步驟用以在該蝕刻阻擋層10及該金屬層28形成連續溝槽。此等溝槽界定了將該下電極6劃分成三個分開區段之該第一傳導層18及該第二傳導層24之輪廓。此一溝槽(圖5)之寬度 I_{BLII} 例如約爲相對應於該維度 e_{BLII} 之該蝕刻阻擋層10與該金屬層28之總厚度。然後一電氣絕緣層係沉積於該已蝕刻結構上方。此一絕緣層之厚度 e_{BLII_2} 可爲只覆蓋該開口 I_{BLII} 之側邊，或相反地，可夠厚以覆蓋該開口，後述情況表示於圖5及圖6。然後以知曉於蝕刻後(圖5)如何獲得寬度 I_{BLII_2} 之一蓋之該等熟諳技藝人士已知方式形成該等橫向絕緣條。

[0052]該下橫向絕緣條BLII包含使用一PECVD沉積法沉積的一電氣絕緣材料諸如氮化矽(Si_3N_4)。可使用其它材料及其它沉積法。但要求與MIM電容器結構1之製造方法可相容。

[0053]位在該下橫向絕緣條BLII之一上部上的一蓋141係以寬度 I_{BLII_2} 及厚度 e_{BLII_2} 為其特徵，許可隔開於一系列奈米孔隙上方之該MIM電容器4之該第一傳導層18與該第二傳導層24。為了確保該等層間之電氣絕緣，該蓋141之長度係等於該下橫向絕緣條BLII之長度。此外，該蓋141之寬度 I_{BLII_2} 係大於或等於該維度 I_{BLII} (圖6)，且係選大於相對應於一孔隙之直徑的該距離 d_{M1M2} ，以便確保該第一傳導層18與該第二傳導層24間之電氣絕緣。

[0054]圖5顯示位在該蝕刻阻擋層10上以許可產生該等奈米孔隙之該金屬層。此層具有厚度 e_{CM12} ，較佳地大於1微米，及更佳地4微米至8微米。使用的材料本質係與陽極化法可相容。如此用以形成此層之金屬例如可為鋁(Al)。陽極化為於濕環境中進行之電解處理。原理係基於浸沒於電解液例如可為酸中之兩個傳導電極間之電位差。若該電極係由鋁製成，則施加電壓至該陽極誘導其表面上氧化鋁之生長，該鋁當其溶解於酸浴內時造成該金屬表面上之奈米孔隙或孔洞之出現。

[0055]優異地，因該陽極化處理故，不使用任何微影術步驟以產生該等孔隙。因此此種處理許可最佳化用於此種結構之製造方法。

[0056]該等奈米孔隙優異地具有約50奈米之直徑 d 及間隔30奈米。此外，本發明中使用之陽極化法許可獲得開口至該下電極6之該蝕刻阻擋層10上的奈米孔隙。此項特性係半陽極化層於溶液例如稀硫酸溶液之短時間濕蝕刻獲得。

換言之，該等奈米孔隙可視為奈米筒，有一端開口至蝕刻阻擋層10上。優異地，陽極化之用在該電容器4之製造上許可約50，較佳地200之部署表面積比TES。

[0057]為了形成該MIM電容器4，然後該第一傳導層18沉積於該奈米結構化金屬層12及該奈米結構化金屬層12之該等奈米孔隙上，如圖7顯示。位在該等奈米孔隙底部之該第一傳導層18接觸該下電極6之該蝕刻阻擋層10，其獲得低存取電阻 R_{equ} 。此種第一傳導層18例如可使用ALD沉積技術形成。使用的材料可為例如TiN、TaN、NiB、Ru、或使用沉積法獲得針對本發明之要求足夠覆蓋力的任何其它傳導材料。

[0058]確實，該MIM電容器結構1較佳具有一存取電阻，標示為 R_{equ} ，其較佳為低。此種存取電阻 R_{equ} 進一步受下電極6及上電極8之內部性質控制，其維度及其材料較佳經決定使得達成一低存取電阻 R_{equ} 。MIM電容器4之此一第一電極6例如係藉先前技術已知之光刻術方法製成。

[0059]該介電層20許可產生形成該等傳導電極的該第一傳導層18與該第二傳導層24間之電容。用以製作此一介電層20之材料須具有最高可能介電常數 k 以最大化所達成的電容值。可使用稱作為「高 k 」材料之數型材料，較佳地具有介電常數($k>6$)，例如氮化矽(Si_3N_4)、鋁氧(氧化鋁)、氧化鉛(HfO_2)、或具有介電常數 k 大於或等於前文引述材料之任何其它材料。此外，使用的材料須與依據本發明用以製造MIM電容器結構1之技術方法為可相容。

[0060]熟諳技藝人士已知兩個參數許可控制一層之絕緣效果。此二參數為前述介電常數 k 及該層厚度。第一介電層之厚度例如為5奈米至80奈米(1奈米= 10^{-9} 米)，及較佳為約30奈米厚度。

[0061]用以獲得介電層20之沉積方法可使用熟諳技藝人士已知之各種技術。舉例言之，較佳可使用原子層沉積(ALD)或低壓化學氣相沉積(LPCVD)。

[0062]如圖7顯示，該第二傳導層24然後沉積於介電層20上，如此形成該MIM電容器4。此一第二傳導層24之特性及沉積方法可與用以產生該第一傳導層18者相同。

[0063]組成該MIM結構之各層包含第一傳導層18及第二傳導層24以及介電層20，如圖7中之例示，例如係藉先前技術已知之光刻術方法成形。

[0064]然後沉積一金屬層以形成該上電極8，如圖8顯示。該上電極8之特性為例如具有約1微米至約5微米之厚度。該上電極8之厚度係經控制(如詳細說明部分中前文解說)因而獲得針對該期望MIM電容器結構1之一等效電阻值 R_{equ} 。用以形成上電極8之材料可為例如鋁(Al)、銅(Cu)、銀(Ag)，可能組合位障金屬諸如氮化鈦(TiN)或氮化鉭(TaN)。此一列表並非排它性而可使用其它材料，其可單獨或組合其它材料而使用，該等其它材料可於與該MIM電容器結構1之製造方法可相容的一沉積法中沉積，及較佳地具有低等效電阻率。該上電極8也可由數層(圖中未顯示)製成。

[0065]如圖8顯示，該上橫向絕緣條BLIS係以厚度

e_BLIS及寬度I_BLIS為特徵。該上橫向絕緣條BLIS係由電氣絕緣材料組成，諸如使用PECVD沉積法沉積之氮化矽(Si_3N_4)。可使用其它材料及其它沉積法。但須與該MIM電容器結構1之製造方法為可相容。

[0066]該上橫向絕緣條BLIS(圖8)之維度特性係相當於該下橫向絕緣條BLII之維度特性。此外，該上橫向絕緣條BLIS之寬度I_BLIS係遠大於一奈米孔隙之直徑，以防止該MIM電容器4之該第一傳導層18與該第二傳導層24間短路。

[0067]該上橫向絕緣條BLIS之製造方法較佳係與該下橫向絕緣條BLII之製法相同。

[0068]然後該第二電氣絕緣層16沉積於該上電極8上方。該材料較佳具有低介電常數k以去除任何短路或感應電氣雜訊。可使用若干型別之材料例如氮化矽(Si_3N_4)、氧化矽(SiO_2)、或具有介電常數k小於或等於前述材料且與先前各段描述之技術方法可相容之任何其它材料。

[0069]如圖8顯示，第二電氣絕緣層16例如以約100奈米之厚度標示為e_CI16為特徵。熟諳技藝人士已知之用於獲得此種第二電氣絕緣層16之沉積法及前文描述之形成下電極6之方法在此不再重複。

[0070]該下橫向絕緣條BLII及該上橫向絕緣條BLIS分別劃分該下電極及該上電極，及因而產生絕緣的電氣分開區域。為求說明清晰，各個電極之分開區域分別標示如下，針對下電極6：4Elect_inf6_1、4Elect_inf6_2、4Elect_inf6_3；及針對上電極8：4Elect_sup8_1、4Elect_sup8_2、

4Elect_{sup8_3}。圖9顯示此等不同區域之視圖。

[0071]奈米結構化金屬層12之存在允許一方面連結下電極6之區域4Elect_{inf6_1}及上電極8之區域4Elect_{sup8_1}，其於詳細說明之其餘部分中也將稱作為左橫電極，及另一方面允許連結下電極6之區域4Elect_{inf6_2}及上電極8之區域4Elect_{sup8_2}，其於詳細說明之其餘部分中也將稱作為右橫電極。此外，該奈米結構化金屬層12允許連結下電極6之區域4Elect_{inf6_3}及上電極8之區域4Elect_{sup8_3}，其於詳細說明之其餘部分中也將稱作為中心電極。如此MIM電容器之端子形成於該MIM電容器結構1之各側上。於一個實施例中，該左橫電極與該右橫電極互連。

[0072]為了獲得沿Z(圖10)具有強力垂直整合力之MIM電容器結構1，本發明之一個實施例允許於一MIM電容器結構複製N個階段。為了簡化說明，由兩個(N=2)階段標示為E₁及E₂組成之一MIM電容器結構之一實施例表示於圖10之略圖中。須注意製造N個階段之方法係同製造MIM電容器結構1之方法，因此於詳細說明之其餘部分將不再詳加說明。

[0073]依據本發明製造一MIM電容器結構之方法包含：

- 製備基體2，
- 沉積絕緣材料之第一電氣絕緣層14，
- 製造具有MIM電容器4之該第一階段E₁，
- 製造具有MIM電容器41之該第二階段E₂。

[0074]現在標示(圖10)針對各堆疊體之各個電極之區域，針對包含MIM電容器4之堆疊體E₁，4Elect_inf6_1、4Elect_inf6_2、4Elect_inf6_3、及4Elect_sup8_1、4Elect_sup8_2、4Elect_sup8_3。至於包含MIM電容器41之堆疊體，該等區域係標示為41Elect_inf6_1、41Elect_inf6_2、41Elect_inf6_3、及41Elect_sup8_1、41Elect_sup8_2、41Elect_sup8_3。

[0075]優異地，因該堆疊體中各個電容器之橫絕緣條之存在故，由電容器41之區域41Elect_sup8_1組成的左橫電極係連結至區域41Elect_inf6_1，其本身係連結至MIM電容器4之區域4Elect_sup8_1，其本身係連結至區域4Elect_inf6_1。同理，另一電極其為由電容器41之區域41Elect_sup8_2組成的右橫電極係連結至區域41Elect_inf6_2，其本身係連結至MIM電容器4之區域4Elect_sup8_2，其本身係連結至區域4Elect_inf6_2。由電容器41之區域41Elect_sup8_3組成的中心電極係連結至區域41Elect_inf6_3，其本身係連結至MIM電容器4之區域4Elect_sup8_3，其本身係連結至區域4Elect_inf6_3。

[0076]於一個實施例中，該左橫電極與該右橫電極互連。各個電容器4、41之不同區域間之互連提供了該等電容器4、41間之並聯。該堆疊體之該等電容器4、41間之此種並聯允許增加了該MIM電容器結構之各個電容器4、41之電容值，如此獲得高集積密度之一MIM電容器結構。

[0077]此外，針對包括N堆疊體之一MIM電容器結構，

該MIM電容器結構之總電容值將等於該堆疊體之各個電容器4、41、...、4N之值之總和。

[0078]又復，此一堆疊劃分該組件之串聯電阻，原因在於總電阻係相對應於各個元件之個別電阻除以並聯的元件數目。

[0079]當設計此種結構時，組成該MIM電容器結構之不同層間可能出現共面度問題。無數疊置層之存在可能造成該MIM電容器結構中之拓樸結構不連續。

[0080]爲了減少此種拓樸結構不連續，可能加入各個堆疊體間之所謂平面化層(圖中未顯示)，其減少由基體2上的多層之存在所造成的全部拓樸結構不連續。一旦階段數目大於1，則可沉積此平面化層。

[0081]如此，因第一傳導層18接觸蝕刻阻擋層10，以及因透過具有小型腳印的不同階段，該電阻之並聯故本發明允許產生具有低存取電阻 R_{equ} 之MIM電容器結構1。此外，透過下及上橫向絕緣條之使用，本發明允許提供每單位表面積具有高電容值，沿Z具有小維度之一MIM電容器。

[0082]此外，此處提示之製造方法係與主動組件之大部分製造方法可相容，其允許嵌置依據本發明之一結構於整合主動組件及被動組件之複雜電路內部，及特別於互連層級內部。電容對腳印比爲最佳化，及整合高值電容元件之成本可顯著降低。

[0083]前文詳細說明部分僅供例示之用而非限制本發明之範圍。任何技術上可行之替代實施例皆可能優於所描

述之該等實施例。同理，本發明描述之技術方法之步驟係用於例示目的而非限於此處給定之該等實施例。最後，須瞭解取決於針對依據本發明之一MIM電容器結構所期望的特性及效能，所描述之各種改良可分開使用或組合使用。

【符號說明】

1...金屬-絕緣體-金屬(MIM)電容器結構	18...第一傳導層
2...基體	20...介電層
4、41、4N...MIM電容器	24...第二傳導層
6...下電極	28...金屬層
8...上電極	121...絕緣孔隙之陣列
10...蝕刻阻擋層	141...蓋
12...奈米結構化金屬層、奈米結構化層	BLII...下橫向絕緣條
14...第一電氣絕緣層	BLIS...上橫向絕緣條

I689071

第 103137386 號專利申請案

發明摘要替換頁

日期：2017 年 10 月

發明摘要

※ 申請案號：103137386

※ 申請日：103/10/29

※IPC 分類：

【發明名稱】(中文/英文)

具有改良電容的結構

STRUCTURE WITH IMPROVED CAPACITANCE

【中文】

金屬-絕緣體-金屬(MIM)電容器結構包括一基體，置於該基體上之一第一電氣絕緣層，置於該第一絕緣層上之一下電極，置於該下電極上包含多個孔隙之一結構化金屬層，置於接觸該下電極之該結構化金屬層上且在該等孔隙內部之包含一第一傳導層之一MIM電容器，覆蓋該第一傳導層之一介電層，置於該MIM電容器上覆蓋接觸一上電極的該介電層之一第二傳導層，及置於該上電極上之一第二電氣絕緣層。

【英文】

Metal-Insulator-Metal capacitor structure (1) comprising a substrate (2), a first electrically insulating layer (14) placed on the substrate (2), a lower electrode (6) placed on the first insulating layer (14), a structured metal layer (12) comprising a plurality of pores placed on the lower electrode (6), a MIM capacitor (4) comprising a first conductive layer (18) placed on the structured metal layer (12) in contact with the lower electrode (6) and inside the pores, a dielectric layer (20) covering the first conductive layer (18), a second conductive layer (24) covering the dielectric layer (20) in contact with an upper electrode (8) placed on the MIM capacitor (4), and a second electrically insulating layer (16) placed on the upper electrode (8).

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

- | | |
|---------------|---------------|
| 1...MIM電容器結構 | 16...第二電氣絕緣層 |
| 2...基體 | 18...第一傳導層 |
| 4...MIM電容器 | 20...介電層 |
| 6...下電極 | 24...第二傳導層 |
| 8...上電極 | 28...金屬層 |
| 10...蝕刻阻擋層 | 121...絕緣孔隙之陣列 |
| 12...奈米結構化金屬層 | BLII...下橫向絕緣條 |
| 14...第一電氣絕緣層 | BLIS...上橫向絕緣條 |

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

申請專利範圍

1. 一種金屬-絕緣體-金屬型電容器結構，其包含：

一基體，

一第一電氣絕緣層，係置於該基體上，

一下電極，係置於該第一電氣絕緣層上，

一金屬層，係置於該下電極上且藉由提供多數孔隙於其中而結構化，該等多數孔隙在遠離該下電極的結構化之該金屬的表面敞開，該等孔隙藉由配置在該等孔隙之周邊的一電氣絕緣層而與形成於結構化之該金屬層中的其他部分電絕緣，該電氣絕緣層建構一藉由陽極蝕刻或陽極化而獲得的絕緣孔隙陣列，

一金屬-絕緣體-金屬型電容器，係包含置於結構化之該金屬層上及在結構化之該金屬層之該等孔隙內部的一第一傳導層，覆蓋該第一傳導層之一介電層，及覆蓋該介電層之一第二傳導層，各個孔隙包含由該介電層分開的該第一傳導層及該第二傳導層，

一上電極，係置於該金屬-絕緣體-金屬型電容器上，及

一第二電氣絕緣層，係置於該上電極上，

其中：

位在結構化之該金屬層之該等孔隙內部之該第一傳導層係接觸該下電極，

位在結構化之該金屬層之該等孔隙內部之該第二

第 103137386 號專利申請案 申請專利範圍替換本 日期：2017 年 10 月

傳導層係接觸該上電極，及

該下電極包含一金屬層及一蝕刻阻擋層，該蝕刻阻擋層可抵抗陽極蝕刻。

2. 如請求項1之金屬-絕緣體-金屬電容器結構，其包含

至少一個橫向絕緣條，其被置於該下電極內且劃分該下電極成為兩個電氣分開區域，及

至少一個橫向絕緣條，其被置於該上電極內且劃分該上電極成為兩個電氣分開區域，
藉著結構化之該金屬層一另一電氣接觸自該下電極佈置到該上電極之位準。

3. 如請求項2之金屬-絕緣體-金屬型電容器結構，其中該等橫向絕緣條包含選自於包含氧化矽及氮化矽之一組群中之一絕緣材料。

4. 如請求項1之金屬-絕緣體-金屬型電容器結構，其中結構化之該金屬層係經微米結構化或奈米結構化並且包含厚度大於0.4微米之一金屬。

5. 如請求項1之金屬-絕緣體-金屬型電容器結構，其中結構化之該金屬層為由鋁形成及該絕緣孔隙陣列為由氧化鋁形成。

6. 如請求項1之金屬-絕緣體-金屬型電容器結構，其中該介電層包含一絕緣材料具有大於4之一高介電常數 $k(k>4)$ 及較佳地大於10。

7. 如請求項1之金屬-絕緣體-金屬型電容器結構，其中該結

第 103137386 號專利申請案 申請專利範圍替換本 日期：2017 年 10 月

構包含彼此堆疊之多個金屬-絕緣體-金屬型電容器。

8. 如請求項7之金屬-絕緣體-金屬型電容器結構，其中該堆疊體之兩個金屬-絕緣體-金屬型電容器係並聯電氣互連。
9. 如請求項7或8之金屬-絕緣體-金屬型電容器結構，其中該堆疊體之一金屬-絕緣體-金屬型電容器係首先藉其上電極電氣連結至另一金屬-絕緣體-金屬型電容器之該上電極，以及其次藉其下電極電氣連結至位在其上方之另一金屬-絕緣體-金屬型電容器之該下電極。
10. 一種被動或主動電子半導體裝置，其包含至少一個如請求項1之金屬-絕緣體-金屬型電容器結構。
11. 一種用於製造一金屬-絕緣體-金屬型電容器結構之方法，該方法包含：
 - a. 製備一基體，
 - b. 於該基體上沉積一絕緣材料之一第一電氣絕緣層，
 - c. 製造置於該第一電氣絕緣層上之一下電極，該下電極係藉由沉積一金屬層於該第一電氣絕緣層上然後經一可抵抗陽極蝕刻之蝕刻阻擋層覆蓋該金屬層來製造，
 - d. 沉積一電氣絕緣材料於該下電極之局部蝕刻處，
 - e. 沉積一金屬層於該下電極上，
 - f. 藉由使用一陽極蝕刻法來建構該金屬層中之孔隙，該等孔隙藉由配置在該等孔隙之周邊的一電氣絕緣

第 103137386 號專利申請案 申請專利範圍替換本 日期：2017 年 10 月

層而與形成於結構化之該金屬中的其他部分電絕緣，該電氣絕緣層形成一絕緣孔隙陣列，

g.依序地沉積一第一傳導層、一介電層及一第二傳導層於結構化之該金屬層上及於結構化之該金屬層之該等孔隙內，

h.製造置於該第二傳導層上之一上電極，

i.沉積一電氣絕緣材料於該上電極之局部蝕刻處，

j.沉積一絕緣材料之一第二電氣絕緣層於該上電極上。

12.如請求項11之用於製造一金屬-絕緣體-金屬型電容器結構之方法，其中結構化之該金屬層為由鋁形成及藉陽極蝕刻形成的該絕緣孔隙陣列為由氧化鋁形成。

13.如請求項11之用於製造一金屬-絕緣體-金屬型電容器結構之方法，其亦包含下列步驟：

c1. 於該下電極之製造之後，藉由該電極之局部蝕刻而製造一下橫向絕緣條，於該下電極內畫界兩個電氣絕緣區域，及

h1. 於該上電極之製造之後，藉由該電極之局部蝕刻而製造一上橫向絕緣條，於該上電極內畫界兩個電氣絕緣區域。

14.如請求項13之用於製造一金屬-絕緣體-金屬型電容器結構之方法，其中該製造方法之步驟c)、c1)、d)至h)及h1)係重複N次。

15.如請求項14之用於製造一金屬-絕緣體-金屬型電容器結

第 103137386 號專利申請案 申請專利範圍替換本 日期：2017 年 10 月

構之方法，其中於該方法之至少一個步驟h1)之後，該方法提供一具面層的沉積。