



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I478360 B

(45)公告日：中華民國 104 (2015) 年 03 月 21 日

(21)申請案號：098113493

(22)申請日：中華民國 98 (2009) 年 04 月 23 日

(51)Int. Cl. : H01L31/042 (2014.01)

H01L31/18 (2006.01)

H01L31/0248(2006.01)

(30)優先權：2008/04/25 日本

2008-114744

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：加藤翔 KATO, SHO (JP)；鳥海聰志 TORIUMI, SATOSHI (JP)；井坂史人 ISAKA,
FUMITO (JP)

(74)代理人：林志剛

(56)參考文獻：

TW I238527

TW I254450

TW I296859

US 2007/0125420A1

審查人員：林俊傑

申請專利範圍項數：52 項 圖式數：25 共 95 頁

(54)名稱

光電轉換裝置的製造方法

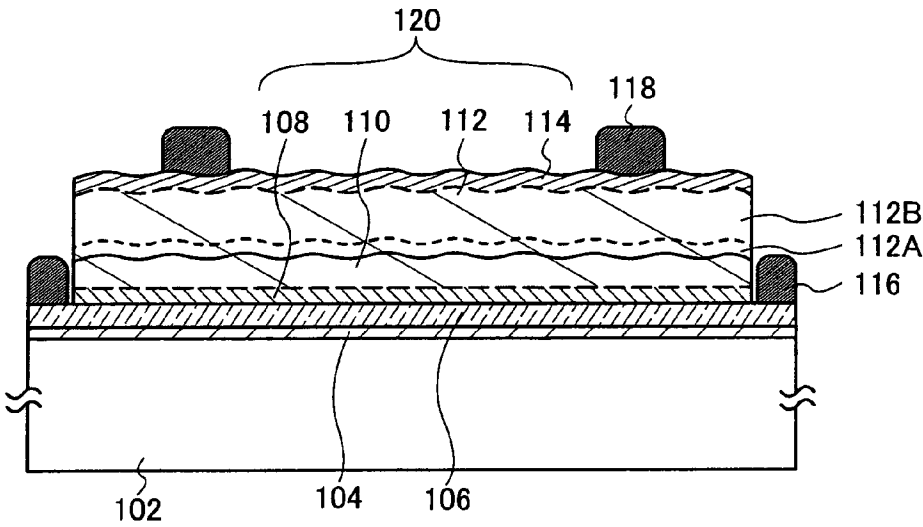
METHOD FOR MANUFACTURING PHOTOELECTRIC CONVERSION DEVICE

(57)摘要

在所公開的發明中，在單晶半導體基板中形成脆化層，並且在單晶半導體基板的一個表面上形成第一雜質半導體層、第一電極以及絕緣層；藉由在將絕緣層和支撐基板互相貼緊來將單晶半導體基板和支撐基板貼在一起後，在脆化層中分離單晶半導體基板，形成包括第一單晶半導體層的疊層體；在第一單晶半導體層上形成第一半導體層及第二半導體層；提高第一半導體層及第二半導體層的結晶度，來形成第二單晶半導體層；在第二單晶半導體層上形成第二雜質半導體層；在第二雜質半導體層上形成第二電極。

An embrittlement layer is formed in the single crystal semiconductor substrate and a first impurity semiconductor layer, a first electrode, and an insulating layer are formed on one surface of the single crystal semiconductor substrate. After attaching the insulating layer and a supporting substrate to each other to bond the single crystal semiconductor substrate and the supporting substrate, the single crystal semiconductor substrate is separated along the embrittlement layer to form a stack including a first single crystal semiconductor layer. A first semiconductor layer and a second semiconductor layer are formed over the first single crystal semiconductor layer. A second single crystal semiconductor layer is formed by solid phase growth. A second impurity semiconductor layer having a conductivity type opposite to that of the first impurity semiconductor layer is formed on the second single crystal semiconductor layer. A second electrode is formed on the second impurity semiconductor layer.

圖 1



100

- 100 . . . 光電轉換裝置
- 102 . . . 支撐基板
- 104 . . . 絕緣層
- 106 . . . 電極
- 108 . . . 雜質半導體層
- 110 . . . 單晶半導體層
- 112 . . . 單晶半導體層
- 112A . . . 下層區域
- 112B . . . 上層區域
- 114 . . . 雜質半導體層
- 116 . . . 輔助電極
- 118 . . . 電極
- 120 . . . 單元元件

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98113493

※申請日：98年04月23日

※IPC分類：H01L 31/042 (2006.01)
H01L 31/18 (2006.01)
H01L 31/0248 (2006.01)

一、發明名稱：(中文／英文)

光電轉換裝置的製造方法

Method for manufacturing photoelectric conversion device

二、中文發明摘要：

在所公開的發明中，在單晶半導體基板中形成脆化層，並且在單晶半導體基板的一個表面上形成第一雜質半導體層、第一電極以及絕緣層；藉由在將絕緣層和支撐基板互相貼緊來將單晶半導體基板和支撐基板貼在一起後，在脆化層中分離單晶半導體基板，形成包括第一單晶半導體層的疊層體；在第一單晶半導體層上形成第一半導體層及第二半導體層；提高第一半導體層及第二半導體層的結晶度，來形成第二單晶半導體層；在第二單晶半導體層上形成第二雜質半導體層；在第二雜質半導體層上形成第二電極。

三、英文發明摘要：

**METHOD FOR MANUFACTURING PHOTOELECTRIC CONVERSION
DEVICE**

An embrittlement layer is formed in the single crystal semiconductor substrate and a first impurity semiconductor layer, a first electrode, and an insulating layer are formed on one surface of the single crystal semiconductor substrate. After attaching the insulating layer and a supporting substrate to each other to bond the single crystal semiconductor substrate and the supporting substrate, the single crystal semiconductor substrate is separated along the embrittlement layer to form a stack including a first single crystal semiconductor layer. A first semiconductor layer and a second semiconductor layer are formed over the first single crystal semiconductor layer. A second single crystal semiconductor layer is formed by solid phase growth. A second impurity semiconductor layer having a conductivity type opposite to that of the first impurity semiconductor layer is formed on the second single crystal semiconductor layer. A second electrode is formed on the second impurity semiconductor layer.

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

100：光電轉換裝置

102：支撐基板

104：絕緣層

106：電極

108：雜質半導體層

110：單晶半導體層

112：單晶半導體層

112A：下層區域

112B：上層區域

114：雜質半導體層

116：輔助電極

118：電極

120：單元元件

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明

【發明所屬之技術領域】

本發明係關於一種利用單晶半導體的光電轉換裝置的製造方法。

【先前技術】

由於產業的發達，世界的能量消耗量日趨增加。然而，主要使用的石油、煤炭、天然氣等能源的消費是二氧化碳的產生源，也一般說是急劇的地球溫暖化的主要原因。因此，近年來，作為代替能量的太陽光發電得到普及。

雖然有利用熱的太陽光發電，但是很多太陽光發電是使用如下方式的：利用半導體的光電特性來將光能量轉換為電能量。將這種用來將光能量轉換為電能量的裝置一般稱為光電轉換裝置（或者，光電動勢裝置、太陽能電池等）。

光電轉換裝置已經在市場上出售，並且由於世界各國政府的太陽能電池支援政策的緣故，其生產量逐年增加。例如，2006年的全世界的太陽能電池的生產量為2521MW，以超過年率40%的速度增加。在此，在世界上得到普及的是利用晶體半導體的光電轉換裝置，其中利用單晶矽基板或多晶矽基板的光電轉換裝置佔有生產量的大部分。

作為光電轉換裝置的結構，建議了各種各樣的方案。例如，除了在單晶矽基板或多晶矽基板中形成有n型或p型擴散層的典型結構以外，還已知組合由單晶半導體或多

晶半導體構成的單元元件和由非晶半導體或微晶半導體構成的單元元件而成的結構（例如，參照專利文獻 1）。而且，也在此情況下，利用單晶矽基板或多晶矽基板。

隨著如上所述的光電轉換裝置的生產量的增加，為單晶矽或多晶矽的原料的矽的供給不足、價格昂貴成為產業界的重大的問題。雖然世界的各大矽供給廠商公司已經謀求實現矽生產能力的增強，但是需求的增長超過，預計無法消除供給不足。

在利用晶體矽的情況下，若是矽薄膜的厚度為 $10\mu\text{m}$ 左右，就足夠。然而，一般製造的單晶矽晶片的厚度為 $600\mu\text{m}$ 以上且 $800\mu\text{m}$ 以下左右，並且多晶矽晶片的厚度為 $200\mu\text{m}$ 以上且 $350\mu\text{m}$ 以下左右。就是說，單晶矽基板或多晶矽基板具有光電轉換裝置所需要的厚度的幾十倍的厚度，而難說有效地利用原料。在這一點上，可以說現有的光電轉換裝置還有改善的餘地。

近年來，對於包括形成在具有絕緣表面的基板上的單晶矽薄膜的 SOI (Silicon On Insulator; 絕緣體上矽) 結構的開發積極地進行。雖然 SOI 基板是昂貴的，但是若可以用便宜的基板如玻璃基板等代替支撐基板，則與利用單晶矽基板的情況相比可以謀求實現低成本化。此外，還可以降低作為原料的矽的消耗量。作為這種技術，公開了將單晶矽薄膜固定到玻璃基板的 SOI 基板的製造方法（例如，參照專利文獻 2）。

[專利文獻 1] 日本公告公報第 Hei6-044638 號公報

[專利文獻 2] 日本專利申請公開第 Hei11-097379 號公報

與 SIMOX 法、在貼合後利用磨削或拋光進行薄膜化的方法等相比，當利用氫離子注入剝離法時，可以以低溫形成均勻的單晶矽薄膜。此外，可以再次利用將單晶矽薄膜分離後的單晶矽基板，而可以謀求實現資源的有效利用。

當利用氫離子注入剝離法時，根據離子的加速電壓而決定相對於單晶矽基板的離子的侵入深度，並且決定所得到的單晶矽薄膜的厚度，但是，考慮到光電轉換效率，則較佳的將單晶矽薄膜的厚度設定為 800nm 以上。

另一方面，對離子注入裝置的加速電壓有裝置上的限制，並且，有如下擔心：當提高加速電壓時，發生在安全上成為問題的放射線。因此，為了得到所希望的厚度的單晶矽薄膜而提高加速電壓是不容易的。此外，在現有的裝置中，在提高加速電壓的同時照射大量離子是困難的，所以有如下擔心：為了得到預定的注入量而需要很長時間，而生產節拍時間（tact time）惡化。

【發明內容】

鑒於上述問題，所公開的發明的一種方式的目的之一在於在有效地利用有限的資源的同時，安全提供具有優越的光電轉換特性的光電轉換裝置。

在本說明書等（至少包括說明書、申請專利範圍、以及附圖）所公開的發明的一種方式中，藉由利用固相成長（固相外延成長）法，使單晶半導體層厚膜化。更具體地，藉由如下那樣的製程，製造單晶半導體層。首先，在使單晶半導體基板薄片化而形成的單晶半導體層上形成薄的結晶度高的半導體層。並且，在該結晶度高的半導體層上形成厚的結晶度低的半導體層。然後，對上述的疊層結構施行加熱處理等，藉由固相成長來形成厚的單晶半導體層。

上述的“結晶度高的半導體層”可以藉由使用矽烷類氣體和氫的混合氣體且利用電漿 CVD 法來形成。例如，可以藉由對混合氣體包含相對於該矽烷類氣體的流量比為 50 倍以上、較佳的為 100 倍以上的氫，來形成。而且，上述“結晶度高的半導體層”大大受到藉由薄片化而形成的單晶半導體層的結晶度的影響，所以也可以將上述製造方法特別稱為氣相沈積（氣相外延成長）法。然而，其結晶度不局限於單晶，而只要其結晶度高於後面形成的“結晶度低的半導體層”的結晶度，就可以。

“結晶度低的半導體層”可以藉由利用任一方法來形成。例如，與上述“結晶度高的半導體層”同樣，可以藉由使用矽烷類氣體和氫的混合氣體且利用電漿 CVD 法來形成。在此情況下，較佳的使用與上述的“結晶度高的半導體層”的情況相比成膜速度高的條件。例如，可以藉由使用對混合氣體包含相對於該矽烷類氣體的流量比為 2 倍以上

且 20 倍以下（較佳的為 5 倍以上且 15 倍以下）的氫而成的原料氣體來形成。

所公開的發明的一種方式的光電轉換裝置的製造方法包括如下步驟。首先，藉由對單晶半導體基板照射離子，在單晶半導體基板中形成脆化層，並且在單晶半導體基板的一個表面上形成第一雜質半導體層、第一電極以及絕緣層。接著，藉由在將絕緣層和支撐基板貼緊來將單晶半導體基板和支撐基板貼在一起，在脆化層中分離單晶半導體基板，以在支撐基板上形成包括絕緣層、第一電極、第一雜質半導體層及第一單晶半導體層的疊層體。接著，在第一單晶半導體層上形成第一半導體層，並且在第一半導體層上利用與第一半導體層不同的製造條件而形成第二半導體層，並且藉由固相成長，提高第一半導體層及第二半導體層的結晶度，來形成第二單晶半導體層。並且，在第二單晶半導體層上形成具有與第一雜質半導體層相反的導電型的第二雜質半導體層，並且在第二雜質半導體層上形成第二電極。

在上述中，以第一半導體層的結晶度高於第二半導體層的結晶度的方式形成第一半導體層及第二半導體層即可。此外，以第一半導體層的氫濃度低於第二半導體層的氫濃度的方式形成第一半導體層及第二半導體層即可。此外，較佳的使第二半導體層的成膜速度大於第一半導體層的成膜速度。

而且，將第一半導體層的厚度設定為 5nm 以上且

100nm 以下（較佳的為 10nm 以上且 50nm 以下）左右。此外，較佳的以第一單晶半導體層和第二單晶半導體層的厚度的合計成為 800nm 以上的方式形成第一單晶半導體層和第二單晶半導體層。此外，作為上述離子，較佳的使用由包含氫的原料氣體生成的離子。

此外，在上述中，可以將第一雜質半導體層設定為 p 型雜質半導體層，並且將第二雜質半導體層設定為 n 型雜質半導體層。當然，也可以將第一雜質半導體層設定為 n 型雜質半導體層，並且將第二雜質半導體層設定為 p 型雜質半導體層。

在上述中，藉由將相對於矽烷類氣體的氫（氣體）的流量比設定為 50 倍以上的電漿化學氣相沈積法來形成第一半導體層即可。由此，可以形成結晶度高（氫濃度低）的第一半導體層。在此，作為矽烷類氣體，使用甲矽烷或乙矽烷即可。此外，電漿化學氣相沈積法較佳的在 1Pa 以上且 10^3 Pa 以下的壓力下進行。

而且，在本說明書中，單晶是指結晶結構以具有一定的規律性的方式形成且結晶軸在哪部分都朝向一定方向的。但是，在本說明書中，不除外使結晶結構的規律性錯亂的缺陷、晶格畸變等。

在所公開的發明的一種方式中，利用外延成長技術而謀求實現單晶半導體層的厚膜化。因此，可以在抑制原料的消耗量的同時謀求實現光電轉換效率的提高。此外，因為使單晶半導體基板的表層部薄片化且用作單晶半導體層

，所以可以降低為原料的單晶半導體的消耗量。此外，因為沒必要將單晶半導體層形成得厚，所以可以消除起因於離子照射時的加速電壓的各種問題。再者，可以重複利用將單晶半導體層分離後的單晶半導體基板。

而且，在所公開的發明的一種方式中，在單晶半導體層上形成結晶半導體層（也可以稱為緩衝層）後，在結晶半導體層上形成結晶度低的半導體層（例如，非晶半導體層）。由此，可以防止當進行外延成長時的加熱處理等所引起的半導體層的剝離。就是說，可以藉由利用外延成長法成品率好地形成具有足夠的厚度的單晶半導體層。

如上所述，藉由利用所公開的發明的一種方式，可以有效地利用資源，並且提供具有優越的光電轉換特性的光電轉換裝置。

【實施方式】

參照附圖詳細說明實施例模式。但是，所屬技術領域的普通技術人員當然知道如下事實，即發明不局限於以下所示的實施例模式所記載的內容，而其形式及詳細內容可以在不脫離其宗旨的情況下被變換為各種各樣的方式。此外，可以適當地組合根據不同的實施例模式的結構來實施。而且，在以下說明的發明的結構中，對相同的部分或具有同樣的功能的部分使用相同的附圖標記，而省略其重複說明。

實施例模式 1

圖 1 表示根據本實施例模式的光電轉換裝置 100 的截面的示意圖。此外，圖 2 表示根據本實施例模式的光電轉換裝置 100 的頂面的示意圖（平面圖）。而且，圖 1 是對應於圖 2 中的 O-P 切斷線的截面圖的一例。

本實施例模式所示的光電轉換裝置 100 具有如下結構：在支撐基板 102 上依次層疊有絕緣層 104、第一電極 106、單元元件 120。在此，單元元件 120 具有由一種導電型的第 1 雜質半導體層 108、第 1 單晶半導體層 110、第 2 單晶半導體層 112、第 2 雜質半導體層 114 構成的疊層結構。

在上述第一電極 106 中的不形成有單元元件 120 的區域中形成有輔助電極 116，由此，可以將電能取出到外部。此外，在單元元件 120 上形成有第二電極 118。就是說，用來將電能取出到外部的電極被形成為露出在支撐基板 102 的一個表面上。而且，第二電極 118 的形狀是格子狀（梳狀、梳形、梳齒狀）。藉由採用這種形狀，可以使單元元件 120 的受光面積足夠大。

支撐基板 102 是具有絕緣表面的基板或絕緣基板。作為該絕緣基板，例如可以使用鋁矽酸鹽玻璃、鋁硼矽酸鹽玻璃、鋇硼矽酸鹽玻璃等的用於電子工業的各種玻璃基板。或者，除了上述玻璃基板以外，還可以使用：陶瓷基板、石英基板、藍寶石基板等由絕緣體構成的絕緣基板；對由金屬或不銹鋼等導電體構成的基板的表面進行絕緣處理

而成的基板等。

絕緣層 104 具有將支撐基板 102 和第一電極 106 貼在一起的功能。在這種意思上，可以將絕緣層 104 稱為接合層。此外，因為第一電極 106 以接觸於單元元件 120 的方式被形成，所以單元元件 120 被絕緣層 104 固定到支撐基板 102。

而且，絕緣層 104 的涉及與支撐基板 102（或第一電極 106）的貼合的表面較佳的具有一定的平坦性。這是因為如下緣故：藉由具有一定的平坦性，實現堅固的貼合。例如，將絕緣層 104 形成為其平均面粗糙度（Ra）成為 0.5nm 以下。最佳的為 0.3nm 以下。而且，本說明書中的平均面粗糙度（Ra）是指將 JIS B0601 所定義的中心線平均粗糙度擴大為能夠應用於一平面。

在單元元件 120 中，第一雜質半導體層 108 和第二雜質半導體層 114 是添加有賦予預定的導電型的雜質元素的半導體層。在此，第一雜質半導體層 108 和第二雜質半導體層 114 被賦予有不同的導電型。就是說，在將第一雜質半導體層 108 設定為 p 型的情況下，第二雜質半導體層 114 成為 n 型，並且在將第一雜質半導體層 108 設定為 n 型的情況下，第二雜質半導體層 114 成為 p 型。作為賦予 p 型的雜質元素，可以使用硼、鋁等第 13 族元素，並且，作為 n 型雜質元素，可以使用磷、砷等第 15 族元素。

第一單晶半導體層 110 和第二單晶半導體層 112 典型地由單晶矽形成。在此，第二單晶半導體層 112 具有其製

造方法不同的下層區域 112A 和上層區域 112B。而且，當第一單晶半導體層 110 的導電型和第二雜質半導體層 114 的導電型不同時，第一單晶半導體層 110 可以具有作為第一雜質半導體層 108 的功能，所以可以採用不設置第一雜質半導體層 108 的結構。

第一單晶半導體層 110 可以藉由分割單晶半導體基板來形成。例如，藉由對單晶半導體基板中以高濃度引入氫等離子，並且在該離子引入區域中分割單晶半導體基板，來形成第一單晶半導體層 110。作為上述單晶半導體基板，使用單晶矽晶片即可。此外，也可以藉由利用如下方法，來形成第一單晶半導體層 110，即，在多孔質半導體層（典型為多孔質矽層）上使單晶半導體層外延成長後，利用水噴射（water-jetting）等進行分離。

第二單晶半導體層 112 以形成在第一單晶半導體層 110 上的半導體層為基礎來形成。具體地，藉由對該半導體層進行加熱處理，進行以第一單晶半導體層 110 為晶種（seed crystal）的固相磊晶（SPE；Solid Phase Epitaxy），來形成第二單晶半導體層 112。

在此，作為成為第二單晶半導體層 112 的基礎的半導體層，使用具有疊層結構的半導體層。更具體地，使用由第一單晶半導體層上的結晶度高的第一半導體層和該第一半導體層上的結晶度低的第二半導體層構成的疊層結構。或者，也可以使用由第一單晶半導體層上的氫濃度低（氫含量小）的第一半導體層和該第一半導體層上的氫濃度高

（氫含量大）的第二半導體層構成的疊層結構。而且，藉由加熱處理，第一半導體層成為第二單晶半導體層 112 的下層區域 112A，並且第二半導體層成為第二單晶半導體層 112 的上層區域 112B。

當考慮到光電轉換效率時，較佳的將第一單晶半導體層 110 和第二單晶半導體層 112 的厚度的合計設定為 800nm 以上。更佳的為 1000nm 以上。較佳的將第一單晶半導體層的厚度設定為 5nm 以上且 500nm 以下（更佳的為 300nm 以下）左右，並且將第二單晶半導體層的厚度設定為 300nm 以上（更佳的為 500nm 以上）。雖然對成為第二單晶半導體層的基礎的第一半導體層及第二半導體層的厚度沒有特別的限制，但是較佳的將第二半導體層形成得厚於第一半導體層。這是因為如下緣故：在其特性上，第一半導體層的成膜速度有小於第二半導體層的成膜速度的趨勢。例如，可以將第一半導體層設定為 5nm 以上且 100nm 以下（較佳的為 10nm 以上且 50nm 以下），並且將第二半導體層設定為 200nm 以上（較佳的為 400nm 以上）。

而且，有上述第一單晶半導體層 110 和第二單晶半導體層 112 的導電型不同的情況。例如，利用 p 型單晶半導體基板而製造的第一單晶半導體層 110 成為 p 型，並且利用 n 型單晶半導體基板而製造的第一單晶半導體層 110 成為 n 型。另一方面，在形成時的原料氣體不包含賦予導電型的雜質的情況下，第二單晶半導體層 112 成為 i 型（本

微半導體)。

下面，參照圖 3A 至圖 6B 說明根據本實施例模式的光電轉換裝置 100 的製造方法的一例。

首先，準備單晶半導體基板 103。對該單晶半導體基板 103 來說，在離其一個表面有預定深度的區域中形成有脆化層 105，並且在其一個表面附近形成有第一雜質半導體層 108。此外，在單晶半導體基板 103 的一個表面上（第一雜質半導體層 108 上）按順序形成有第一電極 106 和絕緣層 104（參照圖 3D）。

對脆化層 105、第一雜質半導體層 108、第一電極 106、絕緣層 104 的形成順序沒有特別的限制，而例如可以採用下面的（1）至（4）所示的順序。

（1）在單晶半導體基板的一個表面上形成保護層，從該保護層的表面照射賦予一種導電型的雜質元素，來在單晶半導體基板的一個表面一側形成第一雜質半導體層之後，從保護層的表面照射離子，以在單晶半導體基板的預定的深度的區域中形成脆化層。在去除保護層之後，在第一雜質半導體層上形成第一電極，並且在該第一電極上形成絕緣層。

（2）在單晶半導體基板的一個表面上形成保護層，對該保護層的表面照射離子，來在單晶半導體基板的預定的深度的區域中形成脆化層之後，從保護層的表面照射賦予一種導電型的雜質元素，以在單晶半導體基板的一個表面一側形成第一雜質半導體層。在去除保護層之後，在第

一雜質半導體層上形成第一電極，並且在該第一電極上形成絕緣層。

(3) 在單晶半導體基板的一個表面上形成第一電極。對該第一電極的表面照射賦予一種導電型的雜質元素，來在單晶半導體基板的一個表面一側形成第一雜質半導體層。再者，對第一電極的表面照射離子，在單晶半導體基板的預定的深度的區域中形成脆化層之後，在第一電極上形成絕緣層。

(4) 在單晶半導體基板的一個表面上形成第一電極。對該第一電極的表面照射離子，在單晶半導體基板的預定的深度的區域中形成脆化層。再者，對第一電極的表面照射賦予一種導電型的雜質元素，在單晶半導體基板的一個表面一側形成第一雜質半導體層。並且，在第一電極上形成絕緣層。

而且，在本實施例模式中，參照圖 3A 至 3D 說明上述 (1) 的情況。

首先，在單晶半導體基板 103 的一個表面上形成保護層 107。並且，藉由對保護層 107 的表面照射賦予一種導電型的雜質元素，對單晶半導體基板 103 添加雜質元素，以形成第一雜質半導體層 108 (參照圖 3A)。

作為單晶半導體基板 103，可以使用矽或鍺等半導體晶片、砷化鎵或磷化銦等化合物半導體晶片等。其中，較佳的使用單晶矽晶片。對單晶半導體基板 103 的平面形狀沒有特別的限制，但是在後面要固定的支撐基板是矩形的

情況下，較佳的將單晶半導體基板 103 也設定為矩形。此外，單晶半導體基板 103 的表面較佳的進行鏡面拋光。

而且，在市場上流通的單晶矽晶片的多半是圓形，當使用這種圓形晶片時，將其加工為矩形或多角形即可。例如，如圖 9A 至 9C 所示，可以從圓形的單晶半導體基板 101（參照圖 9A）切割出矩形的單晶半導體基板 103a（參照圖 9B）、多角形的單晶半導體基板 103b（參照圖 9C）。

而且，圖 9B 表示切割出內接於圓形的單晶半導體基板 101 且其面積成為最大的矩形的單晶半導體基板 103a 的情況。在此，單晶半導體基板 103a 的角部（頂點）的角度大約為 90 度。此外，圖 9C 表示切割出其對邊的間隔長於上述單晶半導體基板 103a 的對邊的間隔的單晶半導體基板 103b 的情況。在此情況下，單晶半導體基板 103b 的角部（頂點）的角度不是 90 度，並且該單晶半導體基板 103b 是多角形，而不是矩形。

作為保護層 107，較佳的使用氧化矽或氮化矽。作為製造方法，例如利用電漿 CVD 法、濺射法等即可。此外，也可以藉由使用氧化性的化學物或氧基對單晶半導體基板 103 進行氧化處理，形成保護層 107。再者，還可以藉由利用熱氧化法使單晶半導體基板 103 的表面氧化來形成保護層 107。藉由形成保護層 107，當在單晶半導體基板 103 中形成脆化層時，或者當對單晶半導體基板添加賦予一種導電型的雜質元素時，可以防止基板表面受到損壞。

第一雜質半導體層 108 藉由對單晶半導體基板 103 添加賦予一種導電型的雜質元素來形成。而且，因為在單晶半導體基板 103 上形成有保護層 107，所以賦予一種導電型的雜質元素經過保護層 107 而添加到單晶半導體基板 103。在此，將第一雜質半導體層 108 的厚度設定為 30nm 至 150nm、較佳的為 50nm 至 100nm。

作為上述賦予一種導電型的雜質元素，例如使用硼。由此，可以形成 p 型第一雜質半導體層 108。而且，第一雜質半導體層 108 也可以藉由熱擴散法來形成。但是，因為在熱擴散法中進行 900℃ 左右或其以上的高溫處理，所以需要在形成脆化層之前進行。

藉由上述方法來形成的第一雜質半導體層 108 被配置在與光入射面相反一側的面上。在此，當使用 p 型基板作為單晶半導體基板 103 時，第一雜質半導體層 108 成為高濃度 p 型區域。由此，從與光入射面相反一側按順序配置高濃度 p 型區域和低濃度 p 型區域，以形成背面電場（BSF；Back Surface Field）。就是說，電子不能進入高濃度 p 型區域，因此可以降低由於光激發而發生的載流子的重新組合。

接著，對保護層 107 的表面照射離子，在單晶半導體基板 103 中形成脆化層 105（參照圖 3B）。在此，作為上述離子，較佳的使用利用包含氫的原料氣體而生成的離子（特別為 H^+ 、 H_2^+ 、 H_3^+ 等）。而且，形成脆化層 105 的深度由照射離子時的加速電壓控制。此外，根據形成脆化層

105 的深度，決定從單晶半導體基板 103 分離的單晶半導體層的厚度。

在離單晶半導體基板 103 的表面（正確的是第一雜質半導體層的表面）有 500nm 以下的深度、較佳的有 400nm 以下的深度、更佳的有 50nm 以上且 300nm 以下的深度的區域中形成脆化層 105。藉由在淺區域中形成脆化層 105，分離後的單晶半導體基板殘留得厚，所以可以增加單晶半導體基板的重複利用次數。但是，當在淺區域中形成脆化層 105 時，需要降低加速電壓，而必須考慮到生產率等。

上述離子的照射可以藉由利用離子摻雜裝置、離子注入裝置來進行。因為離子摻雜裝置通常不伴隨質量分離，所以即使單晶半導體基板 103 大型化，也可以對單晶半導體基板 103 的整個表面均勻地照射離子。

圖 21 表示離子摻雜裝置的結構的一例。對離子源 2000 從氣體供應部 2004 供應氫等原料氣體。此外，離子源 2000 具有燈絲 2001。燈絲電源 2002 對燈絲 2001 施加電弧放電電壓，調節流過燈絲 2001 的電流。從氣體供應部 2004 供應的原料氣體由排氣系統排氣。

供應到離子源 2000 的氫等藉由與從燈絲 2001 放出的電子之間的反應而離子化。這樣生成的離子由引出電極 2005 加速，以形成離子束 2017。離子束 2017 被照射到設置於基板支撐部 2006 的單晶半導體基板 103。而且，離子束 2017 所包含的離子的構成比由設置於基板支撐部 2006

的附近的質量分析管 2007 測定。此外，質量分析管 2007 的測定結果藉由質量分析計 2008 進行信號轉換，而被回饋到電源控制部 2003。由此，可以控制離子的構成比。

而且，因為經過第一雜質半導體層 108 照射上述離子束，所以也可以進行第一雜質半導體層 108 的氫化。

在形成上述脆化層 105 之後，去除保護層 107，在第一雜質半導體層 108 上形成第一電極 106（參照圖 3C）。

在此，第一電極 106 必須能夠忍受後面的製程中的熱處理。因此，第一電極 106 較佳的使用難熔金屬材料來形成。例如，可以使用鈦、鉬、鎢、鉭、鉻、鎳等。此外，也可以採用由上述的金屬材料和金屬材料的氮化物構成的疊層結構。例如，也可以使用由氮化鈦層和鈦層構成的疊層結構、由氮化鉭層和鉭層構成的疊層結構、由氮化鎢層和鎢層構成的疊層結構等。當採用上述那樣的利用氮化物的疊層結構時，以與第一雜質半導體層 108 接觸的方式形成氮化物即可。藉由這樣形成氮化物，可以提高第一電極 106 和第一雜質半導體層 108 的緊密性。而且，第一電極 106 可以藉由利用蒸鍍法、濺射法來形成。此外，較佳的將其厚度設定為 100nm 以上。

接著，在第一電極 106 上形成絕緣層 104（參照圖 3D）。雖然絕緣層 104 可以是單層結構或兩層以上的疊層結構，但是其表面較佳的具有高平坦性。此外，其最外表面較佳的具有親水性。作為上述絕緣層 104，例如可以形成氧化矽層、氮化矽層、氧氮化矽層、氮氧化矽層等。作為

絕緣層 104 的形成方法，可以舉出電漿 CVD 法、光 CVD 法、熱 CVD 法等 CVD 法。特別地，藉由應用電漿 CVD 法，可以形成其平均面粗糙度（Ra）為 0.5nm 以下（較佳的為 0.3nm 以下）的平坦的絕緣層 104。

在此，氧氮化矽是指在其組成上氧的含量多於氮的含量，例如是指以 50 原子%以上且 70 原子%以下的範圍包含氧，以 0.5 原子%以上且 15 原子%以下的範圍包含氮，以 25 原子%以上且 35 原子%以下的範圍包含矽，並且以 0.1 原子%以上且 10 原子%以下的範圍包含氫。此外，氮氧化矽是指在其組成上氮的含量多於氧的含量，例如是指以 5 原子%以上且 30 原子%以下的範圍包含氧，以 20 原子%以上且 55 原子%以下的範圍包含氮，以 25 原子%以上且 35 原子%以下的範圍包含矽，並且以 10 原子%以上且 25 原子%以下的範圍包含氫。但是，上述範圍是在利用盧瑟福背散射光譜學法（RBS：Rutherford Backscattering Spectrometry）、氫前方散射法（HFS：Hydrogen Forward Scattering）來測定的情況下的範圍。此外，構成元素的含有比率的合計不超過 100 原子%。

而且，作為上述絕緣層 104，特別使用藉由使用有機矽烷且利用化學氣相沈積法來製造的氧化矽層即可。作為有機矽烷，可以使用四乙氧基矽烷（tetraethoxysilane）（TEOS： $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）、三甲基矽烷（TMS： $(\text{CH}_3)_3\text{SiH}$ ）、四甲基環四矽氧烷（TMCTS）、八甲基環四矽氧烷（OMCTS）、六甲基二矽氮烷（HMDS）、三乙氧基矽烷（

$\text{SiH}(\text{OC}_2\text{H}_5)_3$ ）、三二甲氨基矽烷（ $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ）等。當然，也可以藉由利用甲矽烷、乙矽烷或丙矽烷等無機矽烷來形成氧化矽、氧氮化矽、氮化矽、氮氧化矽等。

此外，在絕緣層 104 具有疊層結構的情況下，較佳的採用包括氮化矽層、氮氧化矽層等包含氮的矽絕緣層的疊層結構。由此，可以防止來自支撐基板 102 的鹼金屬、鹼土金屬等所引起的半導體的污染。而且，較佳的將絕緣層 104 形成為其厚度成為 5nm 至 500nm 左右。

而且，在第一電極 106 的表面具有一定的平坦性的情況下，具體地說，在其平均面粗糙度（Ra）為 0.5nm 以下（較佳的為 0.3nm 以下）的情況下，有即使不形成絕緣層 104 也可以實現貼合的情況。在此情況下，也可以採用不形成絕緣層 104 的結構。

接著，藉由使上述絕緣層 104 的一個表面和支撐基板 102 的一個表面貼緊且進行加壓，將單晶半導體基板 103 上的疊層結構和支撐基板 102 貼在一起（參照圖 4A）。

此時，對涉及貼合的表面（在此，絕緣層 104 的一個表面和支撐基板 102 的一個表面）進行足夠的清潔化。這是因為如下緣故：當在涉及貼合的表面上存在有微小的塵埃等時，貼合不良的發生幾率提高。而且，也可以使涉及貼合的表面活化，以降低貼合不良。例如，藉由對涉及貼合的表面的一方或雙方照射原子束或離子束，可以使其表面活化。此外，也可以藉由利用電漿處理、化學物處理等

來進行活化。如此，藉由使涉及貼合的表面活化，即使在 400℃ 以下的溫度下也可以實現良好的貼合。

而且，也可以採用如下結構：在支撐基板 102 上形成氮化矽層、氮氧化矽層等含有氮的矽絕緣層，並且將其與絕緣層 104 貼緊。在此情況下，也可以防止來自支撐基板 102 的鹼金屬、鹼土金屬等所引起的半導體的污染。

接著，藉由進行熱處理，來加強貼合。此時的溫度必須以脆化層 105 中不進行分離為條件。例如，可以將其設定為不足 400℃、較佳的為 300℃ 以下。對熱處理時間沒有特別的限制，而根據處理速度和貼合強度的關係適當地設定最適的條件即可。作為一例，可以採用 200℃、2 小時程度的熱處理條件。在此，也可以僅對涉及貼合的區域照射微波，進行局部性的熱處理。而且，在對貼合強度沒有問題的情況下，也可以省略上述加熱處理。

接著，在脆化層 105 中，將單晶半導體基板 103 分離為分離基板 109 和第一單晶半導體層 110（參照圖 4B）。單晶半導體基板 103 的分離藉由熱處理來進行。至於該熱處理的溫度，可以將支撐基板 102 的耐熱溫度作為基準。例如，在使用玻璃基板作為支撐基板 102 的情況下，熱處理溫度較佳的為 400℃ 以上且 650℃ 以下。但是，若是短時間，則也可以進行 400℃ 以上且 700℃ 以下的熱處理。當然，在玻璃基板的耐熱溫度高於 700℃ 的情況下，也可以將熱處理溫度設定得高於 700℃。

藉由進行上述那樣的熱處理，形成於脆化層 105 中的

微小的空孔發生體積變化，而在脆化層 105 中發生裂縫。其結果，沿著脆化層 105，單晶半導體基板 103 分離。因為絕緣層 104 與支撐基板 102 貼在一起，所以在支撐基板 102 上殘留從單晶半導體基板 103 分離的第一單晶半導體層 110。此外，藉由該熱處理，支撐基板 102 和絕緣層 104 的涉及貼合的介面被加熱，所以在涉及貼合的介面形成共價鍵，而進一步提高支撐基板 102 和絕緣層 104 的結合力。

而且，第一單晶半導體層 110 和第一雜質半導體層 108 的厚度的合計大體上對應於形成脆化層 105 的深度，而成為 500nm 以下、較佳的為 400nm 以下、更佳的為 50nm 以上且 300nm 以下。

藉由上述製程，可以得到固定在支撐基板 102 上的第一單晶半導體層 110。而且，對分離基板 109 來說，在進行再生處理之後，可以再次利用。再生處理後的分離基板 109 既可以用於用來得到單晶半導體層的基板（在本實施例模式中，對應於單晶半導體層 103），又可以用於其他用途。在用於用來得到單晶半導體層的基板的情況下，可以使用一個單晶半導體基板製造多個光電轉換裝置。

接著，在第一單晶半導體層 110 上形成第一半導體層 111A（參照圖 4C）。例如，藉由利用氣相沈積（氣相外延成長）法來形成第一半導體層 111A（參照圖 4C）。在此情況下，第一半導體層 111A 成為受到第一單晶半導體層 110 的結晶度的影響的半導體層。在此，根據第一單晶

半導體層 110 來選擇材料並形成第一半導體層 111A 即可。在形成矽層作為第一半導體層 111A 的情況下，例如可以藉由以矽烷類氣體（典型為矽烷）和氫的混合氣體為原料且利用電漿 CVD 法來形成。此外，將第一半導體層 111A 形成為其厚度成為 10nm 以上且 100nm 以下（較佳的為 10nm 以上且 50nm 以下）左右即可。

上述原料氣體是相對於矽烷類氣體的氫的流量比為 50 倍以上（較佳的為 100 倍以上）的混合氣體。例如，以 4sccm : 400sccm 的比例混合矽烷（ SiH_4 ）和氫來使用即可。藉由提高氫的流量，可以形成結晶度高的半導體層。由此，可以降低半導體層中的氫含量。

而且，不局限於使用矽烷作為矽烷類氣體，也可以使用乙矽烷（ Si_2H_6 ）等。此外，也可以對上述原料氣體添加稀有氣體。

當利用電漿 CVD 法來形成第一半導體層 111A 時的其他條件為如下：頻率為 10MHz 至 200MHz、功率為 5W 以上且 50W 以下、反應室內的壓力為 10Pa 以上且 10^3Pa 以下、電極間隔（平行平板型時）為 15mm 以上且 30mm 以下、支撐基板 102 的溫度為 200°C 以上且 400°C 以下，典型地說，分別為 60MHz、15W、100Pa、20mm、 280°C 。而且，上述的成膜條件不過是一例，而所公開的發明的一種方式不被解釋為僅局限於此。這裏，重要的點是，形成結晶度高的半導體層（或氫濃度低的半導體層、氫含量小的半導體層）作為第一半導體層 111A，所以只要可以達

成該目的，就可以利用任一方法來形成第一半導體層 111A。

而且，較佳的在進行第一半導體層 111A 的外延成長之前去除形成在第一單晶半導體層 110 的表面的自然氧化層等。這是因為如下緣故：當在第一單晶半導體層 110 的表面上存在有氧化層時，不能進行受到第一單晶半導體層 110 的結晶度的影響的外延成長，而降低第一半導體層 111A 的結晶度。在此，可以藉由利用氫氟酸類的溶液等來進行上述氧化層的去處。

接著，在第一半導體層 111A 上形成第二半導體層 111B（參照圖 5A）。在此，第二半導體層 111B 藉由根據第一半導體層 111A 選擇材料來形成。此外，將第二半導體層 111B 形成為其厚度成為 200nm 以上（較佳的為 400nm 以上）。在此情況下，也較佳的去除形成在第一半導體層 111A 的表面的氧化層。

將第二半導體層 111B 設定為其結晶度低於第一半導體層 111A 的半導體層。或者，將第二半導體層 111B 設定為其氫濃度高於第一半導體層 111A 的半導體層（氫含量大的半導體層）。作為這種第二半導體層 111B，例如形成非晶半導體層即可。

雖然第二半導體層 111B 的形成方法是任意的，但是較佳的以成膜速度至少高於第一半導體層 111A 的條件形成。例如，在藉由以矽烷類氣體（典型為矽烷）和氫氣體的混合氣體為原料且利用電漿 CVD 法來形成第二半導體

層 111B 的情況下，將相對於矽烷類氣體的氫氣體的流量比設定為 2 倍以上且 20 倍以下（較佳的為 5 倍以上且 15 倍以下）即可。此外，將頻率設定為 10MHz 至 200MHz，將功率設定為 5W 以上且 50W 以下，將反應室內的壓力設定為 10Pa 以上且 10^3 Pa 以下，將電極間隔（平行平板型時）設定為 15mm 以上且 30mm 以下，並且將支撐基板 102 的溫度設定為 200℃ 以上且 400℃ 以下即可。典型地，將矽烷（ SiH_4 ）的流量設定為 25sccm，將氫的流量設定為 150sccm，將頻率設定為 27MHz，將功率設定為 30W，將壓力設定為 66.6Pa，將電極間隔設定為 25mm，並且將基板溫度設定為 280℃。而且，上述成膜條件不過是一例，而所公開的發明的一種方式不被解釋為僅局限於此。這裏，重要的點是，形成即使結晶度低（或氫濃度高）也成膜速度高的半導體層作為第二半導體層 111B，所以只要可以達成該目的，就可以利用任一方法來形成第二半導體層 111B。

然後，進行熱處理，藉由固相成長（固相外延成長）形成第二單晶半導體層 112（參照圖 5B）。而且，第一半導體層 111A 對應於第二單晶半導體層 112 的下層區域 112A，並且第二半導體層 111B 對應於第二單晶半導體層 112 的上層區域 112B。

上述熱處理可以藉由利用 RTA（Rapid Thermal Anneal；快速熱退火）、爐（furnace）、毫米波加熱裝置等熱處理裝置來進行。作為熱處理裝置的加熱方式，可以

舉出電阻加熱方式、燈加熱方式、氣體加熱方式、電磁波加熱方式等。也可以進行雷射光束的照射、熱電漿噴射（thermal plasma jet）的照射。

一般而言，爐是外熱式，並且反應室內和被處理物成為熱平衡狀態。另一方面，RTA 是藉由對被處理物直接供應能量來進行瞬間加熱（快速加熱）的，並且反應室內和被處理物成為熱不平衡狀態。作為 RTA 裝置，可以舉出燈加熱方式的 RTA（LRTA；Lamp Rapid Thermal Anneal：燈快速熱退火）裝置、使用被加熱的氣體的氣體加熱方式的 RTA（GRTA；Gas Rapid Thermal Anneal：氣體快速退火）裝置、或具備燈加熱方式和氣體加熱方式的雙方的 RTA 裝置等。

在使用 RTA 裝置的情況下，較佳的將處理溫度設定為 500°C 以上且 750°C 以下，並且將處理時間設定為 0.5 分鐘以上且 10 分鐘以下。在使用爐的情況下，較佳的將處理溫度設定為 500°C 以上且 650°C 以下，並且將處理時間設定為 1 小時以上且 4 小時以下。

藉由上述，形成由第一單晶半導體層 110 和第二單晶半導體層 112 構成的疊層結構。在此，當考慮到光電轉換效率時，光電轉換裝置被要求 800nm 以上的厚度的單晶半導體層。因此，例如在將第一單晶半導體層 110 的厚度設定為 300nm 的情況下，較佳的將第二單晶半導體層 112 的厚度至少設定為 500nm 以上。在此，為了形成具有 500nm 以上的厚度的第二單晶半導體層 112，僅利用氣相外延成長

法在成膜速度方面不是較佳的。另一方面，在僅利用固相外延成長法來形成第二單晶半導體層 112 的情況下，起因於固相成長（固相外延成長）時的熱處理等而發生半導體層的剝離的問題。可以認為這起因於剛成膜之後的半導體層（例如，非晶半導體層）包含大量氫。

在本實施例模式中，在利用氣相沈積（氣相外延成長）將第一半導體層 111A 形成得薄之後，利用不同條件的氣相沈積（氣相外延成長）將第二半導體層 111B 形成得厚，然後進行固相成長（固相外延成長）來形成具有為第一半導體層 111A 的下層區域 112A 和為第二半導體層 111B 的上層區域 112B 的第二單晶半導體層 112。由此，可以在確保成膜速度的同時消除半導體層的剝離的問題。就是說，可以生產率好且成品率好地形成單晶半導體層。

而且，可以認為：如本實施例模式，藉由在單晶半導體層上形成由結晶度高的半導體層和結晶度低的半導體層構成的疊層結構，然後進行固相成長來降低剝離的問題是因為相鄰的層彼此的結晶度的差別變小，而介面上的原子彼此的結合強化，結果緊密性提高的緣故。

在本實施例模式中，在單晶半導體層（第一單晶半導體層 110）和結晶度低的半導體層（第二半導體層 111B）之間形成一個結晶度高的半導體層（第一半導體層 111A），但是從上述理由來看，沒必要所公開的發明的一種方式被解釋為僅局限於此。就是說，也可以採用在單晶半導體層和結晶度低的半導體層之間設置多個結晶度不同的半

導體層的結構。例如，在單晶半導體層上形成結晶度高的半導體層，在其上形成結晶度稍微高的半導體層，並且在其上形成結晶度低的半導體層。藉由採用這種結構，可以進一步提高緊密性。

此外，從介面上的緊密力的觀點來說，較佳的以盡可能地不接觸於大氣等的方式形成上述疊層結構。例如，較佳的在相同的反應室內連續形成第一半導體層 111A 和第二半導體層 111B。

接著，對第二單晶半導體層 112 的一個表面一側（不接觸於第一單晶半導體層 110 的表面一側）添加賦予與第一雜質半導體層 108 不同的導電型的雜質元素，來形成第二雜質半導體層 114（參照圖 5C）。例如，作為雜質元素添加磷或砷，來形成 n 型第二雜質半導體層 114。在應用玻璃基板作為支撐基板 102 的情況下，不能忍受熱擴散法的處理溫度，所以藉由離子注入或離子摻雜添加雜質元素。

此外，也可以在第二單晶半導體層 112 上利用非晶半導體形成第二雜質半導體層 114（參照圖 13A、圖 13B）。因為主要用作光電轉換層的區域由單晶半導體層形成，所以即使利用非晶半導體形成第二雜質半導體層 114，也不成為很大的問題。

而且，較佳的將第二雜質半導體層 114 的厚度設定為 20nm 以上且 200nm 以下左右、更佳的為 50nm 以上且 100nm 以下左右。藉由將第二雜質半導體層 114 形成得薄

，可以防止第二雜質半導體層 114 中的載流子的重新組合。

藉由上述，可以得到按順序層疊有一種導電型的第一雜質半導體層 108、第一單晶半導體層 110、第二單晶半導體層 112、與上述一種導電型不同的導電型的第二雜質半導體層 114 的單元元件 120。

然後，對設置在第一電極 106 上的第一雜質半導體層 108、第一單晶半導體層 110、第二單晶半導體層 112 以及第二雜質半導體層 114 進行蝕刻，使第一電極 106 的一部分（較佳的為第一電極 106 的端部）露出（參照圖 6A）。

在此，使第一電極 106 的一部分露出是為了在以後形成輔助電極（或者輔助佈線）的緣故。為了用作光電轉換裝置，需要能夠從對應於正極和負極的電極取出電能，然而第一電極 106 的上部由單晶半導體層等覆蓋，並且在第一電極的下方設置有支撐基板 102，所以難以直接取出電能。於是，藉由對形成在第一電極 106 的上方的層的一部分進行蝕刻，來使第一電極 106 的一部分露出，以便可以形成能夠引繞的輔助電極（或者輔助佈線）。

具體地，在第二雜質半導體層 114 上利用抗蝕劑、氮化矽層等絕緣層形成掩模，並且利用該掩模進行蝕刻即可。蝕刻例如可以是利用 NF_3 、 SF_6 等氟類氣體的乾蝕刻，至少在能夠充分確保第一電極 106 和形成在第一電極 106 的上方的層（第一雜質半導體層 108、第一單晶半導體層

110、第二單晶半導體層 112、第二雜質半導體層 114) 的選擇比的條件下進行即可。而且，在蝕刻後，去除不需要了的掩模。

雖然在本實施例模式中示出在形成第二雜質半導體層 114 之後使第一電極 106 露出的實例，但是也可以在使第一電極 106 露出之後形成第二雜質半導體層 114。

接著，形成接觸於露出的第一電極 106 的輔助電極 116 以及第二雜質半導體層 114 上的第二電極 118 (參照圖 6B)。

輔助電極 116 被設置以便容易取出受到光電轉換的電能。就是說，輔助電極 116 用作取出電極 (也稱為集電極)。

如圖 2 所示，將第二電極 118 形成為當從上方來看時成為格子狀 (或者梳狀、梳形、梳齒狀)。藉由採用這種形狀，可以對單元元件 120 照射足夠的光，而可以提高單元元件 120 的光吸收效率。對第二電極 118 的形狀沒有特別的限制，但是當然單元元件 120 (第二雜質半導體層 114) 上的第二電極 118 的面積越小，光吸收效率越高。而且，第二電極 118 可以以與輔助電極 116 相同的製程形成。

輔助電極 116 和第二電極 118 藉由使用鋁、銀、鉛錫 (焊料) 等且利用印刷法等方法形成即可。例如，可以藉由使用銀膏且利用絲網印刷法形成。

藉由上述，可以製造光電轉換裝置 100。

而且，較佳的在單元元件 120 上形成具有反射防止功能的鈍化層 119（參照圖 8）。

作為鈍化層 119，使用其折射率為單元元件 120 的入射面（在本實施例模式中，第一雜質半導體層 114）和空氣的中間的材料。此外，為了不妨礙對單元元件 120 的光的入射，使用具有相對於預定的波長的光的透射性的材料。藉由使用這種材料，可以防止在單元元件 120 的入射面上的反射。而且，作為這種材料，例如可以舉出氮化矽、氮氧化矽、氟化鎂等。

鈍化層 119 設置在輔助電極 116 和單元元件 120 之間以及第二電極 118 和單元元件 120 之間。例如，在單元元件 120 上形成鈍化層 119 之後，對鈍化層 119 進行蝕刻以使第二雜質半導體層 114 和第一電極 106 的一部分露出。然後，形成接觸於第一電極 106 的輔助電極 116 和接觸於第二雜質半導體層 114 的第二電極 118。而且，也可以藉由應用剝離（lift-off）法等來形成設置有開口部的鈍化層 119。

圖 7A 示出光電轉換裝置的單元元件 120 的截面示意圖的一例。雖然在此示出按順序配置有以高濃度添加有 p 型雜質元素的第一雜質半導體層 108（p⁺層）、p 型的第一單晶半導體層 110（p 層）、i 型的第二單晶半導體層 112（i 層）、添加有 n 型雜質元素的第二雜質半導體層 114（n⁺層、或 n 層）的結構，但是所公開的發明的一種方式不被解釋為僅局限於此。而且，在將單元元件 120 中

的單晶半導體層設定為單晶矽的情況下，其帶隙能量大約為 1.12eV 。此外，光（能量： $h\nu$ ）從第二雜質半導體層 114 一側入射。

圖 7B 是圖 7A 所示的單元元件 120 的能帶圖。在此， E_c 表示傳導帶的底部，並且 E_v 表示價電子帶的頂部（top）。此外， E_f 表示費密能級的能量。此外， E_{g1} 是第一單晶半導體層 110 及第二單晶半導體層 112 的帶隙能量。

起因於圖 7B 所示的帶結構（band structure），由於光激發而生成的電子向 n^+ 層（或 n 層）的方向流過，並且由於光激發而生成的電洞向 p^+ 層的方向流過。這是光電轉換的基本原理。在此，為了提高光電轉換的效率，增多由於光激發而發生的載流子的數量是很重要的。為了增多光激發載流子，使光吸收層（在本實施例模式中，單晶半導體層）具有一定程度的厚度即可。在使用單晶矽作為光吸收層的情況下，根據單晶矽的光吸收係數、太陽光的光譜，將其厚度設定為 800nm 以上（較佳的為 1000nm 以上）即可。

在這一點上，在本實施例模式中，利用外延成長技術來謀求實現單晶半導體層的厚膜化，並且將第一單晶半導體層 110 和第二單晶半導體層 112 的厚度的合計設定為 800nm 以上。因此，可以在單晶半導體層中發生足夠的載流子，而可以提高光電轉換效率。

如上所述，藉由利用本實施例模式所示的外延成長技術，可以得到用作光電轉換層的 800nm 以上、較佳的為

1000nm 以上的單晶半導體層。由此，與利用塊狀單晶半導體基板的情況相比，可以抑制單晶半導體的消耗量。而且，雖然以前支撐光電轉換裝置的結構體部分也由單晶半導體形成，但是藉由利用使單晶半導體基板薄片化而成的單晶半導體層，可以大幅度地降低單晶半導體的消耗量。此外，因為可以重複利用將單晶半導體層分離後的單晶半導體基板，所以可以有效地利用資源。

再者，在本實施例模式中，藉由利用由結晶度高（氫濃度低、氫含量小）的第一半導體層和結晶度低（氫濃度高、氫含量大）的第二半導體層構成的疊層結構來形成第二單晶半導體層。由此，即使在將第二單晶半導體層形成得厚的情況下，也可以防止第二單晶半導體層的剝離。就是說，因為可以在將第二半導體層形成得足夠厚以提高生產率的同時防止起因於第二半導體層的厚膜化的剝離，所以可以有效地、成品率好地僅使用必要最小限度的材料來形成具有必要的厚度的光電轉換層。

本實施例模式可以與其他實施例模式適當地組合來使用。

實施例模式 2

在本實施例模式中，將說明與上述的實施例模式不同的光電轉換裝置的製造方法的實例。具體地，雖然在上述的實施例模式中，以（1）為例而說明脆化層 105、第一雜質半導體層 108、第一電極 106、絕緣層 104 的形成順序

，但是在本實施例模式中將說明（2）、（3）、（4）的實例。而且，因為除了脆化層 105、第一雜質半導體層 108、第一電極 106、絕緣層 104 的形成順序以外與上述的實施例模式同樣，所以省略說明。

以下，參照圖 10A 至 10D 說明（2）的實例。

首先，在單晶半導體基板 103 的一個表面上形成保護層 107。然後，對保護層 107 的表面照射離子，以在單晶半導體基板 103 中形成脆化層 105（參照圖 10A）。

接著，藉由對保護層 107 的表面照射賦予一種導電型的雜質元素，對單晶半導體基板 103 添加雜質元素，以形成第一雜質半導體層 108（參照圖 10B）。而且，因為在此已形成有脆化層 105，所以較佳的利用離子注入法或離子摻雜法來添加雜質元素。這是因為如下緣故：在利用像熱擴散法那樣的必要高溫處理的方法的情況下，單晶半導體基板 103 在脆化層 105 中分離的可能性很高。

然後，去除保護層 107，以形成第一電極 106（參照圖 10C）。並且，在第一電極 106 上形成絕緣層 104（參照圖 10D）。此後的製程與上述的實施例模式同樣。

如此，在（2）中，對沒有添加雜質元素的單晶半導體基板照射離子來形成脆化層，所以實現脆化層的不均勻性的降低。

以下，參照圖 11A 至 11D 說明（3）的實例。

首先，在單晶半導體基板 103 的一個表面上形成第一電極 106（參照圖 11A）。

接著，對第一電極 106 的表面照射離子，以在單晶半導體基板 103 中形成脆化層 105（參照圖 11B）。

然後，藉由對第一電極 106 的表面照射賦予一種導電型的雜質元素，對單晶半導體基板 103 添加雜質元素，以形成第一雜質半導體層 108（參照圖 11C）。

然後，在第一電極 106 上形成絕緣層 104（參照圖 11D）。此後的製程與上述的實施例模式同樣。

如此，因為在（3）中，第一電極 106 用作保護層，所以沒必要另行設置保護層，而實現製程的縮短。

以下，參照圖 12A 至 12D 說明（4）的實例。

首先，在單晶半導體基板 103 的一個表面上形成第一電極 106（參照圖 12A）。

接著，藉由對第一電極 106 的表面照射賦予一種導電型的雜質元素，對單晶半導體基板 103 添加雜質元素，以形成第一雜質半導體層 108（參照圖 12B）。

然後，對第一電極 106 的表面照射離子，以在單晶半導體基板 103 中形成脆化層 105（參照圖 12C）。

並且，在第一電極 106 上形成絕緣層 104（參照圖 12D）。此後的製程與上述的實施例模式同樣。

如此，因為在（4）中，第一電極 106 用作保護層，所以沒必要另行設置保護層，而實現製程的縮短。

而且，本實施例模式可以與其他實施例模式適當地組合來使用。

實施例模式 3

在本實施例模式中，將說明光電轉換裝置的製造方法的另外的實例。

圖 22 示出將第一電極 106 和支撐基板 102 直接貼合而形成的光電轉換裝置的實例。在第一電極 106 的表面為平坦的情況下，例如在第一電極 106 的表面的平均面粗糙度（Ra）為 0.5nm 以下、較佳的為 0.3nm 以下的情況下，即使不形成絕緣層 104（參照圖 1 等），也可以將第一電極 106 和支撐基板 102 貼在一起。

上述貼合藉由將受到足夠的清潔化的第一電極 106 的表面和支撐基板 102 的表面貼緊來進行。當然，也可以在貼合之前使第一電極 106 的表面、支撐基板 102 的表面活化。此外，也可以在貼合之後進行熱處理、加壓處理。藉由像本實施例模式那樣地形成其表面為平坦的第一電極 106，沒必要設置絕緣層 104，而縮短製程。而且，上述記載不排除絕緣層 104 的形成。例如，可以說形成用作阻擋層的絕緣層等從可靠性提高的觀點來看是較佳的。

而且，本實施例模式可以與其他實施例模式適當地組合來使用。

實施例模式 4

在本實施例模式中，將說明光電轉換裝置的製造方法的另外的實例。

在上述的實施例模式中，有如下情況：在從單晶半導

體基板 103 薄片化而得到的第一單晶半導體層 110 的表面上留下起因於脆化層 105 的晶體缺陷（參照圖 4B）。在存在有這種晶體缺陷的情況下，有由於載流子的捕捉等而光電轉換效率降低的擔心。因此，較佳的進行晶體缺陷的恢復或去除。具體地，可以應用雷射光束的照射處理、蝕刻處理等。

在對第一單晶半導體層 110 進行蝕刻處理的情況下，可以去除其晶體缺陷。作為這種蝕刻，可以利用乾蝕刻或濕蝕刻。

圖 20 示出進行雷射光束的照射處理的實例。在對第一單晶半導體層 110 照射適當的強度的雷射光束 180 的情況下，第一單晶半導體層 110 的至少表面附近的區域熔化，並且以不熔化的固相區域為晶種進行再晶化（recrystallized）。由此，可以恢復第一單晶半導體層 110 的晶體缺陷。而且，在此，採用如下結構：藉由使形成有第一單晶半導體層 110 的支撐基板 102 移動，對第一單晶半導體層 110 的整個表面照射雷射光束 180，但是所公開的發明的一種方式不被解釋為僅局限於此。

雖然雷射光束 180 使第一單晶半導體層 110 的表面附近的區域熔化，但是支撐基板 102 幾乎不被加熱。因此，在使用像玻璃基板那樣的耐熱性低的支撐基板的情況下是較佳的。在此，當將雷射光束 180 的照射區域加熱到支撐基板的耐熱溫度以下的溫度（例如， 250°C 以上且 600°C 以下左右）時，可以有效地進行缺陷的恢復，所以是較佳的。

。而且，藉由上述雷射光束 180 的照射處理、加熱處理，在形成第一電極 106 的金屬和第一雜質半導體層 108 的介面上形成矽化物，而容易流過電流。此外，藉由上述雷射光束 180 的照射處理、加熱處理，可以使第一雜質半導體層 108 活化。

作為雷射光束 180 的波長，選擇從紫外光到可見光程度的波長即可。但是，不局限於此。作為雷射振盪器，可以使用 Ar 雷射器、Kr 雷射器、受激準分子（ArF、KrF、XeCl）雷射器、CO₂ 雷射器、YAG 雷射器、YVO₄ 雷射器、YLF 雷射器、YAlO₃ 雷射器、GdVO₄ 雷射器、Y₂O₃ 雷射器、紅寶石雷射器、變石雷射器、Ti：藍寶石雷射器、銅蒸汽雷射器、金蒸汽雷射器等。

而且，較佳的在減壓氣氛或惰性氣氛下進行雷射光束的照射。為了在減壓氣氛或惰性氣氛下照射雷射光束，控制具有氣密性的反應室的氣氛，並且在該反應室內照射雷射光束即可。在不使用反應室的情況下，也可以藉由對雷射光束的被照射面噴上氮氣體等惰性氣體，形成惰性氣氛。

當進行上述雷射光束的照射處理時，也可以使用相移掩模等在第一單晶半導體層 110 的表面上形成凹凸。例如，可以使用 10 μ m 平方的圖案互相配置的像所謂的兩種不同顏色相間的方格花紋那樣的相移掩模。藉由該相移掩模照射雷射光束，可以形成依賴於掩模的圖案的表面凹凸。藉由設置這種表面凹凸，可以提高後面形成的半導體層的

緊密性來抑制剝離。此外，根據起因於表面凹凸的散射效果、反射防止效果，可以提高光電轉換效率。

而且，也可以將上述蝕刻處理和雷射光束的照射處理組合來使用。

本實施例模式可以與其他實施例模式適當地組合來使用。

實施例模式 5

在本實施例模式中，將說明層疊多個單元元件的所謂的串聯型光電轉換裝置的實例。而且，在本實施例模式中，將說明層疊兩個單元元件的情況。

圖 14 示出根據本實施例模式的串聯型光電轉換裝置 200 的截面的示意圖。光電轉換裝置 200 具有在支撐基板 102 上層疊有單元元件 120（也可以稱為第一單元元件）和單元元件 230（也可以稱為第二單元元件）的結構。在支撐基板 102 和單元元件 120 之間設置有第一電極 106，並且在第一電極 106 和支撐基板 102 之間設置有絕緣層 104。在本實施例模式中，支撐基板 102、絕緣層 104、第一電極 106、單元元件 120 的結構及製造方法與實施例模式 1 同樣，所以省略對於重複部分的說明。

光電轉換裝置 200 具有從附圖中的上方（單元元件 230 的表面一側）入射光的結構。此外，構成單元元件 230 的半導體層的帶隙能量大於構成單元元件 120 的半導體層的帶隙能量。具體地，例如，可以將非單晶半導體層

用於單元元件 230，並且將單晶半導體層用於單元元件 120。藉由層疊帶隙不同的光電轉換層，能夠吸收的波長區域（wavelength range）擴大，而可以提高光電轉換效率。特別地，對太陽光來說，其波長區域很廣泛即從短波長一側到長波長一側，所以採用像本實施例模式那樣的結構是非常有效的。此外，藉由在光入射一側配置帶隙大的光電轉換層，可以有效地吸收光。

單元元件 230 具有在單元元件 120 上按順序層疊有賦予有一種導電型的第三雜質半導體層 222、非單晶半導體層 224、賦予有與第三雜質半導體層 222 不同的導電型的第四雜質半導體層 226 的結構。在此，對第三雜質半導體層 222 賦予與單元元件 120 的第二雜質半導體層 114 相反的導電型。

作為單元元件 230 的非單晶半導體層 224，例如可以使用非晶矽、微晶矽等。第三雜質半導體層 222 和第四雜質半導體層 226 是包含預定的導電型的雜質元素的非晶半導體層或微晶半導體層。除此以外，還可以使用非晶碳化矽等。在將第三雜質半導體層 222 設定為 p 型的情況下，第四雜質半導體層 226 成為 n 型，但是也可以將第三雜質半導體層 222 設定為 n 型，並且將第四雜質半導體層 226 設定為 p 型。

非單晶半導體層 224 可以藉由電漿 CVD 法來形成。例如，藉由利用矽烷類的原料氣體來形成非晶矽即可。而且，非單晶半導體層 224 也可以藉由濺射法來形成。在使

用非晶矽作為非單晶半導體層 224 的情況下，將其厚度設定為 50nm 以上且 300nm 以下、較佳的為 100nm 以上且 200nm 以下。因為非晶矽的帶隙大約為 1.75eV，所以藉由採用這種厚度，可以充分吸收短於 600nm 的波長區域的光。

此外，也可以將微晶半導體（典型為微晶矽）用於非單晶半導體層 224。在此情況下，在單元元件 120 上形成幾 nm 左右的極薄的非晶半導體層之後，形成微晶半導體即可。藉由這樣做，可以防止從單晶半導體進行外延成長來形成單晶半導體層。而且，因為第三雜質半導體層 222 也可以由單晶半導體層形成，所以將幾 nm 左右的薄的非晶半導體層形成在第二雜質半導體層 114 上或第三雜質半導體層 222 上即可。

在單元元件 120 的支撐基板 102 一側設置有第一電極 106，並且在單元元件 230 的表面一側設置有第二電極 232。此外，設置有與第一電極 106 連接的輔助電極 217、以及與第二電極 232 連接的輔助電極 219。輔助電極 217 和輔助電極 219 用作取出在光電轉換層中轉換了的電能的取出電極（也稱為收集電極）。

在單元元件 230 由非單晶半導體形成的情況下，有載流子的使用壽命變短的趨勢，並且有起因於此而光電轉換效率降低的擔心。為了防止此，在本實施例模式中將第二電極 232 形成在基板的整個表面上。在此，為了對單元元件 230 及單元元件 120 入射足夠的光，利用太陽光的透射

率高的材料來形成第二電極 232。此外，將接觸於第二電極 232 的輔助電極 219 設定為格子狀（或者梳狀、梳形、梳齒狀）。

接著，參照圖 15A 至圖 16B 說明根據本實施例模式的光電轉換裝置 200 的製造方法的一例。而且，因為直到第二雜質半導體層 114 的製造方法與實施例模式 1 同樣，所以在此省略說明。

在形成第二雜質半導體層 114 之後，在該第二雜質半導體層 114 上按順序形成第三雜質半導體層 222、非單晶半導體層 224、第四雜質半導體層 226（參照圖 15A）。

在此，將第三雜質半導體層 222 設定為與第二雜質半導體層 114 不同的導電型的非晶半導體層或微晶半導體層。例如，在第二雜質半導體層 114 是 n 型的情況下，將第三雜質半導體層 222 設定為 p 型的非晶半導體層（例如，p 型的非晶矽層）或者 p 型的微晶半導體層（例如，p 型的微晶矽層）。將第三雜質半導體層 222 的厚度設定為 10nm 以上且 100nm 以下左右即可。

此外，較佳的將非單晶半導體層 224 設定為不包含賦予導電型的雜質元素的本徵半導體層（例如，i 型的非晶矽層或者 i 型的非單晶矽層）。將其厚度設定為 50nm 以上且 300nm 以下、較佳的為 100nm 以上且 200nm 以下。

此外，將第四雜質半導體層 226 設定為與第三雜質半導體層 222 不同的導電型的非晶半導體層或微晶半導體層。例如，在第三雜質半導體層 222 是 p 型的情況下，將第

四雜質半導體層 226 設定為 n 型的非晶半導體層（例如，n 型的非晶矽層）或者 n 型的微晶半導體層（例如，n 型的微晶矽層）。將第四雜質半導體層 226 的厚度設定為 10nm 以上且 100nm 以下左右即可。

第三雜質半導體層 222、非單晶半導體層 224、第四雜質半導體層 226 可以藉由 CVD 法、濺射法來形成。而且，在利用電漿 CVD 法等氣相沈積法來形成非單晶矽層的情況下，藉由對原料氣體添加乙硼烷等，可以賦予 p 型。另一方面，在想要賦予 n 型的情況下，對原料氣體添加磷化氫等即可。

藉由上述，可以得到按順序層疊有賦予有一種導電型的第三雜質半導體層 222、非單晶半導體層 224、賦予有與第三雜質半導體層 222 不同的導電型的第四雜質半導體層 226 的單元元件 230。

接著，在第四雜質半導體層 226 上形成第二電極 232（參照圖 15B）。第二電極 232 可以藉由濺射法、真空蒸鍍法來形成。此外，第二電極 232 較佳的藉由利用充分透射太陽光的材料來形成。作為上述材料，使用氧化銦・錫合金（ITO）、氧化銦・氧化鋅合金、氧化鋅、氧化錫等金屬氧化物即可。將第二電極 232 形成為其厚度成為 40nm 以上且 200nm 以下左右（較佳的為 50nm 以上且 100nm 以下左右）且其薄層電阻成為 $20\Omega/\text{sq.}$ 以上且 $200\Omega/\text{sq.}$ 以下左右即可。

在本實施例模式中，在單元元件 230 上選擇性地形成

第二電極 232。例如，藉由利用陰影掩模（shadow mask）來形成第二電極 232。藉由選擇性地形成第二電極 232，可以將其用作後面使第一電極 106 的一部分（較佳的為端部）露出時的蝕刻用掩模。

而且，也可以利用導電高分子材料（也稱為導電聚合物）來形成第二電極 232。作為導電高分子材料，可以使用 π 電子共軛類導電高分子。例如，使用聚苯胺、聚吡咯、聚噻吩或這些的衍生物、這些的兩種以上的共聚物等即可。

接著，以第二電極 232 為掩模，對第四雜質半導體層 226、非單晶半導體層 224、第三雜質半導體層 222、第二雜質半導體層 114、第二單晶半導體層 112、第一單晶半導體層 110 以及第一雜質半導體層 108 進行蝕刻，來使第一電極 106 的一部分露出（參照圖 16A）。

上述蝕刻採用使用 NF_3 、 SF_6 等的氟類氣體的乾蝕刻即可。並且，以能夠充分確保第一電極 106 和形成在第一電極 106 的上方的疊層（構成單元元件 120 及單元元件 230 的各層）的選擇比的條件進行即可。在此，第二電極 232 可以用作掩模，所以沒必要另行設置蝕刻用掩模。當然，也可以使用抗蝕劑、絕緣層來形成掩模。

然後，形成連接到第一電極 106 的輔助電極 217、連接到第二電極 232 的輔助電極 219（參照圖 16B）。

如圖 2 所示，將輔助電極 219 形成為當從上方來看時成為格子狀（或者梳狀、梳形、梳齒狀）。藉由採用這種

形狀，可以對單元元件 230 及單元元件 120 入射足夠的光，而可以提高光吸收效率。此外，以接觸於藉由上述的蝕刻而露出的第一電極 106 的方式形成輔助電極 217。

輔助電極 217 和輔助電極 219 藉由使用鋁、銀、鉛錫（焊料）等且利用印刷法等方法形成即可。例如，可以藉由使用銀膏且利用絲網印刷法形成。

藉由上述，可以製造所謂的串聯型光電轉換裝置 200。

而且，雖然在本實施例模式中沒圖示，但是至於上述串聯型光電轉換裝置 200，也較佳的形成具有反射防止功能的鈍化層 119。

圖 17A 示出光電轉換裝置的單元元件 120 和單元元件 230 的截面示意圖的一例。雖然在此示出按順序層疊有以高濃度添加有 p 型雜質元素的第一雜質半導體層 108（p⁺層）、p 型第一單晶半導體層 110（p 層）、i 型第二單晶半導體層 112（i 層）、添加有 n 型雜質元素的第二雜質半導體層 114（n⁺層、或 n 層）的單元元件 120 以及按順序配置有 p 型第三雜質半導體層 222（p⁺層、或 p 層）、i 型非單晶半導體層 224（i 層）、n 型第四雜質半導體層 226（n⁺層、或 n 層）的單元元件 230，但是所公開的發明的一種方式不被解釋為僅局限於此。而且，在將單元元件 120 中的單晶半導體層設定為單晶矽的情況下，其帶隙能量大約為 1.12eV，並且在將單元元件 230 中的非單晶半導體層設定為非晶矽的情況下，其帶隙能量大約為 1.75eV

。此外，光（能量： $h\nu$ ）從第四雜質半導體層 226 一側入射。

圖 17B 是圖 17A 所示的單元元件 120 和單元元件 230 的能帶圖。在此， E_c 表示傳導帶的底部，並且 E_v 表示價電子帶的頂部。此外， E_f 表示費密能級的能量。此外， E_{gc1} 是單元元件 120 的帶隙能量（大約為 1.12eV ），並且 E_{gc2} 是單元元件 230 的帶隙能量（大約為 1.75eV ）。

起因於圖 17B 所示的帶結構，在各單元元件中由於光激發而生成的電子向各單元元件的 $n+$ 層（或 n 層）的方向流過，並且電洞向各單元元件的 $p+$ 層（或 p 層）的方向流過。這是光電轉換的基本原理。因為在單元元件 120 和單元元件 230 的連接部分流過複合電流（recombination current），所以可以將電流取出到外部。

藉由使用具有單晶半導體層的單元元件 120 作為底部元件（bottom cell），可以吸收 800nm 以上的波長的光來進行光電轉換。此外，藉由使用具有非單晶半導體層的單元元件 230 作為頂部元件（top cell），可以吸收單晶半導體層不吸收的不足 800nm 的波長的光來進行光電轉換。藉由採用這種層疊有帶隙不同的單元元件的結構（所謂的串聯型結構），可以大大提高光電轉換效率。

而且，本實施例模式可以與其他實施例模式適當地組合來使用。

實施例模式 6

在本實施例模式中，將說明層疊有多個單元元件的光電轉換裝置的一例。具體地，將說明層疊有三個單元元件的所謂的疊層型光電轉換裝置 300。

圖 18 示出根據本實施例模式的疊層型光電轉換裝置 300 的截面的示意圖。光電轉換裝置 300 具有在支撐基板 102 上層疊有單元元件 120（也可以稱為第一單元元件）、單元元件 230（也可以稱為第二單元元件）和單元元件 340（也可以稱為第三單元元件）的結構。在支撐基板 102 和單元元件 120 之間設置有第一電極 106，並且在第一電極 106 和支撐基板 102 之間設置有絕緣層 104。在本實施例模式中，支撐基板 102、絕緣層 104、第一電極 106、單元元件 120 的結構及製造方法與實施例模式 1 同樣，所以省略對於重複部分的說明。此外，單元元件 230 的結構及製造方法與實施例模式 5 同樣，所以省略對於重複部分的說明。

光電轉換裝置 300 具有從附圖中的上方（單元元件 340 的表面一側）入射光的結構。此外，構成單元元件 340、單元元件 230、單元元件 120 的半導體層的帶隙能量越接近光的入射一側越大。就是說，按帶隙能量大的順序說，是單元元件 340、單元元件 230、單元元件 120。如此，藉由使各單元元件的帶隙能量不同，並且按帶隙能量大的順序從入射一側配置，可以有效地吸收光。

例如，在使用單晶矽作為構成單元元件 120 的半導體層的情況下，其帶隙能量大約為 1.12eV ，所以將帶隙能量

更大的材料用於單元元件 230 及單元元件 340。具體地，例如，使用帶隙能量為 1.45eV 以上且 1.65eV 以下左右的材料（非晶矽鍺等）作為單元元件 230 的半導體層，並且使用帶隙能量為 1.7eV 以上且 2.0eV 以下左右的材料（非晶矽、非晶碳化矽等）作為單元元件 340 的半導體層即可。

單元元件 340 具有在單元元件 230 上按順序層疊有賦予有一種導電型的第五雜質半導體層 342、非單晶半導體層 344、賦予有與第五雜質半導體層 342 不同的導電型的第六雜質半導體層 346 的結構。在此，對第五雜質半導體層 342 賦予與單元元件 230 的第四雜質半導體層 226 相反的導電型。

在單元元件 120 的支撐基板 102 一側設置有第一電極 106，並且在單元元件 340 的表面一側設置有第二電極 352。此外，設置有與第一電極 106 連接的輔助電極 353、以及與第二電極 352 連接的輔助電極 354。輔助電極 353 和輔助電極 354 用作取出在光電轉換層中轉換了的電能的取出電極（也稱為收集電極）。

圖 19A 示出光電轉換裝置的單元元件 120、單元元件 230 和單元元件 340 的截面示意圖的一例。雖然在此示出按順序層疊有以高濃度添加有 p 型雜質元素的第一雜質半導體層 108（p⁺層）、p 型第一單晶半導體層 110（p 層）、i 型第二單晶半導體層 112（i 層）、添加有 n 型雜質元素的第二雜質半導體層 114（n⁺層、或 n 層）的單元元件

120、按順序配置有 p 型第三雜質半導體層 222 (p+層、或 p 層)、i 型非單晶半導體層 224 (i 層)、n 型第四雜質半導體層 226 (n+層、或 n 層) 的單元元件 230 以及按順序配置有 p 型第五雜質半導體層 342 (p+層、或 p 層)、i 型非單晶半導體層 344 (i 層)、n 型第六雜質半導體層 346 (n+層、或 n 層) 的單元元件 340，但是所公開的發明的一種方式不被解釋為僅局限於此。

圖 19B 是圖 19A 所示的單元元件 120、單元元件 230 和單元元件 340 的能帶圖。在此， E_c 表示傳導帶的底部，並且 E_v 表示價電子帶的頂部。此外， E_f 表示費密能級的能量。此外， E_{gc1} 是單元元件 120 的帶隙能量， E_{gc2} 是單元元件 230 的帶隙能量，並且 E_{gc3} 是單元元件 340 的帶隙能量。

起因於圖 19B 所示的帶結構，在各單元元件中由於光激發而生成的電子向各單元元件的 n+層 (或 n 層) 的方向流過，並且電洞向各單元元件的 p+層 (或 p 層) 的方向流過。這是光電轉換的基本原理。因為在單元元件 120 和單元元件 230 的連接部分、在單元元件 230 和單元元件 340 的連接部分流過複合電流，所以可以將電流取出到外部。

如上所述，藉由採用所謂的疊層型結構，可以得到廣泛的吸收波長區域，所以可以大大提高光電轉換效率。

而且，本實施例模式可以與其他實施例模式適當地組合。

實施例模式 7

藉由使用根據實施例模式 1 至 6 等而得到的光電轉換裝置，可以製造太陽光發電模組。在本實施例模式中，圖 23A 示出使用實施例模式 1 所示的光電轉換裝置的太陽光發電模組的實例。太陽光發電模組 1028 由設置在支撐基板 102 上的單元元件 120 構成。在支撐基板 102 和單元元件 120 之間從支撐基板 102 一側設置有絕緣層 104、第一電極 106。此外，第一電極 106 連接到輔助電極 116。

輔助電極 116 及第二電極 118 被形成在支撐基板 102 的一個表面一側（形成有單元元件 120 的一側），並且在支撐基板 102 的端部與外部端子連接用的背面電極 1026 及背面電極 1027 分別連接。圖 23B 是對應於圖 23A 的 C-D 的截面圖，並且示出如下情況：藉由支撐基板 102 的貫穿口，輔助電極 116 與背面電極 1026 連接，並且第二電極 118 與背面電極 1027 連接。

而且，本實施例模式可以與其他實施例模式適當地組合來使用。

實施例模式 8

圖 24 示出使用實施例模式 7 所示的太陽光發電模組 1028 的太陽光發電系統的實例。充電控制電路 1029 利用一個或多個太陽光發電模組 1028 所供應的電力，對蓄電池 1030 進行充電。此外，在蓄電池 1030 受到足夠的充電

的情況下，將太陽光發電模組 1028 所供應的電力直接輸出到負載（load）1031。

當使用雙電層電容器作為蓄電池 1030 時，充電不需要化學反應，所以可以進行迅速的充電。此外，與利用化學反應的鉛蓄電池等相比，可以將使用壽命提高為 8 倍左右並且將充放電效率提高為 1.5 倍左右。本實施例模式所示的太陽光發電系統可以用於照明、電子設備等使用電力的各種各樣的負載 1031。

而且，本實施例模式可以與其他實施例模式適當地組合來使用。

實施例 1

在本實施例中，參照圖 25 而說明利用所公開的發明的一種方式在玻璃基板上形成的單晶矽層的特性。

首先，藉由使用上述實施例模式所說明的方法，在玻璃基板上形成單晶矽層。在本實施例中，在厚度為 0.7mm 的玻璃基板上形成由厚度為 50nm 的氧化矽層、厚度為 50nm 的氮氧化矽層、厚度為 120nm 的單晶矽層構成的疊層結構。並且，然後，在上述單晶矽層上按順序形成結晶度高的矽層和結晶度低的矽層。

結晶度高的矽層的製造條件為如下。

- 成膜法：電漿 CVD
- 原料氣體：矽烷（4sccm）+氫（400sccm）
- 功率（頻率）：15W（60MHz）

- 壓力：100Pa
- 電極間隔：20mm
- 玻璃基板溫度：280℃
- 厚度：20nm

此外，結晶度低的矽層的製造條件為如下。

- 成膜法：電漿 CVD 法
- 原料氣體：矽烷（25sccm）+ 氫（150sccm）
- 功率（頻率）：30W（27MHz）
- 壓力：66.6Pa
- 電極間隔：25mm
- 玻璃基板溫度：280℃
- 厚度：480nm

當製造上述結晶度低的矽層時，觀察半導體層的特性。具體地，進行利用顯微鏡的矽層表面的觀察、拉曼光譜觀察、EBSP（Electron Back Scattering Pattern；電子背散射衍射花樣）觀察。

此後，藉由固相外延成長，使結晶度低的半導體層單晶化。具體地說，利用氣體加熱方式的 RTA（GRTA；Gas Rapid Thermal Anneal：氣體快速熱退火）裝置進行 650℃ 且 6 分鐘的熱處理。而且，由於在本實施例中形成的結晶度高的矽層是單晶矽層，所以沒可能會藉由上述加熱處理而其結晶度大大變化。當然，在結晶度高的矽層不是單晶矽層的情況下，藉由固相成長而單晶化。此外，在該階段

中，不發生上述矽層的剝離。在上述熱處理後，再次進行表面觀察、拉曼光譜觀察、EBSP觀察。

圖 25 總結上述觀察結果來示出。左列是熱處理之前的觀察結果，並且右列是熱處理之後的觀察結果。根據這些的比較，可以知道如下事實：在加熱處理之前後，半導體層的特性大大變化。例如，加熱處理之後的拉曼光譜的峰波數（peak wavenumber）為 519.1cm^{-1} ，並且，其峰值陡峭（半峰全寬為 5.33cm^{-1} ）。再者，藉由 EBSP 觀察，可以知道如下事實：結晶的排列十分整齊，在實質上單晶化。

藉由使用這種半導體層，可以製造具有優越的特性的光電轉換裝置。

（比較例）

爲了比較，在單晶矽層上直接形成結晶度低的矽層，進行爲固相成長的加熱處理。而且，雖然在本比較例中使用結晶度低的矽層（厚度：500nm）而代替由結晶度高的矽層和結晶度低的矽層構成的疊層結構，但是對於其以外的條件，採用與上述實施例相同的條件。

加熱處理的結果，在本比較例中，發生半導體層的剝離。可以認爲，這是因爲如下緣故：單晶半導體層和結晶度低的矽層之間的緊密性低。根據本比較例，可以確認到所公開的發明的一種方式的有效性。

【圖式簡單說明】

在附圖中：

圖 1 是表示光電轉換裝置的實例的截面圖；

圖 2 是表示光電轉換裝置的實例的平面圖；

圖 3A 至 3D 是表示光電轉換裝置的製造方法的實例的截面圖；

圖 4A 至 4C 是表示光電轉換裝置的製造方法的實例的截面圖；

圖 5A 至 5C 是表示光電轉換裝置的製造方法的實例的截面圖；

圖 6A 和 6B 是表示光電轉換裝置的製造方法的實例的截面圖；

圖 7A 和 7B 是對應於光電轉換裝置的單元元件的截面圖的能帶圖；

圖 8 是表示光電轉換裝置的實例的截面圖；

圖 9A 至 9C 是表示從圓形的單晶半導體基板切割出預定形狀的半導體基板的方式的圖；

圖 10A 至 10D 是表示光電轉換裝置的製造方法的實例的截面圖；

圖 11A 至 11D 是表示光電轉換裝置的製造方法的實例的截面圖；

圖 12A 至 12D 是表示光電轉換裝置的製造方法的實例的截面圖；

圖 13A 和 13B 是表示光電轉換裝置的製造方法的實例

的截面圖；

圖 14 是表示串聯型光電轉換裝置的實例的截面圖；

圖 15A 和 15B 是表示串聯型光電轉換裝置的製造方法的實例的截面圖；

圖 16A 和 16B 是表示串聯型光電轉換裝置的製造方法的實例的截面圖；

圖 17A 和 17B 是對應於串聯型光電轉換裝置的單元元件的截面圖的能帶圖；

圖 18 是表示疊層型光電轉換裝置的實例的截面圖；

圖 19A 和 19B 是對應於疊層型光電轉換裝置的單元元件的截面圖的能帶圖；

圖 20 是表示光電轉換裝置的製造方法的實例的截面圖；

圖 21 是表示離子摻雜裝置的結構的示意圖；

圖 22 是表示光電轉換裝置的實例的截面圖；

圖 23A 和 23B 是說明太陽光發電模組的結構的示意圖

；

圖 24 是說明太陽光發電系統的實例的示意圖；以及

圖 25 是表示實施例中的觀察結果的圖。

【主要元件符號說明】

100：光電轉換裝置

101：單晶半導體基板

102：支撐基板

103：單晶半導體基板
 103a：單晶半導體基板
 103b：單晶半導體基板
 104：絕緣層
 105：脆弱層
 106：電極
 107：保護層
 108：雜質半導體層
 109：分離基板
 110：單晶半導體層
 111A：半導體層
 111B：半導體層
 112：單晶半導體層
 112A：下層區域
 112B：上層區域
 114：雜質半導體層
 116：輔助電極
 118：電極
 119：鈍化層
 120：單元元件
 200：光電轉換裝置
 217：輔助電極
 219：輔助電極
 222：雜質半導體層

224：非單晶半導體層
 226：雜質半導體層
 230：單元元件
 232：電極
 300：光電轉換裝置
 340：單元元件
 342：雜質半導體層
 344：非單晶半導體層
 346：雜質半導體層
 352：電極
 353：輔助電極
 354：輔助電極
 1026：背面電極
 1027：背面電極
 1028：太陽光發電模組
 1029：充電控制電路
 1030：蓄電池
 1031：負載
 2000：離子源
 2001：燈絲
 2002：燈絲電源
 2003：電源控制部
 2004：氣體供應部
 2005：電極

2006：基板支撐部

2007：質量分析管

2008：質量分析計

2017：離子束

七、申請專利範圍

1. 一種光電轉換裝置的製造方法，包含：

在單晶半導體基板上形成第一雜質半導體層；

對該單晶半導體基板照射離子以在該單晶半導體基板中形成脆化層；

在該第一雜質半導體層上形成第一電極；

在該第一電極上形成絕緣層；

將該絕緣層和支撐基板互相貼緊來將該單晶半導體基板和該支撐基板貼在一起，然後，沿著該脆化層分離該單晶半導體基板，從而在該支撐基板上提供包括該絕緣層、該第一電極、該第一雜質半導體層及第一單晶半導體層的疊層體；

在該第一單晶半導體層上形成第一半導體層；

在與該第一半導體層不同的條件下在該第一半導體層上形成第二半導體層；

藉由固相成長來提高該第一半導體層及該第二半導體層的結晶度，以形成第二單晶半導體層；

在該第二單晶半導體層上形成具有與該第一雜質半導體層相反的導電型的第二雜質半導體層；以及

在該第二雜質半導體層上形成第二電極。

2. 如申請專利範圍第 1 項的光電轉換裝置的製造方法，其中形成該第一半導體層及該第二半導體層，以使該第一半導體層的結晶度高於該第二半導體層的結晶度。

3. 如申請專利範圍第 1 項的光電轉換裝置的製造方

法，其中形成該第一半導體層及該第二半導體層，以使該第一半導體層的氫濃度低於該第二半導體層的氫濃度。

4. 如申請專利範圍第 1 項的光電轉換裝置的製造方法，其中將該第一半導體層形成為 10nm 至 50nm 厚。

5. 如申請專利範圍第 1 項的光電轉換裝置的製造方法，其中

使用由包含氫的原料氣體產生的離子作為該離子。

6. 如申請專利範圍第 1 項的光電轉換裝置的製造方法，其中形成該第一單晶半導體層及該第二單晶半導體層，以使該第一單晶半導體層及該第二單晶半導體層的總厚度為 800nm 或更大。

7. 如申請專利範圍第 1 項的光電轉換裝置的製造方法，其中該第一雜質半導體層是 p 型雜質半導體層，且其中該第二雜質半導體層是 n 型雜質半導體層。

8. 如申請專利範圍第 1 項的光電轉換裝置的製造方法，其中該第一半導體層藉由氫氣體對矽烷類氣體的流量比為 50:1 或更大的電漿化學氣相沈積法來形成。

9. 如申請專利範圍第 8 項的光電轉換裝置的製造方法，其中該矽烷類氣體是矽烷或乙矽烷。

10. 如申請專利範圍第 8 或 9 項的光電轉換裝置的製造方法，其中該電漿化學氣相沈積法在從 1Pa 到 10^3 Pa 的壓力下進行。

11. 如申請專利範圍第 1 項的光電轉換裝置的製造方法，其中該第一雜質半導體層和該第二雜質半導體層藉由

離子注入法或離子摻雜法來形成。

12. 如申請專利範圍第 1 項的光電轉換裝置的製造方法，其中對該第一單晶半導體層照射雷射光束以修復或去掉包括在該第一單晶半導體層中的晶體缺陷。

13. 如申請專利範圍第 1 項的光電轉換裝置的製造方法，其中該第二單晶半導體層藉由利用快速熱退火對該第一半導體層及該第二半導體層進行加熱來形成。

14. 一種光電轉換裝置的製造方法，包含：

對單晶半導體基板照射離子以在該單晶半導體基板中形成脆化層；

在該單晶半導體基板上形成第一雜質半導體層；

在該第一雜質半導體層上形成第一電極；

在該第一電極上形成絕緣層；

將該絕緣層和支撐基板互相貼緊來將該單晶半導體基板和該支撐基板貼在一起，然後，沿著該脆化層分離該單晶半導體基板，從而在該支撐基板上提供包括該絕緣層、該第一電極、該第一雜質半導體層及第一單晶半導體層的疊層體；

在該第一單晶半導體層上形成第一半導體層；

在與該第一半導體層不同的條件下在該第一半導體層上形成第二半導體層；

藉由固相成長來提高該第一半導體層及該第二半導體層的結晶度，以形成第二單晶半導體層；

在該第二單晶半導體層上形成具有與該第一雜質半導

體層相反的導電型的第二雜質半導體層；以及

在該第二雜質半導體層上形成第二電極。

15. 如申請專利範圍第 14 項的光電轉換裝置的製造方法，其中形成該第一半導體層及該第二半導體層，以使該第一半導體層的結晶度高於該第二半導體層的結晶度。

16. 如申請專利範圍第 14 項的光電轉換裝置的製造方法，其中形成該第一半導體層及該第二半導體層，以使該第一半導體層的氫濃度低於該第二半導體層的氫濃度。

17. 如申請專利範圍第 14 項的光電轉換裝置的製造方法，其中將該第一半導體層形成為 10nm 至 50nm 厚。

18. 如申請專利範圍第 14 項的光電轉換裝置的製造方法，其中使用由包含氫的原料氣體產生的離子作為該離子。

19. 如申請專利範圍第 14 項的光電轉換裝置的製造方法，其中形成該第一單晶半導體層及該第二單晶半導體層，以使該第一單晶半導體層及該第二單晶半導體層的總厚度為 800nm 或更大。

20. 如申請專利範圍第 14 項的光電轉換裝置的製造方法，其中該第一雜質半導體層是 p 型雜質半導體層，並且其中該第二雜質半導體層是 n 型雜質半導體層。

21. 如申請專利範圍第 14 項的光電轉換裝置的製造方法，其中該第一半導體層藉由氫氣體對矽烷類氣體的流量比為 50:1 或更多的電漿化學氣相沈積法來形成。

22. 如申請專利範圍第 21 項的光電轉換裝置的製造

方法，其中該矽烷類氣體是矽烷或乙矽烷。

23. 如申請專利範圍第 21 項的光電轉換裝置的製造方法，其中該電漿化學氣相沈積法在從 1Pa 到 10^3 Pa 的壓力下進行。

24. 如申請專利範圍第 14 項的光電轉換裝置的製造方法，其中該第一雜質半導體層和該第二雜質半導體層藉由離子注入法或離子摻雜法來形成。

25. 如申請專利範圍第 14 項的光電轉換裝置的製造方法，其中對該第一單晶半導體層照射雷射光束以修復或去掉包括在該第一單晶半導體層中的晶體缺陷。

26. 如申請專利範圍第 14 項的光電轉換裝置的製造方法，其中該第二單晶半導體層藉由利用快速熱退火對該第一半導體層及該第二半導體層進行加熱來形成。

27. 一種光電轉換裝置的製造方法，包含：

在單晶半導體基板上形成第一電極；

對該單晶半導體基板照射離子以在該單晶半導體基板中形成脆化層；

在該單晶半導體基板上形成第一雜質半導體層；

在該第一電極上形成絕緣層；

將該絕緣層和支撐基板互相貼緊來將該單晶半導體基板和該支撐基板貼在一起，然後，沿著該脆化層分離該單晶半導體基板，從而在該支撐基板上提供包括該絕緣層、該第一電極、該第一雜質半導體層及第一單晶半導體層的疊層體；

在該第一單晶半導體層上形成第一半導體層；

在與該第一半導體層不同的條件下在該第一半導體層上形成第二半導體層；

藉由固相成長來提高該第一半導體層及該第二半導體層的結晶度，以形成第二單晶半導體層；

在該第二單晶半導體層上形成具有與該第一雜質半導體層相反的導電型的第二雜質半導體層；以及

在該第二雜質半導體層上形成第二電極。

28. 如申請專利範圍第 27 項的光電轉換裝置的製造方法，其中形成該第一半導體層及該第二半導體層，以使該第一半導體層的結晶度高於該第二半導體層的結晶度。

29. 如申請專利範圍第 27 項的光電轉換裝置的製造方法，其中形成該第一半導體層及該第二半導體層，以使該第一半導體層的氫濃度低於該第二半導體層的氫濃度。

30. 如申請專利範圍第 27 項的光電轉換裝置的製造方法，其中將該第一半導體層形成為 10nm 至 50nm 厚。

31. 如申請專利範圍第 27 項的光電轉換裝置的製造方法，其中

使用由包含氫的原料氣體產生的離子作為該離子。

32. 如申請專利範圍第 27 項的光電轉換裝置的製造方法，其中形成該第一單晶半導體層及該第二單晶半導體層，以使該第一單晶半導體層及該第二單晶半導體層的總厚度為 800nm 或更大。

33. 如申請專利範圍第 27 項的光電轉換裝置的製造

方法，其中該第一雜質半導體層是 p 型雜質半導體層，並且其中該第二雜質半導體層是 n 型雜質半導體層。

34. 如申請專利範圍第 27 項的光電轉換裝置的製造方法，其中該第一半導體層藉由氫氣體相對於矽烷類氣體的流量比為 50:1 或更大的電漿化學氣相沈積法來形成。

35. 如申請專利範圍第 34 項的光電轉換裝置的製造方法，其中該矽烷類氣體是矽烷或乙矽烷。

36. 如申請專利範圍第 34 項的光電轉換裝置的製造方法，其中該電漿化學氣相沈積法在從 1 Pa 到 10^3 Pa 的壓力下進行。

37. 如申請專利範圍第 27 項的光電轉換裝置的製造方法，其中該第一雜質半導體層和該第二雜質半導體層藉由離子注入法或離子摻雜法來形成。

38. 如申請專利範圍第 27 項的光電轉換裝置的製造方法，其中對該第一單晶半導體層照射雷射光束以修復或去掉包括在該第一單晶半導體層中的晶體缺陷。

39. 如申請專利範圍第 27 項的光電轉換裝置的製造方法，其中該第二單晶半導體層藉由利用快速熱退火對該第一半導體層及該第二半導體層進行加熱來形成。

40. 一種光電轉換裝置的製造方法，包含：

在單晶半導體基板上形成第一電極及第一雜質半導體層；

對該單晶半導體基板照射離子以在該單晶半導體基板中形成脆化層；

在該第一電極上形成絕緣層；

將該絕緣層和支撐基板互相貼緊來將該單晶半導體基板和該支撐基板貼在一起，然後，沿著該脆化層分離該單晶半導體基板，從而在該支撐基板上提供包括該絕緣層、該第一電極、該第一雜質半導體層及第一單晶半導體層的疊層體；

在該第一單晶半導體層上形成第一半導體層；

在與該第一半導體層不同的條件下在該第一半導體層上形成第二半導體層；

藉由固相成長，提高該第一半導體層及該第二半導體層的結晶度；

在該第二半導體層上形成具有與該第一雜質半導體層相反的導電型的第二雜質半導體層；以及

在該第二雜質半導體層上形成第二電極。

41. 如申請專利範圍第 40 項的光電轉換裝置的製造方法，其中形成該第一半導體層及該第二半導體層，以使該第一半導體層的結晶度高於該第二半導體層的結晶度。

42. 如申請專利範圍第 40 項的光電轉換裝置的製造方法，其中形成該第一半導體層及該第二半導體層，以使該第一半導體層的氫濃度低於該第二半導體層的氫濃度。

43. 如申請專利範圍第 40 項的光電轉換裝置的製造方法，其中將該第一半導體層形成為 10nm 至 50nm 厚。

44. 如申請專利範圍第 40 項的光電轉換裝置的製造方法，其中

使用由包含氫的原料氣體產生的離子作為該離子。

45. 如申請專利範圍第 40 項的光電轉換裝置的製造方法，其中形成該第一單晶半導體層、該第一半導體層及該第二半導體層，以使它們的總厚度為 800nm 或更大。

46. 如申請專利範圍第 40 項的光電轉換裝置的製造方法，其中該第一雜質半導體層是 p 型雜質半導體層，並且其中該第二雜質半導體層是 n 型雜質半導體層。

47. 如申請專利範圍第 40 項的光電轉換裝置的製造方法，其中該第一半導體層藉由氫氣體相對於矽烷類氣體的流量比為 50:1 或更大的電漿化學氣相沈積法來形成。

48. 如申請專利範圍第 47 項的光電轉換裝置的製造方法，其中該矽烷類氣體是矽烷或乙矽烷。

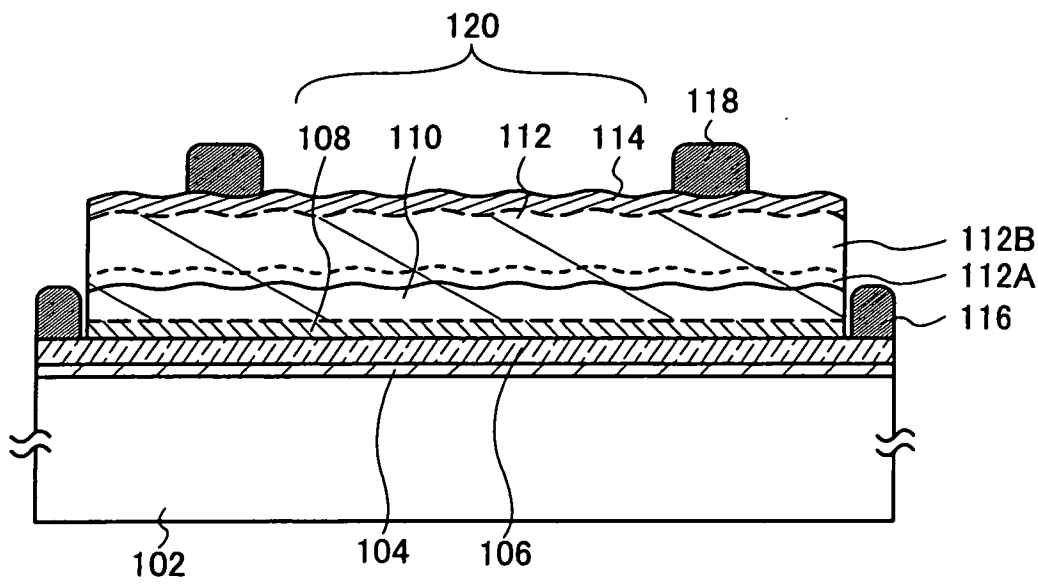
49. 如申請專利範圍第 47 項的光電轉換裝置的製造方法，其中該電漿化學氣相沈積法在從 1Pa 到 10^3 Pa 的壓力下進行。

50. 如申請專利範圍第 40 項的光電轉換裝置的製造方法，其中該第一雜質半導體層和該第二雜質半導體層藉由離子注入法或離子摻雜法來形成。

51. 如申請專利範圍第 40 項的光電轉換裝置的製造方法，其中對該第一單晶半導體層照射雷射光束以修復或去掉包括在該第一單晶半導體層中的晶體缺陷。

52. 如申請專利範圍第 40 項的光電轉換裝置的製造方法，其中藉由利用快速熱退火對該第一半導體層及該第二半導體層進行加熱，提高結晶度。

圖 1



100

圖2

100

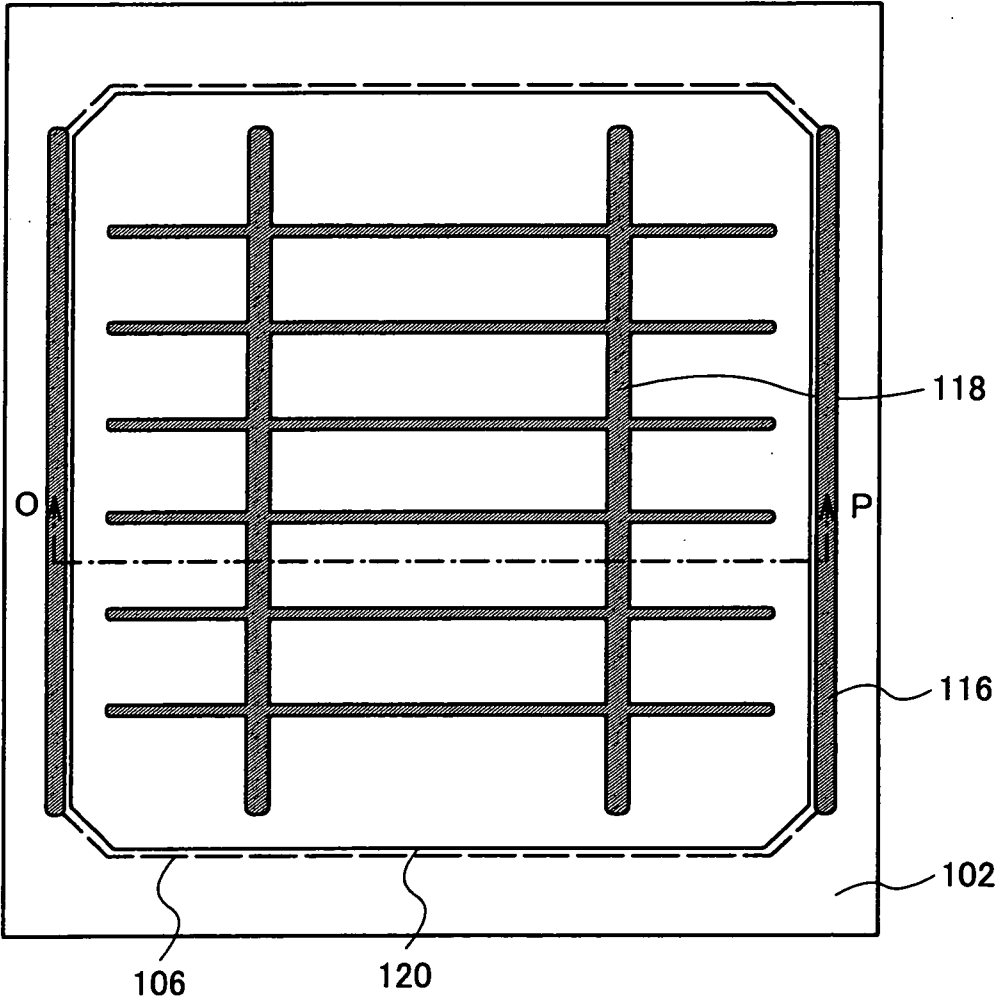


圖 3A

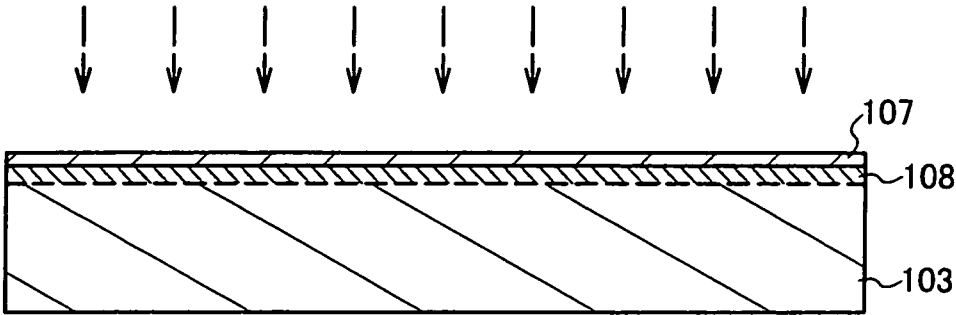


圖 3B

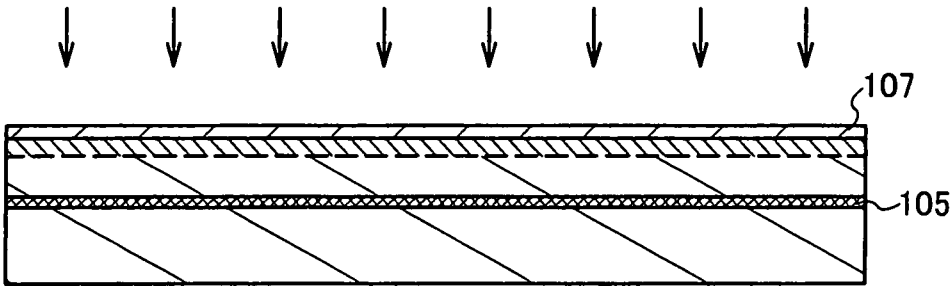


圖 3C

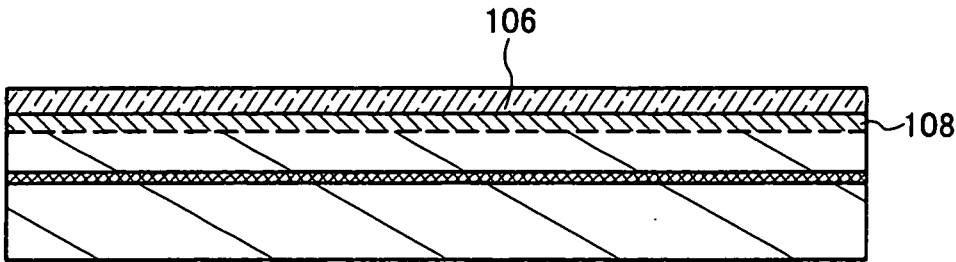


圖 3D

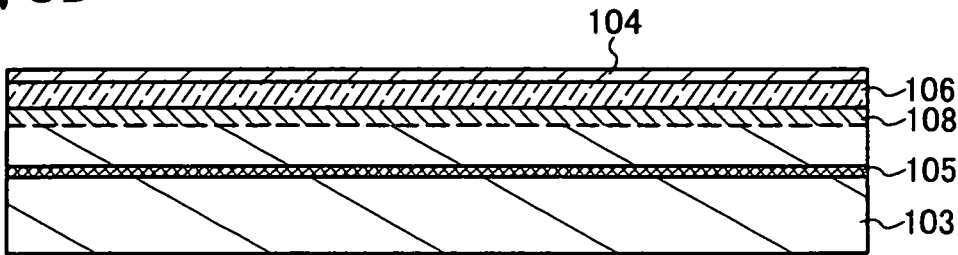


圖 4A

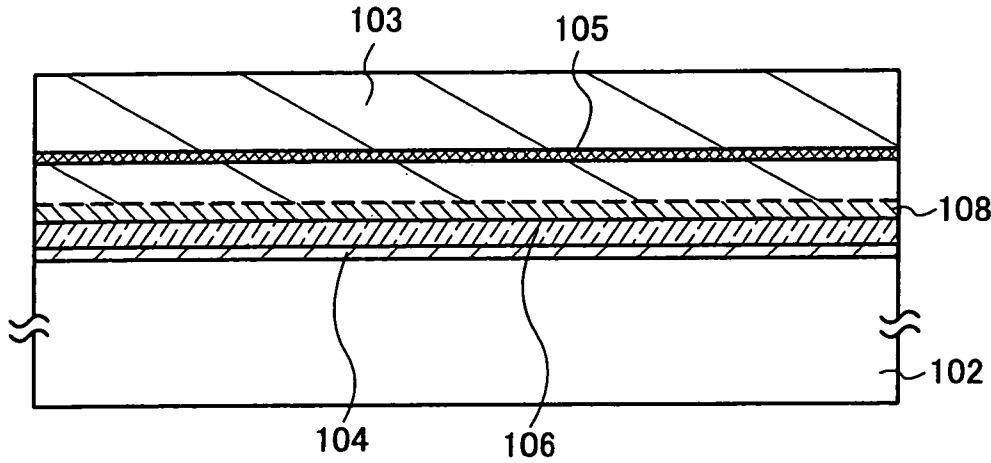


圖 4B

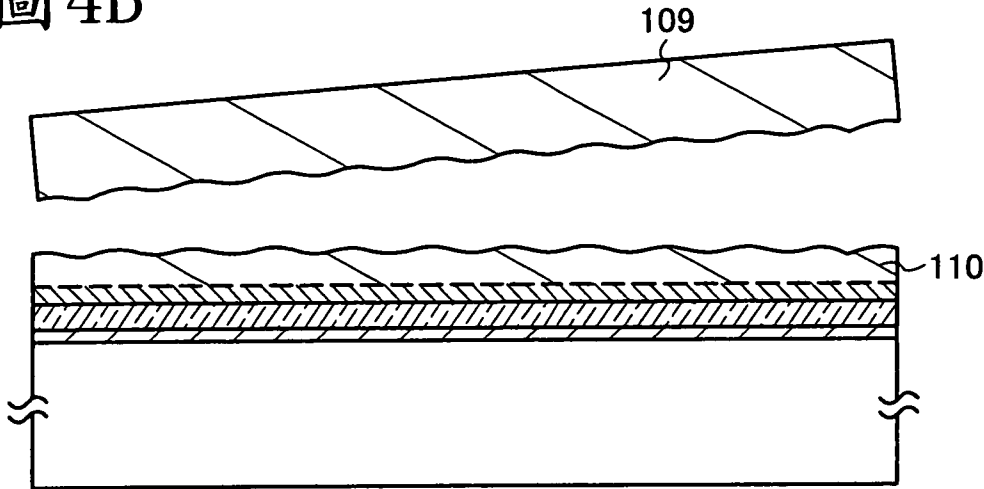


圖 4C

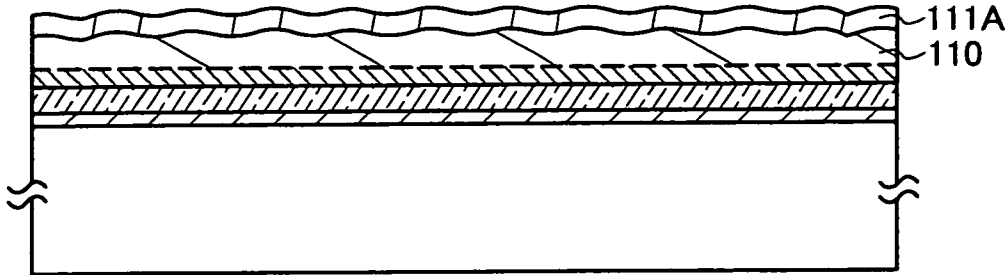


圖 5A

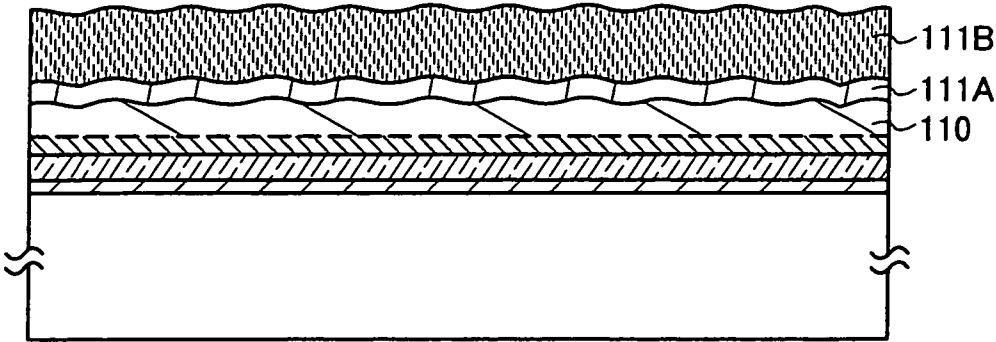


圖 5B

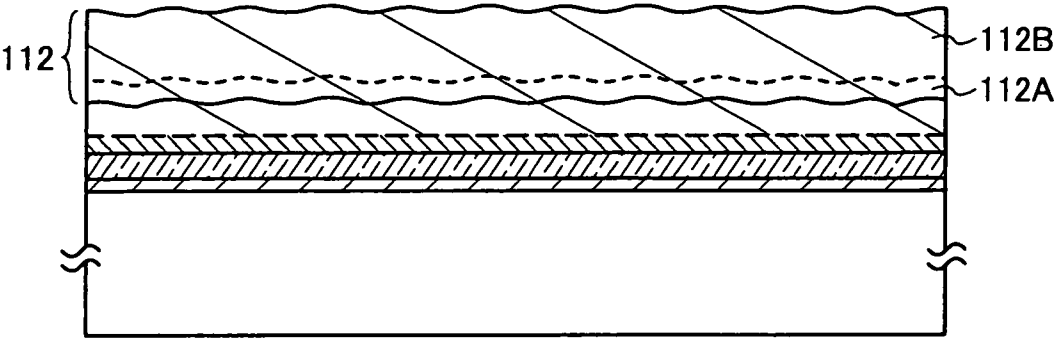


圖 5C

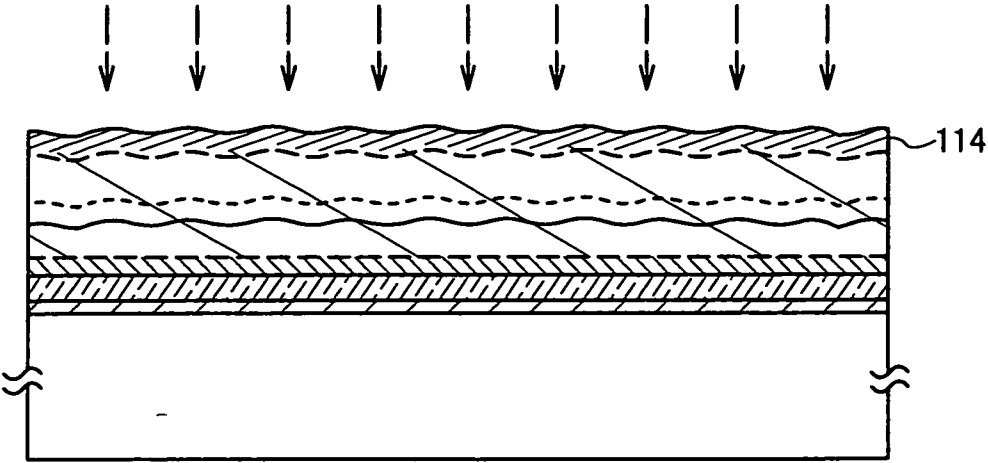


圖 6A

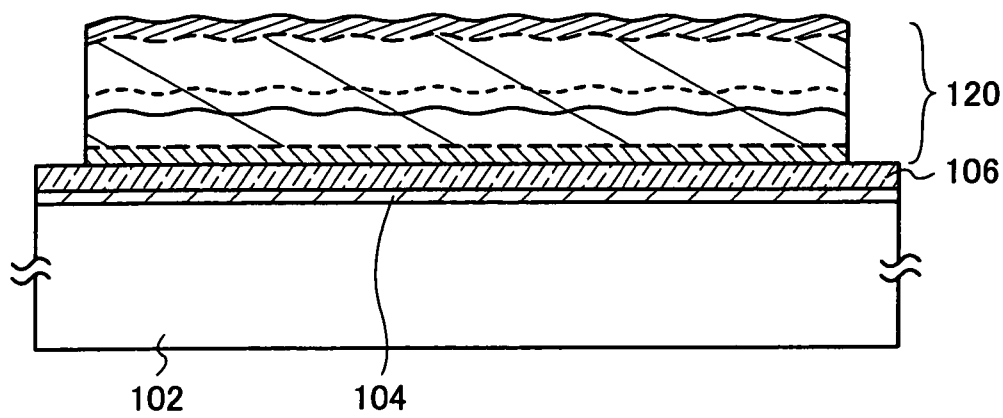


圖 6B

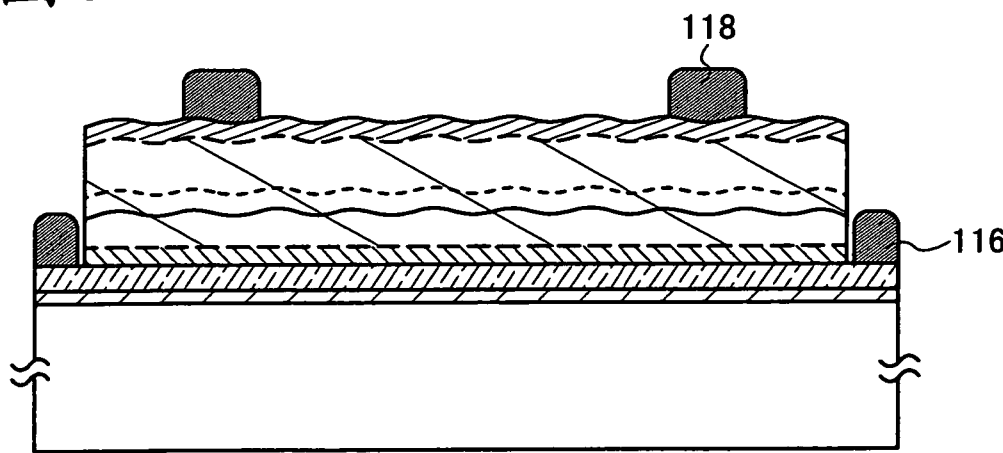


圖 7A

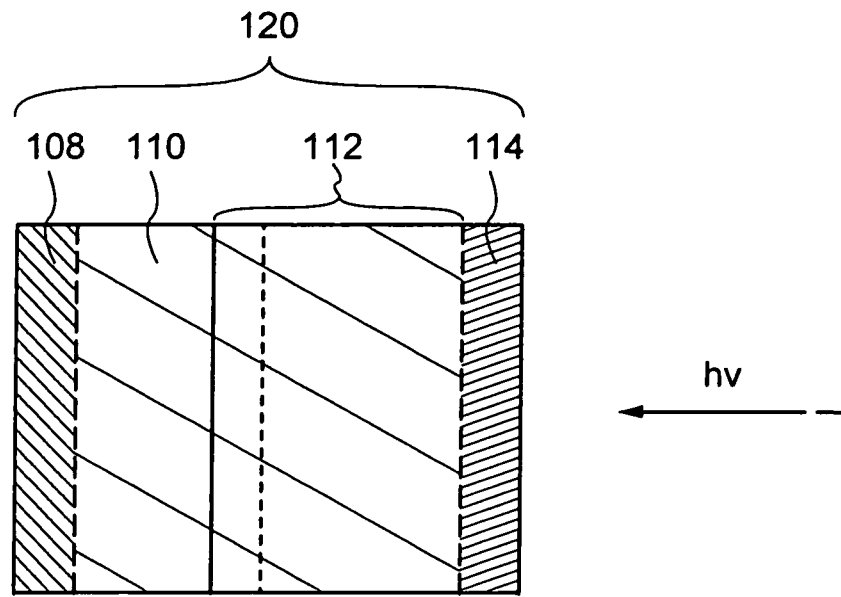


圖 7B

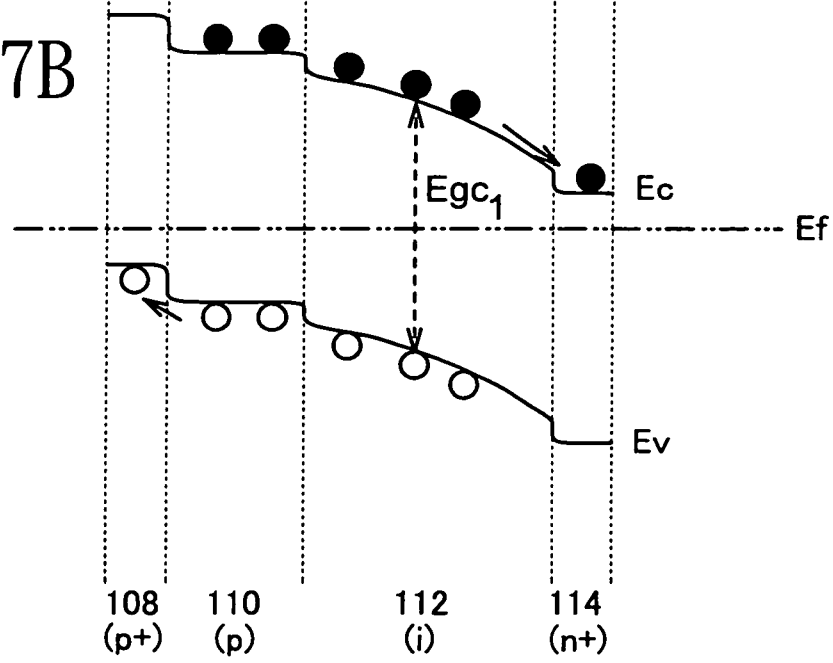


圖 8

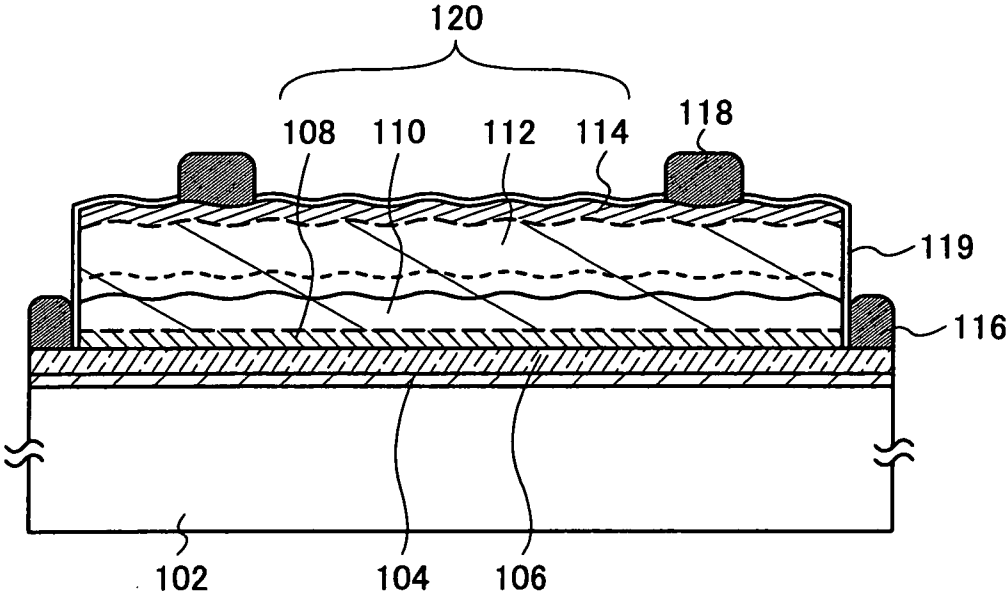


圖 9A

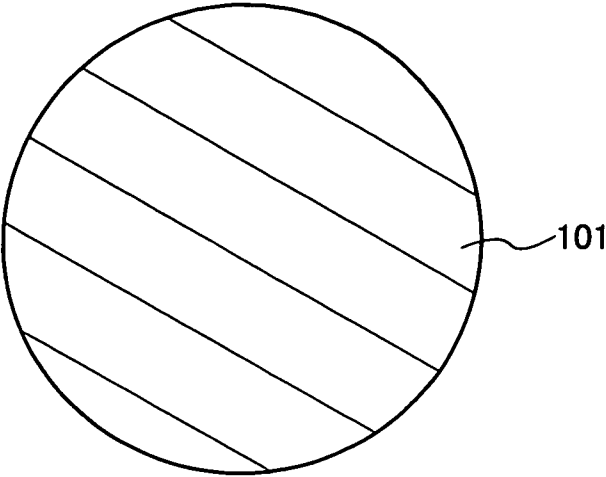


圖 9B

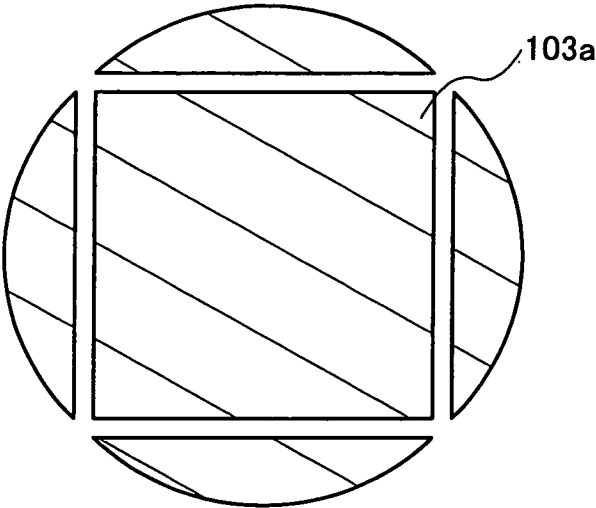


圖 9C

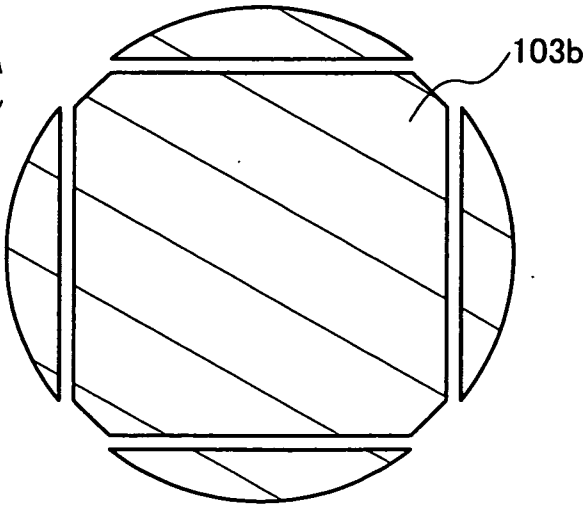


圖 10A

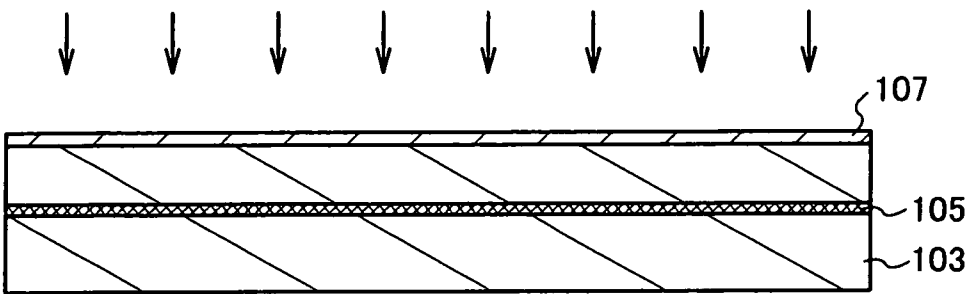


圖 10B

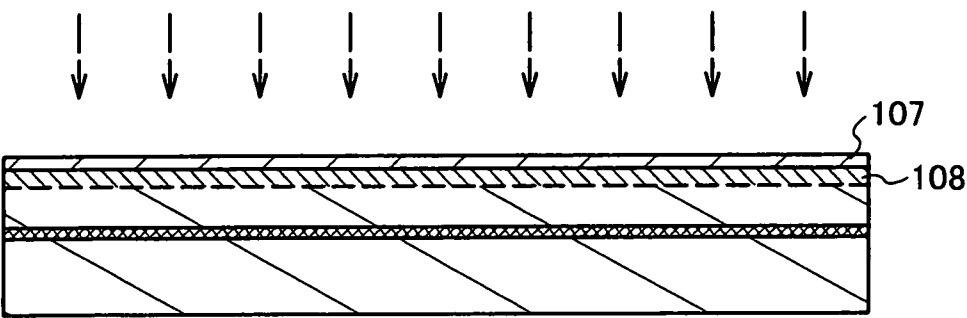


圖 10C

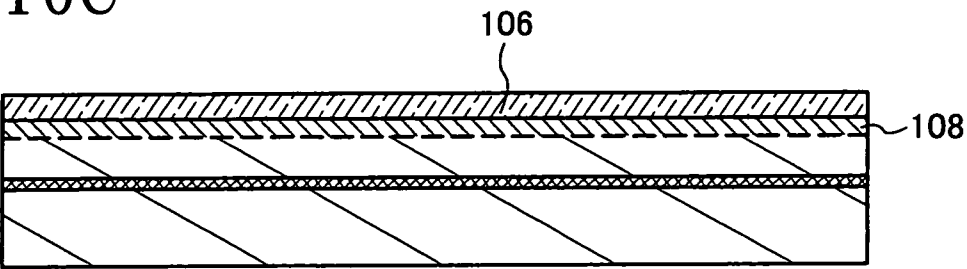


圖 10D

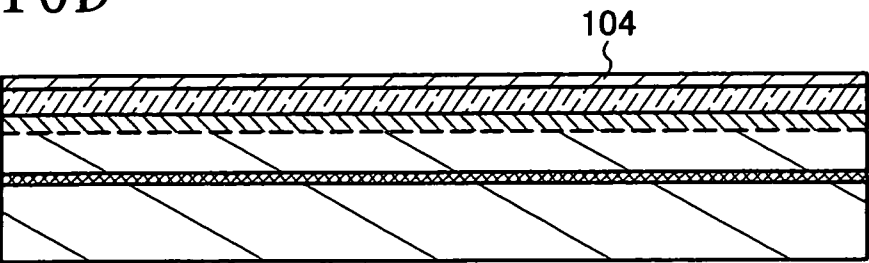


圖11A

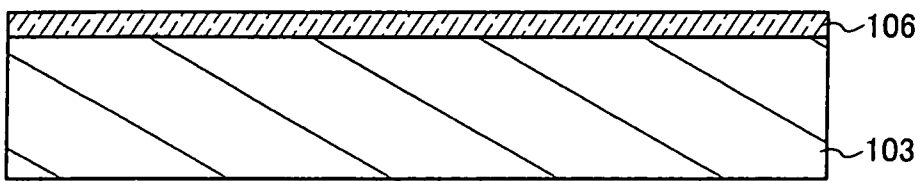


圖11B

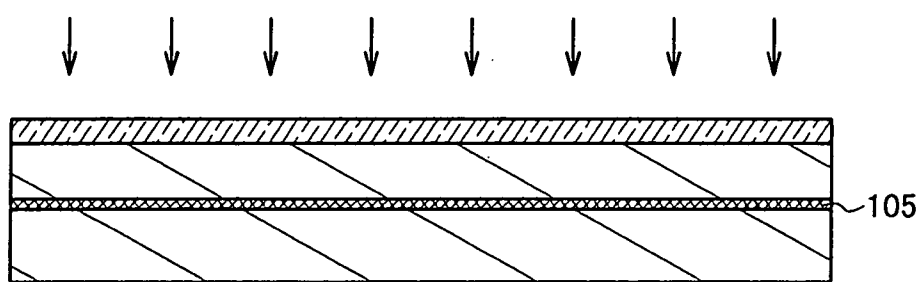


圖11C

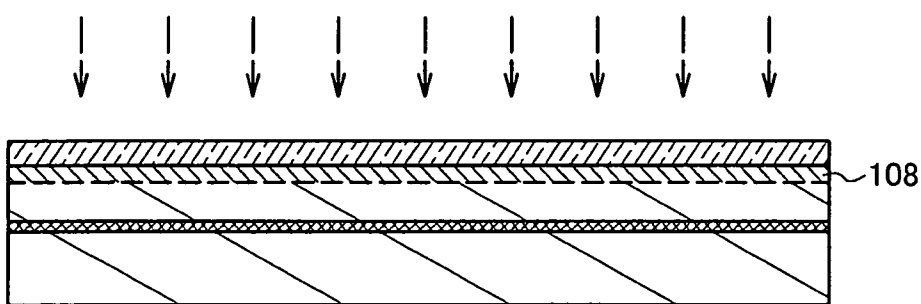


圖11D

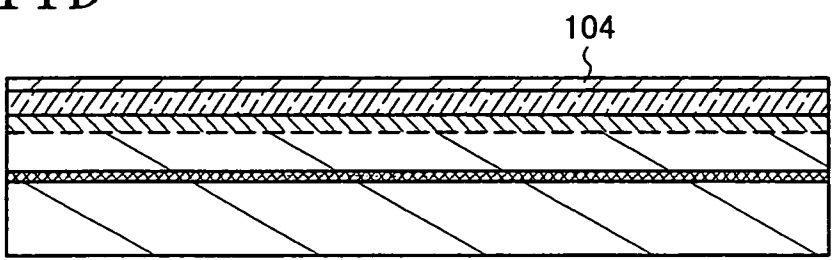


圖 12A

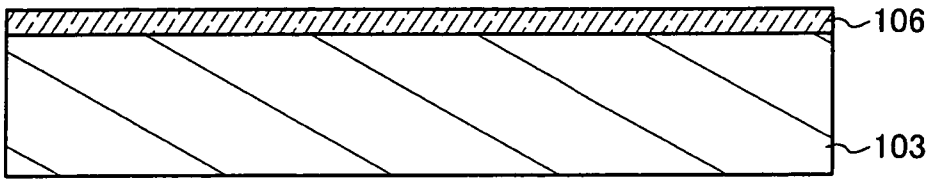


圖 12B

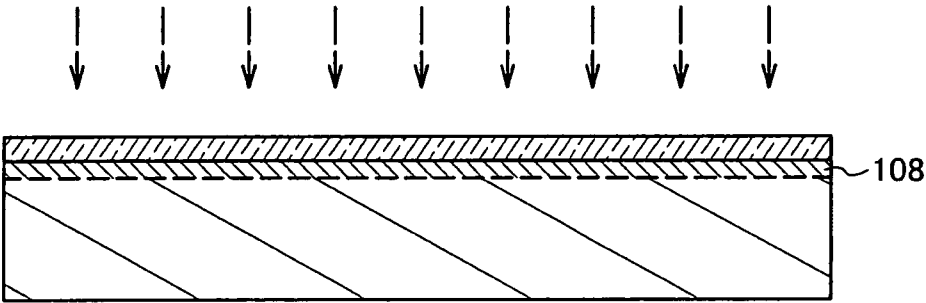


圖 12C

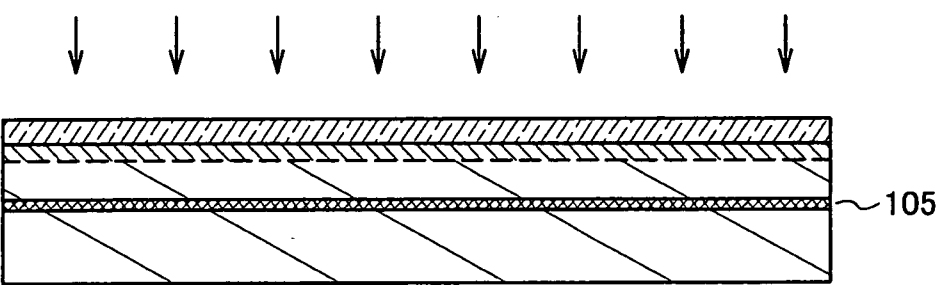


圖 12D

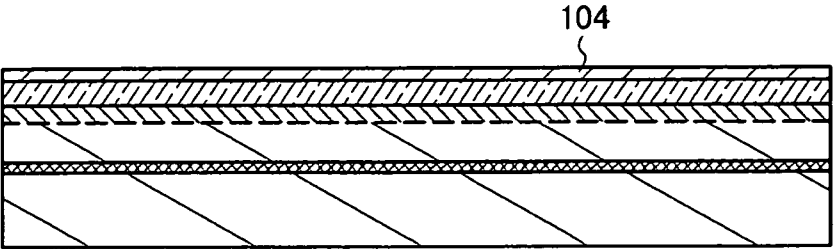


圖 13A

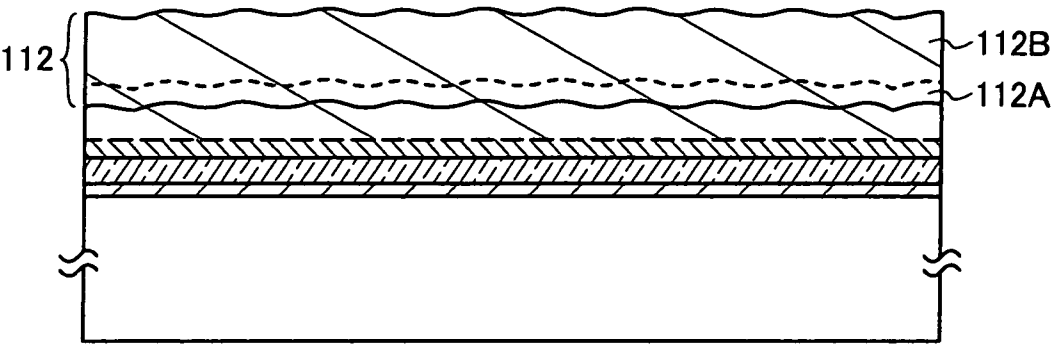


圖 13B

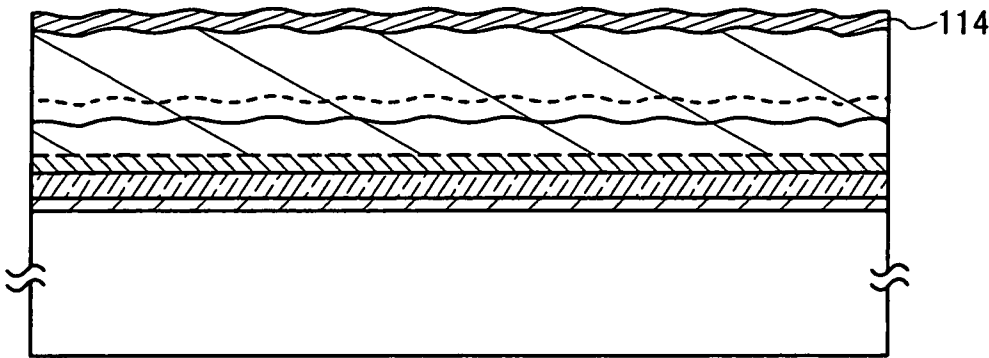


圖14

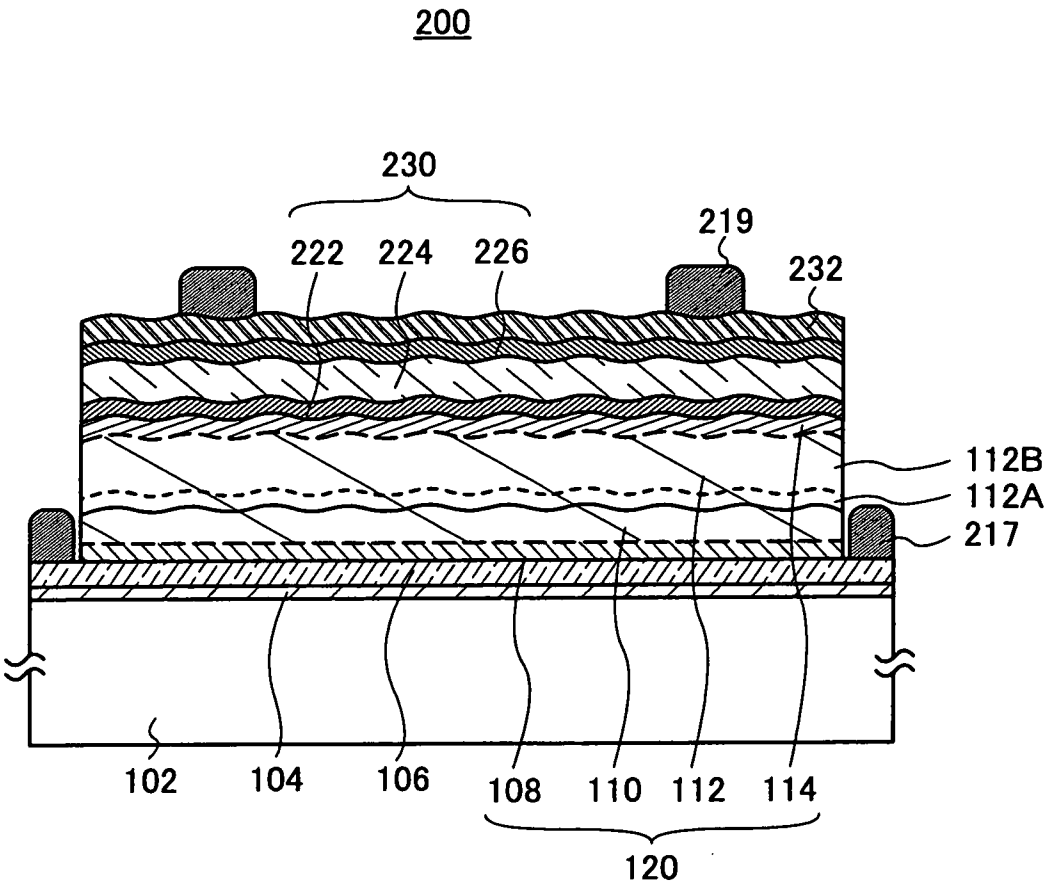


圖 15A

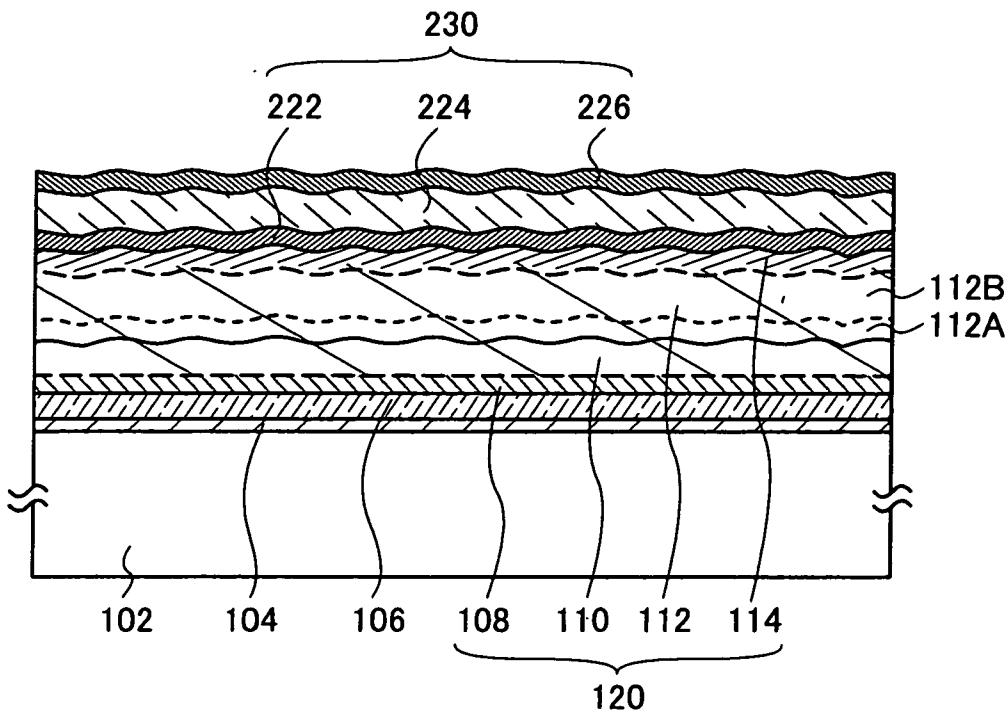


圖 15B

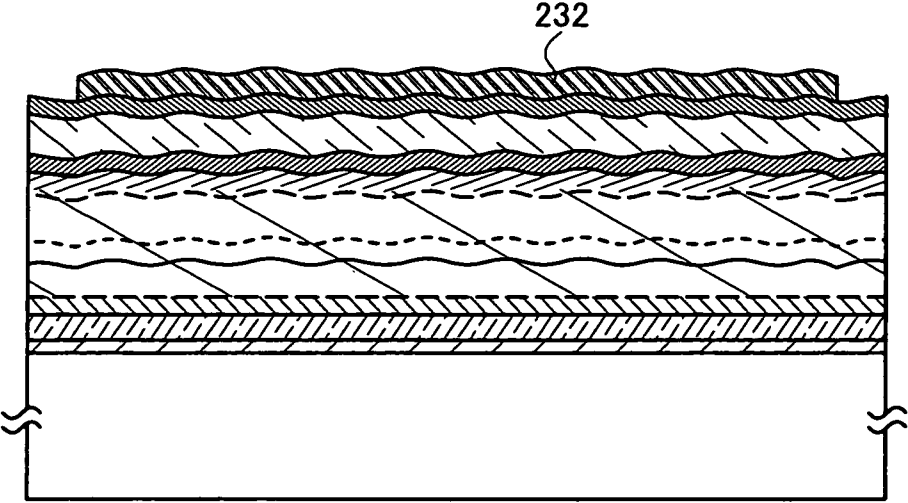


圖 16A

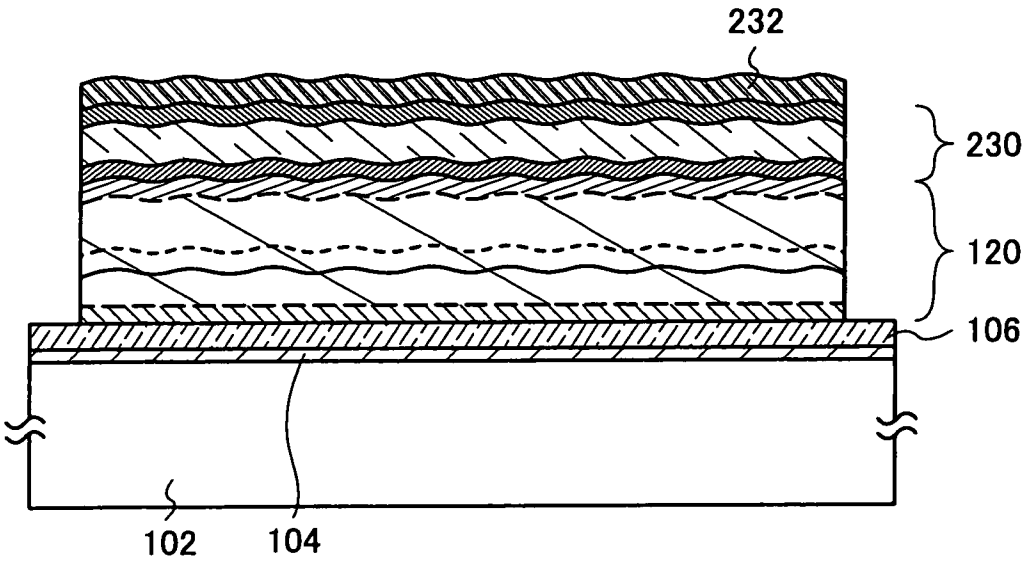


圖 16B

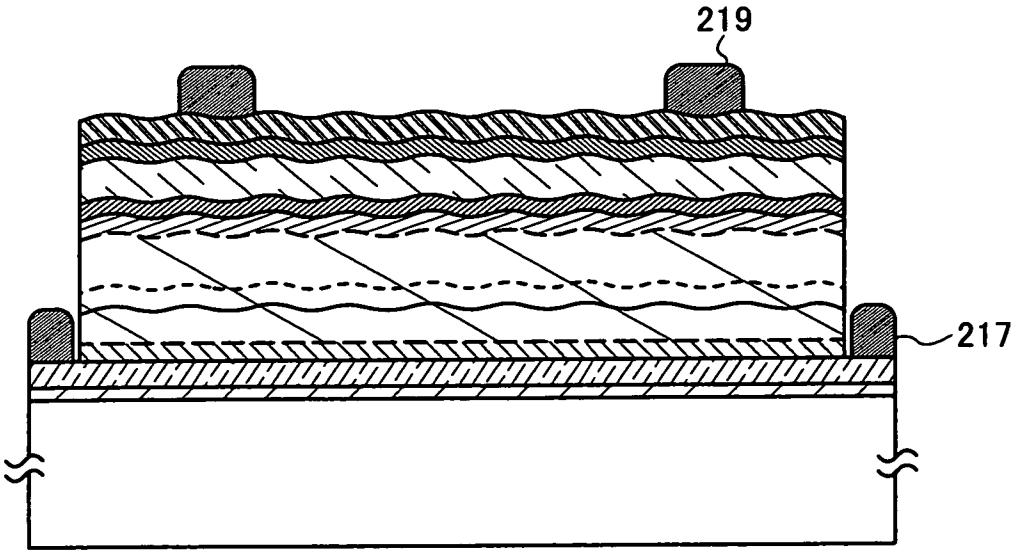


圖17A

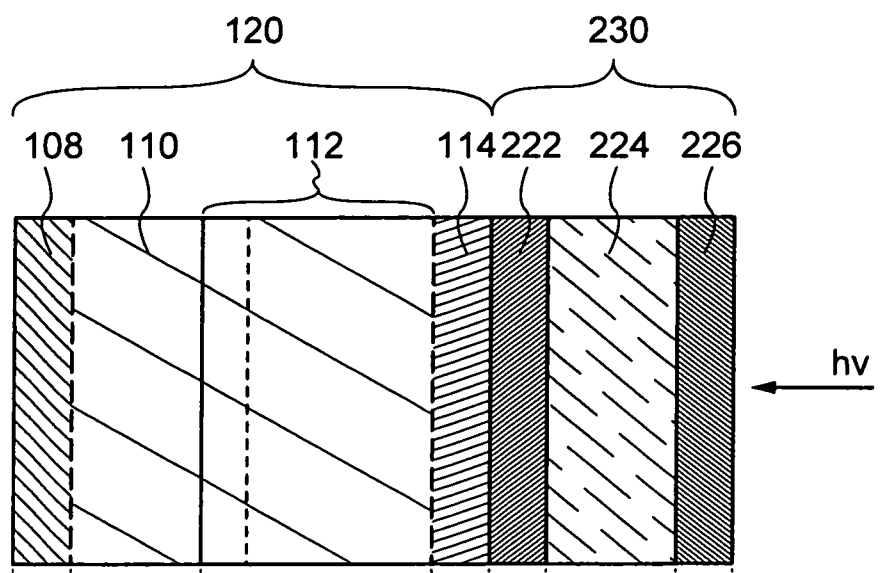


圖17B

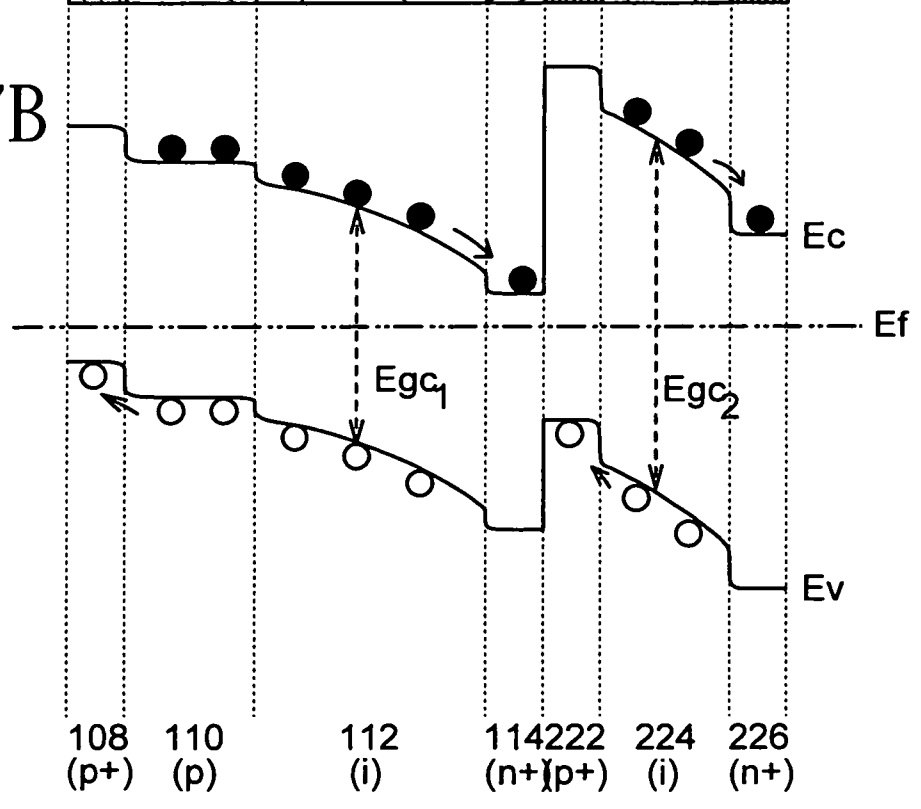


圖 18

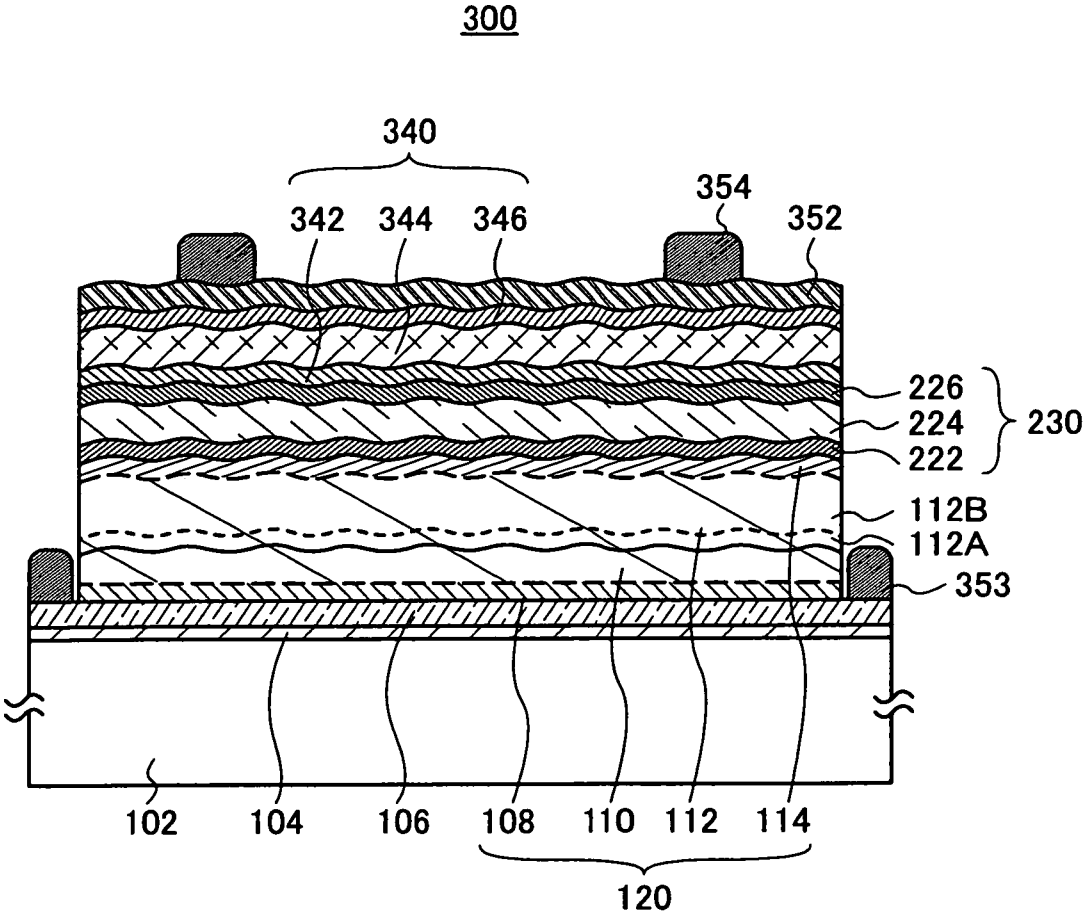


圖 19A

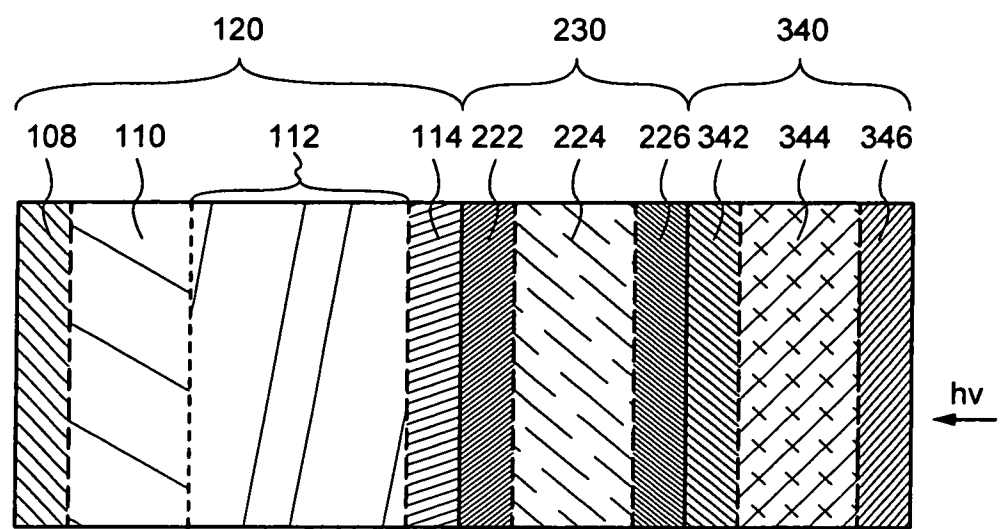


圖 19B

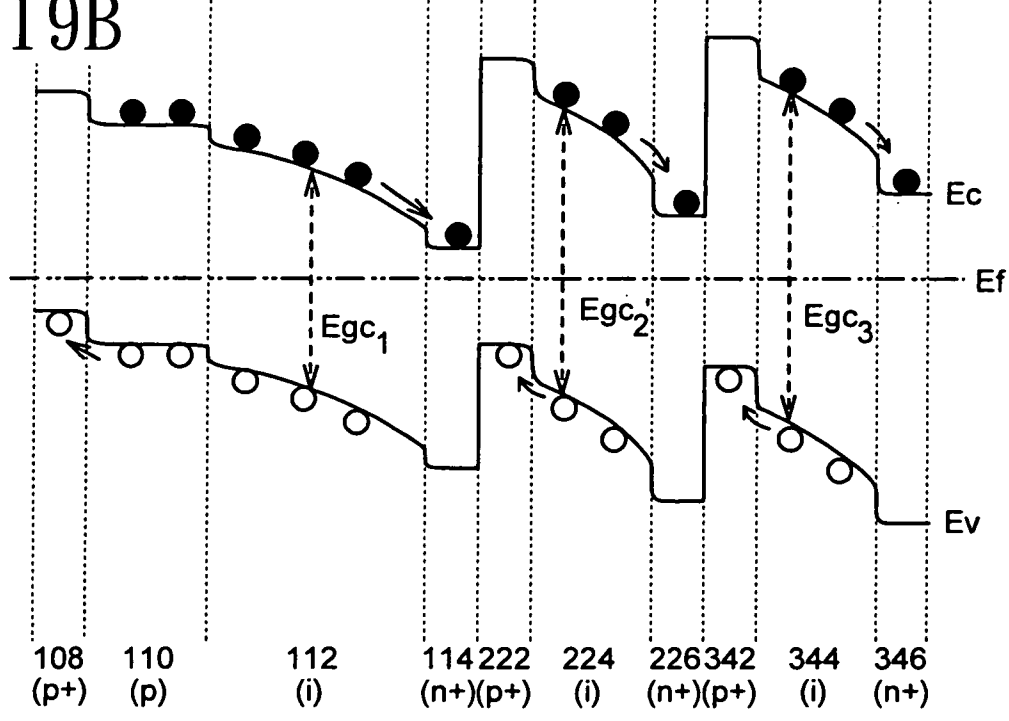


圖 20

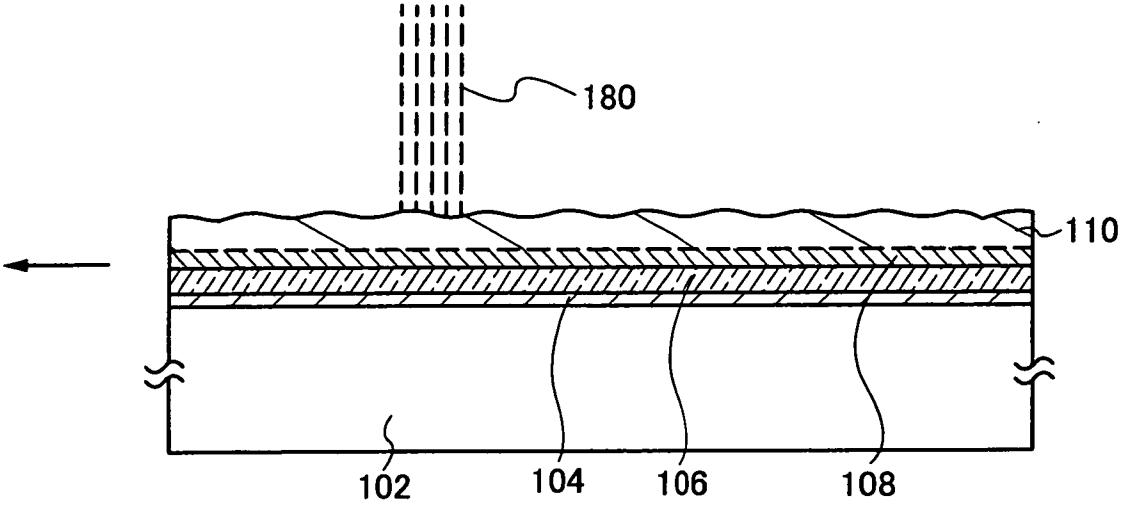


圖 21

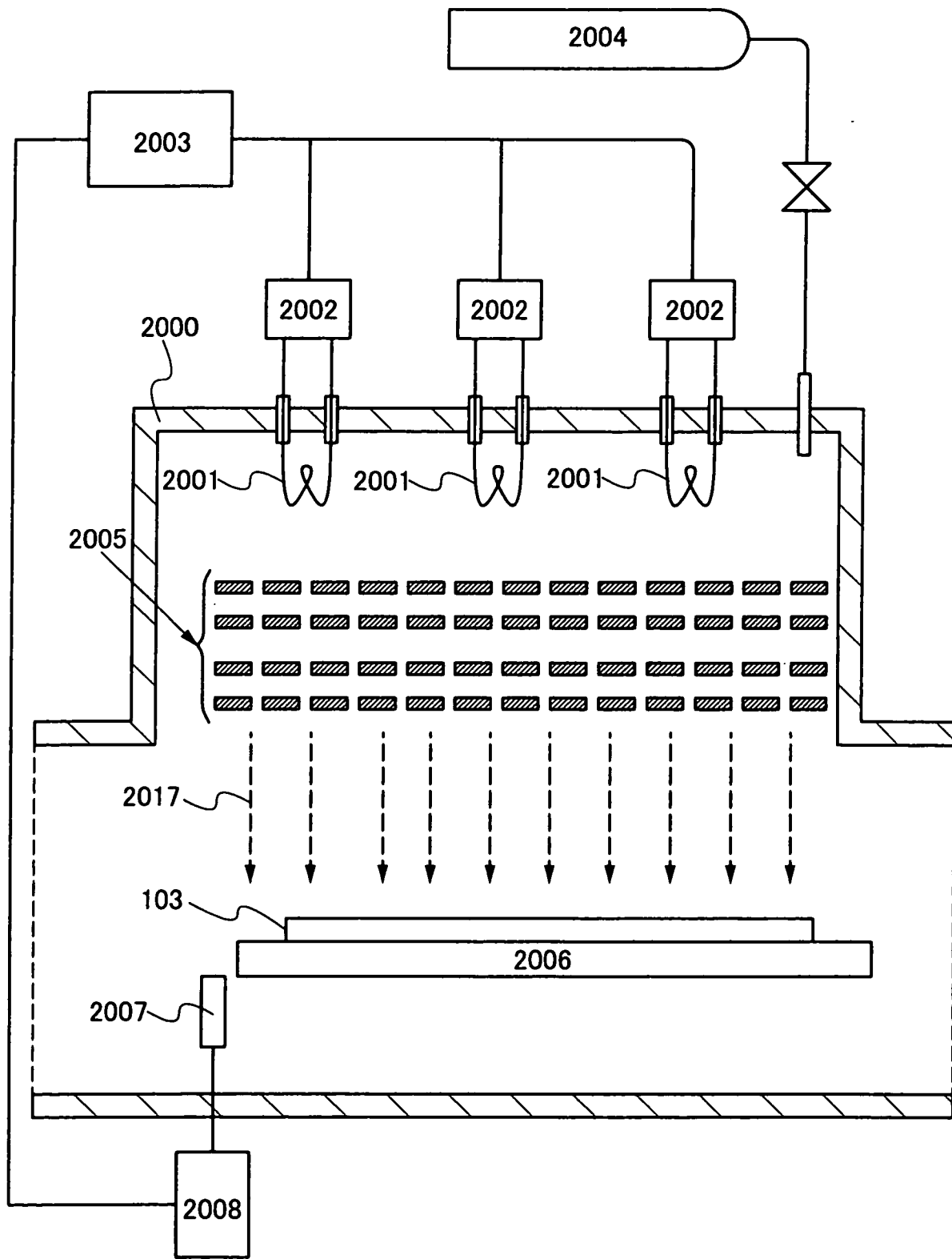


圖 22

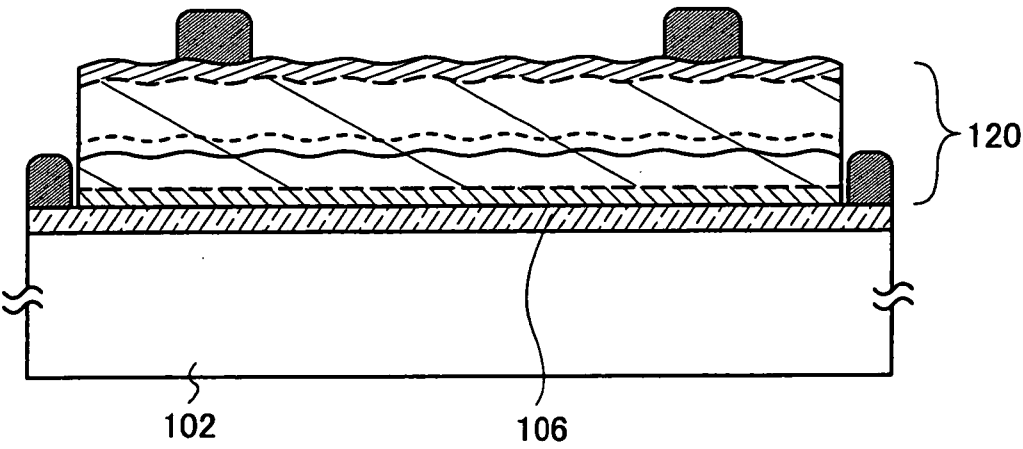


圖 23A

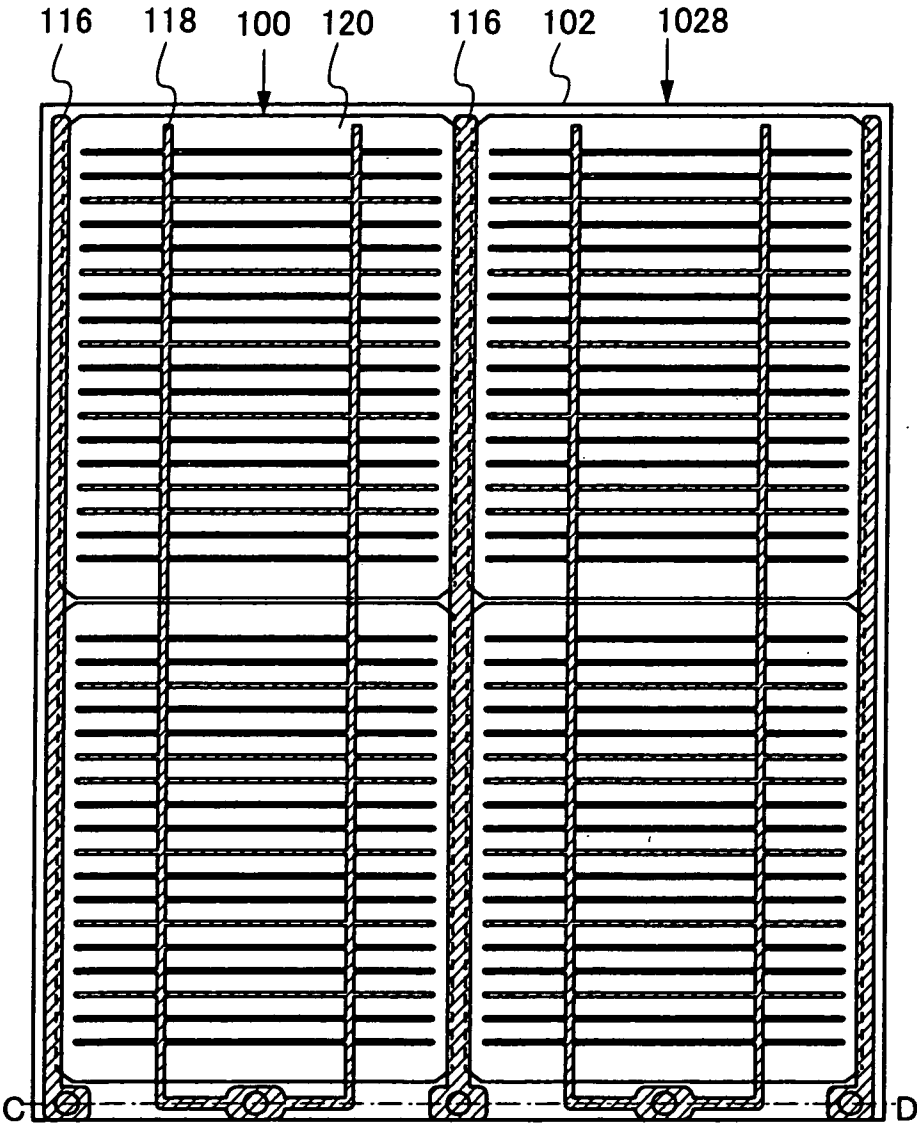


圖 23B

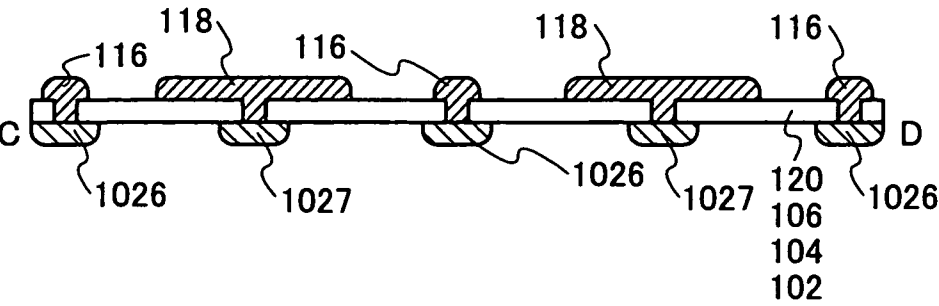


圖 24

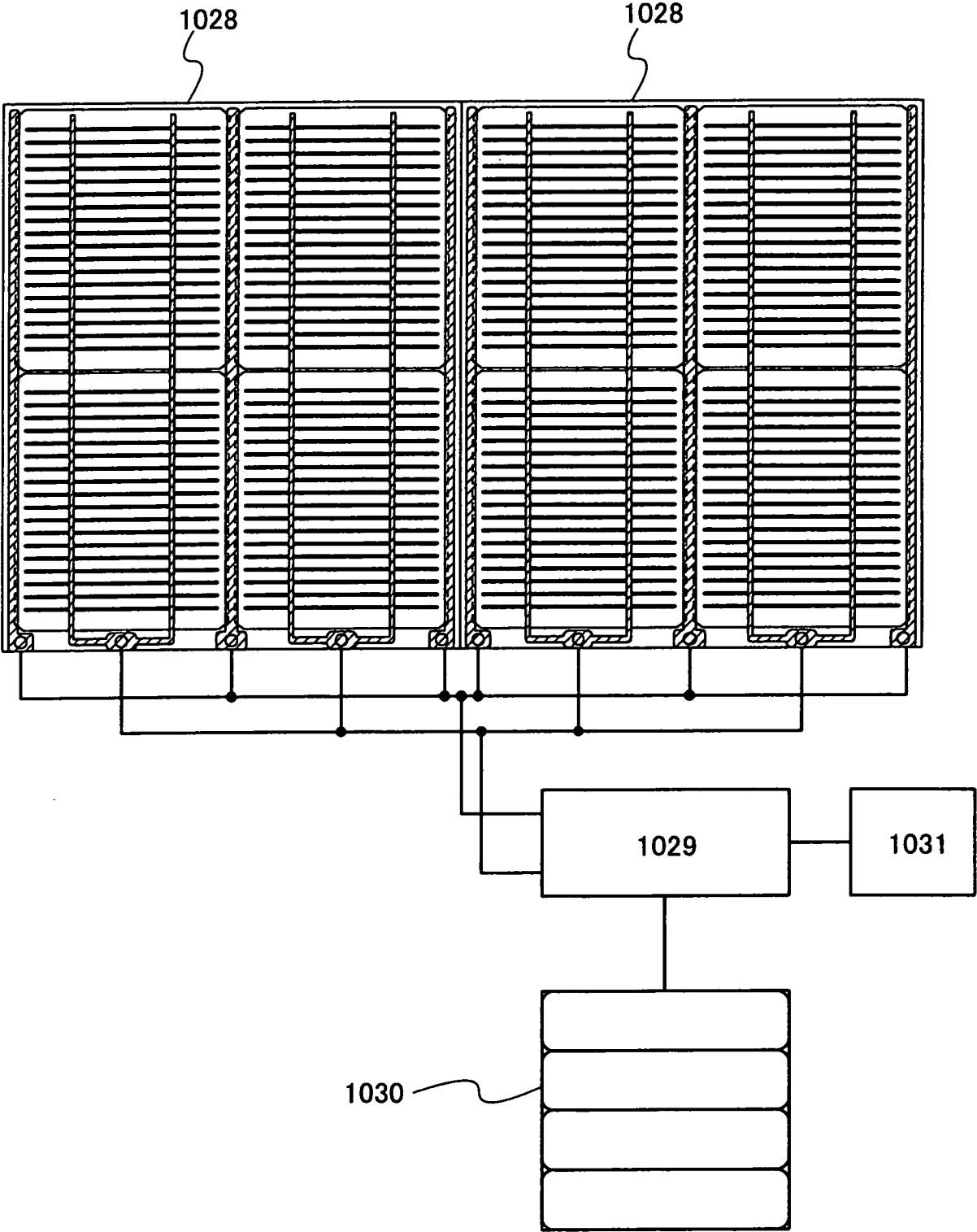


圖 25

