(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3608755号
(P3608755)
(45)発行日　平成17年1月12日(2005.1.12)　(24)登録日　平成16年10月22日(2004.10.22)

(51)Int.Cl.[7]　F I
G02F 1/1343　G02F 1/1343
G02F 1/133　G02F 1/133 505

請求項の数 2　(全 20 頁)

(21)出願番号　特願平7-353329
(22)出願日　平成7年12月28日(1995.12.28)
(65)公開番号　特開平9-185038
(43)公開日　平成9年7月15日(1997.7.15)
審査請求日　平成14年12月26日(2002.12.26)

(73)特許権者　000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷３９８番地
(74)代理人　100099173
弁理士　澁谷　孝
(72)発明者　山崎　舜平
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　平形　吉晴
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　西　毅
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内

最終頁に続く

(54)【発明の名称】液晶電気光学装置及びその駆動方法

(57)【特許請求の範囲】
【請求項１】
第１の基板上に形成された液晶駆動用の第１の一対の電極と、
第２の基板上に形成された液晶駆動用の第２の一対の電極と、
前記第１の基板と前記第２の基板間に挟持された液晶層とを有し、
前記液晶駆動用の第１の一対の電極において、前記第１の基板及び前記第２の基板面に平行な方向を含む電界が形成され、
前記液晶駆動用の第２の一対の電極において、前記第１の基板及び前記第２の基板面に平行な方向を含む電界が形成され、
前記液晶駆動用の第１の一対の電極及び前記液晶駆動用の第２の一対の電極は、互いに対向しない位置に配置されており、
前記液晶駆動用の第１の一対の電極において、前記液晶層に電界が印加されている間は、前記液晶駆動用の第２の一対の電極において、前記液晶層に電界が印加されていないことを特徴とする液晶電気光学装置。
【請求項２】
第１の基板上に形成された液晶駆動用の第１の一対の電極と、
第２の基板上に形成された液晶駆動用の第２の一対の電極と、
前記第１の基板と前記第２の基板間に挟持された液晶層とを有し、
前記液晶駆動用の第１の一対の電極において、前記第１の基板及び前記第２の基板面に平行な方向を含む電界が形成され、

前記液晶駆動用の第２の一対の電極において、前記第１の基板及び前記第２の基板面に平行な方向を含む電界が形成され、
前記液晶駆動用の第１の一対の電極及び前記液晶駆動用の第２の一対の電極は、互いに対向しない位置に配置されており、
前記液晶駆動用の第１の一対の電極に第１の映像データが入力された後、前記液晶駆動用の第２の一対の電極に第２の映像データが入力されることにより、１画面を形成することを特徴とする液晶電気光学装置の駆動方法。
【発明の詳細な説明】
【０００１】
【発明の利用分野】
本発明は、良好な電気特性と視野角特性を持ち、画面全体に均一な表示が得られる液晶電気光学装置に関する。
【０００２】
【従来の技術】
液晶電気光学装置の視野角を広くする方法として、液晶に印加する電界の方向を、基板面にほぼ平行にする方式（以下、スーパーＴＦＴ方式と呼ぶ）が、例えば特開平６－１６０８７８により開示されている。この場合、１枚の基板上に形成されたソース電極、コモン電極間に電界を誘起させ、その電界方向に液晶分子を配向させている。また、特開平６－２１４２４４では、電極をセル厚の高さとすることで、液晶に印加する電界を均一にしている。
【０００３】
このような電気光学装置では、液晶分子長軸を基板に平行な状態を維持したままスイッチングするため、視野角による液晶の光学特性の変化が少ない。このため、視野角による光漏れ、コントラストの低下等が、従来のＴＮ、ＳＴＮ方式に比べ小さい。
【０００４】
【従来技術の問題点】
しかしながら、従来用いられているスーパーＴＦＴ方式の電極配置は、一対の基板のいずれか一方の基板にのみ形成されており、電極に近い領域には電界が印加されやすいが、電極直上の領域には電界が印加されにくい構成となっており、このため液晶材料のスイッチングがセル内でばらつくという問題があった。
【０００５】
これは、横方向電界を利用して液晶駆動を行う、スーパーＴＦＴ方式において、特に顕著に現れる欠点である。
【０００６】
上記電界のばらつきを図３もって説明する。ここでは簡単のため、絶縁性を示す基板（３０１）上に形成された、台形断面かつ電極間隔がそれぞれ一定な複数の平行電極（３０２）間に、正、負、正、負、・・・と交互に極性の異なる電圧を印加した場合の、電極周囲の電気力線の態様について述べる。（電荷の形成する電気力線については、電磁気学の著書、例えば永田一清著『電磁気学』、朝倉書店、及び後藤・山崎共編『詳解電磁気学演習』、共立出版などを参照。）
【０００７】
図３からも分かるように、電極周囲とその周辺で電束密度が異なり、特に電極直上かつ対向基板（３０３）近傍の点線で囲まれた領域（３０４）は、電気力線（３０５）の分布が少なくなっている。
【０００８】
ここでは、一例として断面が台形の電極間の電界を示したが、断面が矩形等他の形状の電極間でも同様である。なぜならば、電界は電極面に垂直に形成されるものであり、電極近傍とそれ以外の部分とで電気力線の分布が不均一になる。
【０００９】
このような電気力線のばらつきは、画素微細化の際に無視できない欠点となる。これは微

細化により電極数が増加し、電極間距離が小さくなると非連続的な電界が高密度に分布してしまうからである。

【００１０】

上記問題の別の解決法としては、液晶にセル厚方向に一様に電界を印加するために電極をセル厚の高さにする発明が、特開平６－２１４２４４で提案されている。しかし極端に高さの高い電極を作製するには、以下の技術的困難が生じる。

【００１１】

第一に、電極の高さをセル厚程度とすると、電極の頂点と底部で、横方向の電極厚の差が大きくなりやすい。横方向電界で液晶を駆動するスーパーＴＦＴ方式では電極厚の差は、即ち電極間距離の差となる。従って、セル厚方向の電界強度が同一画素内で異なるため液晶駆動が難しくなる。

【００１２】

第二に、電極高さが極端に高いと、その上に形成される層のカバレッジが悪く、上に形成される層が電極である場合、断線を起こしやすい。

【００１３】

第三に、画素の微細化にあたっても、極端に高さの高い電極で、横方向の膜厚を薄くし大きなテーパー角を得るのは、技術的に困難である。

【００１４】

画素の微細化にあたり、上述の問題を解決するため、簡便な方法で作成でき、なおかつ非連続的な電界を発生しない電極構造が求められている。

【００１５】

さらに別の問題として、液晶駆動用電極及び、共通電極をＡｌ等からなる金属電極を使用していたため、開口率が低下する問題があった。

【００１６】

従来の液晶電気光学装置は、共通電極を対向基板に形成しており、しかも前記共通電極は透光性を有する材料、例えばＩＴＯ等を使用するのが一般的であった。しかし、横方向電界駆動方式の液晶電気光学装置はいずれか一方の基板に液晶駆動用電極及び共通電極を形成し、しかもいずれの電極もＡｌ等からなる遮光性の電極を使用しており、有効表示領域が従来の液晶電気光学装置に比べ減少してしまう欠点、即ち開口率の低下があった。

【００１７】

【発明が解決しようとする課題】

本発明の液晶電気光学装置は、一対の基板上に形成された複数の電極により、基板に平行な方向の電界（横方向電界）強度を制御し、液晶材料を動作させる方式のものである。但し、従来の横方向電界駆動方式にあるような、いずれか一方の基板にのみ液晶駆動用及び共通電極を形成するものではなく、他方の基板にも電極を形成し、液晶駆動時にこの電極からも電界を印加し、これまで問題となっていた、電界強度の不均一性の問題を解決するものである。

【００１８】

さらに、遮光性電極を利用していたことによる、開口率の低下を改善を行い、視覚特性の良好な液晶電気光学装置を提供するものである。

【００１９】

【課題を解決するための手段】

上記課題を解決するために、本発明は、

少なくとも一方が透明な一対の基板と、

該基板の両方に形成された電極と、

前記基板間に狭持された液晶層とを有し、

前記電極は、基板面に平行な方向を含む電界を形成しうる液晶駆動用の一対の電極を含み、

前記一対の電極は互いに略平行に配置された部分を有し、

前記電極を介して液晶層に電界を印加する電界印加手段を備え、

前記一対の電極は、両方の基板において互いに対向しない位置に配置されていることを特徴とする液晶電気光学装置である。

【００２０】

また、本発明の他の構成は、

少なくとも一方が透明な一対の基板と、

該基板の両方に形成された電極と、

前記基板間に狭持された液晶層とを有し、

前記電極は、基板面に平行な方向を含む電界を形成しうる液晶駆動用電極及び共通電極を含み、

前記液晶駆動用電極及び共通電極は互いに略平行に配置された部分を有し、

前記電極を介して液晶層に電界を印加する電界印加手段を備え、

前記液晶駆動用電極及び共通電極は、両方の基板において互いに対向しない位置に配置されていることを特徴とする液晶電気光学装置である。

【００２１】

また、本発明の他の構成は、

少なくとも一方が透明な一対の基板と、

該基板の両方に形成された電極と、

前記基板間に狭持された液晶層とを有し、

前記電極は、基板面に平行な方向を含む電界を形成しうる液晶駆動用電極及び共通電極を含み、

前記液晶駆動用電極及び共通電極は互いに略平行に配置された部分を有し、

前記一対の基板の少なくとも一方に形成された前記液晶駆動用電極及び／又は共通電極は、透光性を有し、

前記電極を介して液晶層に電界を印加する電界印加手段を備え、

前記液晶駆動用電極及び共通電極は、両方の基板において互いに対向しない位置に配置されていることを特徴とする液晶電気光学装置である。

【００２２】

また、本発明の他の構成は、

少なくとも一方が透明な一対の基板と、

該基板の両方に形成された電極と、

前記基板間に狭持された液晶層とを有し、

前記電極は、基板面に平行な方向を含む電界を形成しうる液晶駆動用電極及び共通電極を含み、

前記液晶駆動用電極及び共通電極は互いに略平行に配置された部分を有し、

前記電極を介して液晶層に電界を印加する電界印加手段を有し、

前記液晶駆動用電極及び共通電極は、両方の基板において互いに対向しない位置に配置されており、

前記基板及び電極上には平坦化膜が形成されていることを特徴とする液晶電気光学装置である。

【００２３】

また、本発明の他の構成は、

少なくとも一方が透明な一対の基板と、

該基板の両方に形成された電極と、

前記基板間に狭持された液晶層とを有し、

前記電極は、基板面に平行な方向を含む電界を形成しうる液晶駆動用電極及び共通電極を含み、

前記液晶駆動用電極及び共通電極は互いに略平行に配置された部分を有し、

前記電極を介して液晶層に電界を印加する電界印加手段を備え、

前記液晶駆動用電極及び共通電極は、両方の基板において互いに対向しない位置に配置されており、

前記一対の基板間で交互に前記液晶層に対して電界を印加することを特徴とする液晶電気光学装置である。

【００２４】

また、本発明の他の構成は、

少なくとも一方が透明な一対の基板と、

該基板の両方に形成された電極と、

前記基板間に狭持された液晶層とを有し、

前記電極は、基板面に平行な方向を含む電界を形成しうる液晶駆動用電極及び共通電極を含み、

前記液晶駆動用電極及び共通電極は互いに略平行に配置された部分を有し、

前記電極を介して液晶層に電界を印加する電界印加手段を備え、

前記液晶駆動用電極及び共通電極は、両方の基板において互いに対向しない位置に配置されており、

前記一対の基板間にセル厚方向において均一な電気力線を分布せしめることを特徴とする液晶電気光学装置である。

【００２５】

また、本発明の他の構成は、

少なくとも一方が透明な一対の基板と、

該基板の両方に形成された電極と、

前記基板間に狭持された液晶層とを有し、

前記電極は、基板面に平行な方向を含む電界を形成しうる液晶駆動用電極及び共通電極を含み、

前記液晶駆動用電極及び共通電極は互いに略平行に配置された部分を有し、

前記電極を介して液晶層に電界を印加する電界印加手段を備え、

前記液晶駆動用電極及び共通電極は、両方の基板において互いに対向しない位置に配置されており、

前記いずれか一方の基板の前記液晶駆動用電極及び共通電極間に電界が印加されている間は、他方の基板の前記液晶駆動用電極及び共通電極間には電界が印加されていないことを特徴とする液晶電気光学装置である。

【００２６】

また、本発明の他の構成は、

少なくとも一方が透明な一対の基板と、

該基板の両方に形成された電極と、

前記基板間に狭持された液晶層とを有し、

前記電極は、基板面に平行な方向を含む電界を形成しうる液晶駆動用電極及び共通電極を含み、

前記液晶駆動用電極及び共通電極は互いに略平行に配置された部分を有し、

前記電極を介して液晶層に電界を印加する電界印加手段を備え、

前記液晶駆動用電極及び共通電極は、両方の基板において互いに対向しない位置に配置された液晶電気光学装置において、

前記一対の基板のうちの一方の基板に設けられた前記電極と他方の基板に設けられた前記電極とに対し、映像データが交互に入力されることで表示画面を形成することを特徴とする液晶電気光学装置の駆動方法である。

【００２７】

本明細書に開示する発明を利用した構成の一例を図１及び図２に示す。図１に示すのは、ネマチック液晶を用い、横方向電界で前記液晶材料を駆動し、前記駆動素子としてｐｏｌｙ－ＳｉＴＦＴを用いたアクティブマトリクス型の液晶電気光学装置の画素部の概略であり、前記装置を上から（基板面に対して垂直な方向から）見た場合であり一部の配線は重なりあって配設されているため、上基板の配線しか見えない。また、図２は図１においてＡ－Ａ′方向の断面を示したものである。

【００２８】
図１及び図２に示す構成において、第一の基板（１０１）上には、下地SiO_2　膜（１０３）、ゲート電極（１０５）、コモン電極（１０７）、ゲート絶縁膜より延長される層（１０９）、スイッチング素子（１１１）、ソース電極（１１３）、液晶駆動用電極（１１５）、保護膜（１１７）、配向膜（１１９）が形成されている。
【００２９】
一方、第二の基板（１０２）には下地SiO_2　膜（１０４）、ゲート電極（１０６）、コモン電極（１０８）、ゲート絶縁膜より延長される層（１１０）、スイッチング素子（１１２）、ソース電極（１１４）、液晶駆動用電極（１１６）、保護膜（１１８）、配向膜（１２０）が形成されている。また、（１２１）は液晶層である。
【００３０】
液晶駆動用電極（１１５）とコモン電極（１０７）、あるいは液晶駆動用電極（１１６）とコモン電極（１０８）は　互いに略平行に配置されている。
【００３１】
ここで、上記ゲート電極（１０５）、（１０６）はゲート配線（走査線）を、また、ソース電極（１１３）、（１１４）はソース配線（信号線）をそれぞれ兼ねる機能を有する。また、前記コモン電極（１０７）、（１０８）は上記共通電極に相当する。さらに、液晶層（１２１）について、配向状態について述べる場合には、液晶分子も示す。
【００３２】
上記液晶電気光学装置の場合、まず第一の基板上（１０１）に形成された液晶材料駆動用の液晶駆動用電極（１１５）及びコモン電極（１０７）間に電界が印加され、この電界により液晶層（１２１）中の液晶分子が基板に対して平行な面内でスイッチングする（配向状態が変化する）。
【００３３】
しかし、第一の基板（１０１）上の電極間にのみ電界が印加されると、第二の基板（１０２）に近いほど電界強度が小さくなるので、液晶材料（１２１）がスイッチングしにくくなる。さらに電極直上は図３に示したように電気力線が非常に疎となる。
【００３４】
そこで、第二の基板（１０２）上にも液晶駆動用電極（１１６）及びコモン電極を（１０８）を設ける。そのとき、第一の基板と第二の基板とにおいて、電極が互いに対向しない位置に配置する。
【００３５】
すなわち、第一の基板（１０１）上の液晶駆動用電極（１１５）、コモン電極（１０７）の間に第二の基板（１０２）の液晶駆動用電極（１１６）が、また、第一の基板（１０１）上のコモン電極（１０７）、液晶駆動用電極（１１５）の間には、第二の基板（１０２）上のコモン電極（１０８）がそれぞれ配置されるようにした。そして、第二の基板（１０２）上の液晶駆動用電極（１１６）－コモン電極（１０８）間にも第一の基板と同じように電界を印加する。
【００３６】
すると、第一の基板（１０１）上の電極直上の電界が疎な部分に、第二の基板（１０２）上の電極（１１６）、（１０８）間に形成された電界の密な部分がくることになり、セル厚方向における電界強度の不均一性は抑制される。
【００３７】
また、上記第一、第二の基板（１０１）、（１０２）には、透光性を有し、かつ外力に対しある程度の強度を有する材料、例えばガラス、石英などの無機材料などが用いられる。ＴＦＴ等を形成する基板（以下ＴＦＴ基板とする）には、無アルカリガラスや石英ガラスを用いる。また、液晶電気光学装置の軽量化を目的とする場合、複屈折性の少ないフィルム、例えばＰＥＳ（ポリエチレンサルフェート）などを用いることもできる。
【００３８】
また、液晶材料（１２１）の駆動方法としてはマルチプレックス方式でもアクティブマト

リクス方式でも良い。

【００３９】

マルチプレックス方式では第一の基板（１０１）上に形成するのは液晶駆動用電極、共通電極の２種だけでよいが、アクティブマトリクス方式の場合、このほかにスイッチング素子（１１１）、（１１２）として非線形素子、例えば薄膜トランジスタ（ＴＦＴ）やダイオードを各画素毎に形成する。薄膜トランジスタの場合、ドレイン電極を液晶駆動用電極（１１５）、（１１６）に接続し、共通電極はコモン電極（１０７）、（１０８）として別に設ける。

【００４０】

ＴＦＴとしては活性層にアモルファスシリコン又はポリ（多結晶）シリコンを用いたトランジスタを用いることが出来る。アクティブマトリクス方式の場合上記駆動素子の構成は、スタガー型、逆スタガー型といった公知の構成を利用することが出来る。また、ポリシリコンを用いたトランジスタを用いた場合、液晶材料を駆動する周辺駆動回路をＴＦＴを作製した基板に形成することが可能である。周辺駆動回路はＴＦＴを作製するのと同じプロセスで作製することが可能となる。この周辺駆動回路は、ｎ－ｃｈ及びｐ－ｃｈトランジスタを組み合わせた相補型素子から形成される。

【００４１】

なお、スイッチング素子（１１１）はｐｏｌｙ－Ｓｉ型ＴＦＴを用いることが望ましい。特にｐｏｌｙ－ＳｉをＴＦＴ活性層に用いた場合は、ａ－ＳｉをＴＦＴ活性層に用いた場合に比べ活性層の移動度が大きく、ａ－Ｓｉと同等の特性をより小さい素子領域で得られるため、各素子の微細化、ひいては高開口率化が可能となる。また、横方向電界印加にあたっても、キャリヤ移動度の大きいｐｏｌｙ－ＳｉをＴＦＴ活性層に用いた場合の方が、高速応答が実現できる。さらに、ｐｏｌｙ－Ｓｉを用いた場合、基板上に液晶材料を駆動するための周辺駆動回路をも形成することが可能となり、装置作製プロセスの低減、歩留りの向上、装置価格の低下に寄与する。

【００４２】

前記素子電極としては、ゲート電極（１０５）、ソース電極（１１３）はＡｌ、Ｔｉ、Ｔａ等からなる金属、金属を含有する材料、金属酸化物、またはＳｉ、Ｓｉに燐、ホウ素などが含有された材料、カーボン、カーボンを含有する材料等を利用することが出来る。画素高密度化の際にはゲート、ソース両電極（１０５）、（１１３）での信号遅延が無視できなくなるので、体積抵抗率の低い材料を利用することが望ましい。また、液晶駆動用電極（１１５）及びコモン電極（１０７）は前記各種材料の他、ＩＴＯ等を使用することも出来る。特にＩＴＯのような透光性を有する材料を用いると、画素開口率を向上させることができる。

【００４３】

前記電極断面形状は、矩形、台形、または曲断面（側部または上部の一部に曲線を有する断面）をとるようにする。矩形、台形の断面の時には公知のパターニング・エッチング法によればよく、また曲断面形成の方法として、異方性プラズマエッチング、等方性プラズマエッチング等を組み合わせ、電極断面をなだらかな断面もしくは曲断面を有するようにしても良い。本明細書に示す、なだらかな面もしくは曲面を持つ断面を作製する方法としては、ドライプロセス、ウエットプロセスのいずれの方法でも可能である。なお、前記方法は、なだらかな曲断面を持つ電極の作製方法の一例であり、なだらかな曲断面を持つ電極の作製方法は、これらの方法に限定されるわけではない。

【００４４】

また、各層間絶縁膜（１１０）、ＴＦＴ保護膜（１１８）としては酸化珪素（SiO_2）または窒化珪素（ＳｉＮ）を用いることが可能である。さらにアクリル系樹脂、ポリイミド等からなる有機樹脂を使用することも可能である。

【００４５】

図８には有機樹脂をＴＦＴ保護膜として使用し、その他の構成は上記に示したのと同じである液晶電気光学装置の断面概略図を示す。特にＴＦＴ保護膜として有機樹脂を使用する

と、基板表面を平滑化する平坦化膜（８０１）とすることもできる。本発明の液晶電気光学装置は液晶材料の複屈折を利用しているため、前記一対の基板間隔がばらつくと色むらの発生を引き起こす。従って前記基板間隔は装置全体にわたって一定であることが重要であり、前記平坦化処理は装置作製の歩留りを向上させるのに重要なプロセスとなる。

【００４６】

次に、第二の基板（１０２）については第一の基板（１０１）と同種の材料を用いることが可能である。また、第二の基板（１０２）にも液晶材料（１２１）を駆動するための電極を形成する。この時の電極材料としては第一の基板（１０１）上の素子（１１１）、各電極（１０５）、（１０７）、（１１３）、（１１５）を形成するのに使用した材料を使用することが出来る。

【００４７】

また、電極の配設パターンは、第一の基板（１０１）の駆動用電極（１１５）、及びコモン電極（１０７）が交互に等間隔に配列するようにする。

【００４８】

さらに、基本的には第一の基板（１０１）の駆動用電極（１１５）、及びコモン電極（１０７）の間に、第二の基板（１０２）の電極（１１６）、（１０８）が配設されるようにする。また、第一の基板（１０１）と同様にスイッチング素子（１１２）を形成する。

【００４９】

また、両方の基板（１０１）、（１０２）に前記素子（１１１）、（１１２）及び前記各電極（１０５）、（１０６）、（１０７）、（１０８）、（１１３）、（１１４）、（１１５）、（１１６）を形成するため、有効表示領域即ち開口率をできるだけ大きくするために、例えば図１のように前記一対の基板（１０１）、（１０２）上のゲート（１０５）、（１０６）、（１１３）、（１１４）及びソース（１１３）、（１１４）各配線は重なりあうような位置に成るように配設すればよい。このようにすることで、従来の液晶電気光学装置のようないずれか一方の基板にゲート、ソース各配線が形成された場合と同様な開口率を得ることができる。

【００５０】

また、第一の基板（１０１）上もしくは第二の基板（１０２）あるいは両方の基板上にコントラスト向上のため表示に関わらない部分を遮光するため、Ｃｒ等の金属もしくは黒色の顔料が分散された樹脂材料などにより、ブラックマトリクスを形成する（図示せず）。さらに、カラー表示の場合には各画素に対応する位置にR（赤）、G（緑）、B（青）もしくはC（シアン）、M（マジェンダ）、Y（黄）のカラーフィルターを形成する。カラーフィルターの各色の配置はストライプ配置又はデルタ配置などが利用できる。

【００５１】

第一の基板（１０１）及び第二の基板（１０２）上に、配向処理が施されている。前記配向処理は液晶分子が基板に対して平行かつ一軸に配向するように行う。前記配向処理としては基板面を直接、もしくはナイロン、ポリイミド等の有機樹脂よりなる膜（配向膜）（１１９）、（１２０）を塗布後前記樹脂面上を、一方向に擦るラビング処理が有効である。なお、前述の有機樹脂によるＴＦＴ保護膜（平坦化膜（８０１））の表面をそのままラビング処理等の配向処理をすることで前記の配向膜を形成するプロセスをなくすことも可能である。

【００５２】

図５及び図６にはラビング方向（５０２）、（５０３）を示した。ラビング方向については使用する液晶材料（１２１）により異なる。第一の基板（１０１）側は、誘電率異方性が正の材料の場合、電界方向に非平行であって、電界方向に４５°またはそれより電界方向に近い角度をなす方向とする。さらにまた、誘電率異方性が負の材料の場合、電界に非垂直であって、電界に垂直な方向に４５°またはそれより電界に垂直な方向に近い角度をなす方向とする。また第二の基板（１０２）側のラビング処理は、第一の基板（１０１）のラビング方向に平行、もしくは反平行をなすようになされる。

【００５３】

このようにして作製された前記一対の基板（１０１）、（１０２）は、一定の間隔をもって重ね合わせ、これを液晶セルとする。前記一対の基板（１０１）、（１０２）のいずれか一方に、接着剤としてシール剤（図示せず）を所望のパターンに形成する。シール剤としては熱硬化型、紫外線硬化型等の樹脂材料を使用する。前記樹脂材料としてはエポキシ系、ウレタンアクリレート系などの材料を使用することが可能である。また、他方の基板には前記一対の基板の間隔をセル全体に一定に保持するためスペーサー（図示せず）を散布する。

【００５４】

シール剤硬化後、液晶材料（１２１）を液晶セルに真空注入法等により注入する。なお、シール剤を形成する前に予め一方の基板に液晶層（１２１）を形成し、その後シール剤を形成して他方の基板を重ね合わせてもよい。

【００５５】

本発明で利用できる液晶材料としては、ネマチック、コレステリック、スメクチック性を示す材料が挙げられるが、特にネマチック材料を用いることが望ましい。さらに、ネマチック液晶の中でも、駆動方法によって誘電異方性が正もしくは負を示すものを適宜選択して使用する。さらに、屈折率異方性が小さいものを用いると、より広い視野角が得られる。

【００５６】

また、本発明の液晶電気光学装置の液晶材料の配向状態について、図５及び図６に概略を示す。ここでは一例として、誘電異方性が負の材料を使用した場合を示した。図５は無電界時、図６は電界印加時の配向状態である。なお、この図では概略図として前記一対の基板上の構成物として電極（１０７）、（１１５）、（１１６）、及び配向膜（１１９）、（１２０）のみを示し、その他の素子、配線等は省略した。

【００５７】

前記液晶電気光学装置は、液晶材料の複屈折性を利用して表示を行うため、一対の偏光板（５０１）、（５０２）をその光軸（５０５）、（５０６）が直交するように配置し、前記一対の偏光板の間に液晶セルを挟む。この時液晶材料（１２１）の配向方向は、図５、図６において光源が基板（１０１）側にある場合、検光子（５０１）即ち光源に近い方の偏光板の光軸（５０５）に平行である。

【００５８】

このようにして作製された液晶電気光学装置について、液晶材料（１２１）の配向は、無電界時には図５に示すように、液晶分子（１２１）は長軸を基板に平行かつラビング方向（５０３）、（５０４）に平行に一軸配向している。

【００５９】

次に、電極（１０７）、（１１５）、（１０８）、（１１６）に電界印加時は、図６に示すように、配向規制力が強い配向膜界面近傍の液晶分子（１２２）は、ラビング方向（５０３）、（５０４）に平行な向きを維持し、配向規制力が弱い液晶層中央近傍の液晶分子（１２３）は電界により光軸が変化する。誘電異方性が正の液晶材料を用いた場合には液晶分子（１２３）の長軸が電界方向に対して平行になるような向きとなり、誘電異方性が負の場合には図６のように、液晶分子の長軸（１２３）が電界方向に対して垂直になるような向きとなる。

【００６０】

このため、液晶電気光学装置を透過する光について、無電界時に液晶材料（１２１）の配向はセル内で検光子（５０１）の光軸（５０５）に平行となるため、入射光は偏光子（５０２）を透過できず、この時の透過光量はゼロとなる。一方、電界印加時は液晶材料（１２１）の光軸の向きが変化することで入射光は楕円偏光となり、偏光子（５０２）を透過する。

【００６１】

表示を行う場合、まず第一の基板のゲート電極（１０５）に、任意の期間で選択信号（走査信号）が印加され、ソース電極（１１３）に印加された映像データは選択期間中にスイ

ッチング素子（１１１）が導通状態となるため液晶駆動用電極（１１５）に印加される。一方コモン電極（１０７）は接地しておくか、あるいは任意の波形を印加しておく。

【００６２】

すると、液晶駆動用電極（１１５）－コモン電極（１０７）間に基板面に平行かつ液晶駆動用電極（１１５）、コモン電極（１０７）の長手方向に対して垂直な方向の成分を有する電界が形成され、この電界により液晶分子（１２１）が基板（１０１）、（１０２）に対して平行な面内でスイッチングし（配向状態が変化し）、画素に映像データが書き込まれた状態となる。

【００６３】

選択期間終了後、スイッチング素子（１１１）は非導通状態となる。液晶駆動用電極（１１５）－コモン電極（１０７）間には先程印加された電界が保持され、書き込まれた映像データが保存される。

【００６４】

以下、第一の基板（１０１）上のゲート電極（１０５）に次々に走査信号を印加させ、基板全体に映像データを書き込む。

【００６５】

しかしながら、第一の基板（１０１）上の電極（１１５）、（１０７）にのみ電界を印加すると第一の基板（１０１）の電極（１１５）、（１０７）近傍は電界強度が強くなるが、第二の基板（１０２）に近づくにつれ電界強度が低下してしまう。そこで、第一の基板（１０１）に映像データを書き込んだのち、今度は第二の基板（１０２）に設けられた液晶駆動用電極（１１６）、コモン電極（１０８）に対して、第一の基板（１０１）で映像データを書き込んだときと同様の方法で映像データを印加する。

【００６６】

また電界の印加方法について、第一の基板（１０１）及び第二の基板（１０２）に同時に電界が印加されると横方向電界の他に、従来の液晶電気光学装置と同様な縦方向電界が印加され、液晶分子が基板に対して斜めもしくは垂直に配向する部分が発生してしまう。例えば、図６において、電極（１１５）、（１１６）間、もしくは（１０７）、（１１６）間にこのような配向部分が発生すると表示不良の原因となる。

【００６７】

従って、電界はいずれか一方の基板のみに印加されるよう、第一の基板（１０１）と第二の基板（１０２）とで電界印加のタイミングを制御する。これを高速に繰り返すことで、実効的に図４に示すような、基板に平行な成分を有する電界が一対の基板間の各部分で形成され、電界強度が疎な部分が無くなるようになる。

【００６８】

なお、上記には偏光板を２枚使用した構成としたが、前記一対の基板（１０１）、（１０２）のうちいずれか一方に金属等からなる反射板を形成すれば、偏光板を１枚しか用いずに液晶電気光学装置を作製することが可能となり、明るいディスプレイを実現できる。また上記金属性の反射板は画素等の電極を兼ねることも可能である。

【００６９】

【作用】

本明細書に示す液晶電気光学装置の構成とすると、従来の横方向電界駆動方式の液晶電気光学装置に比べ、セル内のセル厚方向の電束密度は均一になる。これにより、ほとんどの液晶分子は、電界印加によりセル厚方向において同様な動作をする。その結果、表示の立ち上がり、応答特性が向上する。

【００７０】

この電界の連続性は、電極に電圧を印加した場合の、電極周囲の電気力線の態様を見れば明らかである。以下、図４をもって電極周囲の電気力線の態様を説明する。

【００７１】

上記の駆動方法によりセル内に電界を印加した場合、電気力線は実効的に図４に示すように形成される。従って、本発明の液晶電気光学装置の電気力線の分布は、いずれが一方の

基板にのみ電極を形成する場合より、均一となる。

【００７２】

上記では一例として電極断面が台形のものについて説明したが、これに限定されることはなく、電極断面が円、楕円の曲率を利用したものでも同様の効果が得られる。また、断面形状が正半円なだけでなく、円弧をなすようにしても同様の効果が得られる。さらに電極のエッジ断面が円弧等の曲面を有するようにしても良い。もちろん、境界変化の緩やかな多角形形状を有する断面を持つ電極でも良い。

【００７３】

さらに、なだらかな曲断面を持つ電極等薄膜の上に成膜される膜は、薄膜の丸みのため、カバレッジも良好である。そのため、カバレッジの悪さに起因する、不純物の混入、断線等を防ぐ効果もある。

【００７４】

なお、本発明では、液晶材料に横方向電界を印加する方式の液晶電気光学装置について述べたが、これに限ることなく、例えば従来のＴＮ方式等の縦電界を印加する方式の液晶電気光学装置に用いることでも、セル内の電界の乱れを低減することが出来、また、カバレッジの良い電気光学装置を作製することが出来る。

以下に、本発明の実施例を図をもって説明する。

【００７５】

【実施例】

〔実施例１〕

本実施例では、周辺駆動回路をも基板上に形成するモノリシック型アクティブマトリクス回路とした。この制作工程について、図７を用いて説明する。図７は周辺駆動回路付近の概略図であり、左側に駆動回路のＴＦＴの作製工程を、右側にアクティブマトリクス回路のＴＦＴの作製工程をそれぞれ示した。なお、この工程は低温ポリシリコンプロセスのものである。

【００７６】

まず、第一の絶縁基板（１０１）としてコーニング＃１７３７の上に、下地酸化膜（１０３）を形成した。この酸化珪素膜の形成方法は、酸素雰囲気中でのスパッタ法やプラズマＣＶＤ法を用いればよい。

【００７７】

その後、プラズマＣＶＤ法やＬＰＣＶＤ法によってアモルファスのシリコン膜を３００～１５００Å、好ましくは５００～１０００Åに形成した。そして、５００℃以上、好ましくは、５００～６００℃の温度で熱アニールを行い、シリコン膜を結晶化させた、もしくは、結晶性を高めた。熱アニールによって結晶化ののち、光（レーザーなど）アニールをおこなって、さらに結晶化を高めてもよい。また、熱アニールによる結晶化の際に特開平６－２４４１０３、同６－２４４１０４に記述されているように、ニッケル等のシリコンの結晶化を促進させる元素（触媒元素）を添加してもよい。

【００７８】

次にシリコン膜をエッチングして島状に形成し、駆動回路のＴＦＴの活性層（７０１）（Ｐチャネル型ＴＦＴ用）、（７０２）（Ｎチャネル型ＴＦＴ用）とマトリクス回路のＴＦＴ（画素ＴＦＴ）　の活性層（７０３）を形成した。さらに、酸素雰囲気中でのスパッタ法によって厚さ５００～２０００Åの酸化珪素のゲート絶縁膜（７０４）を形成した。ゲート絶縁膜の形成方法としては、プラズマＣＶＤ法を用いてもよい。プラズマＣＶＤ法によって酸化珪素膜を形成する場合には、原料ガスとして、一酸化二窒素（N_2O）もしくは酸素（O_2　）とモノシラン（SiH_4　）を用いることが好ましかった。

【００７９】

その後、厚さ２０００～６０００Åのアルミニウムをスパッタ法によって基板全面に形成した。ここでアルミニウムはその後の熱プロセスによってヒロックが発生するのを防止するため、シリコンまたはスカンジウム、パラジウムなどを含有するものを用いてもよい。そして、等方性プラズマエッチングを行いゲート電極（７０５）、（７０６）、（７０７

）と、コモン電極（７０８）（共通電極）を形成した（図７（Ａ））。この時、放電ガス電圧を適切に設定し、電極に曲面を持たせた。その後、イオンドーピング法によって、全ての島状活性層に、ゲート電極をマスクとして自己整合的に、フォスフィン（PH_3）をドーピングガスとして、燐が注入される。ドーズ量は1×10^{12}～5×10^{13}原子／cm^2　する。この結果、弱いＮ型領域（７０９）、（７１０）、（７１１）　が形成された。（図７（Ｂ））

【００８０】

次にＰチャネル型の活性層を覆うフォトレジストのマスク（７１２）及び画素ＴＦＴの活性層（７１３）のうち、ゲート電極に平行にゲート電極（７０８）の端から３μｍ離れた部分まで覆うフォトレジストのマスク（７１３）　が形成される。そして、再びイオンドーピング法によってフォスフィンをドーピングガスとして燐を注入する。ドーズ量は1×10^{14}～5×10^{15}原子／ｃｍ２　とする。この結果として、強いＮ型領域（ソース、ドレイン）（７１４）、（７１５）が形成される。画素ＴＦＴ上のフォトレジスト（７１３）に覆われていた領域（７１６）は、今回のドーピングでは燐が注入されないので、弱いＮ型のままとなる。（図７（Ｃ　））

【００８１】

次に、Ｎチャネル型ＴＦＴの活性層（７０２）、（７０３）をフォトレジストのマスク（７１７）で覆い、ジボラン（B_2H_6　）をドーピングガスとして、イオンドーピング法により、島状領域（７０１）に硼素が注入される。ドーズ量は5×10^{14}～8×10^{15}原子／cm^2　とする。このドーピングでは、硼素のドーズ量が図７（Ｃ）における燐のドーズ量が上回るため、先に形成されていた弱いＮ型領域（７０８）は強いＰ型領域（７１８）に反転する。以上のドーピングにより、強いＮ型領域（ソース／ドレイン）（７１４）、（７１５）、強いＰ型領域（ソース／ドレイン）（７１８）、弱いＮ型領域（低濃度不純物領域）（７１６）が形成される。（図７（Ｄ））

【００８２】

その後、４５０～８５０℃で０．　５～３時間の熱アニールを施すことにより、ドーピングによるダメージを回復せしめ、ドーピング不純物を活性化、シリコンの結晶性を回復させた。その後、全面に層間絶縁物（７１９）として、プラズマＣＶＤ法によって酸化珪素膜を厚さ３０００～６０００Å形成した。これは、窒化珪素膜あるいは酸化珪素膜と窒化珪素膜の多層膜であってもよい。そして、層間絶縁膜（７１９）をウエットエッチング法またはドライエッチング法によって、エッチングして、ソース／ドレインにコンタクトホールを形成した。

【００８３】

そして、スパッタ法によって厚さ２０００～６０００Åのアルミニウム膜、もしくはチタンとアルミニウムの多層膜を形成する。これをレジストをマスクとして用い等方性プラズマエッチングした。この時、放電ガス電圧を適切に設定し、電極に曲面を持たせ、周辺回路の電極・配線（７２０）、（７２１）、（７２２）および画素ＴＦＴの電極・配線（７２３）、（７２４）を形成した。電極（７２４）は液晶駆動用電極（１１５）を兼ねるような配線パターンとした。さらに、プラズマＣＶＤ法によって、厚さ１０００～３０００Åの窒化珪素膜（７２５）が層間膜として形成された。（図７（Ｅ））

【００８４】

また、第二の基板（１０２）上にも第一の基板（１０１）と同様にＴＦＴ及び共通電極を形成した。第一の基板（１０１）と第二の基板（１０２）上の各素子、配線電極のパターンは図２に示すように、まず液晶駆動用電極（１１５）、（１１６）とコモン電極（１０７）、（１０８）の間隔が一定になるようなパターンを基本とし、ゲート電極（１０５）、（１０６）、ソース電極（１１３）、（１１４）及びＴＦＴ（１１１）、（１１２）については、画素の開口率が最も大きくなるように適切な位置に配設した。

【００８５】

また、第一の基板（１０１）上もしくは第二の基板（１０２）あるいは両方の基板上には、コントラスト向上のため表示に関わらない部分を遮光するため、Ｃｒ等の金属もしくは

黒色の顔料が分散された樹脂材料などにより、ブラックマトリクスを形成した。

【００８６】

その後、第一の基板（１０１）及び第二の基板（１０２）に、ポリイミドよりなる配向膜（１１９）、（１２０）を形成した。配向膜としてはポリイミドを公知のスピンコート法もしくはＤＩＰ法などにより形成した。次に配向膜表面をラビングした。

【００８７】

ラビング方向（５０３）、（５０４）については使用する液晶材料（１２１）により異なり、第一の基板（１０１）側の方向（５０３）は、誘電率異方性が正の材料の場合、電界方向に非平行であって、電界方向に４５°またはそれより電界方向に近い角度をなす方向とする。さらにまた、誘電率異方性が負の材料の場合、電界に非垂直であって、電界に垂直な方向に４５°またはそれより電界に垂直な方向に近い角度をなす方向とする。また第二の基板（１０２）側のラビング処理（５０３）は、第一の基板（１０１）のラビング方向に平行、もしくは反平行をなすようになされる。

【００８８】

図５及び図６にはラビング方向（５０２）、（５０３）を示した。ラビング方向については使用する液晶材料（１２１）により異なる。第一の基板（１０１）側は、また第二の基板（１０２）側のラビング処理は、第一の基板（１０１）のラビング方向に平行、もしくは反平行をなすようになされる。

【００８９】

このようにして形成された第一の基板（１０１）と第二の基板（１０２）を重ね合わせて液晶パネルを形成した。前記一対の基板（１０１）、（１０２）は、基板間に直径３μｍの球状スペーサーを挟むことでパネル面内全体で均一な基板間隔となるようにした。また、前記一対の基板（１０１）、（１０２）を接着固定するためにエポキシ系の接着剤でシールした。シールのパターンは画素領域、周辺駆動回路領域を囲むようにした。この後所定の形状に前記一対の基板（１０１）、（１０２）を切断した後、基板間に液晶材料（１２１）を注入した。

【００９０】

次に偏光板（５０１）、（５０２）を基板の外側に二枚貼り合わせた。偏光板の配置ついて、一対の偏光板をその光軸（５０５）、（５０６）が直交するように配置し、いずれか一方の偏光板の光軸、例えば偏光板（５０１）の光軸（５０５）を、ラビング方向（５０３）に平行にした。

【００９１】

この液晶電気光学装置の光学特性を測定したところ、従来の電極形状からなる液晶ディスプレイより、立ち上がり特性のバラツキの少ない良好な表示が得られた。

【００９２】

本実施例における構成とすれば、駆動回路を画素部ＴＦＴと同一基板内に作製しているため、作製コストが少なくてすむという利点がある。

【００９３】

〔実施例２〕

図８に本実施例の液晶電気光学装置の断面図を示す。本実施例では、第一の基板（１０１）及び第二の基板（１０２）として、実施例１と同様に画素ＴＦＴ及び周辺駆動回路を形成した。但し、ＴＦＴ保護膜形成後直接配向膜を形成するのではなく、平坦化膜（８０１）を形成し、その後配向膜（１１９）、（１２０）を形成した。

【００９４】

平坦化膜（８０１）はアクリル系樹脂もしくはポリイミド系の樹脂から成る材料、ここではアクリル系樹脂を使用した。アクリル系樹脂は２液性の熱硬化型のものを使用した。平坦化膜の形成は公知のスピンコート法等により行い、膜厚は１～２μｍ、ここでは最大で１．５μｍとなるようにした。その結果、ＴＦＴ等の素子を形成することで生じた基板表面の段差は大幅に低減した。

【００９５】

その後実施例１と同様に配向膜（１１９）、（１２０）を形成し、ラビング処理を行った。ラビングの方向（５０３）、（５０４）は実施例１と同様前記一対の基板（１０１）、（１０２）間で平行もしくは反平行の関係を成すようにした。

【００９６】

このようにして作製された第一の基板（１０１）および第二の基板（１０２）は、実施例１と同様な方法で液晶セルとしてセル組され液晶材料（１２１）を前記一対の基板（１０１）、（１０２）で挟んだ。さらに、偏光板（５０１）、（５０２）を実施例１と同様に配置した。

【００９７】

上記の液晶電気光学装置はセル厚のむらによる色むらの発生もなく良好な装置を歩留り良く作製することが出来た。

【００９８】

なお、本実施例ではＴＦＴ保護膜形成後平坦化膜（８０１）を形成する例を示したが、前記保護膜の代わりに前記平坦化膜（８０１）を利用し、ＴＦＴ保護膜が同時に基板表面の平坦化を兼ね備えるような機能を持たせてもよい。また、平坦化膜（８０１）形成後、配向膜（１１９）、（１２０）を形成しラビング等の配向処理をするのではなく、平坦化膜（８０１）上を直接ラビングしてもよい。このようにすることでＴＦＴ保護膜及び配向膜（１１９）、（１２０）を形成する必要がなくなり、作製工程を大幅に少なくすることが可能となる。

【００９９】

〔実施例３〕

本実施例では実施例１及び実施例２と同様に周辺駆動回路をも基板上に形成したアクティブマトリクス回路とした。図９に本実施例のアクティブマトリクス基板の作製工程を示す。

本実施例では、第一の基板（１０１）及び第二の基板（１０２）として実施例１と基本的には同様に画素ＴＦＴ及び周辺駆動回路を形成した。但し、画素電極として、液晶駆動用電極（９０１）及びコモン電極（９０２）に、ＩＴＯを使用した。

【０１００】

基板上の各素子、各電極の作製工程としては、ゲート電極用のアルミニウム等から成る層を形成するところまでは実施例１と同様の工程で行い、等方性プラズマエッチングでゲート電極（７０５）、（７０６）、（７０７）を形成したのち、公知の方法でＩＴＯを１０００～３０００Å成膜し、等方性プラズマエッチングでコモン電極（９０２）を形成した（図９（Ａ））。

【０１０１】

その後周辺駆動回路等の配線用のアルミニウム等からなる層を形成するところまでは実施例１と同様の工程で行い、等方性プラズマエッチングで周辺駆動回路の電極・配線（７２０）、（７２１）、（７２２）及び画素ＴＦＴの電極・配線（７２３）、（７２４）を形成したのち、公知の方法でＩＴＯを１０００～３０００Å成膜し、等方性プラズマエッチングで液晶駆動用電極（９０１）を形成した。この電極は画素ＴＦＴのドレイン電極（７２４）と接続している（図９（Ｅ））。

【０１０２】

次に、ＴＦＴ保護膜として実施例１の窒化珪素膜（７２２）を形成した。その後平坦化膜として実施例２のような有機樹脂膜（８０１）を形成してもよい。

【０１０３】

一方、第二の基板（１０２）にも上記と同じ工程で各素子、各電極等が形成された。第一の基板（１０１）と第二の基板（１０２）の配線パターンの関係は実施例１と同様である。

【０１０４】

このようにして素子・電極等が形成された一対の基板（１０１）、（１０２）は、実施例１に示される方法で配向処理、シール印刷、基板重ね合わせ・接着、液晶注入、偏光板設

置といった、一連の液晶パネル作製工程を経て、液晶電気光学装置が作製された。

【０１０５】

前記液晶電気光学装置は画素電極として透光性を有するＩＴＯを使用したため、画素開口率が高く、光源からの光を有効利用できる明るいディスプレイとなった。

【０１０６】

〔実施例４〕

本実施例では、実施例１、及び実施例２、及び実施例３で作製した液晶電気光学装置について、表示を行った例を示す。

【０１０７】

図１０は本発明の液晶電気光学装置で点順次駆動を行った場合の各信号と表示画面の関係を示したタイミングチャートである。本実施例の場合、１画面を形成するのに必要な映像信号を印加する時間（１フレーム）を２分割し、２つの映像データで１画面とした。図１０ではＡ$_0$　Ｂ$_0$　で１フレーム、以下フレーム毎にＣ$_0$　Ｄ$_0$　、Ｅ$_0$　Ｆ$_0$　、・・・という組み合わせとなる。

【０１０８】

また本実施例では、前記２つの映像データを、前記一対の基板で交互に印加し、例えば始めの区間（Ａ$_0$　、Ｃ$_0$　、Ｅ$_0$　、・・・）で下基板に映像データが印加され、次の区間（Ｂ$_0$　、Ｄ$_0$　、Ｆ$_0$　、・・・）で上基板に映像データが印加し、これにより１つのフレームが形成され以後これを繰り返すようにした。なお、映像データと、前記データが印加される基板の関係は前記と逆になっても構わない。

【０１０９】

１つの区間では、一方の基板のゲート線に走査信号が順次印加され、１本のゲート線が選択されている期間内にサンプリングパルスによってサンプリングされた映像データがソース線に順次ホールドされその直後にそれぞれの画素に映像データが書き込まれる。画素に書き込まれた映像データは、液晶および容量成分により１区間保持される。この間他方の基板のには映像データは印加されない。次の区間では他方の基板に対して同様に映像データが書き込まれ、前区間で映像データが印加された基板には今度は映像データが印加されない。

【０１１０】

本実施例では、フレーム周波数を６０Ｈｚとした。従って、１つの区間の周波数は１２０Ｈｚとなる。このようにすることで、本実施例のように上下の基板で映像データの出力をスイッチングしても肉眼では認識することはできず、あたかも１つの画面が形成・表示されているように見られた。

【０１１１】

なお、本実施例では点順次駆動を例として述べたが、線順次駆動を行ってもよい。その場合のタイミングチャートを図１１に示した。

【０１１２】

【発明の効果】

上記で述べたように本発明は、従来の横方向電界駆動方式の液晶電気光学装置と比べ、液晶の立ち上がり特性がよく、簡便な工程で液晶電気光学装置が得られる。さらに本発明は、画素部の微細化にも対応できる。

【図面の簡単な説明】

【図１】実施例１における液晶電気光学装置の画素領域の概略を示す図。

【図２】実施例１における液晶電気光学装置の断面の概略を示す図。

【図３】従来の液晶電気光学装置において、電極間に電界が印加された場合の電気力線を示す図。

【図４】実施例１における液晶電気光学装置において、電極に電界が印加された場合の電気力線を示す図。

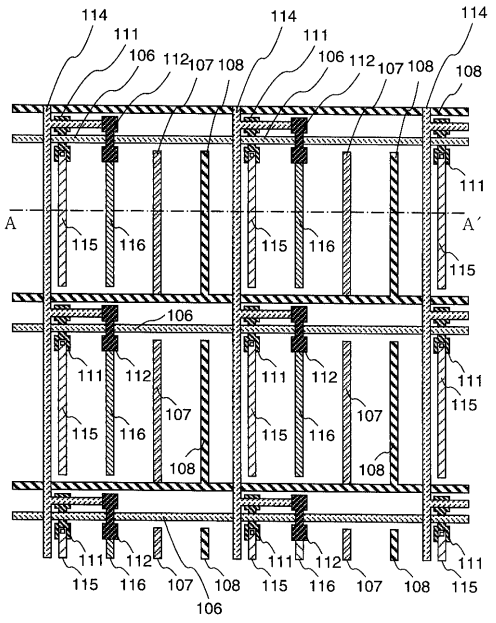
【図５】実施例１における液晶電気光学装置の無電界時の液晶の配向の概略を示す図。

【図６】実施例１における液晶電気光学装置の電界印加時の液晶の配向の概略を示す図。

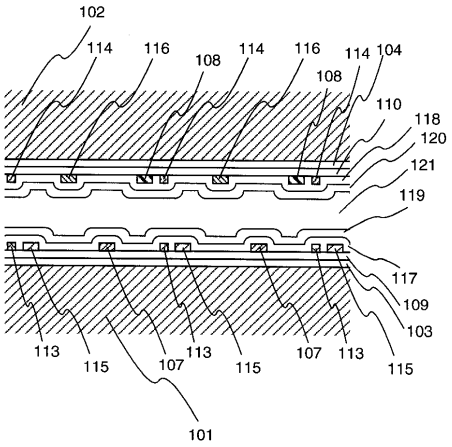
【図７】実施例１における液晶電気光学装置の断面の概略を示す図。
【図８】実施例２における液晶電気光学装置の断面の概略を示す図。
【図９】実施例３における液晶電気光学装置の断面の概略を示す図。
【図１０】実施例４において、実施例１及び実施例２及び実施例３の液晶電気光学装置により点順次駆動で画像表示を行う場合の映像データのタイミングチャートを示す図。
【図１１】実施例４において、実施例１及び実施例２及び実施例３の液晶電気光学装置により線順次駆動で画像表示を行う場合の映像データのタイミングチャートを示す図。
【符号の説明】

１０１、１０２	基板
１０３、１０４	下地膜
１０５、１０６	ゲート電極
１０７、１０８	コモン電極
１０９、１１０	ゲート絶縁膜
１１１、１１２	スイッチング素子
１１３、１１４	ソース電極
１１５、１１６	液晶駆動用電極
１１７、１１８	保護膜
１１９、１２０	配向膜
１２１	液晶層（液晶分子）
１２２、１２３	液晶分子
３０１、３０３	基板
３０２	電極
３０４	電気力線の疎な領域
３０５、３０６	電気力線
５０１	偏光板（検光子）
５０２	偏光板（偏光子）
５０３、５０４	ラビング方向
５０５、５０６	偏光板の光軸
７０１、７０２、７０３	活性層
７０４	ゲート絶縁膜（酸化珪素）
７０５、７０６、７０７	ゲート線
７０８、９０２	コモン（共通）電極
７０９、７１０、７１１	弱いＮ型領域
７１２、７１３	フォトレジストのマスク
７１４、７１５	強いＮ型領域（ソース／ドレイン）
７１６	低濃度不純物領域
７１７	フォトレジストのマスク
７１８	強いＰ型領域（ソース／ドレイン）
７１９	層間絶縁膜
７２０～７２４、９０１	周辺駆動回路、画素ＴＦＴの電極・配線
７２５	窒化珪素膜
８０１	平坦化膜

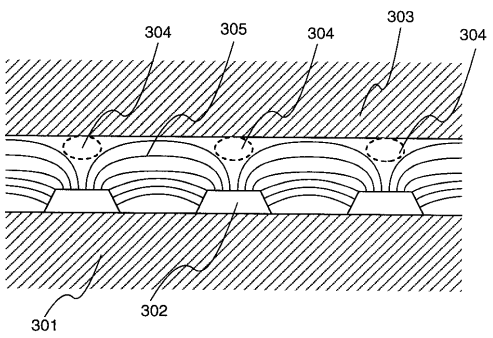
【図１】


114
111
106
112
107
108
A
A'
115
116
106

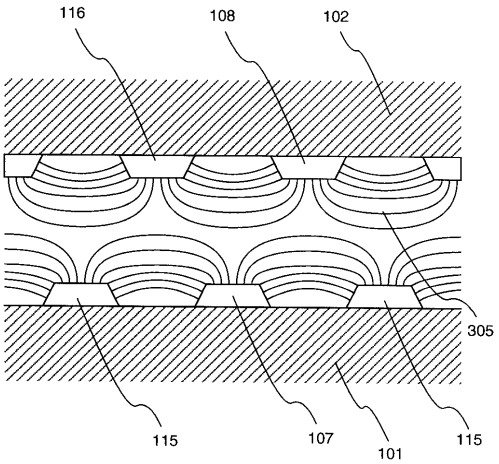
【図２】


102
114
116
108
104
110
118
120
121
119
117
109
103
113
115
107
101

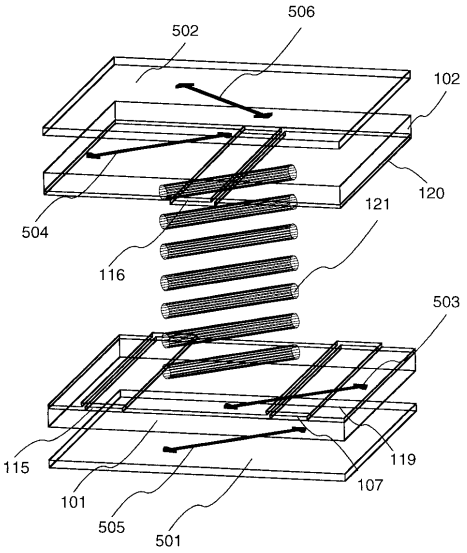
【図３】


304
305
303
301
302

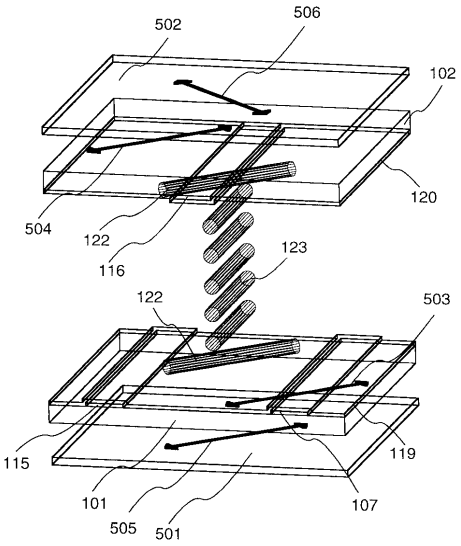
【図４】


116
108
102
305
115
107
101

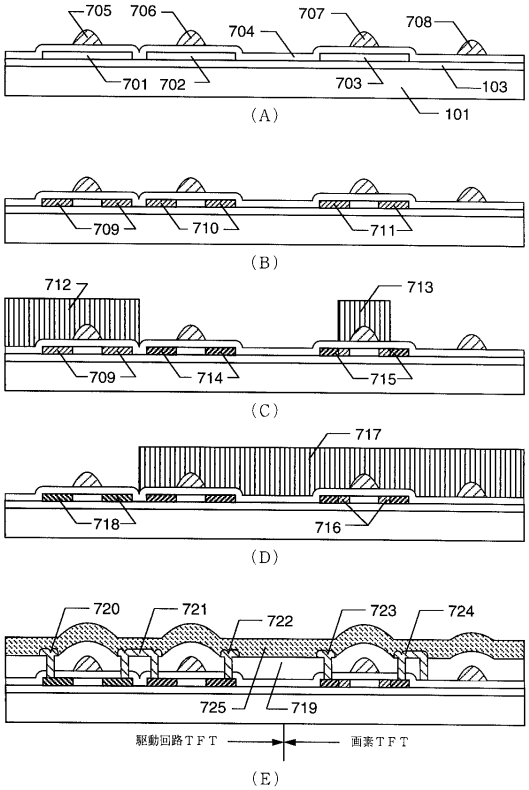
【図５】


506
502
102
120
504
121
116
503
115
119
101
107
505
501

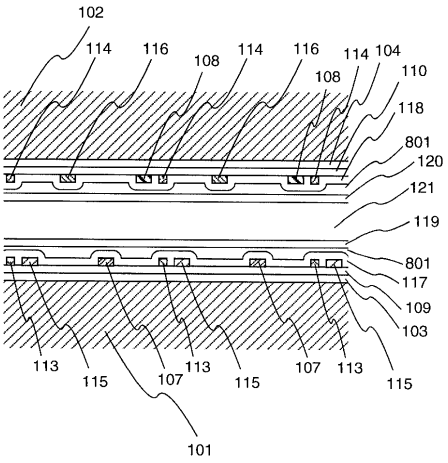
【図６】


506
502
102
120
504
122
123
116
503
122
115
119
101
107
505
501

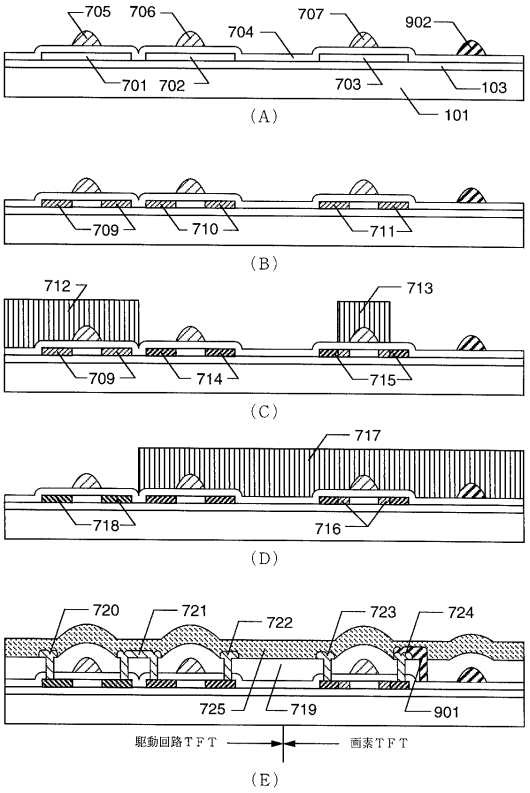
【図７】


705
706
704
707
708
701
702
703
103
101
(A)
709
710
711
(B)
712
713
709
714
715
(C)
717
718
716
(D)
720
721
722
723
724
725
719
駆動回路ＴＦＴ
画素ＴＦＴ
(E)

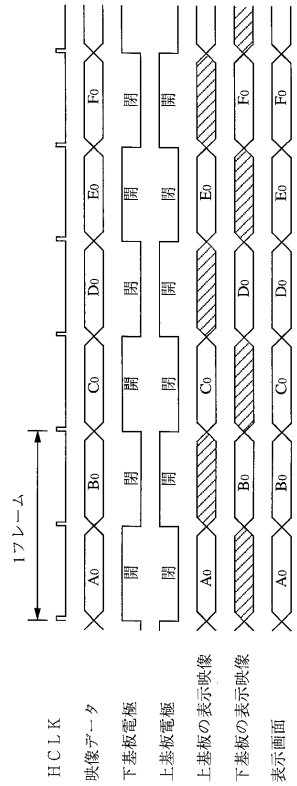
【図８】


102
114
116
108
114
116
114
104
108
110
118
801
120
121
119
801
117
109
103
113
115
107
113
115
107
113
115
101

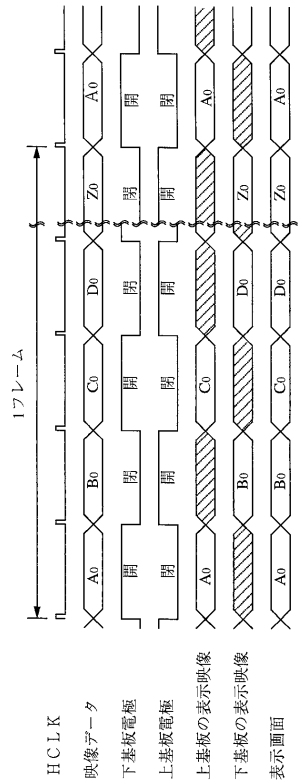
【図９】


705
706
704
707
902
701
702
703
103
101
(A)
709
710
711
(B)
712
713
709
714
715
(C)
717
718
716
(D)
720
721
722
723
724
725
719
901
駆動回路ＴＦＴ
画素ＴＦＴ
(E)

【図１０】


１フレーム
ＨＣＬＫ
映像データ
下基板電極
上基板電極
上基板の表示映像
下基板の表示映像
表示画面
A0
B0
C0
D0
E0
F0
開
閉

【図１１】


１フレーム
ＨＣＬＫ
映像データ
下基板電極
上基板電極
上基板の表示映像
下基板の表示映像
表示画面
A0
B0
C0
D0
Z0
開
閉

フロントページの続き

(72)発明者　寺本　聡
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内

審査官　藤田　都志行

(56)参考文献　実開昭６１－１６２８３５（ＪＰ，Ｕ）
特開平０４－３１６０２２（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.^{7}，ＤＢ名)
G02F　1/1343
G02F　1/133　505