

公告本

| | |
|------|---------------|
| 申請日期 | 88 年 6 月 23 日 |
| 案 號 | 88110584 |
| 類 別 | G02F1/136 |

A4
C4

487825

(以上各欄由本局填註)

發明專利說明書

| | | |
|-----------------|---------------|---|
| 一、發明 名稱 | 中 文 | 主動矩陣型液晶顯示裝置及使用其之基板 |
| | 英 文 | <i>Active-matrix liquid-crystal display device and substrate therefor</i> |
| 二、發明 人 創作 | 姓 名 | (1) 蛇口廣行 |
| | 國 籍 | (1) 日本 (1) 日本國宮城縣仙台市泉區住吉台東五一一五一一 |
| 三、申請人 | 住、居所 | |
| | 姓 名 (名稱) | (1) 佛朗帝克股份有限公司 株式会社フロンテック |
| | 國 籍 | (1) 日本 (1) 日本國宮城縣仙台市泉區明通三丁目三一番地 |
| | 住、居所 (事務所) | |
| | 代 表 人 名 姓 | (1) 武田安弘 |

裝

訂

線

(由本局填寫)

| |
|----------|
| 承辦人代碼： |
| 大類： |
| I P C分類： |

A6
B6

本案已向：

國(地區) 申請專利, 申請日期: 案號: , 有 無主張優先權
 日本 1998年 7月 16日 10-202292 有主張優先權

有關微生物已寄存於: , 寄存日期: , 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝
訂
線

經濟部智慧財產局員工消費合作社印製

五、發明說明 ()

〔本發明所屬之技術領域〕

本發明係有關於一種主動矩陣型液晶顯示裝置及使用其之基板，特別是有關於對兩倍掃描線方式的主動矩陣型液晶顯示裝置用基板之儲存容量的構成。

〔習知技術〕

習知一般的主動矩陣型液晶顯示裝置，係在每一個點配列的各列，具有資料線之故，在相當於一行圖素數較多的場合，對應於此須要使用多數的資料驅動器。但因該數據驅動為較貴的零件，因此使用多數個資料驅動器，會令裝置整體變貴。此外，上述之習知技術，具有難以構成顯示區域小的液晶顯示面板之問題。亦即，在顯示區域小的液晶顯示面板，其資料線的端子部也須要予以小型化，但因以習知技術製成的液晶顯示面板，其資料線的條數較多，以致資料配線端子間的窄距化要求變得極為嚴格。因此，資料配線端子部的製成變困難，而引起良率下降的問題。

於是，本申請人以別種方法申請一用較習知少條的資料線，即得以驅動各點之主動矩陣型液晶顯示裝置。將該案例表示在第 1 1 圖及第 1 2 圖。

第 1 1 圖及第 1 2 圖係將資料線的條數為習知的一半之主動矩陣型液晶顯示裝置用基板的等值電路的兩個案例，將各點以中心線表示之。此係例如將一條資料線 D_j ，夾在中間而配置的兩列之點 $P_X(i, j)$ ， $P_X(i,$

(請先閱讀背面之注意事項再填寫本頁)

訂

後

五、發明說明()

$j + 1$) (同時 $i = 1 \sim m$)，並共有其資料線 D_j ，依此構成而將資料線的條數減半，且可減低資料驅動器的數量。

此外，在各行被連接在一條資料線 D_j 之相鄰的兩點，例如點 $P_X(i, j)$ ， $P_X(i, j + 1)$ ，必須利用各自的閘極線 $G_A i$ 、 $G_B i$ 來驅動。因此，閘極線的條數為習知的兩倍（由此點將此配線方式稱為兩倍掃描線方式），但比之資料驅動器，對增加十分便宜的閘極驅動器並沒有那樣的問題。再者，第 11 圖及第 12 圖係將同為相鄰的資料線間之相鄰的點，以各自不同的閘極線來控制，第 11 圖係一條資料線單一系列的點，全為連接在 G_A 或 G_B 任一邊的閘極線之案例，第 12 圖係將一條資料線單一系列的點，就一點被連接在 G_A 或 G_B 任一邊的閘極線之案例。

第 13 圖係表示在上述主動矩陣型液晶顯示裝置用基板，以圍住相鄰的兩條資料線與相鄰的兩條閘極線之區域內的兩點之具體構成。如第 13 圖所示，兩點 D_5 、 D_6 之中，在右側的點 D_5 ，乃於右上形成薄膜電晶體 51 (Thin Film Transistor，以下稱 T F T)，另一邊，左側的點 D_6 ，則在左下形成 T F T 51，在該些兩點 D_5 、 D_6 ，其點內的各部是被配置在點對稱的位置。於此構成中，閘極線 52 的寬度，在 T F T 51 的部份較寬，此部份依然是 T F T 51 的閘極，在此閘極上形成半導體能動膜 53。並且，在半導體能動膜 53 上分開的設有從資

(請先閱讀背面之注意事項再填寫本頁)

訂

後

五、發明說明()

料線 5 4 延長之源極 5 5 與汲極 5 6 ，汲極 5 6 係通過接觸窗 5 7 ，而與圖素電極 5 8 導電連接。

就主動矩陣型液晶顯示裝置用基板而言，必須將用於在一掃描期間中保持供給到各點的信號之儲存容量，設在各點。此例，就與設有各點 D 5 、 D 6 的 T F T 5 1 之側相反側的端部而言，其相鄰的閘極線 5 2 之寬度極寬，通過接觸窗 5 9 ，而與圖素電極 5 8 導電連接的容量電極 6 0 ，是以重疊在閘極線 5 2 的寬部 5 2 a 上的方式而設置的。於是，隔著絕緣膜，而根據相對的容量電極 6 0 與閘極線 5 2 的寬部 5 2 a 來構成儲存容量 6 1 。再者，第 1 3 圖中以中心所示的矩形 6 2 ，係為被設在圖未表示的相對基板側之黑矩陣的開口部。

[本發明欲解決之課題]

針對上述習知之主動矩陣型液晶顯示裝置用基板的構成，必須具有為了得到所期望的儲存容量值程度的面積之儲存容量，因此，在閘極線的一部份設置寬部。反過來說，就是因在閘極線的一部份設置儲存容量形成用之寬部，而在其閘極線上所相鄰的點產生窄的部分。該狹窄部係在第 1 3 圖中以符號 5 2 b 所示之處，並未與其他電極重疊，對儲存容量並無幫助部分之故，因此只有該部分，其容量值必須在寬部 5 2 a 的部份作用。因而，發現到第 1 3 圖中以中心線所示的黑矩陣之開口部 6 2 的面積，是為此閘極線 5 2 的大寬部 5 2 a 之開口率下降的要因。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明()

進而，因閘極線 5 2 的狹窄部 5 2 b，對寬部 5 2 a 而言，其寬度成爲大幅縮小的形式之故，也產生閘極配線電阻增大的問題。

本發明係爲解決上述課題之發明，而其目的乃針對以兩倍掃描線方式，在各點具備有儲存容量之主動矩陣型液晶顯示裝置用基板，提供一不會發生開口率下降和閘極配線電阻增大之問題的主動矩陣型液晶顯示裝置用基板，以及使用該基板之主動矩陣型液晶顯示裝置。

[用以解決課題之手段]

爲達成上述目的，本發明之主動矩陣型液晶顯示裝置用基板，其特徵爲：在基板上設有矩陣狀之複數條資料線與複數條閘極線，在前述各個資料線的兩側，將薄膜電晶體及連接在該薄膜電晶體的圖素電極，分別對應前述複數條閘極線來設置，將前述資料線兩側的圖素電極，根據來自隔著該些圖素電極而配置的一對閘極線的任一條對應的閘極線之信號予以控制的方式，來配設前述複數條閘極線，將對應前述鄰接閘極線間之相鄰的圖素電極的各個圖素電極之儲存容量，以所期望的容量值之方式，從該圖素電極側向前述鄰接的另一邊的圖素電極延伸在與前述控制側的閘極線相對的另一邊的閘極線上。

因習知主動矩陣型液晶顯示裝置用基板的場合，乃考量到設在各點的儲存容量爲徹底的形成在其點區域內的方式，爲了得到所期望的容量值，須在閘極線上成爲大面積

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明()

的寬部，而造成開口率下降和閘極配線電阻增大的原因。

對此，若換做本發明之上述特徵，將設在各點的儲存容量之形成處，不像習知般留在其點區域內，而是以在鄰接的資料線間，超出鄰接在該點的另一點之方式來配置的。依此種構成，以閘極線為儲存容量，能更有效活用的緣故，即不必如習知般，須在閘極線上設置極寬大的寬部，就可達到提升開口率的同時，相反的也不必有大幅縮小寬度的狹窄部之故，就能減低抑制閘極配線電阻。

於本發明中，作為儲存容量的具體構成，例如就任意點來看，在控制該點之閘極線與相反側的閘極線的一部分，設置寬部和相對於該寬部而比習知更為縮小寬度之狹窄部，將與該點的圖素電極導電連接的容量電極，以和閘極線寬部重疊的方式來設置。並且，將其容量電極，以從該點超出鄰接另一點的方式，延設在狹窄部上，將該容量電極與閘極線完全重疊的部分，成為儲存容量亦可。

或是，不用容量電極，將圖素電極，在與控制側的閘極線相反側的閘極線上，從該點向著鄰接另一點的方向延伸，在圖素電極與閘極線構成儲存容量亦可。

再者，在鄰接的另一點設置超出形式的儲存容量之結果，即使不在閘極線設置寬部，還是能得到所期望的容量值，理所當然的不設寬部，而設置一定寬度的閘極線亦可。

此外，本發明之主動矩陣型液晶顯示裝置，乃針對在相對配置的一對基板對之間，夾持著液晶之主動矩陣型液

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

90 12 31

五、發明說明(6)

晶顯示裝置，其特徵為：前述基板對一邊的基板為上述本發明之基板。

可適用在鄰接各點儲存容量的資料線間，以超出鄰接在該點的另一點之方式所配置之上述本發明之基板，係為鄰接的資料線間的兩點是被配置在對稱點的位置。總之就是，考慮在兩倍掃描線方式的主動矩陣型液晶顯示裝置為多少配線的形態，但上述本發明可適用的，係為第 11 圖及第 12 圖所示的配線形態的主動矩陣型液晶顯示裝置。

作為本發明之主動矩陣型液晶顯示裝置，係可適用於藉由在一邊的基板設圖素電極，在另一邊基板設共通電極，垂直於產生在該些電極間的基板面的方向之電界，來驅動液晶之形式的液晶顯示裝置。進而，也可適用在與各圖素電極一同作用，並針對液晶，在沿著一邊基板面的方向施加橫電界，同時設有將儲存容量與閘極線一同構成的共通電極之形態的所謂 IPS (In-Plane Switching, 橫電界驅動) 方式之液晶顯示裝置。

一般 IPS 方式的液晶顯示裝置係為達到廣角化的裝置，但這當中，特別是具有本發明人以別種提案的閘極線—絕緣層—圖素電極—絕緣層—共通電極的積層構造所製成的儲存容量之 IPS 方式的液晶顯示裝置用基板（在本發明之實施形態這項做詳述）的場合，閘極線上的儲存容量可說是 2 階建的構造，可更有效地形成依本發明之儲存容量，開口率提升的效果也更大。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明()

[本發明之實施形態]

[第 1 實施形態]

以下，參照第 1 圖及第 2 圖來說明本發明之第 1 實施形態。

第 1 圖係表示本實施形態之主動矩陣型液晶顯示裝置用基板（以下簡稱主動矩陣基板）的構成之平面圖，與前述第 1 3 圖相同，係表示圍住鄰接的兩條資料線 7、7 和鄰接的兩條閘極線 4、4 的區域內的兩點之構成。第 2 圖係為沿著第 1 圖之 I I - I I 線（沿著閘極線 4 而貫通一邊的點 D 2 之 T F T 2 和另一點 D 1 的儲存容量 1 5 之線）之斷面圖。

本實施形態之主動矩陣基板係如第 1 圖所示，在兩點 D 1、D 2 之中的右側點 D 1，於右上形成 T F T 1，另一方面，在左側點 D 2，於左下形成 T F T 2，在該兩點 D 1、D 2，其點內的各部是被配置在點對稱的位置。總之，就主動矩陣基板整體的配線構成而言，為第 1 1 圖或第 1 2 圖所示的兩倍掃描線方式。

如第 2 圖所示，在玻璃基板 3 上形成閘極線 4。一條閘極線 4，係如第 1 圖所示，在一邊的點之 T F T 側，其寬度較狹，在另一點的儲存容量，其寬度較寬，但該些狹窄部 4 a 和寬部 4 b 的寬度差，則比第 1 3 圖之習知構造方面的差還小。在 T F T 1、2 之處，其閘極線 4 依然為閘極，如第 2 圖所示，在閘極上透過閘絕緣膜，形成半導體能動膜 6。此外，如第 1 圖所示，在半導體能動膜 6 上

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明()

分開的設有被連接在資料線 7 之源極 8 和略為 L 字狀之汲極 9。沿著 L 字狀的汲極 9 之中的閘極線 4 所延設的部份，具有覆蓋隱藏因在鄰接的點 D 1、D 2 間的鑒頻漏光的任務。

如第 1 圖所示，汲極 9 係通過接觸窗 10 而與圖素電極 11 導電連接。另一邊，也在與該接觸窗 10 相反側的圖素電極 11 的端部設置接觸窗 12，通過該接觸窗 12 而該容量電極 13 與圖素電極 11 導電連接。容量電極 13，係如第 2 圖所示，係形成在與源極 8（資料線 7）以及汲極 9 同一層，在容量電極 13 上透過絕緣膜 14 來配置圖素電極 11。

本發明之特徵乃如第 1 圖所示，容量電極 13，係以重疊在設於與控制設有該容量電極 13 的點 D 1、D 2 的閘極線 4 相反側的閘極線 4 的寬部 4b 之方式來設置，從該點 D 1、D 2，以超出鄰接的另一點 D 2、D 1 的方式，沿著閘極線 4 的狹窄部 4a 而延設。因而，此場合，乃將該點 D 1、D 2 內的容量電極 13 與閘極線 4 的寬 4b 之重疊部份、和超出鄰接的點 D 1、D 2 部份的容量電極 13 與閘極線 4 的狹窄部 4a 之動疊部份做重合，以構成儲存容量 15。

針對本實施形態的主動矩陣基板，其儲存容量 15 的形成處，不像習知構造般，留在一點的區域內，而是以超出鄰接的點 D 1、D 2 的方式來配置的，藉此即可以閘極線 4 作為儲存容量 15，以更為有效地活用。因此，不必

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明()

如習知般須設置比狹窄部極寬大之寬部，即可達到提高開口率。例如，使用與第 1 3 圖所示的習知構造相同的設計比例，來設計第 1 圖所示的本實施形態的主動矩陣基板，在儲存容量值為相等的方式之情形下，開口率可從習知約 3 2 %，提升到約 3 6 %。進而，因從寬部 4 b 開始，在狹窄部 4 a 之間，不必像習知須縮小閘極線 4，故可將閘極配線電阻增大，較習知減低抑制。

而本實施形態的場合，設有以源極 8 及汲極 9 同一層所製成之容量電極 1 3，以該容量電極 1 3 與閘極線 4 來構成儲存容量 1 5，但依此構成，比之以圖素電極 1 1 和閘極線 4 來構成儲存容量 1 5 的場合，僅介設的感應膜變薄的部分（僅閘極絕緣膜 5）之相當於單位面積的容量值變大，可減少必須得到所期望的儲存容量值之面積。其結果，有助於開口率的提升。

〔第 2 實施形態〕

以下，參照第 3 圖至第 6 圖來說明本發明之第 2 實施形態。

第 3 圖及第 4 圖係表示本實施形態之主動矩陣基板構成之平面圖，第 3 圖係為省略共通電極之圖，第 4 圖係為含蓋共通電極之圖，第 5 圖係沿著第 4 圖之 V - V 線（通過 T F T 與儲存容量，將閘極線貫穿長邊之線）之斷面圖，第 6 圖係第 4 圖之 V I - V I 線（將點之中央部貫通至平行於閘極線的方向之線）之斷面圖。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (0)

本實施形態乃針對將本發明之儲存容量的構成應用在 I P S 方式之液晶顯示裝置的例子所做的說明。

如第 3 圖及第 5 圖所示，在玻璃基板 2 1 上形成閘極線 2 2，在 T F T 2 3 之處，閘極線 2 2 依然為閘極，在閘極上透過閘絕緣膜 2 4 來形成半導體能動膜 2 5。並且，在半導體能動膜 2 5 上，分開的設有從資料線 2 6 延伸的源極 2 7 與汲極 2 8。該汲極 2 8 乃如第 3 圖所示，橫切閘極線 2 2 及半導體能動膜 2 5。而汲極 2 8 則是以縱向貫穿點 D 3、D 4 的各個中央之方式做延設，而成為 I P S 之圖素電極 2 9，在與控制該點 D 3、D 4 的閘極線 2 2 相反側的閘極線 2 2 上，沿著該閘極線 2 2 做延設，而成為容量電極 3 0，進而，該容量電極 3 0 是在鄰接的點 D 4、D 3 之間，做縱向延設。此例，本發明之特徵為，延設在容量電極 3 0 中的閘極線 2 2 上之部分 3 0 a，是以從一點 D 3、D 4 超出鄰接的另一點 D 4、D 3 的方式來設置的。

如第 4 圖至第 6 圖所示，共通電極 3 1，係透過絕緣膜 3 2 而形成在源極 2 7、汲極 2 8 及閘極 2 2 上。於第 4 圖中，以實線矩形所示之共通電極 3 1，係具有在各點 D 3、D 4 中央做開口之窗，以框狀形成覆蓋各點 D 3、D 4 的周邊部。亦即，共通電極 3 1，在鄰接的點 D 3、D 4 間之容量電極 3 0 b 上具有沿著該容量電極 3 0 b 而延設之電極部、和覆蓋在包含資料線 2 6 及 T F T 2 3 的閘極線 2 2 上之遮蔽部。延設在容量電極 3 0 的閘極線

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (1)

2 2 上的部分 3 0 a，乃如第 5 圖所示，係為積層有以閘極線 2 2 與容量電極 3 0 所製成之容量、和以容量電極 3 0 與共通電極 3 1 所製成之容量的 2 階建構之儲存容量 3 3。而延設在點 D 3、D 4 間之部分 3 0 b，乃如第 6 圖所示，係為以容量電極 3 0 和共通電極 3 1 所製成的容量之 1 階建構之儲存容量 3 4。因而，點整體的儲存容量係為 2 階建構之儲存容量 3 3 與 1 階建構之儲存容量 3 4 之和。

就使用此種 I P S 構造的主動矩陣基板之液晶顯示裝置，乃如第 6 圖所示，若在圖素電極 2 9 與共通電極 3 1 之間施加電壓，會在沿著此基板的面之第 5 圖中以中心線所示的方向產生橫電界 E 之故，可藉由此橫電界，進行液晶的配向控制，來驅動液晶顯示裝置。

連本實施形態的主動矩陣基板，也是以超出鄰接儲存容量 3 3 的形成處之點的方式來配置的，藉此即具有與達到提升開口率的第 1 實施形態相同的效果。特別是具有如本實施形態之 2 階建的儲存容量 3 3 之 I P S 構造的主動矩陣基板，能更有效率地形成依本發明之儲存容量，開口率提升的效果也愈大。而本實施形態的場合，即使不將閘極線 2 2 的寬度縮小也能具有一定寬度的閘極線之故，閘極配線電阻也不會增大。

進而，本實施形態場合的 T F T 2 3 之汲極 2 8 是橫切過閘極線 2 2 及半導體能動層 2 5，但藉由採用此構造，於光蝕刻工程中，即使針對閘極線 2 2 或半導體能動層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (2)

2 5 產生汲極 2 8 的偏差，鄰接的點 D 3、D 4 的 T F T 2 3 之閘極－汲極間寄生容量還是相等的，連通電壓也相等的緣故，即可抑制產生閃爍和亮度誤差。

〔第 3 實施形態〕

上述第 1 及第 2 實施形態係就主動矩陣基板所做的說明，但本實施形態係就包含該些主動矩陣基板的液晶顯示裝置整體的構成所做的說明。

第 7 A 圖及第 7 B 圖係表示本實施形態的主動矩陣型液晶顯示裝置之構成，第 7 A 圖係為同一裝置之平面圖，第 7 B 圖係為第 7 A 圖之 V I I - V I I 線之斷面圖。於該些圖中，符號 4 0 係為主動矩陣基板，以形成由圖素電極、T F T、儲存容量、資料線及閘極線所製成之 T F T 矩陣部 4 1。再者，就該 T F T 矩陣部 4 1，可採用與已說明過的第 1 及第 2 實施形態同樣的構成。因而，此例的說明予以省略。

而 4 2 係為相對基板，以形成與採用第 1 實施形態的主動矩陣基板的場合的各圖素電極相對之共通電極。該些主動矩陣基板 4 0 及相對基板 4 2 係隔著一定的間隙而相對的，在該間隙封入液晶 4 7。而 4 3、4 3 係為閘極驅動器，4 4、4 4 係為資料驅動器，各自具有 2 4 0 條的輸出端子。

該主動矩陣型液晶顯示裝置，是為其列方向的圖素數量為 1 9 2 0，行方向的圖素數量為 4 8 0 的 V G A 對應

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

之液晶顯示面板。因而，採用第 1 實施形態的主動矩陣基板
的場合，T F T 矩陣部 4 1 具有 9 6 0 條的資料線和
9 6 0 條的閘極線。

與該 9 6 0 條資料線連接的緣故，在 T F T 基板 4 0
則外加四個資料驅動器 4 4。另一方面，閘極線為 9 6 0
的緣故，本實施形態則在 T F T 基板 4 0 上設置信號分離
部 4 5，並將閘極驅動器 4 3 的個數減半為兩個。

該信號分離部 4 5，係在 T F T 基板 4 0 上形成
T F T 及信號配線。

第 8 圖係表示信號分離部 4 5 的電路構成。如第 8 圖
所示，信號分離部 4 5 係利用反相器 1 2 0 和 4 8 0 個信
號分離器 D M P X 1 ~ D M P X 2 4 8 0 構成的。各信號
分離器係具有依各個 T F T 的四個轉換閘 1 2 1 至 1 2 4
。在轉換閘 1 2 1 及 1 2 4 的各閘極，從圖未表示的控制
電路，供給切換信號 Vselect。而對轉換閘 1 2 2 及 1 2 3
的各閘極，供給利用反相器 1 2 0，來反轉切換信號
Vselect 的信號。

其次，說明本實施形態之動作。

於各場週期中，對信號分離器 D M P X 1 至 D M P X
4 8 0 的各輸入端子，依序供給由第 7 A 圖、第 7 B 圖中
的兩個閘極驅動器 4 3 所得到的 4 8 0 個輸出信號 S R 1
至 S R 4 8 0。此外，切換每一個場週期，該切換信
Vselect 的位準反轉。此結果，會在信號分離部 4 5 進行以
下的動作。再者，於以下之例，各轉換閘 1 2 1 至 1 2 4

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

係利用 n 通道的 T F T 構成的。

首先，例如於奇數場週期中，該切換信號 Vselect 會成爲高位準，各個信號分離器 D M P X 1 至 D M P X 4 8 0，其轉換閘 1 2 1 及 1 2 4 爲 O N 狀態，轉換閘 1 2 2 及 1 2 3 爲 O F F 狀態。

因而，在該奇數場週期中，從閘極驅動器依序輸出的輸出信號 S R 1 至 S R 4 8 0，則透過信號分離器 D M P X 1 至 D M P X 4 8 0 的各轉換閘 1 2 1，依序施加在 4 8 0 條的第 1 閘極線 G 1 a 至 G 4 8 0 a。對此期間的第 2 閘極線 G 1 b 至 G 4 8 0 b 而言，則透過信號分離器 D M P X 1 至 D M P X 4 8 0 的各轉換閘 1 2 4，施加低位準的標準電壓 V g - l o w。因而，就此期間的 T F T 矩陣部 4 1，其被連接在第 2 閘極線的所有 F T 爲 O F F 狀態。

其次，切換爲偶數場週期的各切換信號 Vselect 爲低位準，各個信號分離器 D M P X 1 至 D M P X 4 8 0，其轉換閘 1 2 2 及 1 2 3 爲 O N 狀態，轉換閘 1 2 1 及 1 2 4 爲 O F F 狀態。

因而，於該偶數場週期中，從閘極驅動器依序輸出的輸出信號 S R 1 至 S R 4 8 0，則透過信號分離器 D M P X 1 至 D M P X 4 8 0 的各轉換閘 1 2 3，依序施加在第 2 閘極線 G 1 b 至 G 4 8 0 b。針對此期間的第 1 閘極線 G 1 a 至 G 4 8 0 a，則透過信號分離器 D M P X 1 至 D M P X 4 8 0 的各轉換閘 1 2 2，施加低位準的標

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

準電壓 V_{g-low} 。

於此種設有信號分離部 45 的場合，奇數場週期適合第 1 閘極線，偶數場週期則適合第 2 閘極線，將先供給的閘極驅動器的輸出信號，在各場週期間進行切換交錯驅動之故，可將閘極驅動器的個數減半。

[第 4 實施形態]

第 9 A 圖及第 9 B 圖係表示本實施形態的主動矩陣型液晶顯示裝置的構成，第 9 A 圖係為同一裝置之平面圖，第 9 B 圖係第 9 A 圖之 I X - I X 線之斷面圖。

上述第 3 實施形態，係將信號分離部 45 形成在 T F T 基板 40 上，而達到減半閘極驅動器 43 的個數。本實施形態，取代該信號分離部 45，則是將移位暫存部 46 形成在 T F T 基板 40 上，而完全不需要外加的閘極驅動器 43。

於第 10 圖表示移位暫存部 46 之電路構成。

如第 10 圖所示，移位暫存部 46 係為串接 480 個暫存部 R E G 1 至 R E G 480。該些暫存部係分別利用轉換閘 131 A、反相器 132 A、轉換閘 133 A 及反相器 134 A 所製成之第 1 觸發器、和轉換閘 131 B、反相器 132 B、轉換閘 133 B 及反相器 134 B 所製成之第 2 觸發器所構成的。各暫存部 R E G 1 至 R E G 480 的第 1 觸發器的輸出端（亦即反相器 134 A 的輸出端），係分別連接在 T F T 矩陣部 41 的第 1 閘極線

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (6)

G 1 a 至 G 4 8 0 a 。另一方面，各暫存部 R E G 1 至 R E G 4 8 0 的第 2 觸發器的輸出端（亦即反相器 1 3 4 B 的輸出端）係分別連接在 T F T 矩陣部 4 1 的第 2 閘極線 G 1 b 至 G 4 8 0 b 。

其次，說明本實施形態的動作。

在該移位暫存部 4 6，供給 2 相的同步脈衝 K 1 及 K 2。該些之中的第 1 相同步脈衝 K 1，係供給到各暫存部的轉換閘 1 3 1 A 及 1 3 1 B，第 2 相的同步脈衝 K 2 則是供給到各暫存部的轉換閘 1 3 3 A 及 1 3 3 B。

而在奇數場週期，則是對該開始點的第 1 段暫存部 R G E 1 的第 1 觸發器供給啓動脈衝 S P A。因此，在奇數場週期，讓啓動脈衝 S A P 依序在串接的各暫存部的第 1 觸發器間移位。此結果，會從各暫存部的第 1 觸發器的輸出端（亦即各暫存部的反相器 1 3 4 A 的輸出端），依序輸出相當於啓動脈衝 S P A 的閘極電壓，以依序施加在第 1 閘極線 G 1 a 至 G 4 8 0 a。

再者，在奇數場週期，也是在各暫存部的第 2 觸發器間進行移位動作，但會在第 1 段的暫存部 R E G 1 的第 2 觸發器得到低位準的信號。因而，在奇數場週期，其第 2 閘極線 G 1 b 至 G 4 8 0 b 是被固定在低位準。

其次，在偶數場週期，則是對該開始點的第 1 段暫存部 R E G 1 的第 2 觸發器供給啓動脈衝 S P B。因此，在偶數場週期，則是讓啓動脈衝 S P B 依序在各暫存部的第 2 觸發器間移位。此結果，會從各暫存部的第 2 觸發器的

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(7)

輸出端(亦即各暫存部的反相器134B的輸出端)，依序輸出相當於啓動脈衝SPB的閘極電壓，以依序施加在第2閘極線G1b至G480b。

再者，在偶數場週期，也是在各暫存部的第1觸發器間進行移位動作，但會在第1段的暫存部REG1的第1觸發器得到低位準的信號，因此不需要外加閘極驅動器，可減少零件的數量，達到裝置的小型化及低價格化。

再者，取代設有如以上構成的移位暫存部46，亦可將組合480段的移位暫存器和上述第3實施形態中的信號分離部45，形成在TF T基板40上。連此場合也能得到與上述第3實施形態同樣的效果。

本發明之技術範圍，並不限定於此，於未脫離本發明主旨範圍，均可加上種種變更。例如，於第1實施形態中，將與圖素電極導電連接的容量電極，作為儲存容量之一邊的電極，但取代使用容量電極，將圖素電極本身，在與該點之控制側閘極線相反側的閘極線上，從該點向鄰接的另一點延伸，以圖素電極與閘極線來構成儲存容量亦可。關於各圖案的具體形狀、尺寸等，理所當然也可做適當的設計變更。

[本發明之效果]

如以上所做的詳細說明，按本發明，利用減低資料線的條數，達到削減成本之兩倍掃描線方式的液晶顯示裝置中，不像習知般將儲存容量的形成處留在各點的區域內，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

而是利用在鄰接的資料線間，以超出鄰接讓點的另一點之方式來配置的，以閘極線作為儲存容量即能更有效地活用。其結果，不像習知般，須將組入儲存容量的閘極線做的極寬，故可達到提升開口率，同時，相反的也不必極為狹窄的部分，故可抑制增大閘極配線電阻。

〔圖面之簡單說明〕

第 1 圖係表示本發明之第 1 實施形態之主動矩陣基板的構成之平面圖。

第 2 圖係表示同一主動矩陣基板之構成圖，沿著第 1 圖之 I I - I I 線之斷面圖。

第 3 圖係表示本發明之第 2 實施形態之主動矩陣基板的構成之平面圖，為省略共通電極之圖。

第 4 圖係為同一平面圖，包含共通電極圖式之圖。

第 5 圖係表示同一主動矩陣基板之構成圖，沿著第 4 圖之 V - V 線之斷面圖。

第 6 圖係為沿著同一的第 4 圖之 V I - V I 線之斷面圖。

第 7 圖係表示本發明之第 3 實施形態之主動矩陣型液晶顯示裝置構成之圖，第 7 A 圖係同一裝置之平面圖，第 7 B 圖係第 7 A 圖之 V I I - V I I 線之斷面圖。

第 8 圖係表示同一實施形態的信號分離部構成之電路圖。

第 9 圖係表示本發明之第 4 實施形態之主動矩陣型液

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (19)

晶顯示裝置構成之圖，第 9 A 圖係同一裝置之平面圖，第 9 B 圖係第 9 A 圖之 I X - I X 線之斷面圖。

第 1 0 圖係表示同一實施形態的移位暫存部構成之電路圖。

第 1 1 圖係表示兩倍掃描線方式的主動矩陣基板的等價電路其中一例之圖。

第 1 2 圖係表示兩倍掃描線方式的主動矩陣基板的等價電路另一例之圖。

第 1 3 圖係表示在第 1 1 圖及第 1 2 圖所示等價電路的主動矩陣基板構成之平面圖。

〔符號之說明〕

| | |
|------------|-----------------|
| 1, 2, 23 | 薄膜電晶體 (T F T) |
| 3, 21 | 玻璃基板 (基板) |
| 4, 22 | 閘極線 |
| 4 a | (閘極線的) 狹窄部 |
| 4 b | (閘極線的) 寬部 |
| 7, 26 | 資料線 |
| 8, 27 | 源極 |
| 9, 28 | 汲極 |
| 11, 29 | 圖素電極 |
| 13, 30 | 容量電極 |
| 15, 33, 34 | 儲存容量 |
| 31 | 共通電極 |

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

紙

五、發明說明 (20)

D 1 , D 2 , D 3 , D 4 點

E 橫電界

4 0 : 主動矩陣基板

4 1 : T F T 矩陣部

4 2 : 對向基板

4 3 : 閘極驅動器

4 4 : 資料驅動器

4 5 : 信號分離部

4 6 : 位移暫存部

1 2 0 、 1 3 2 A 、 1 3 2 B 、 1 3 4 A 、 1 3 4 B : 反
相器

1 2 1 ~ 1 2 4 、 1 3 1 A 、 1 3 1 B 、 1 3 3 A 、

1 3 3 B : 轉換閘

P X (i , j) : 點

G A i 、 G B j : 閘極線

D j : 資料線

D 5 、 D 6 : 點

5 1 : T F T

5 2 : 閘極線

5 2 a : 線寬部

5 2 b : 線狹窄部

5 3 : 半導體能動膜

5 4 : 資料線

5 5 : 源極電極

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

90 12 31

A7
B7

五、發明說明(21)

- 5 6 : 汲極電極
- 5 7、5 9 : 接觸孔
- 5 8 : 圖素電極
- 6 0 : 容量電極
- 6 1 : 儲存容量
- 6 2 : 黑色矩陣的開口部

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要(發明之名稱：主動矩陣型液晶顯示裝置及使用其之基板)

主動矩陣型液晶顯示裝置及使用其之基板

本發明係有關於一種主動矩陣型液晶顯示裝置及使用其之基板，其課題係針對構成兩倍掃描線方式的主動矩陣型液晶顯示裝置之主動矩陣基板，提供一不會發生開口率下降和閘極配線電阻增大之問題的儲存容量之構成。

其解決手段為：在本發明之主動矩陣基板，乃在各資料線 7 的兩側設有 T F T 1、2 及圖素電極 1 1。而藉由來自將資料線 7 的兩側的各點 D 1，D 2，隔著該些點來配置的一對閘極線 4，4 的任一條閘極線的信號做控制之方式來配置閘極線。並且，對應鄰接的資料線 7，7 間之相鄰的各點 D 1，D 2 之儲存容量 1 5，是以和容量電極 1 3 及與該點的控制側之閘極線 4 相對的另一邊的閘極線 4 之重疊部分所製成的，其儲存容量 1 5 是從該點超出鄰接的另一點之方式做延伸的。

英文發明摘要(發明之名稱：Active-matrix liquid-crystal display device and substrate therefor)

An active-matrix substrate for use in an active-matrix liquid-crystal display device of double-scanning-line type has a storage capacitor structure free from problems such as a reduction in an aperture ratio and an increase in gate wiring resistance. In the active-matrix substrate, thin-film transistors and pixel electrodes are arranged on both sides of each data line. A pair of gate lines, between which two adjacent pixels are arranged, is routed to respectively control two adjacent pixels with their respective signals. A storage capacitor of one of the adjacent pixels between adjacent data lines is formed of an overlapping portion of a capacitor electrode in one pixel, with the other gate line being paired with the gate line controlling the one pixel, and the storage capacitor is extended from the one pixel into the other pixel.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

A8
B8
C8
D890年12月31日 修正
補充

六、申請專利範圍

第 88110584 號專利申請案

中文申請專利範圍修正本

民國 90 年 12 月 修正

1. 一種主動矩陣型液晶顯示裝置用基板，其特徵為：
在基板上設置矩陣狀的複數條資料線與複數條閘極線，
且在前述各資料線的兩側，使薄膜電晶體及連接於該薄膜電
晶體而形成所期望的圖素領域處的圖素電極分別對應於前述
複數條閘極線來予以設置，以能夠根據來自挾持圖素電極而
配置的一對閘極線的任一條所對應的閘極線的信號來控制前
述資料線的兩側的圖素電極之方式來配設前述複數的閘極線
，在位於前述複數條資料線之間所鄰接的前述資料線間的兩
個圖素領域中，在使驅動一方的前述圖素領域處的前述控制
側的閘極線成對的另一方閘極線上，從對應於前述一方圖素
領域的圖素電極所近接的資料線近旁來連接至對應於前述兩
個圖素領域的另一方圖素領域的圖素電極，且朝向根據來自
前述另一方閘極線的信號而控制之前述薄膜電晶體來設置：

越過前述鄰接之資料線間的中心線而直線延伸之容量電
極；及

以能夠從該直線的容量電極開始與前述一方的圖素電極
一部份重疊之方式來朝向前述一方的圖素電極突出延伸且電
氣性地與該圖素電極連接之容量電極；

在此，前述另一方的閘極線是在前述直線的容量電極及
前述突出的容量電極的下方形成配合這些容量電極的外形形
狀之外形形狀，且藉由對應於各畫素領域的前述直線的容量

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

電極及前述突出的容量電極下方的前述另一方的閘極線來形成對應於前述鄰接之兩個的前述圖素領域的各圖素領域之儲存容量。

2. 一種主動矩陣型液晶顯示裝置，乃針對在相對配置的一對基板對之間，夾持著液晶之主動矩陣型液晶顯示裝置，其特徵為：前述基板對一邊的基板為請求項 1 之基板。

3. 如申請專利範圍第 2 項所述之主動矩陣型液晶顯示裝置，其中，與前述各圖素電極一同作用，並針對前述液晶，在沿著前述一邊基板面的方向施加橫電界，同時設有將前述儲存容量與前述閘極線一同構成的共通電極。

(請先閱讀背面之注意事項再填寫本頁)

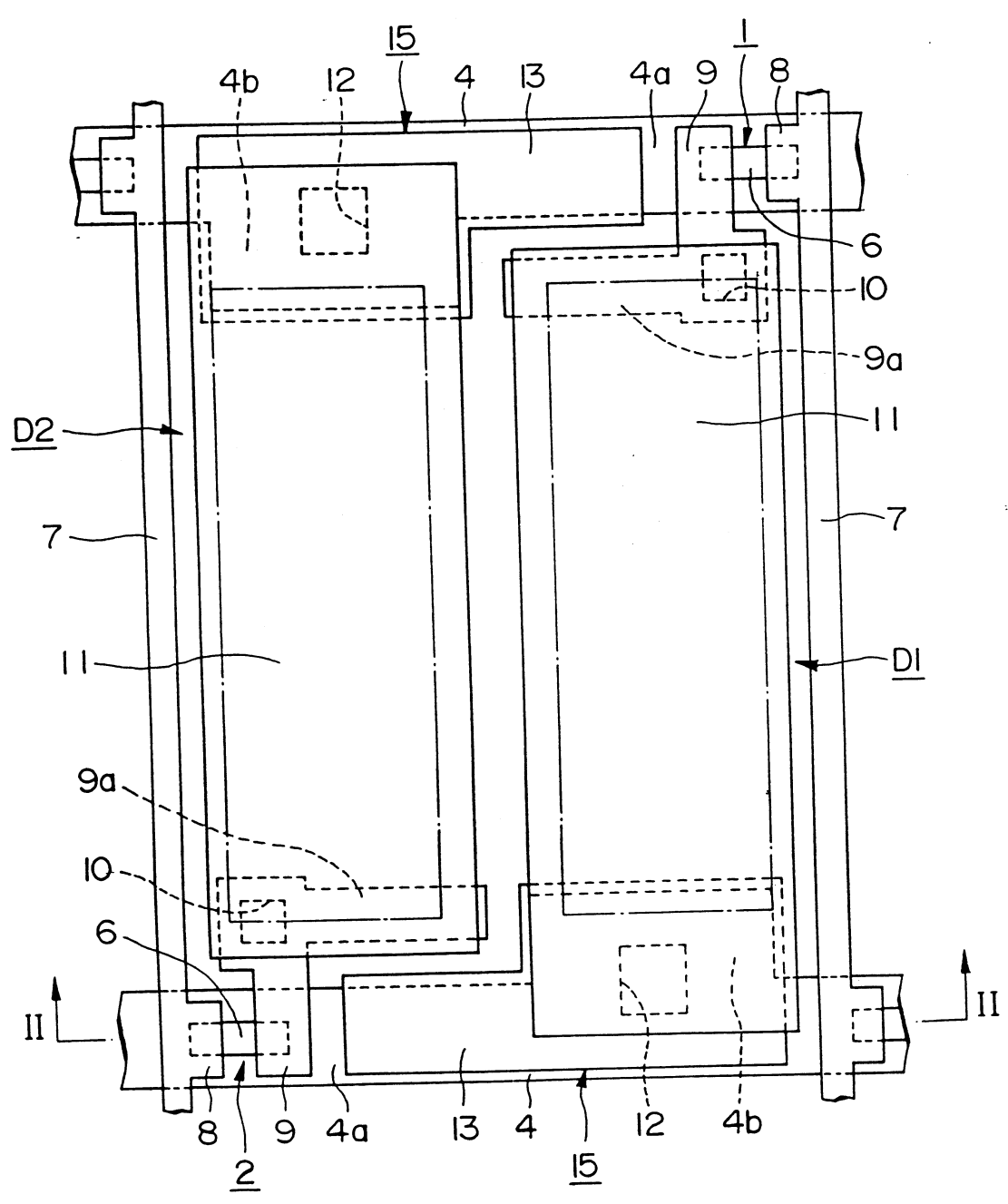
裝

訂

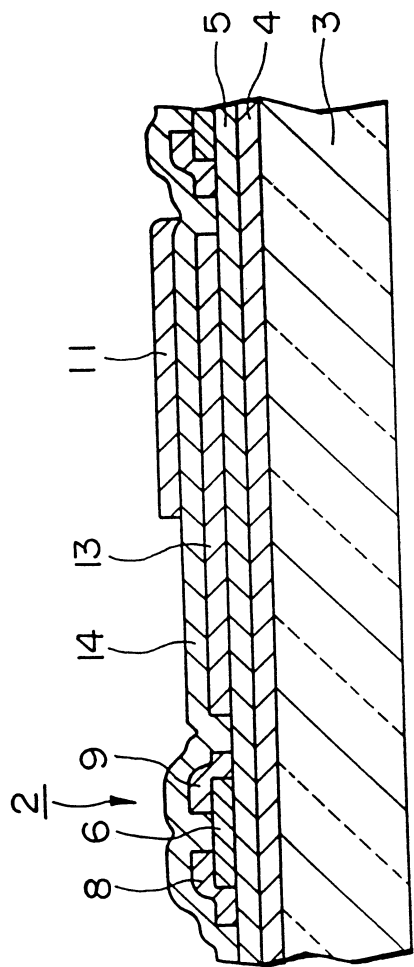
公 告 本

734316

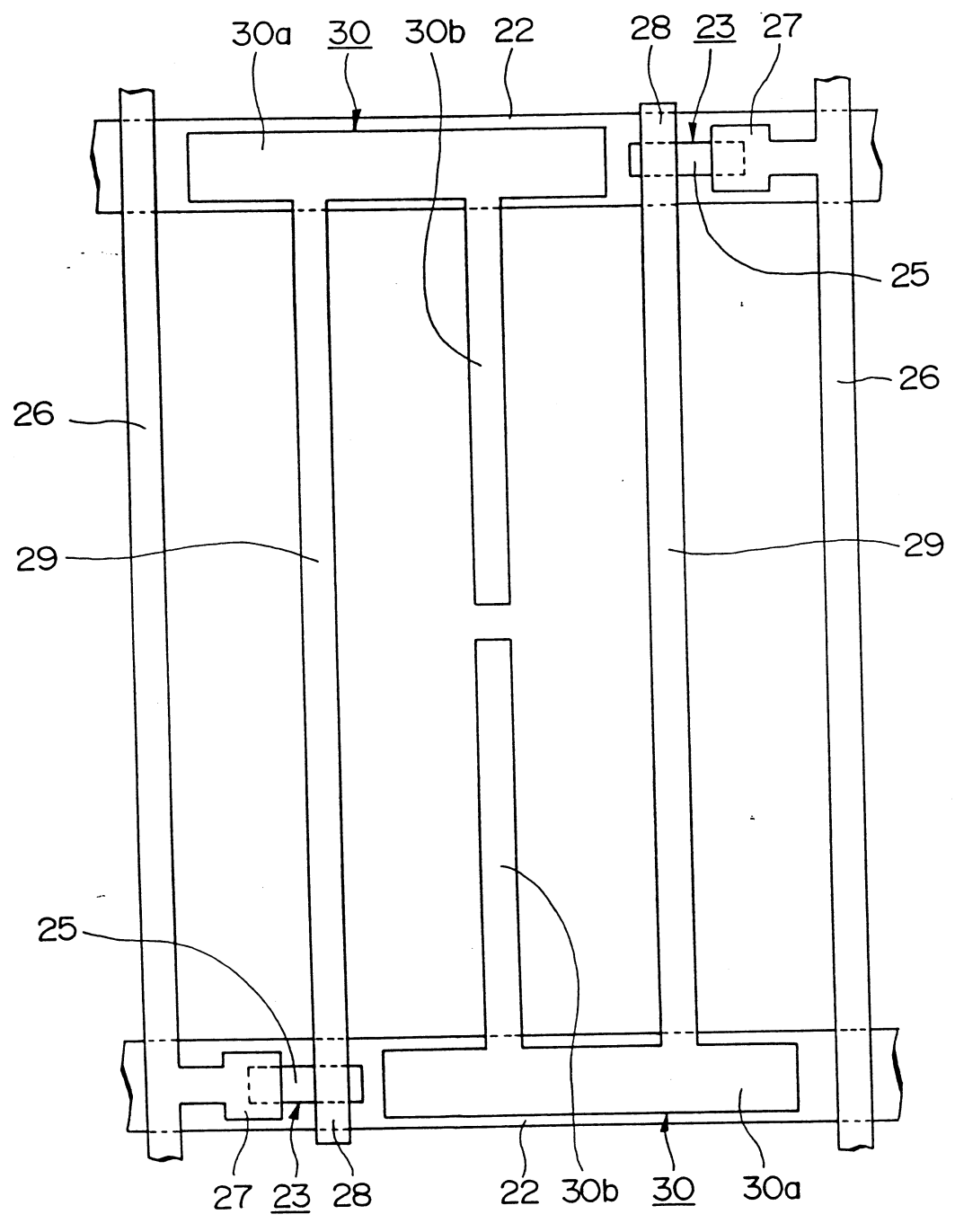
第 1 圖



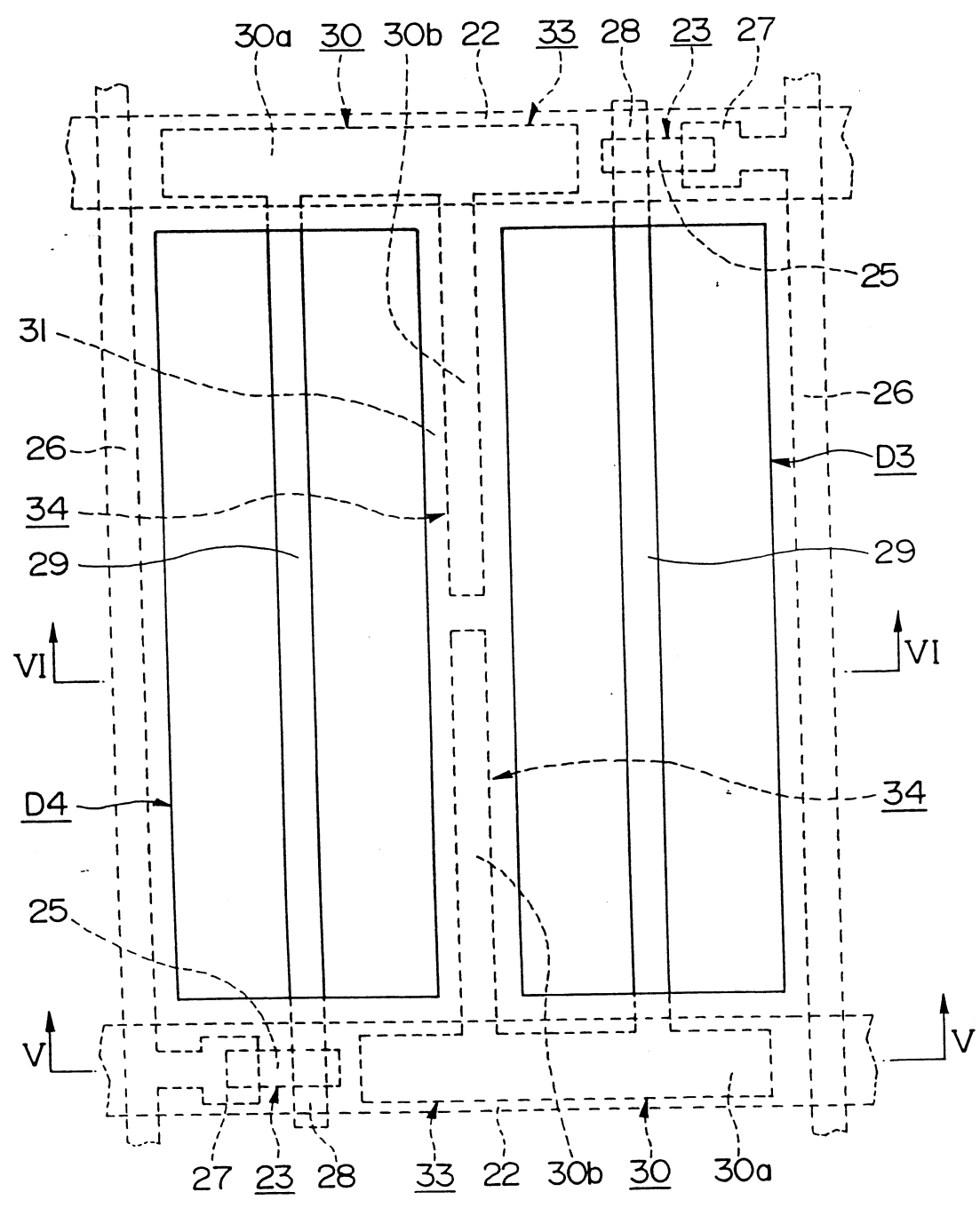
第 2 圖



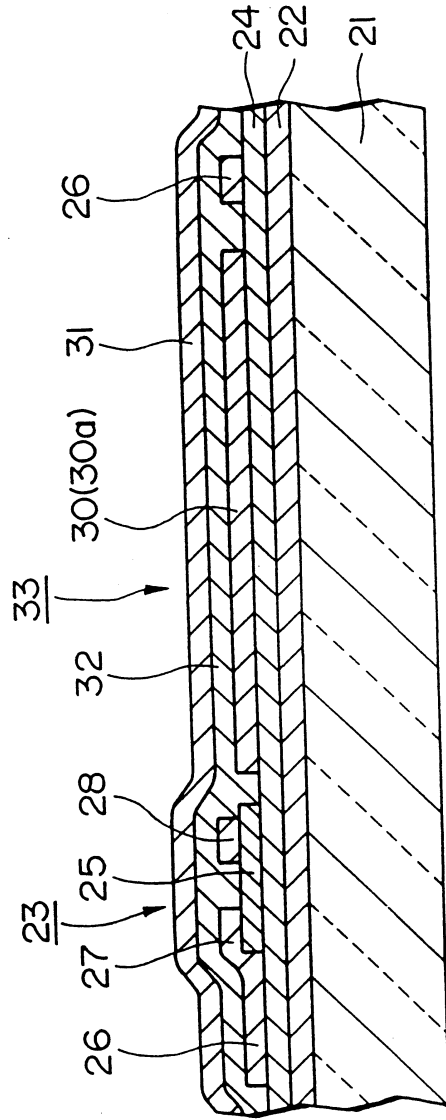
第 3 圖



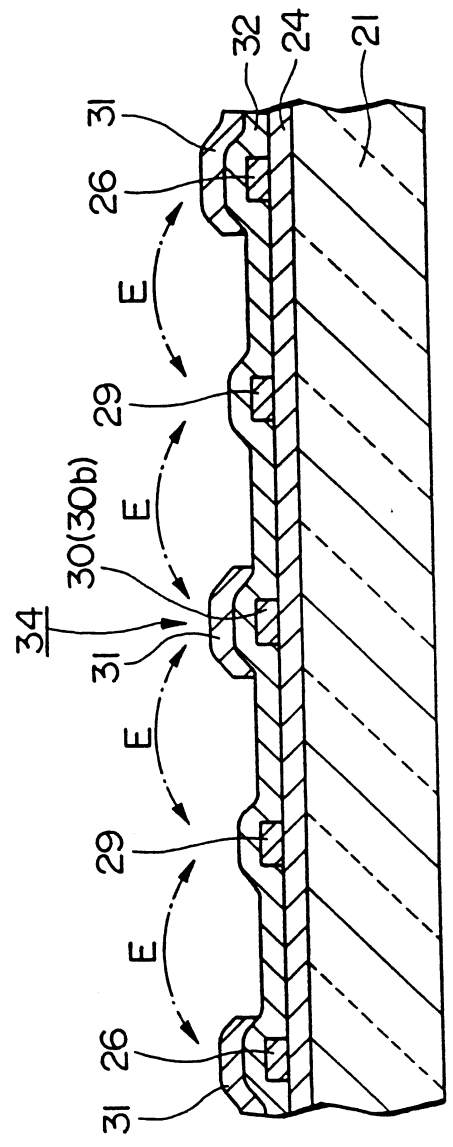
第 4 圖



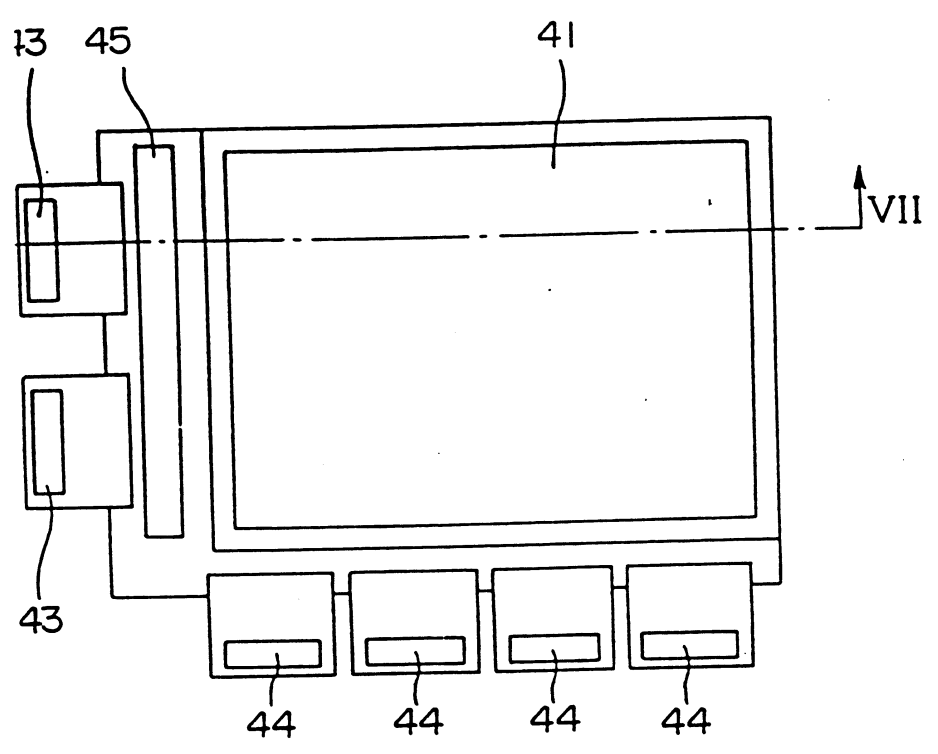
第 5 圖



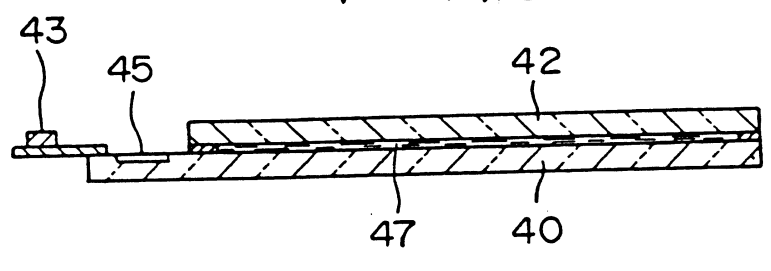
第 6 圖



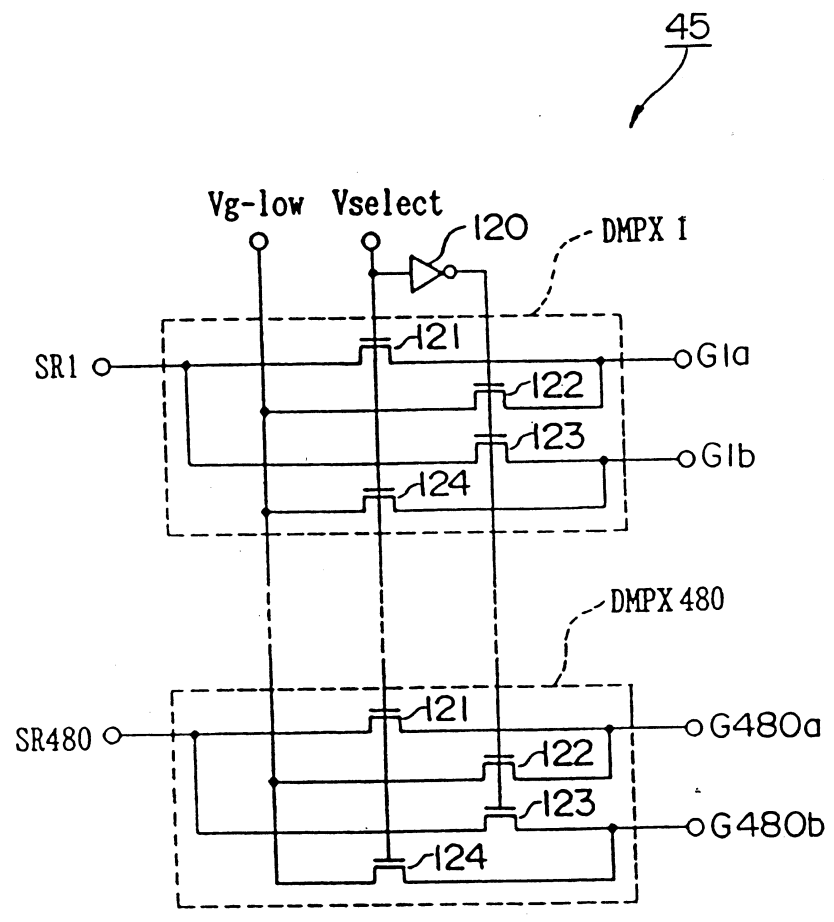
第 7 圖 A



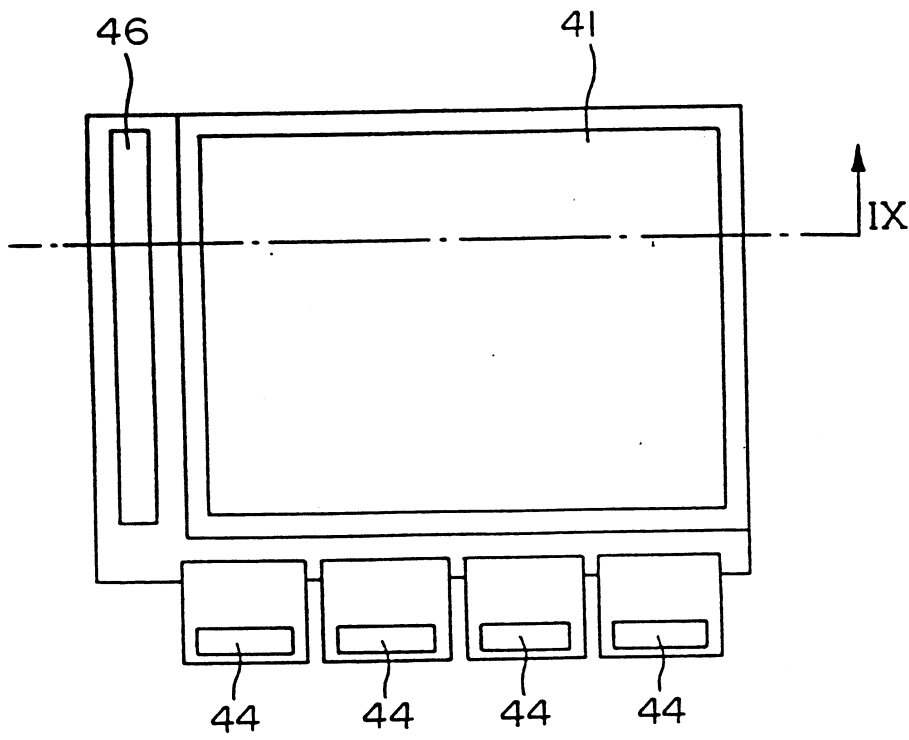
第 7 圖 B



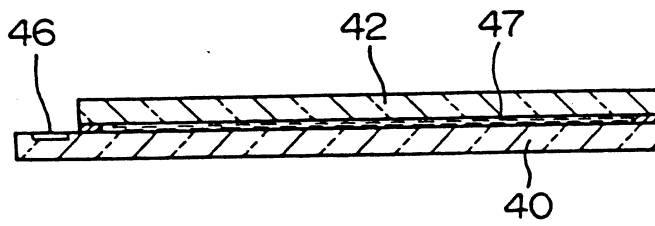
第 8 圖



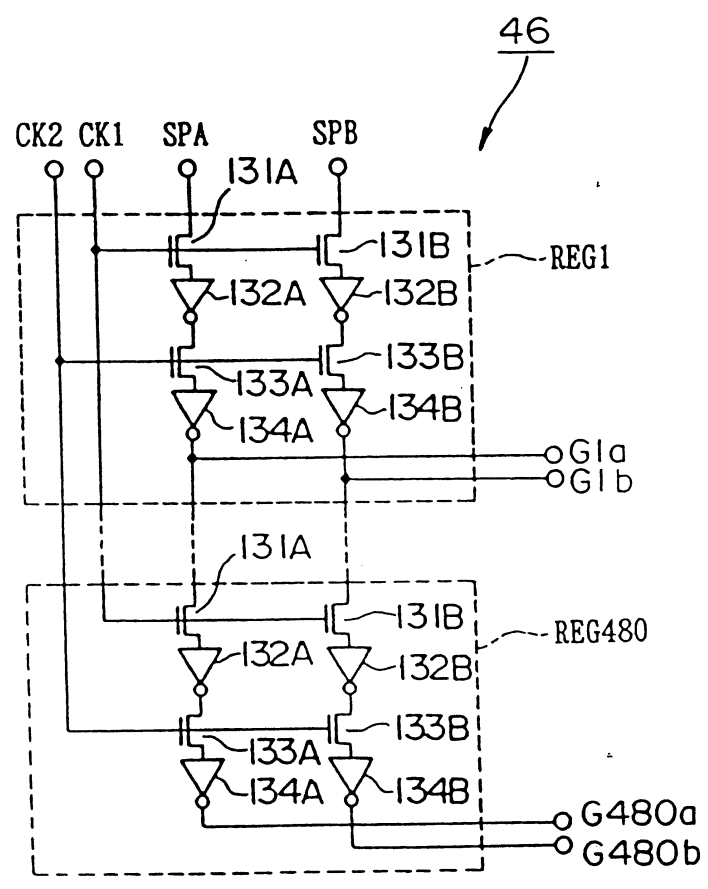
第 9 圖 A



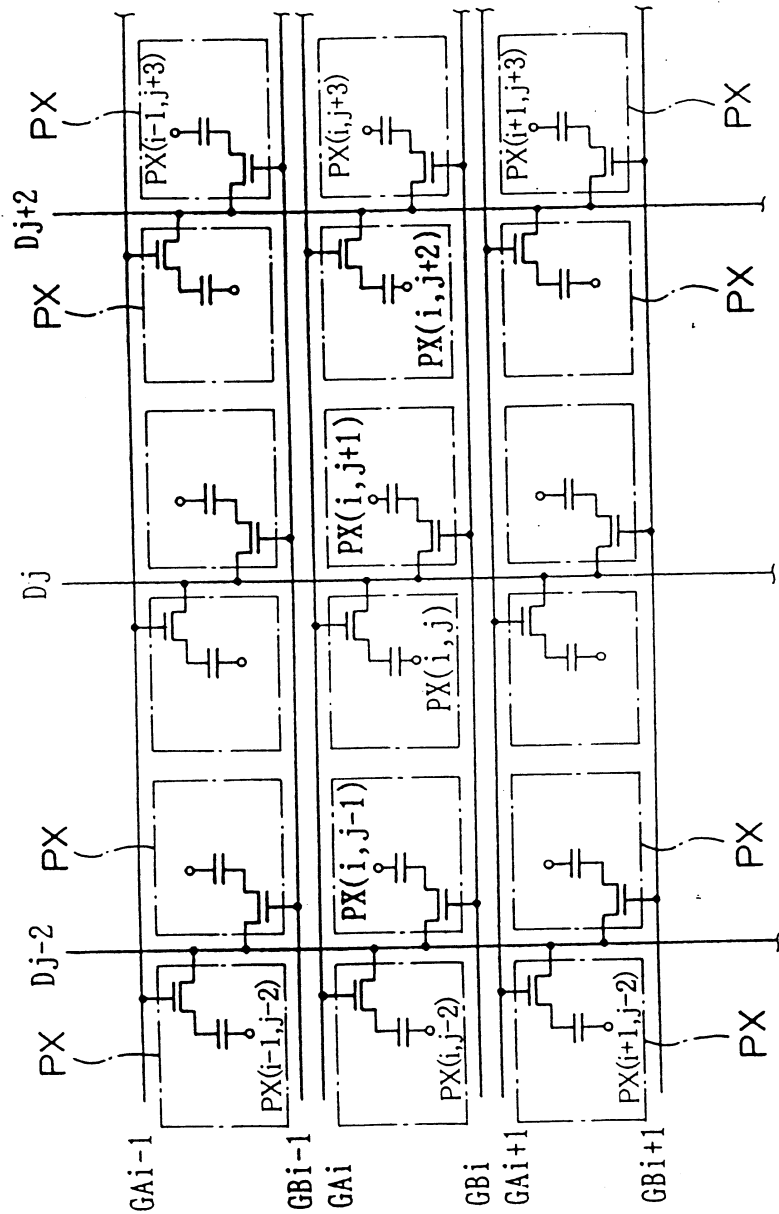
第 9 圖 B



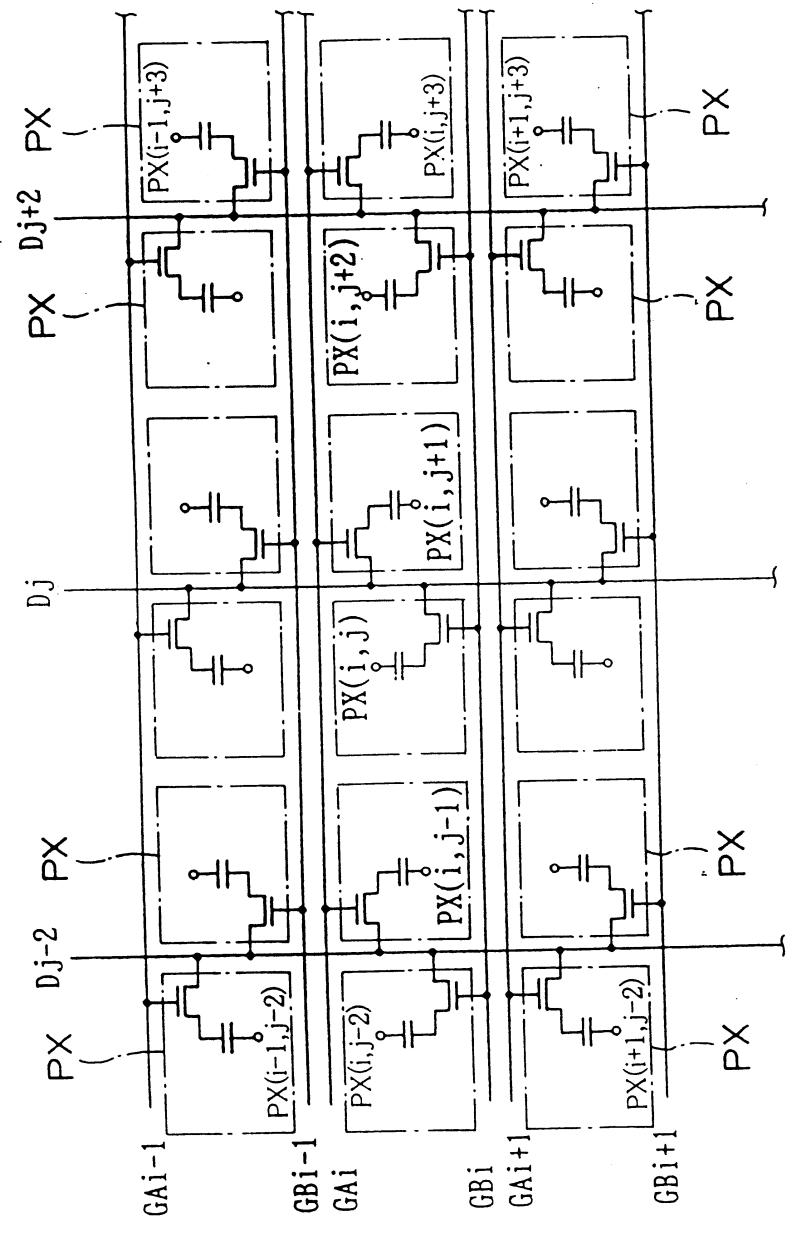
第 10 圖



第 11 圖



第 12 圖



第 13 圖

