(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2008 年9 月4 日 (04.09.2008)

PCT

(10) 国際公開番号
WO 2008/105076 A1

(51) 国際特許分類:
G06K 19/07 (2006.01) *G11C 11/22* (2006.01)

(21) 国際出願番号: PCT/JP2007/053675

(22) 国際出願日: 2007 年2 月27 日 (27.02.2007)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中４丁目１番１号 Kanagawa (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 桝井 昇一 (MASUI, Shoichi) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中４丁目１番１号 富士通株式会社内 Kanagawa (JP).

(74) 代理人: 酒井 昭徳 (SAKAI, Akinori); 〒1006020 東京都千代田区霞が関３丁目２番５号 霞が関ビルディング２０階 酒井総合特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

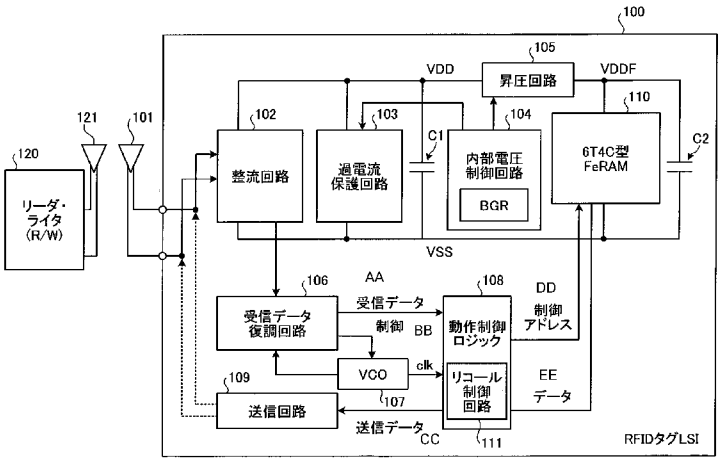
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

[続葉有]

(54) **Title:** RFID TAG LSI AND RFID TAG CONTROL METHOD

(54) 発明の名称: ＲＦＩＤタグＬＳＩおよびＲＦＩＤタグ制御方法

[図1-1]



120 READING/WRITING DEVICE (R/W)
100 RFID TAG LSI
105 BOOST CIRCUIT
102 RECTIFIER CIRCUIT
103 EXCESS CURRENT PROTECTION CIRCUIT
104 INTERNAL VOLTAGE CONTROL CIRCUIT
110 6T4C-TYPE FeRAM
106 RECEIVED DATA DEMODULATION CIRCUIT
109 TRANSMISSION CIRCUIT
AA RECEPTION DATA
BB CONTROL
CC TRANSMISSION DATA
108 OPERATION CONTROL LOGIC
111 RECALL CONTROL CIRCUIT
DD CONTROL ADDRESS
EE DATA

(57) **Abstract:** An RFID tag LSI (100) is equipped with a recall control circuit (111) for executing a recall operation in which polarization information stored in the ferroelectric capacitors of a 6T4C-type FeRAM (110) is output to volatile storage nodes, the 6T4C-type FeRAM (110) comprising six transistors and four ferroelectric capacitors. The recall control circuit (111) executes the recall operation in the interval after the RFID tag LSI (100) generates power in response to a radio signal transmitted from a reading/writing device (120) and before the radio signal including a predetermined command is received.

[続葉有]

WO 2008/105076 A1

IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

(57) 要約: ＲＦＩＤタグＬＳＩ（１００）は、６つのトランジスタおよび４つの強誘電体キャパシタから構成される６Ｔ４Ｃ型のＦｅＲＡＭ（１１０）の強誘電体キャパシタに蓄積された分極情報を揮発性蓄積ノードへ出力するリコール動作を実行するリコール制御回路（１１１）と、を備えている。また、リコール制御回路（１１１）は、リーダ・ライタ機器（１２０）から送信された無線信号に応じてＲＦＩＤタグＬＳＩ（１００）が起電した後、所定のコマンドを含んだ無線信号を受信するまでの間にリコール動作を実行する。

明 細 書

RFIDタグLSIおよびRFIDタグ制御方法

技術分野

[0001] 本発明は、不揮発メモリとして6T4C型強誘電体メモリを搭載したRFID(Radio Frequency IDentification)タグLSIおよびRFIDタグ制御方法に関するものである。

背景技術

[0002] 近年、非接触型のタグとしてRFIDの開発が進められている。RFIDタグは、タグ内に設けられたメモリに対して、電波や電磁波などの無線信号によるデータの読み取り、書き込み動作がおこなわれるLSIチップである。また、RFIDタグLSIには、IDとして他のタグと区別する識別情報などを保持するため、不揮発性メモリが搭載されている。

[0003] 図11は、UHF帯のRFIDタグLSIの構成を示すブロック図である。UHF帯(860～960MHz)は、通信距離が長いという利点をもつため、近年、RFIDの規格として利用され始めた帯域である。図11のように、RFIDタグLSI200は、コストを低減させるために電池が搭載されておらず、リーダ・ライタ機器(R／W)220のアンテナ221から送信される無線信号を受信することにより起電し、データの読み取り処理や書き込み動作をおこなう。

[0004] 具体的に説明すると、RFIDタグLSI200では、アンテナ201が無線信号を受信すると、整流回路202により、受信された無線信号が直流電流に変換され、起電がおこなわれる。整流回路202から出力された直流電流は、過電流保護回路203、内部電圧制御回路205、昇圧回路204および平滑コンデンサC1，C2により所定の電源電圧値まで蓄積される。

[0005] 起電されたRFIDタグLSI200は、続いて、無線信号からコマンドを受信し、コマンドに応じて、受信データ復調回路206、VCO(発信回路)207、動作制御ロジック208および送信回路209を動作させ、不揮発性メモリ210からのデータ読み出し動作もしくはデータの書き込み動作をおこなう。

[0006] 上述したように、RFIDタグLSI200には、起電の状態に関係なくRFIDタグLSI200の識別情報などを保持するために不揮発性メモリ210が搭載されている。従来、この不揮発性メモリとして最も広く利用されているのがEEPROM(Electronically Erasable and Programmable Read Only Memory)である(たとえば、下記非特許文献1参照。)。

[0007] EEPROMは、電気的に内容を書き換えることができるROMである。EEPROMの特徴としては、書き込み動作に通常より高い電圧(14～16V)を用いる点、読み出しに比べて書き込みに時間がかかるという点などが挙げられる。また、書き込み時にのみ高電圧発生回路が動作するために、EEPROMを搭載したRFIDタグLSI200は、読み出し動作と書き込み動作とに消費電力差が生じる。したがって、EEPROMを搭載したRFIDタグLSI200は、リーダ・ライタ機器220からの読み出し可能距離に比較して、書き込み可能距離が短くなる点を前提としたRFIDシステム下で利用されている。

[0008] さらに、近年ではEEPROMの他に、不揮発性メモリ210として強誘電体メモリ(Ferroelectric Random Access Memory:以下、「FeRAM」という)を搭載したRFIDタグLSIが開発されている(たとえば、下記非特許文献2参照。)。FeRAMは、電圧を加えることによって物質内の自発分極の方向を自由に変化させ、電圧が加わっていなくても、物質内の分極方向を持続させることができる強誘電体の特性を利用した不揮発性メモリである。

[0009] FeRAMの特徴として、読み出し動作・書き込み動作ともに消費電力が3Vであり、電源電圧差なく動作するという点が挙げられる。したがって、図11に示した昇圧回路204の面積を小さくすることができるとともに、EEPROMのように、読み出し動作と書き込み動作との消費電力差を考慮することなく利用することができる。さらに、FeRAMを搭載したRFIDタグLSI200は、書き込み動作速度が速いため、高速のベルト・コンベア(航空手荷物の空港内輸送などで使用される)にもRFIDシステムを適用することができる。

[0010] 非特許文献1:U. Karthaus, M. Fisher著,「Fully Integrated Passive UHF RFID Transponder IC with 16.7μW Minimum RF Input Power」

, IEEE J. of Solid－State Circuits, vol. 38, no. 7, pp. 1602－1608, 2003年

非特許文献2:S. Masui, T. Teramoto著,「A 13. 56MHz CMOS RF Identification Passive Tag LSI with Ferroelectric Random Access Memory」, IEICE Trans. Electron, vol. E88－C, no. 4, p. 601－607, 2005年

発明の開示

発明が解決しようとする課題

[0011] しかしながら、上述したような従来のRFIDタグLSIには、それぞれ不揮発性メモリの特性に由来した問題点を含んでいる。まず、EEPROMを搭載したRFIDタグLSI200には、上述したように書き込み動作時に高電圧(14～16V)を発生させる必要があるため、高電圧発生回路を備えなければならない。高電圧発生回路を配置すると、LSIの面積が大きくなり、RFIDタグLSIが高価になるという問題があった。

[0012] さらに、EEPROMを搭載したRFIDタグLSI200は、上述したように読み出し動作と書き込み動作との消費電力差を生じる。ここで、RFIDシステムの通信距離、すなわちRFIDタグLSI200とリーダ・ライタ機器220とが通信可能となる最大距離は、リーダ・ライタ機器220の送信パワー、RFIDタグLSI200のアンテナ201の利得、整流回路202の電力変換効率およびRFIDタグLSI200の消費電力に依存するが、なかでもタグLSIの消費電力に支配されるのが一般的である。したがって、EEPROMを用いた場合、書き込み動作時の消費電力が読み出し動作時の2倍以上となるため、書き込み時の通信距離は読み出し時の70%程度の値となってしまう。

[0013] たとえば、読み出しが4mの場合、書き込みは3mとなり、リーダ・ライタ機器220から3mから4mの位置に存在するRFIDタグLSI200は、読み出し動作により存在は検知できるが、書き込み動作がおこなわれない。したがって、書き込み可能な通信距離に合わせた短い通信距離間隔でしかRFIDタグLSI200を認識できない。また、EEPROMは、書き込み動作の処理速度が遅く、ベルト・コンベアによって輸送される商品に添付されているような高速で移動するRFIDタグLSI200への書き込みができない。このように、EEPROMを搭載したRFID200は、リーダ・ライタ機器220による高速書き込み動作に対応できないという問題があった。

[0014] 一方、FeRAMを搭載したRFIDタグLSI200には、具体的には、メモリ・セルとして2つのトランジスタと2つの強誘電体キャパシタから構成された2T2C型FeRAMが利用されている。この2T2C型FeRAMでは、高速書き込みが可能であるが、格納されているデータを消去されてしまう破壊読み出しによる読み出し動作により、読み出し動作回数が1×10^{10}回に制約されてしまう。また、2T2C型FeRAMの構成上、不揮発メモリ以外の周辺回路が大きくなってしまう。このように、利用可能回数やLSIの面積の面から、RFIDタグLSI200が高価になってしまうという問題があった。

[0015] この発明は、上述した従来技術による問題点を解消するため、通信距離が大きく、廉価なRFIDタグLSIおよびRFIDタグ制御方法を提供することを目的とする。

課題を解決するための手段

[0016] 上述した課題を解決し、目的を達成するために、本発明にかかるRFIDタグLSIは、6つのトランジスタおよび4つの強誘電体キャパシタから構成される6T4C型の強誘電体メモリと、前記強誘電体メモリを構成する強誘電体キャパシタに蓄積された分極情報を、揮発性蓄積ノードへ出力するリコール動作を実行するリコール制御回路と、を備えることを特徴とする。

[0017] この発明によれば、6T4C型FeRAMを不揮発性メモリとして搭載するため、RFIDタグLSIの書き込み動作・読み出し動作に要する消費電力を低減させることができる。また、6T4C型強誘電体メモリ自体に読み出し機構が含まれているため、周辺回路を削減でき、LSIのチップ面積を縮小することができる。

[0018] また、上記発明において、前記リコール制御回路は、前記RFIDタグLSIの読み出しおよび書き込みをおこなうリーダ・ライタ機器から送信された無線信号に応じて前記RFIDタグLSIが起電した後、所定のコマンドを含んだ無線信号を受信するまでの間に前記リコール動作を実行してもよい。

[0019] この発明によれば、リーダ・ライタ機器から送信された無線信号のコマンドを受信し、読み出し動作もしくは書き込み動作を実行するまでの待機時間にリコール動作を実行させる。したがって、読み出し動作、書き込み動作およびリコール動作に要する消費電力を平準化することできる。

[0020] また、本発明にかかるRFIDタグLSIは、6つのトランジスタおよび4つの強誘電体キ

ャパシタから構成される複数の6T4C型の強誘電体メモリにより構成された複数のメモリ領域を有するメモリアレイと、前記各強誘電体メモリを構成する強誘電体キャパシタに蓄積された分極情報を、揮発性蓄積ノードへ出力するリコール動作を実行するリコール制御回路と、を備えることを特徴とする。

[0021] この発明によれば、6T4C型の強誘電体メモリを不揮発性メモリとして搭載するため、RFIDタグLSIの書き込み動作・読み出し動作に要する消費電力を低減させることができる。また、6T4C型の強誘電体メモリ自体に読み出し機構が含まれているため、周辺回路を削減でき、LSIのチップ面積を縮小することができる。

[0022] また、上記各発明において、前記リコール制御回路は、前記RFIDタグLSIの読み出しおよび書き込みをおこなうリーダ・ライタ機器から送信された無線信号に応じて前記RFIDタグLSIが起電した後、所定のコマンドを含んだ無線信号を受信するまでの間に前記リコール動作を実行してもよい。

[0023] この発明によれば、リーダ・ライタ機器から送信された無線信号のコマンドを受信し、読み出し動作もしくは書き込み動作を実行するまでの待機時間にリコール動作を実行させる。したがって、読み出し動作、書き込み動作およびリコール動作に要する消費電力を平準化することできる。

[0024] また、上記発明において、前記リコール制御回路は、前記メモリアレイの全メモリ領域に対して同時にリコール動作を実行してもよい。

[0025] また、上記発明において、前記リコール制御回路は、前記メモリアレイの全メモリ領域を分割した各メモリ領域に対して順番にリコール動作を実行してもよい。

[0026] また、上記各発明において、前記リコール制御回路は、前記リコール動作が実行された所定のメモリ領域の分極情報を読み出し、当該読み出し結果が、あらかじめ設定された読み出し結果と一致するか否かを判断する判断手段を備え、前記判断手段により読み出し結果が一致しないと判断された場合に、前記所定のメモリ領域以外の他のメモリ領域へのリコール動作を中止してもよい。

[0027] この発明によれば、リコール処理により、あらかじめ設定した所定の読み出し結果を出力できるか否かを判断することにより、RFIDタグLSIが正しく動作しているかをチェックすることができる。

[0028] また、上記各発明において、前記RFIDタグLSIに含まれるアナログ回路の出力特性を補正する情報を格納する格納手段を備え、前記リコール制御回路は、前記格納手段からアナログ回路の出力特性を補正する情報により、アナログ回路の製造ばらつきを抑えるような構成にしてもよい。

[0029] この発明によれば、RFIDタグLSI内のアナログ回路の出力の誤差によって生じる出力のばらつきを補正し、出力値を安定させることができる。

発明の効果

[0030] 本発明にかかるRFIDタグLSIおよびRFIDタグ制御方法は、RFIDタグLSIにおける消費電力を低く抑えることにより、通信距離が改善され、認識精度が向上するとともに、回路面積が縮小され廉価に実現できるという効果を奏する。また、アナログ回路の出力特性を考慮したリコール動作を実行させることにより、RFIDタグLSIの歩留まりを向上させるという効果を奏することができる。

図面の簡単な説明

[0031] [図1-1]図1－1は、本発明の実施の形態1にかかるRFIDタグLSIの構成を示すブロック図である。

[図1-2]図1－2は、RFIDタグLSIに搭載する不揮発性メモリの特性を示した図表である。

[図2]図2は、6T4C型FeRAMの構成を示す回路図である。

[図3]図3は、6T4C型FeRAMの動作例を示す一覧図である。

[図4]図4は、6T4C型FeRAMのリコール時にFeRAMのデータ蓄積ノードの電位の変化を示すグラフである。

[図5]図5は、RFIDタグLSIの動作シーケンスを示す図表である。

[図6]図6は、リコール動作の実行手順を示すフローチャートである。

[図7]図7は、6T4C型の強誘電体メモリの構成例（その1）を示すブロックである。

[図8]図8は、6T4C型FeRAMの構成例（その2）を示すブロック図である。

[図9]図9は、RFIDタグLSIの動作チェック機能を含んだリコール動作の実行手順を示すフローチャートである。

[図10]図10は、本発明の実施の形態2にかかるRFIDタグLSIの構成を示すブロック

図である。

[図11]図11は、従来のUHF帯RFIDタグLSIの構成を示すブロック図である。

符号の説明

[0032] 100 RFIDタグLSI

101 アンテナ

102 整流回路

103 過電流保護回路

104 内部電圧制御回路

105 昇圧回路

106 受信データ復調回路

107 発振回路(VCO)

108 動作制御ロジック

109 送信回路

110 強誘電体メモリ(6T4C型FeRAM)

111 リコール制御回路

120 リーダ・ライタ機器(R/W)

121 アンテナ

発明を実施するための最良の形態

[0033] 以下に、本発明にかかるRFIDタグLSIおよびRFIDタグ制御方法の最良の実施の形態1, 2を、図面を用いて詳細に説明する。なお、これらの実施の形態によりこの発明が限定されるものではない。

[0034] (実施の形態1)

まず、実施の形態1にかかるRFIDタグLSIにいて説明する。実施の形態1は、不揮発性メモリとして、6個のトランジスタと4個の強誘電体キャパシタで構成される6T4C型FeRAM(特開2005－92992にて開示:以下、「6T4C型FeRAM」という)を、搭載したRFIDタグLSIの構成および動作について説明する。

[0035] ・RFIDタグLSIの構成

図1－1は、本発明の実施の形態1にかかるRFIDタグLSIの構成を示すブロック図

である。図1－1のように、RFIDタグLSI100は、リーダ・ライタ機器（R／W）120のアンテナ121から送信される無線信号を受信することにより、起電し、データの読み取り処理や書き込み動作をおこなう。

[0036] 具体的に説明すると、RFIDタグLSI100は、アンテナ101が無線信号を受信すると、整流回路102により受信した無線信号が直流電流に変換され起電される。整流回路102から出力された直流電流は、過電流保護回路103、内部電圧制御回路104、昇圧回路105および平滑コンデンサC1，C2により所定の電源電圧値まで蓄積される。

[0037] 起電されたRFIDタグLSI100は、続いて、無線信号からコマンドを受信し、コマンドに応じた受信データ復調回路106、VCO（発信回路）107、動作制御ロジック108の動作にともない、6T4C型FeRAM（不揮発性メモリ）110からのデータ読み出し動作もしくはデータの書き込み動作をおこなう。その後、送信回路109にてコマンドからの要求結果に回答をおこなう。なお、6T4C型FeRAMを搭載する場合には、新たにリコール処理が必要となる。したがって、動作制御ロジック108には、リコール制御回路111が備えられている。なお、リコール動作の詳細については後述する。

[0038] ・FeRAMの特性

つぎに、RFIDタグLSI100に搭載された6T4C型FeRAMの特性について、従来のRFIDタグLSI200に搭載されていたEEPROMおよび2T2CFeRAMの2種類の不揮発性メモリと比較して説明する。

[0039] 図1－2は、RFIDタグLSIに搭載する不揮発性メモリの特性を示した図表である。まず、図表130は、6T4C型FeRAM（6T4C）、2T2C型FeRAM（2T2C）およびEEPROM（2T）の特性を項目別に比較している。読み出し回数の各項目に着目するとして比較すると、EEPROMは、破壊読み出しのため読み出し回数に制限がある2T2C型FeRAMに対して6T4C型FeRAMは、非破壊読み出しをおこなうため、読み出し回数に制限がない。

[0040] また、読み出し時消費電力の項目と、書き換え時消費電力の項目とに関して2T2C型FeRAMおよびEEPROMと6T4C型FeRAMとを比較すると、6T4C型FeRAMは、読み出し動作・書き込み動作に要する消費電力が小さい。したがって、RFIDタ

グLSI100とリーダ・ライタ機器120との通信距離を拡大することができる。また、読み出し動作時の消費電力と、書き込み動作時の消費電力がほぼ同じであるため、電源電圧の電位により送信可能な最大距離を通信距離として利用することができる。

[0041] ・6T4C型FeRAMの構成

つぎに、FeRAMの構成について説明する。図2は、6T4C型FeRAMの構成を示す回路図である。6T4C型FeRAM110は、通常のSRAMセルを構成する6個のトランジスタM1～M6に加え、データ蓄積ノードS1，S2にそれぞれ2個ずつの計4つの強誘電体キャパシタFC1～FC4を設置している。この各2個の強誘電体キャパシタ(FC1，2とFC3，4)に対し、PL1、PL2という2本の制御線(以下、「プレート線」という)が接続されている。このプレート線PL1，PL2の入力に応じて、読み出し動作・書き込み動作が制御される。また、本実施の形態では、特に、6T4C型FeRAM110の容量を512ビット以下に削減し、より低コスト化を図ったRFIDタグLSI100を前提としている。

[0042] ・6T4C型FeRAMの動作

つぎに、FeRAMの動作について説明する。図3は、6T4C型FeRAMの動作例を示す一覧図である。RFIDタグLSI100に搭載された110では、「スタンバイ」、「書き込み」、「読み出し」、「リコール」の4種類の動作がおこなわれる。また、図4は、リコール時におけるFeRAMのデータ蓄積ノードの電位の変化を示すグラフである。

[0043] 「スタンバイ」は、通常時、SRAMセルへのアクセスがない状態をあらわす。「読み出し」は、ワード線から電源電圧を印加してHigh状態にすることで、蓄積ノードS1，S2に蓄えられた電圧情報が読み出される。この時、プレート線PL1，PL2の電位はLowのままで固定である。

[0044] また、「書き込み」は、ビット線に設定された書き込みデータをデータ蓄積ノードS1，S2に書き込んだ後、GNDに接地されLow状態に設定されているプレート線PL1，PL2をHigh状態からLow状態へ駆動して、強誘電体キャパシタC1～FC4に書き込み動作をおこなう。一般的なRFIDタグLSIでは、同じアドレスに追記の書き込みをおこなうことはないので、データ蓄積ノードS1，2へのデータ書き込み直後に、プレート線PL1，PL2を駆動して、強誘電体キャパシタに不揮発の分極情報を書き込むこと

が必要となる。

[0045] そして、6T4C型FeRAM110の独自の動作として、「リコール」の処理が存在する。リコール動作は、強誘電体キャパシタC1～FC4に書き込まれた不揮発の分極情報を、データ蓄積ノードS1，S2に読み出す動作である。また、図4のグラフ400では、凡例401に示したように、キャリア周波数の無線信号が送信されてからプレート線PL1（PL2も同様）の時間経過T[nsec]の変化に応じたデータ蓄積ノードS1，S2の電位V[v]が表されている。リーダ・ライタ機器120から送信されたキャリア周波数の無線信号に応じてパワーオンの状態になると、リコール動作が実行されデータ蓄積ノードS1，S2は、それぞれ、High状態（S2）と、Low状態（S1）となる。

[0046] 2T2C型FeRAMの場合、読み出し動作をおこなうことによりリコール動作が同時に実行された状態となるが、6T4C型FeRAMの場合、従来の2T2C型FeRAMのように、読み出し処理と、リコール動作とを同時に実行すると、動作実行時の消費電力が大きくなってしまう。このような動作をおこなうと、リコール動作により消費電力が増加し、図1－2を用いて説明したような6T4C型FeRAMの読み出し動作・書き込み動作の低消費電力特性がいかされない。

[0047] しがたがって、RFIDタグLSI100の6T4C型FeRAM110では、リコール動作の実行のタイミングを、読み出し動作や書き込み動作といった消費電力の大きい他の動作の実行のタイミングとずらすために、リコール制御回路111を追加して、リコール動作の実行のタイミングを制御する。

[0048] なお、実施の形態1にかかるRFIDタグLSI100では、図1－1のように独自にリコール制御回路111が追加される。なお、リコール制御回路111は、動作制御ロジック108の内部に包含される構成となっているため、面積効率もよい。

[0049] つぎに、図5を用いて、リコール動作を含めた6T4C型FeRAM110の読み出し動作・書き込み動作を、従来型の2T2C型FeRAMの読み出し動作・書き込み動作と比較しながら説明する。図5は、RFIDタグLSIの動作シーケンスを示す図表である。

[0050] RFIDシステムを利用する場合、まず、リーダ・ライタ機器120からRFIDタグLSI100をパワーオンさせるための無変調のキャリア周波数（R／W波形）が送信される。このキャリア周波数の無線信号により、RFIDタグLSI100は、読み出し、書き込み、リコ

ールの各動作をおこなうために必要な電源電圧が起電される。また、起電と同時に、RFIDタグLSI100において、初期化がおこなわれ、リーダ・ライタ機器120からのコマンドを受信する準備状態となる。このパワーオン／コマンド待ち期間の消費電力は、受信待ち状態であるので、受信回路に関連して動作する動作制御ロジック108、6T4C型FeRAM110および送信回路109が動作していない状態である。したがって、消費電力は、非常に小さい値となる。

[0051] この後、リーダ・ライタ機器120からコマンドを含んだ無線信号が送信される。このコマンドは、リーダ・ライタ機器120から送信されるキャリア周波数を所定の波形に強度変調(ASK: Amplitude Shift Keying)された無線信号である。ASK変調の変調度は、最大で100%となるため、特定の期間リーダ・ライタ機器120から送信される無線信号のパワーが途切れる状態が存在する。したがって、このコマンド受信の期間は、RFIDタグLSI100の消費電力は、6T4C型FeRAM110および送信回路109が動作していない。すなわち、コマンド受信の期間は、RFIDタグLSI100の消費電力は、小さい値となる。しかしながら、アンテナ101が受信できる無線信号のパワーが実効的に下がるため、RFIDタグLSI100において、余分な回路を動作させる余裕はない。

[0052] RFIDタグLSI100では、無線信号のコマンドを受信した後、コマンドの内容にしたがって、不揮発メモリの指定されたアドレスへの読み出し動作、あるいは、書き込み動作を実行する(コマンド処理)。この時、2T2C型FeRAMを搭載したRFIDタグLSIは、メモリ・セルへのアクセスにより消費電力が増加する。この消費電力の増加と比較して、6T4C型FeRAM110を搭載したRFIDタグLSI100の場合には、コマンド処理における消費電力の増加分が小さいことが特長となる。

[0053] コマンド処理後、RFIDタグLSI100は、読み出したデータに基づくレスポンス送信を実施する。具体的には、アンテナ101が受信した、キャリア周波数の反射率を調整した無線信号を返信する。この時の消費電力は、送信回路109の動作により、データ受信時より若干増加する。しかしながら、リーダ・ライタ機器120から最大のパワーが常時入力されており、なおかつ、不揮発メモリへのアクセスの必要がないので、入力電力へのRFIDタグLSI100の動作マージンは比較的大きい。

[0054] このように、実施の形態1にかかる6T4C型FeRAM110を搭載したRFIDタグLSI100では、上述したコマンド処理に付随したリコール動作を、パワーオン動作直後のコマンド待ち状態で実行することを特長とする。RFIDシステムの通信距離は、図5に示した、パワーオフ、パワーオン／コマンド待ち、コマンド受信、コマンド処理、レスポンス送信の各シーケンスにおいて、受信電力に対して消費電力が大きくなる場合で決定される。したがって、リコール動作を、入力パワーが最も大きく、かつ、その他の回路の消費電力が最も小さくなるパワーオン動作直後のコマンド待ち状態で実行することによって、各動作モードにおける消費電力を平準化し、通信距離を最大化することができる。

[0055] また、リコール動作時の消費電力は、リコール動作に必要なメモリ容量のサイズに依存する。本発明の応用においては、不揮発メモリの最小値としては96ビット程度であり、アプリケーションに応じて1Kビット以上まで増加することを前提としている。リコール動作を実行するのに適した少ないメモリ容量に設定した96ビットの場合に比べて、1Kビット以上のメモリに同時にリコール動作を実行させる場合とでは、この消費電力の違いにより、通信距離が劣化してしまう。このため、リコール動作を、すべての6T4C型FeRAMに対して同時に実行するのではなく、分割して実行することによって、ピーク電流を抑え、6T4C型FeRAM搭載のメリットを確保してもよい。この処理については、図8を用いて後述する。

[0056] ・リコール動作について

つぎに、フローチャートを用いてリコール動作の実行の手順について説明する。図6は、リコール動作の実行手順を示すフローチャートである。RFIDタグLSI100のリコール制御回路111には、図6のフローチャートに示すリコール動作に相当する状態遷移が組み込まれておいる。

[0057] 図6のフローチャートにおいて、まず、RFIDタグLSI100が、リーダ・ライタ機器120からの無線信号を受信し、パワーオンされ、起電動作に移行しているか否かを検出する（ステップS601）。

[0058] ステップS601において、パワーオンが検出されるまで待ち（ステップS601：Noのループ）、パワーオンが検出されると（ステップS601：Yes）、パワーオンにともなう起

電動作により、電源電圧の電位が充分に蓄積されたか否かを判断する(ステップS602)。

[0059] ステップS602において、電源電圧が充分に蓄積されたと判断されるまで待ち(ステップS602:Noのループ)、電源電圧が充分に蓄積されると(ステップS602:Yes)、FeRAMがリコール動作済みであるか否かを判断する(ステップS603)。

[0060] ステップS603において、FeRAMがリコール済みである場合は(ステップS603:Yes)、ステップS605の処理に移行し、リーダ・ライタ機器120から送信される無線信号のコマンド待ちの状態となり(ステップS605)、リコール動作を終了する。

[0061] 一方、ステップS603において、FeRAMがリコール済みでないと判断された場合は(ステップS603:No)、FeRAMにおいてリコールシーケンスを実行させ(ステップS604)、コマンド待ち状態に移行し(ステップS605)、一連のリコール動作を終了する。

[0062] ・6T4C型FeRAMの構成例

つぎに、6T4C型FeRAMの構成例について説明する。図7は、6T4C型FeRAMの構成例(その1)を示すブロックである。また、図8は、6T4C型FeRAMの構成例(その2)を示すブロックである。図7, 8のように、6T4C型FeRAM110は、複数のセルから構成されたメモリアレイになっている。

[0063] 具体的には、6T4C型FeRAM700は、メモリ動作制御回路701に入力された、動作指示(たとえば、書き込み、読み出し、リコールの実施)が、デコーダ、および、リコール動作制御回路に出力され、WL(ワード線)／PL(プレート線)ドライバ、センス・アンプ＆マルチプレクサ、書き込みアンプを駆動する。

[0064] ここで、書き込み動作を実行する場合には、6T4Cメモリアレイに対して、WL／PLドライバに703からの印加とともに、書き込みアンプ704から書き込みデータがビット線へ印加される。また、読み出し動作を実行する場合には、6T4Cメモリアレイに対して、WL／PLドライバに703からの印加とともに、センス・アンプ＆マルチプレクサ706からビット線を介して読み出しデータが出力される。

[0065] また、リコール動作を実行する場合、図7のFeRAM700におけるリコール動作制御707では、パワーオン検出によって生成されたリコール開始信号によって、6T4C型FeRAMアレイ全体に対して同時にリコール動作が実行される。一方、図8のFeR

AM800におけるリコール動作制御801では、6T4C型FeRAMアレイは、横一列ごとに、異なるPWE線が接続されている。そして、リコール動作時には、上段のPWR線から順番にリコール動作が実行される。

[0066] 一般的には、図7のように、6T4Cメモリアレイに一度にリコール動作が実行されるが、6T4Cメモリアレイの容量に応じて、図8のようにメモリ領域を分割し、一度のリコール動作における消費電力を他のコマンド処理(読み出し動作、書き込み動作)の消費電力と同等になるように、調整することができる。

[0067] 以上説明したように実施の形態1にかかるRFIDタグLSI100は、6T4C型FeRAM110を搭載することにより、LSIの面積が削減され、コストを抑えることができる。また、リコール制御回路111により、リコール動作のタイミングを制御するこができる。このタイミング制御により各動作モードに要する消費電力が平準化する。したがって、各動作における消費電力差が最小限に留まることにより、リーダ・ライタ機器120との通信距離を送信可能な最長距離に設定することができる。

[0068] ・RFIDタグLSIの動作チェック機能

つぎに、リコール制御回路111によってRFIDタグLSI100の動作チェックをおこなう場合について説明する。RFIDタグLSI100の動作チェックとは、リーダ・ライタ機器120から送信される無線信号を正しく受信できる環境ではない、または、RFIDタグLSI100自体に故障があるなどの要因からRFIDシステムを正常に利用できない状態を検出する処理である。

[0069] 図9は、RFIDタグLSIの動作チェック機能を含んだリコール動作の実行手順を示すフローチャートである。RFIDタグLSI100のリコール制御回路111には、図9のフローチャートに示すリコール動作に相当する状態遷移が組み込まれておいる。図9のフローチャートにおいて、まず、RFIDタグLSI100が、リーダ・ライタ機器120からの無線信号を受信し、パワーオンされ、起電動作に移行しているか否かを検出する(ステップS901)。

[0070] ステップS901において、パワーオンが検出されるまで待ち(ステップS901:Noのループ)、パワーオンが検出されると(ステップS901:Yes)、パワーオンにともなう起電動作により、電源電圧の電位が充分に蓄積されたか否かを判断する(ステップS90

2)。

[0071] ステップS902において、電源電圧が充分に蓄積されたと判断されるまで待ち(ステップS902:Noのループ)、電源電圧が充分に蓄積されると(ステップS902:Yes)、リコール済みか否かを判断し(ステップS903:Yes)、リコール済みでなければ(ステップS903:No)、6T4C型FeRAM110のメモリ領域のうちの所定のアドレスのリコールを実施する(ステップS904)。一方、リコール済みであれば(ステップS903:Yes)、そのままコマンド待ち状態に移行し(ステップS907)、一連の処理を終了する。

[0072] 上述のステップS904においてリコール動作を実施する所定のアドレスは、あらかじめ所定のチェック用データが格納されている。したがって、つぎに、ステップS904によりリコール動作を実施して出力されたデータが所定のデータと一致するか否かを判断する(ステップS905)。

[0073] ステップS905において、出力されたデータが所定のデータと一致する場合は(ステップS905:Yes)、リコール動作が正常に実行されていることが確認されたこととなり、そのままステップS906の処理に移行し、リコール全体のシーケンスを実施し(ステップS907)、リーダ・ライタ機器120から送信される無線信号のコマンド待ちの状態となり(ステップS906)、リコール動作を終了する。一方、出力されたデータが所定のデータと一致しない場合は(ステップS905:No)、リコール動作が正しく実行されていないためエラー処理に移行する。

[0074] 図9のフローチャートの処理のように、RFIDタグLSIの不揮発メモリには、一般的に自由なデータが書き込み可能であるが、特定のアドレスのみ、リリーダ・ライタ機器120からのアクセスを不能にし、LSIの試験時に所定のデータを書き込んでおく。リコール動作の実施は、特定のアドレスのリコール動作のみ実施し、正しい結果のみがあらわれた場合にのみ、残りの全メモリ領域にリコール動作を実施する。

[0075] 上述のような処理により、電源電圧に不安定な波形が入力された場合や、アンテナが破損した場合などにおいて、リコール動作で誤ったデータが蓄積ノードS1, S2に再生されるような事態を防ぐことができる。所定アドレスにおいてリコールエラーが発生した場合の処置は、以降のすべてのコマンドに対して無応答にするなど、システム要求に応じて最適化することができる。

[0076] 実施の形態1にかかるRFIDタグLSI100では、使用される周波数として、たとえば、長通信距離を実現できるUHF帯(860～960MHz)を用いてもよいが、他にも、水分の影響を受けにくい13．56MHz帯や125kHz帯、あるいは、過去に実績のある2．45GHz帯など、いかなる周波数帯でも成立し、RFIDタグLSI100のコスト低下や、そのリーダ・ライタ機器120との通信可能距離の改善を実現することができる。

[0077] (実施の形態2)

つぎに、実施の形態2にかかるRFIDタグLSIについて説明する。図10は、本発明の実施の形態2にかかるRFIDタグLSIの構成を示すブロック図である。実施の形態1にかかるRFIDタグLSI1100は、実施の形態1において説明したRFIDタグLSI100にトリミングデータ蓄積レジスタ1110を追加した構成である。

[0078] トリミングデータ蓄積レジスタ1110には、RFIDタグLSI1100内のBGRや、VCO107などのアナログ回路の出力特性を補正する情報(トリミングデータ)が格納されている。RFIDタグLSI1100は、リコール動作時に、トリミングデータ蓄積レジスタ1110に格納された出力特性に関する情報を参照して、補正したデータを出力させる。

[0079] このように、実施の形態2にかかるRFIDタグLSI1100は、リコール時にアナログ回路の特性を補正するトリミングデータを読み出すことにより、RFIDタグLSI1100内のアナログ回路の出力の製造ばらつきを補正し、出力値を安定させることができる。したがって、RFIDタグLSI1100出力特性を安定し、歩留まりを向上させることができる。

[0080] 以上説明したように、本発明にかかるRFIDタグLSIおよびRFIDタグ制御方法によれば、認識可能な通信距離が拡大し、なおかつ、通信速度が上昇したため、従来よりも、リーダ・ライタ機器からの認識精度が向上する。さらに、本発明にかかるRFIDタグLSIによれば、RFIDタグLSIのLSI面積を縮小させることが可能になったため、従来よりも廉価に提供することができる。

産業上の利用可能性

[0081] 以上のように、本発明にかかるRFIDタグLSIおよびRFIDタグ制御方法は、無線によるパワー送受信、データ送受信を採用した、RFIDタグに有用であり、特に流通業界におけるサプライチェーン・マネージメントや、製造業界における工程管理などの使用に適している。

請求の範囲

[1] 6つのトランジスタおよび4つの強誘電体キャパシタから構成される6T4C型の強誘電体メモリと、

前記強誘電体メモリを構成する強誘電体キャパシタに蓄積された分極情報を、揮発性蓄積ノードへ出力するリコール動作を実行するリコール制御回路と、

を備えることを特徴とするRFIDタグLSI。

[2] 前記リコール制御回路は、

前記RFIDタグLSIの読み出しおよび書き込みをおこなうリーダ・ライタ機器から送信された無線信号に応じて前記RFIDタグLSIが起電した後、所定のコマンドを含んだ無線信号を受信するまでの間に前記リコール動作を実行することを特徴とする請求項1に記載のRFIDタグLSI。

[3] 6つのトランジスタおよび4つの強誘電体キャパシタを備えた複数の6T4C型の強誘電体メモリにより構成された複数のメモリ領域を有するメモリアレイと、

前記各強誘電体メモリを構成する強誘電体キャパシタに蓄積された分極情報を、揮発性蓄積ノードへ出力するリコール動作を実行するリコール制御回路と、

を備えることを特徴とするRFIDタグLSI。

[4] 前記リコール制御回路は、前記RFIDタグLSIの読み出しおよび書き込みをおこなうリーダ・ライタ機器から送信された無線信号に応じて前記RFIDタグLSIが起電した後、所定のコマンドを含んだ無線信号を受信するまでの間に前記リコール動作を実行することを特徴とする請求項3に記載のRFIDタグLSI。

[5] 前記リコール制御回路は、前記メモリアレイの全メモリ領域に対して同時にリコール動作を実行することを特徴とする請求項3に記載のRFIDタグLSI。

[6] 前記リコール制御回路は、前記メモリアレイの全メモリ領域を分割した各メモリ領域に対して順番にリコール動作を実行することを特徴とする請求項3に記載のRFIDタグLSI。

[7] 前記リコール制御回路は、前記リコール動作が実行された所定のメモリ領域の分極情報を読み出し、当該読み出し結果が、あらかじめ設定された読み出し結果と一致するか否かを判断する判断手段を備え、

前記判断手段により読み出し結果が一致しないと判断された場合に、前記所定のメモリ領域以外の他のメモリ領域へのリコール動作を中止することを特徴とする請求項3～6に記載のRFIDタグLSI。

[8] 前記RFIDタグLSIに含まれるアナログ回路の出力特性を補正する情報を格納する格納手段を備え、

前記リコール制御回路は、前記格納手段からアナログ回路の出力特性を補正する情報により、アナログ回路の製造ばらつきを抑えることを特徴とする請求項1または3に記載のRFIDタグLSI。

[9] 6つのトランジスタおよび4つの強誘電体キャパシタから構成される6T4C型の強誘電体メモリを備えたRFIDタグLSIを制御するRFIDタグ制御方法であって、

前記RFIDタグLSIの読み出しおよび書き込みをおこなうリーダ・ライタ機器から送信された無線信号に応じて前記RFIDタグLSIを起電する起動工程と、

前記起動工程により起電されたRFIDタグLSIに備えられた前記強誘電体メモリを構成する強誘電体キャパシタに蓄積された分極情報を、揮発性蓄積ノードへ出力するリコール動作を実行するリコール工程と、

前記リーダ・ライタ機器から送信された無線信号のコマンドに応じて、前記リコール工程によりリコール動作が実行された強誘電体メモリの前記強誘電体キャパシタに対して読み出しもしくは書き込み動作を実行する工程と、

を含むことを特徴とするRFIDタグ制御方法。

[10] 6つのトランジスタおよび4つの強誘電体キャパシタを備えた複数の6T4C型の強誘電体メモリにより構成された複数のメモリ領域を有するメモリアレイを備えたRFIDタグLSIを制御するRFIDタグ制御方法であって、

前記RFIDタグLSIの読み出しおよび書き込みをおこなうリーダ・ライタ機器から送信された無線信号に応じて前記RFIDタグLSIを起電する起電工程と、

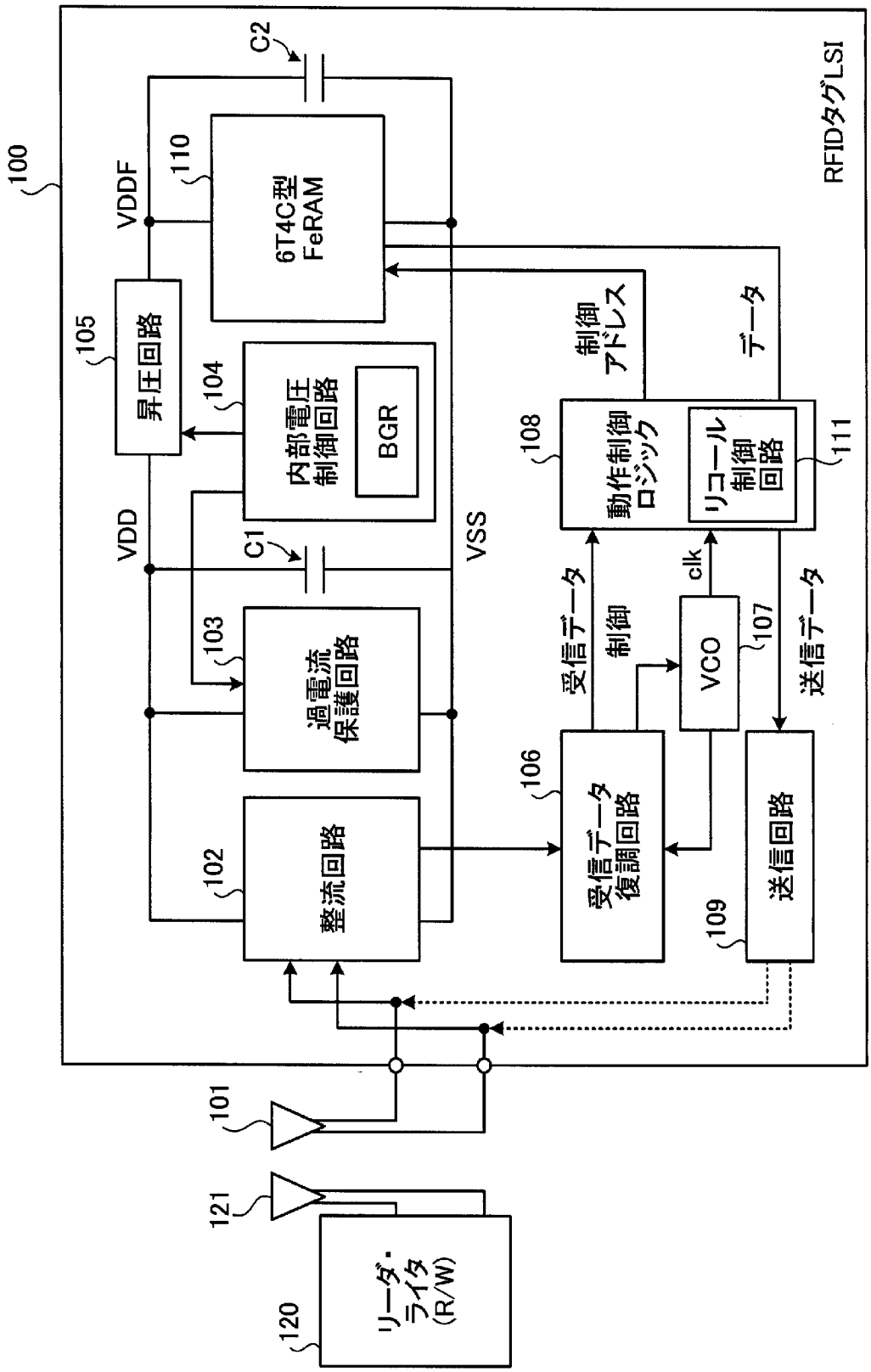
前記起電工程により起電されたRFIDタグLSIに備えられた前記各強誘電体メモリを構成する強誘電体キャパシタに蓄積された分極情報を、揮発性蓄積ノードへ出力するリコール動作を実行するリコール工程と、

前記リーダ・ライタ機器から送信された無線信号のコマンドに応じて、前記リコール

工程によりリコール動作が実行された各強誘電体メモリの前記強誘電体キャパシタに対して読み出しもしくは書き込み動作を実行する工程と、

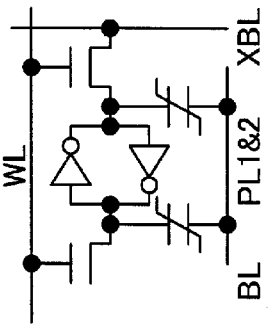
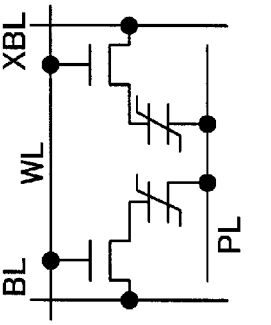
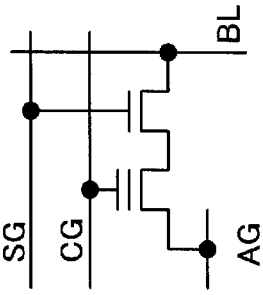
を含むことを特徴とするRFIDタグ制御方法。

[図1-1]

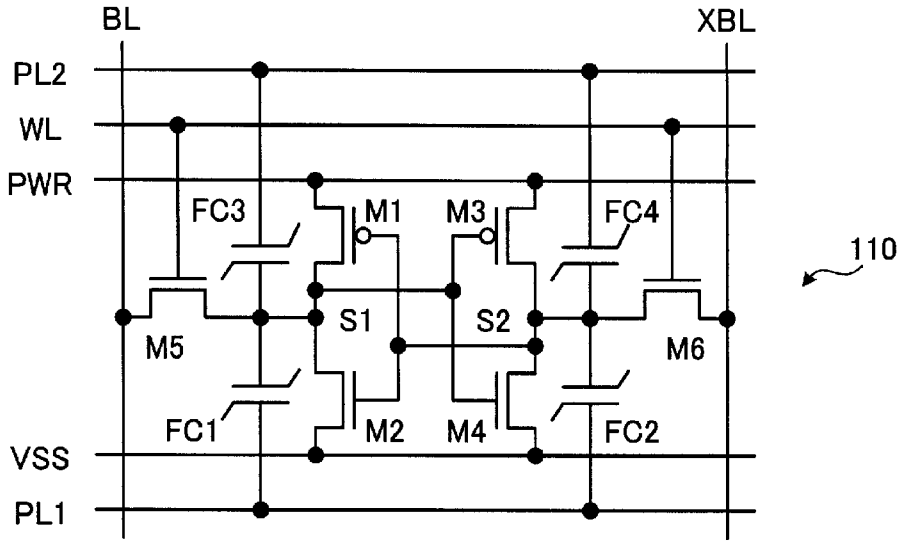

RFIDタグLSI
100
C2
VDDF
110
6T4C型 FeRAM
105
昇圧回路
104
内部電圧 制御回路
BGR
制御 アドレス
データ
108
動作制御 ロジック
リコール 制御回路
111
VDD
C1
VSS
103
過電流 保護回路
受信データ
制御
clk
VCO
107
送信データ
102
整流回路
106
受信データ 復調回路
109
送信回路
101
121
120
リーダ・ ライタ (R/W)

[図1-2]

130

	FeRAM		EEPROM
	6T4C	2T2C	2T
メモリ素子構造			
読み出し速度(実効)	25usec	25usec	25usec
読み出し回数	無制限	1E10	無制限
読み出し時消費電力	1.3uW	12.5uW	12.5uW
書き込み速度(実効)	25usec	25usec	3msec
書き込み電圧	3.0V	3.0V	16V
書き込み回数	1E10	1E10	1E5～6
書き換え時消費電力	1.6uW	12.5uW	35.0uW
リコール動作	要	不要	不要
面積比(0.18um以降)	1/2	1	1

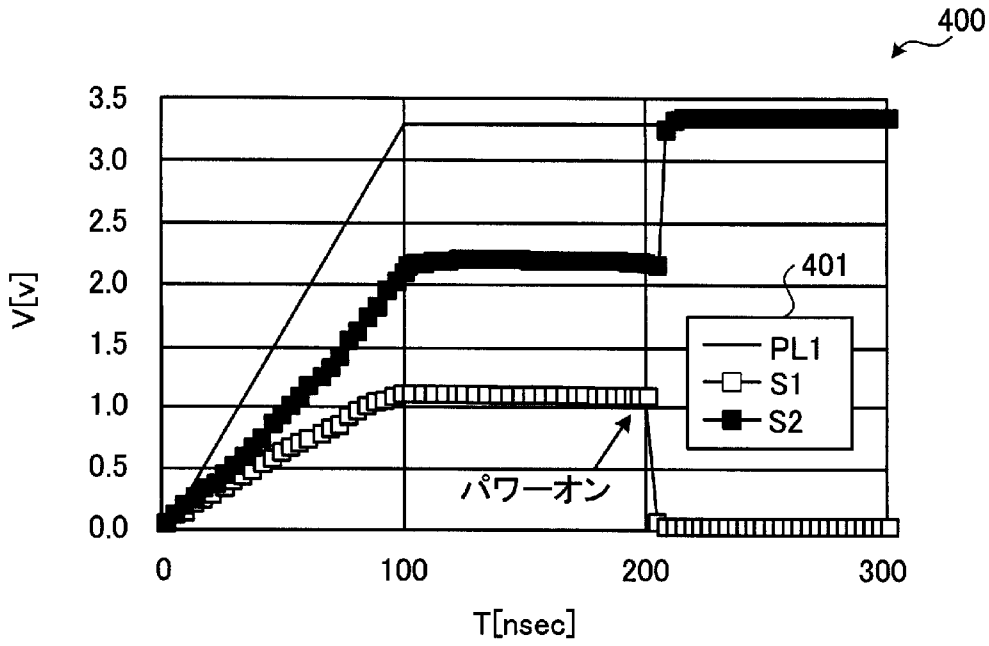
[図2]



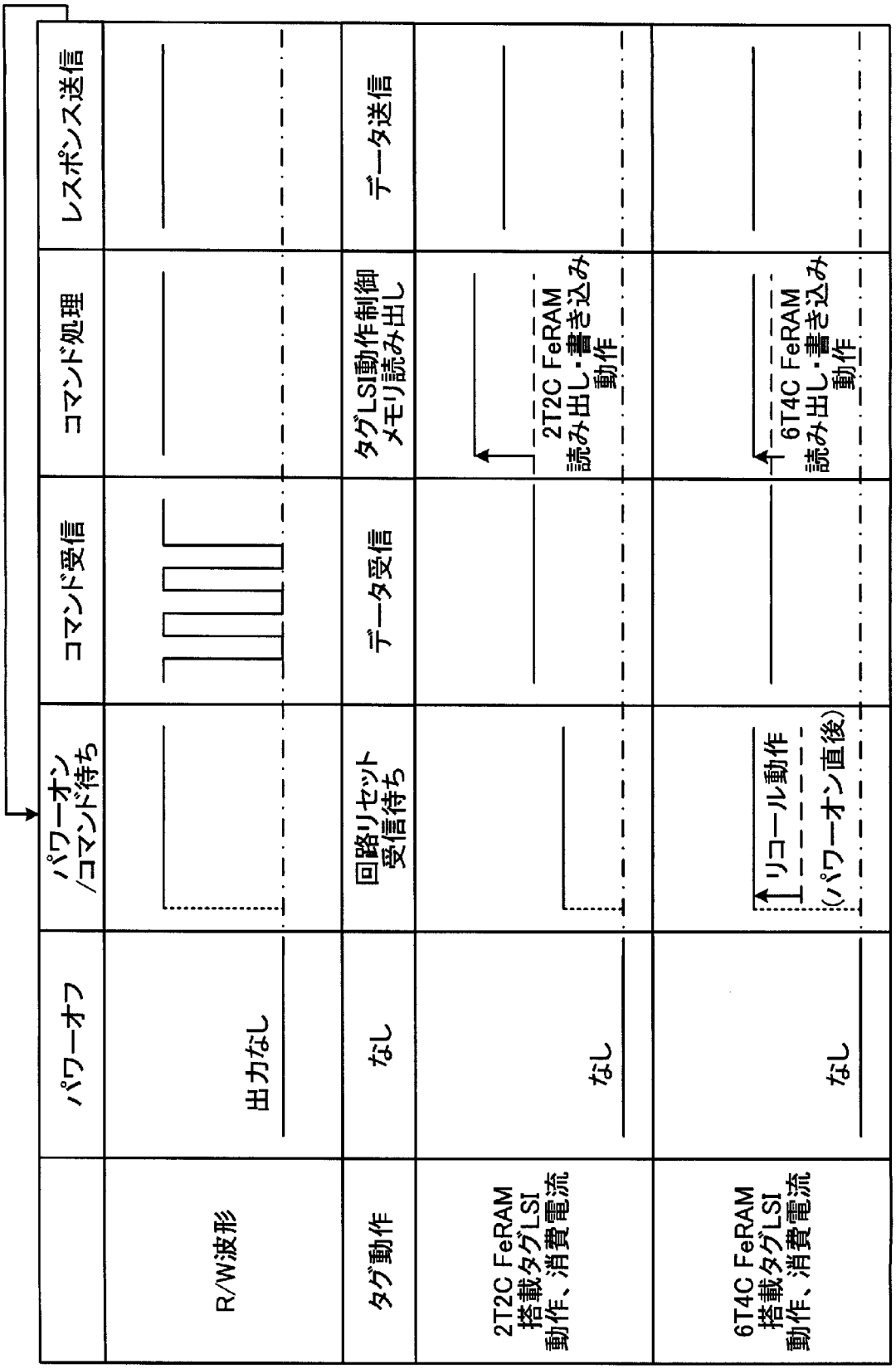
[図3]

動作	PWR	ビット線(BL)	ワード線(WL)	プレート線 (PL1&PL2)
スタンバイ	On	プリチャージ(Low)	Low	Low(GND)
読み出し	On	読み出しデータ	High	Low
書き込み	On	書き込みデータ	High	High→Low
リコール	Off→On	プリチャージ(Low)	Low	PL2:Low PL1:Low→High

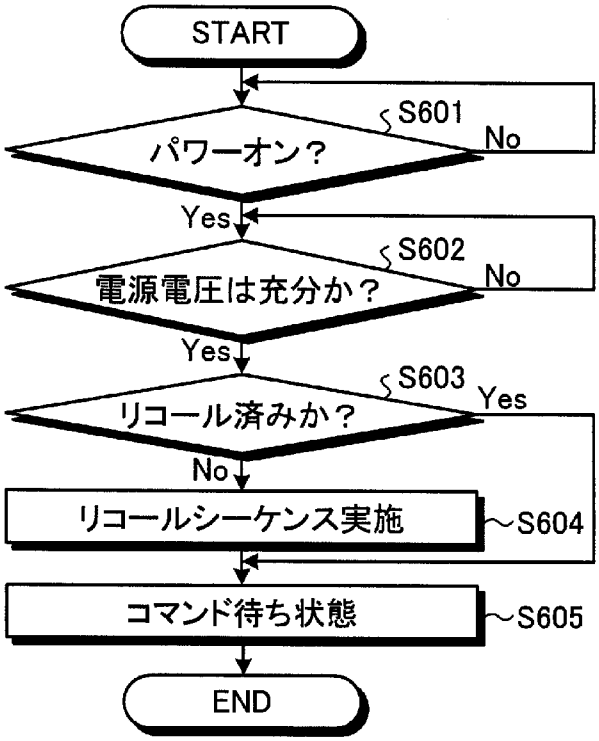
[図4]


400
3.5
3.0
2.5
2.0
1.5
1.0
0.5
0.0
V[v]
0
100
200
300
T[nsec]
401
PL1
S1
S2
パワーオン

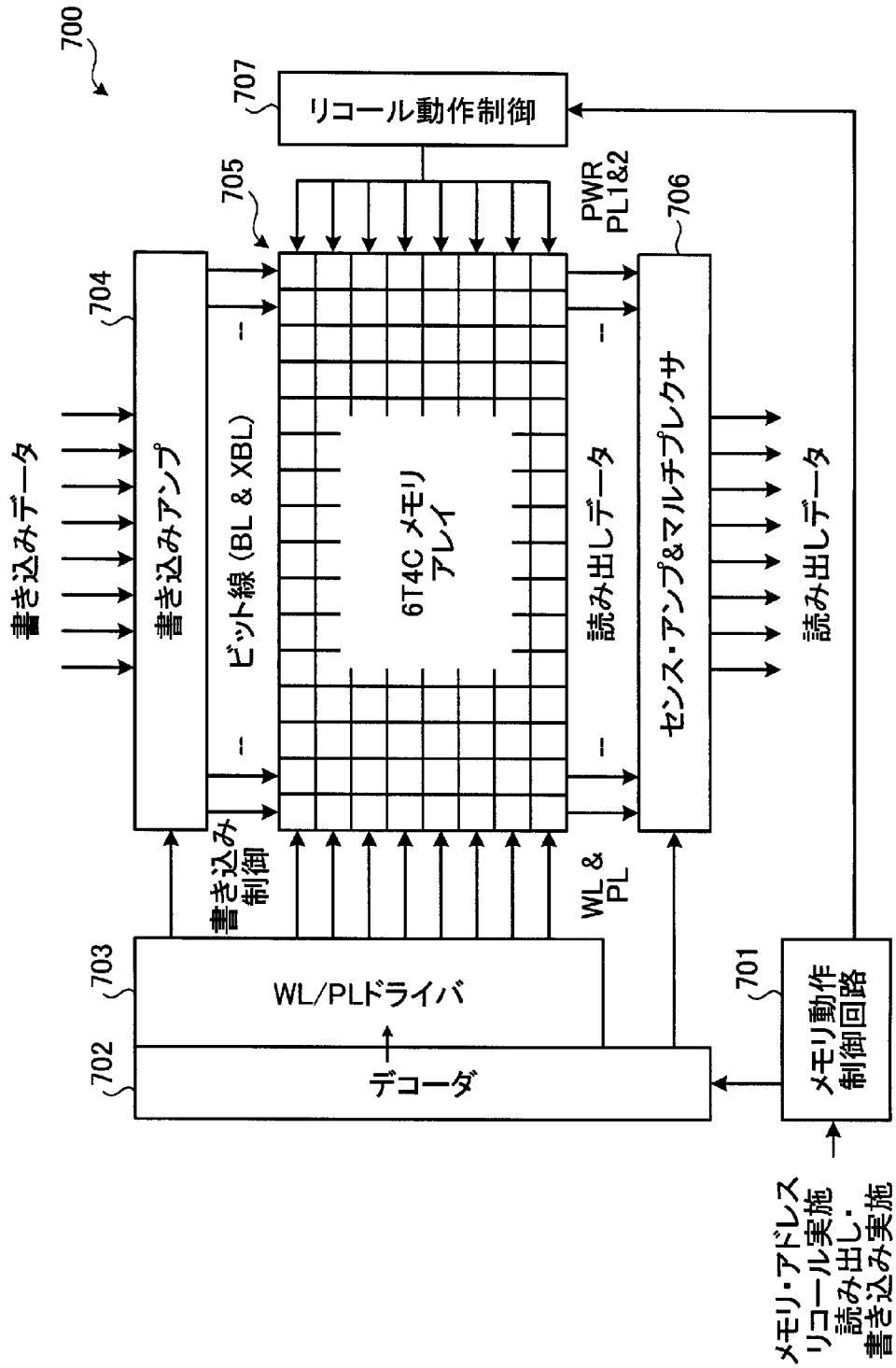
[図5]


パワーオフ
パワーオン
/コマンド待ち
コマンド受信
コマンド処理
レスポンス送信
R/W波形
出力なし
タグ動作
なし
回路リセット
受信待ち
データ受信
タグLSI動作制御
メモリ読み出し
データ送信
2T2C FeRAM
搭載タグLSI
動作、消費電流
なし
2T2C FeRAM
読み出し・書き込み
動作
6T4C FeRAM
搭載タグLSI
動作、消費電流
なし
リコール動作
(パワーオン直後)
6T4C FeRAM
読み出し・書き込み
動作

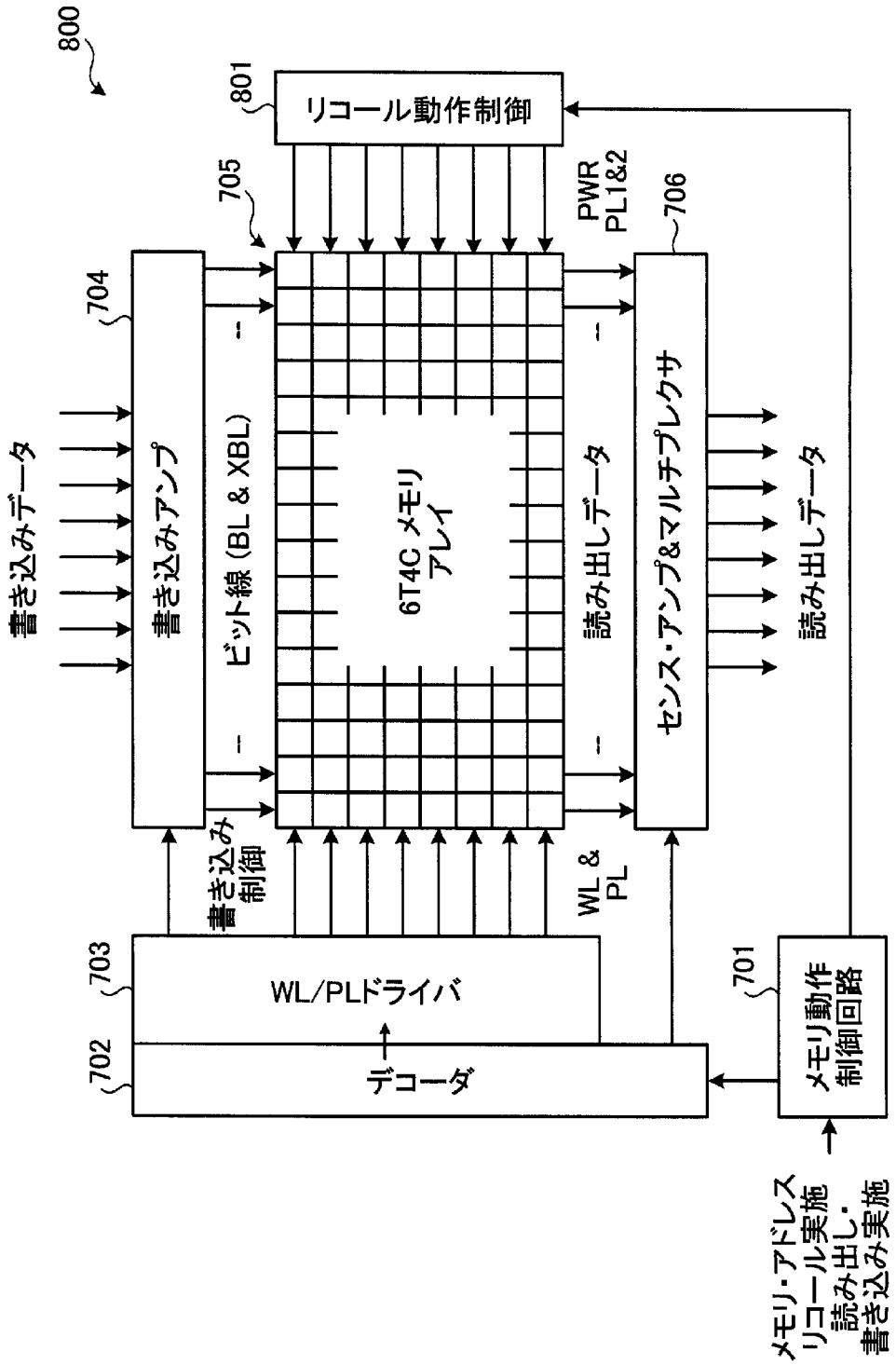
[図6]


START
S601
パワーオン？
No
Yes
S602
電源電圧は充分か？
No
Yes
S603
リコール済みか？
Yes
No
リコールシーケンス実施
S604
コマンド待ち状態
S605
END

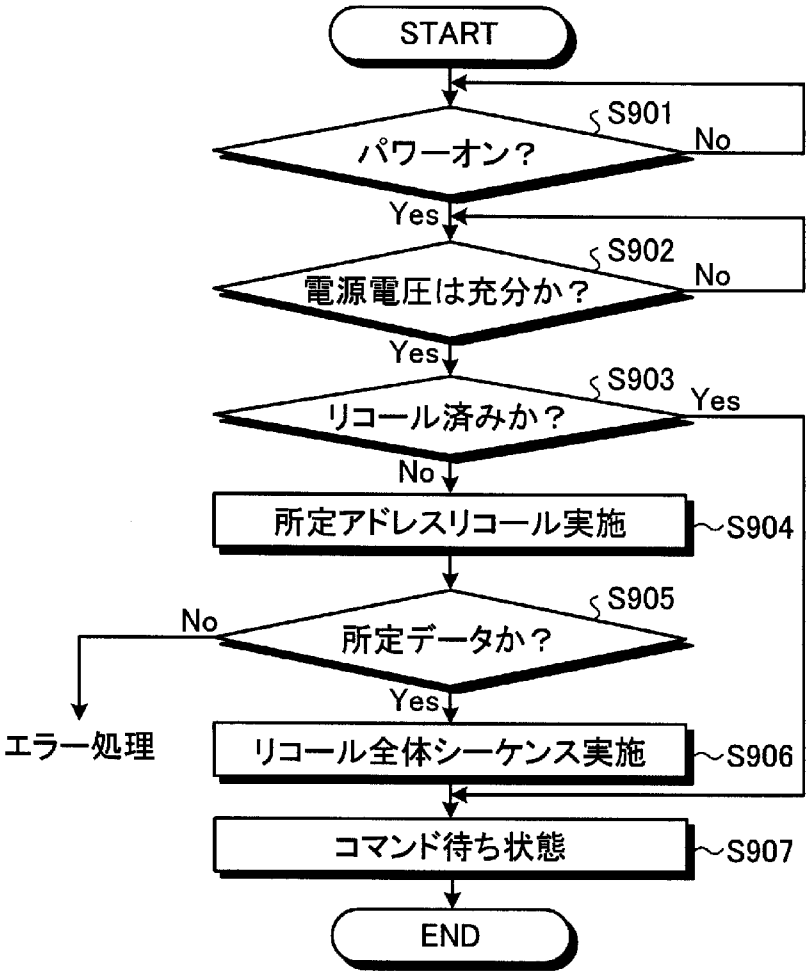
[図7]


700
707
リコール動作制御
705
PWR
PL1&2
706
704
書き込みデータ
書き込みアンプ
ビット線 (BL & XBL)
6T4C メモリ
アレイ
読み出しデータ
センス・アンプ&マルチプレクサ
読み出しデータ
書き込み
制御
WL &
PL
703
WL/PLドライバ
701
メモリ動作
制御回路
702
デコーダ
メモリ・アドレス
リコール実施
読み出し・
書き込み実施

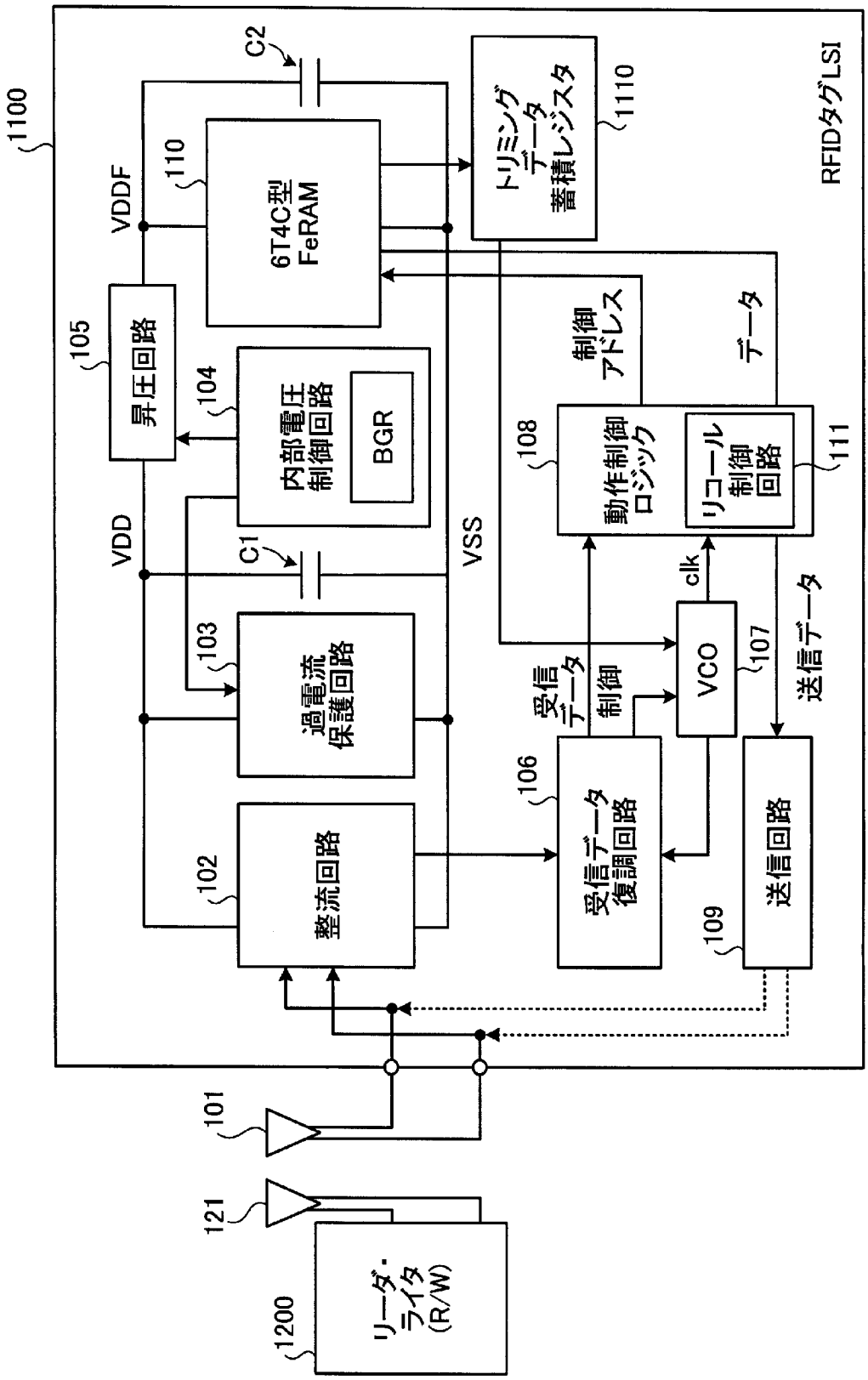
[図8]


800
801
リコール動作制御
705
PWR
PL1&2
706
704
書き込みデータ
書き込みアンプ
ビット線 (BL & XBL)
6T4C メモリ
アレイ
読み出しデータ
センス・アンプ&マルチプレクサ
読み出しデータ
書き込み
制御
WL &
PL
703
WL/PLドライバ
702
デコーダ
701
メモリ動作
制御回路
メモリ・アドレス
リコール実施
読み出し・
書き込み実施

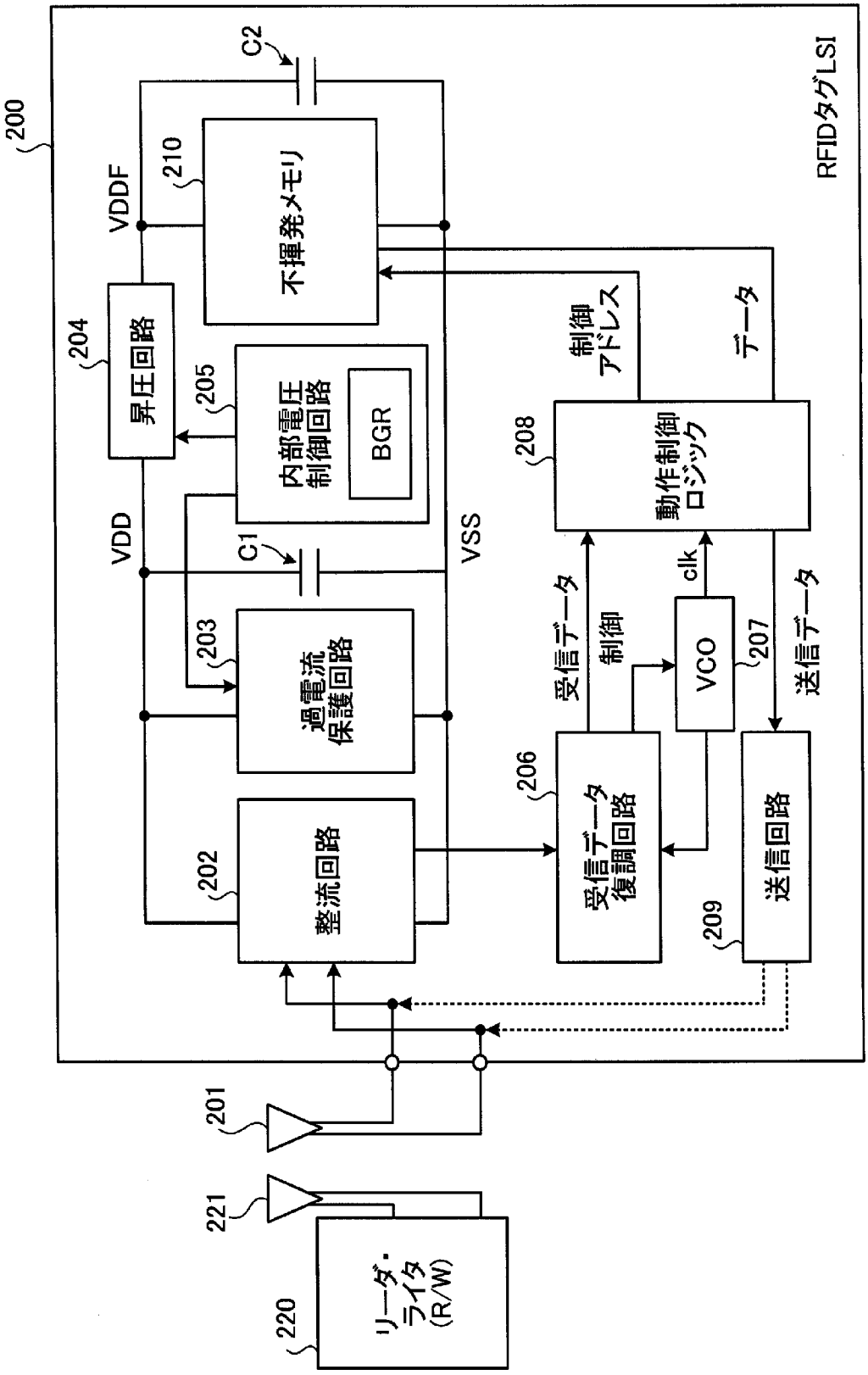
[図9]


START
S901
パワーオン？
No
Yes
S902
電源電圧は充分か？
No
Yes
S903
リコール済みか？
Yes
No
所定アドレスリコール実施
S904
S905
所定データか？
No
Yes
エラー処理
リコール全体シーケンス実施
S906
コマンド待ち状態
S907
END

[図10]


1100
RFIDタグLSI
C2
VDDF
110
6T4C型
FeRAM
トリミング
データ
蓄積レジスタ
1110
105
昇圧回路
104
内部電圧
制御回路
BGR
制御
アドレス
データ
108
動作制御
ロジック
リコール
制御
回路
111
VDD
C1
VSS
clk
103
過電流
保護回路
受信
データ
制御
VCO
107
送信データ
102
整流回路
106
受信データ
復調回路
送信回路
109
101
121
1200
リーダ・
ライタ
(R/W)

[図11]


RFIDタグLSI
200
C2
VDDF
210
不揮発メモリ
制御
アドレス
データ
204
昇圧回路
205
内部電圧
制御回路
BGR
208
動作制御
ロジック
VDD
C1
VSS
203
過電流
保護回路
受信データ
制御
clk
VCO
207
送信データ
206
受信データ
復調回路
202
整流回路
209
送信回路
201
221
220
リーダ・
ライタ
(R/W)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2007/053675

A. CLASSIFICATION OF SUBJECT MATTER
G06K19/07(2006.01)i, *G11C11/22*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G06K19/07, G11C11/22

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2007
Kokai Jitsuyo Shinan Koho 1971-2007 Toroku Jitsuyo Shinan Koho 1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2005-092922 A (Fujitsu Ltd.), 07 April, 2005 (07.04.05), Full text; all drawings & US 2005/0057957 A1	1,3,5 2,4,6-10
Y	JP 2003-162700 A (Sharp Corp.), 06 June, 2003 (06.06.03), Full text; all drawings (Family: none)	2,4,7,9,10
Y	JP 09-511886 A (Siemens AG.), 25 November, 1997 (25.11.97), Full text; all drawings & WO 2004/013084 A1 & US 5892300 A	2,4,7-10

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
12 June, 2007 (12.06.07)	19 June, 2007 (19.06.07)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2007/053675

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-203213 A (Dainippon Printing Co., Ltd.), 18 July, 2003 (18.07.03), Par. No. [0003]; Fig. 9 (Family: none)	2,4,7,9,10
Y	JP 09-245486 A (Hitachi, Ltd.), 19 September, 1997 (19.09.97), Full text; all drawings (Family: none)	6,7
Y	JP 07-182872 A (Hitachi, Ltd.), 21 July, 1995 (21.07.95), Full text; all drawings & US 5539279 A	6,7
A	JP 2003-296681 A (Fujitsu Ltd.), 10 October, 2003 (10.10.03), Full text; all drawings & US 2003/0183699 A1	1-10

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００７／０５３６７５

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G06K19/07(2006.01)i, G11C11/22(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G06K19/07, G11C11/22

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００７年
日本国実用新案登録公報	１９９６－２００７年
日本国登録実用新案公報	１９９４－２００７年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
X Y	ＪＰ　２００５－０９２９２２　Ａ（富士通株式会社） ２００５．０４．０７，全文、全図 ＆　ＵＳ　２００５／００５７９５７　Ａ１	1,3,5 2,4,6-10
Y	ＪＰ　２００３－１６２７００　Ａ（シャープ株式会社） ２００３．０６．０６，全文、全図（ファミリーなし）	2,4,7,9,10

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１２．０６．２００７	１９．０６．２００７

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｎ　３５６３
村田　充裕
電話番号　０３－３５８１－１１０１　内線　３５８６

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Ｙ	ＪＰ　０９－５１１８８６　Ａ（シーメンス　アクチエンゲゼルシヤフト）１９９７．１１．２５，全文、全図 ＆　ＷＯ　２００４／０１３０８４　Ａ１ ＆　ＵＳ　５８９２３００　Ａ	2,4,7-10
Ｙ	ＪＰ　２００３－２０３２１３　Ａ（大日本印刷株式会社） ２００３．０７．１８，段落【０００３】、図９（ファミリーなし）	2,4,7,9,10
Ｙ	ＪＰ　０９－２４５４８６　Ａ（株式会社日立製作所） １９９７．０９．１９，全文、全図（ファミリーなし）	6,7
Ｙ	ＪＰ　０７－１８２８７２　Ａ（株式会社日立製作所） １９９５．０７．２１，全文、全図 ＆　ＵＳ　５５３９２７９　Ａ	6,7
Ａ	ＪＰ　２００３－２９６６８１　Ａ（富士通株式会社） ２００３．１０．１０，全文、全図 ＆　ＵＳ　２００３／０１８３６９９　Ａ１	1-10