(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 3 月 16 日(16.03.2017)

WIPO | PCT

(10) 国際公開番号
WO 2017/042880 A1

(51) 国際特許分類:
F02P 3/04 (2006.01) *F02P 3/08* (2006.01)
B60Q 1/34 (2006.01) *F02P 13/00* (2006.01)
F02P 3/055 (2006.01) *F02P 15/08* (2006.01)

(21) 国際出願番号: PCT/JP2015/075450

(22) 国際出願日: 2015 年 9 月 8 日(08.09.2015)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 新電元工業株式会社(SHINDENGEN ELECTRIC MANUFACTURING CO., LTD.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目２番１号 Tokyo (JP).

(72) 発明者: 松元 賢斗(MATSUMOTO Kento); 〒3578585 埼玉県飯能市南町１０番１３号 新電元工業株式会社工場内 Saitama (JP). 大崎 真吾(OSAKI Shingo); 〒3578585 埼玉県飯能市南町１０番１３号 新電元工業株式会社工場内 Saitama (JP).

(74) 代理人: 勝沼 宏仁, 外(KATSUNUMA Hirohito et al.); 〒1000005 東京都千代田区丸の内１丁目６番６号 日本生命丸の内ビル 協和特許法律事務所 Tokyo (JP).

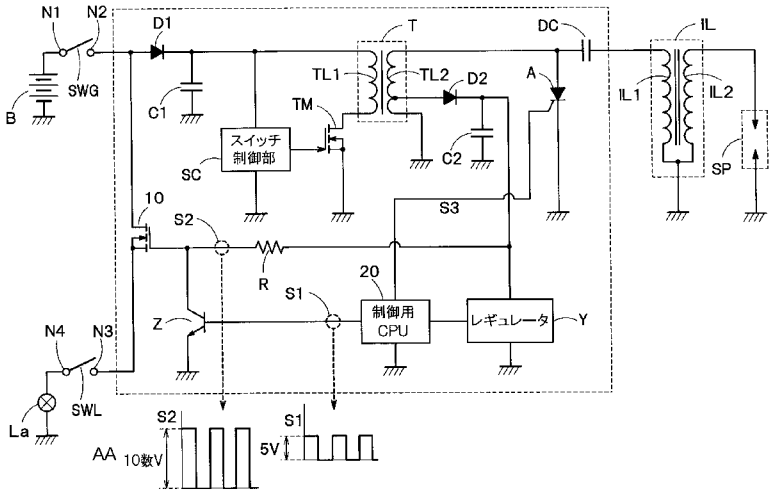
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) **Title**: VEHICLE CONTROL DEVICE AND METHOD FOR CONTROLLING VEHICLE CONTROL DEVICE

(54) 発明の名称 : 車両用制御装置、および車両用制御装置の制御方法



20 Control CPU
SC Switch control unit
Y Regulator
AA Ten and several more V

(57) **Abstract**: In the present invention, a control CPU of a vehicle control device turns off an N-type MOSFET by grounding the gate of the N-type MOSFET by turning on a gate switch element, and turns on the N-type MOSFET such that, by turning off the gate switch element, a voltage of the cathode of a secondary-side diode is applied to the gate of the N-type MOSFET via a resistor element.

(57) 要約: 車両用制御装置の制御用ＣＰＵは、ゲート用スイッチ素子をオンすることにより、Ｎ型ＭＯＳＦＥＴのゲートを接地してＮ型ＭＯＳＦＥＴをオフし、一方、ゲート用スイッチ素子をオフすることにより、Ｎ型ＭＯＳＦＥＴのゲートに抵抗素子を介して二次側ダイオードのカソードの電圧が印加されるようにしてＮ型ＭＯＳＦＥＴをオンする。

WO 2017/042880 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 車両用制御装置、および車両用制御装置の制御方法

技術分野

[0001] 本発明は、車両用制御装置、および車両用制御装置の制御方法に関する発明である。

背景技術

[0002] 車両用制御装置として、例えば、点火装置（ＣＤＩ：Ｃａｐａｃｉｔｏｒ Ｄｉｓｃｈａｒｇｅ Ｉｇｎｉｔｅｒ）が知られている（特開平９－４２１３５参照）。

[0003] この特開平９－４２１３５に開示されている車両用制御装置１００Ａは、直流電源１と、エンジン点火装置２と、車両に装着された方向指示器Ｌ１～Ｌ４、方向指示器Ｌ１～Ｌ４の動作を切り替える３点スイッチＳ２Ａ、直流電源から３点スイッチＳ２Ａ及び方向指示器Ｌ１～Ｌ４に給電する給電部よりなる方向指示器駆動部３と、エンジン点火装置２及び方向指示器駆動部３を制御するＣＰＵ（Ｃｅｎｔｒａｌ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）部４と、備える（図２参照）。

[0004] 特に、車両用制御装置１００Ａの方向指示器駆動部３は、負荷（方向指示器Ｌ１～Ｌ４）に対するバッテリ電圧の供給を制御するＰ型ＭＯＳＦＥＴＱ３を備える。

[0005] このＰ型ＭＯＳＦＥＴＱ３は、ＣＰＵ４の一般的な５Ｖ程度の出力により、飽和領域で駆動させることができる。

[0006] しかし、一般的に、Ｐ型ＭＯＳＦＥＴは、Ｎ型ＭＯＳＦＥＴよりも高価である。そこで、Ｐ型ＭＯＳＦＥＴよりも安価なＮ型ＭＯＳＦＥＴを、負荷に対するバッテリ電圧の供給を制御するＭＯＳＦＥＴに適用することが考えられる。

[0007] このＮ型ＭＯＳＦＥＴを飽和領域で駆動させるためには、ゲート・ソース間の電圧としては、１０Ｖ程度の電圧が必要になる。

[0008] しかし、ＣＰＵの一般的な５Ｖ程度の出力では、直接Ｎ型ＭＯＳＦＥＴのゲート電圧を制御することにより、Ｎ型ＭＯＳＦＥＴを飽和領域で駆動させることができない。

[0009] したがって、ＣＰＵの出力電圧を昇圧してＮ型ＭＯＳＦＥＴのゲート・ソース間に供給するための電源用の昇圧回路が別途必要になり、製造コストが増加してしまう。

[0010] このように、従来の車両用制御装置では、負荷に対するバッテリ電圧の供給を制御するＭＯＳＦＥＴとして、Ｎ型ＭＯＳＦＥＴを用いることが困難であった。

発明の開示

発明が解決しようとする課題

[0011] 本発明は、負荷に対するバッテリ電圧の供給を制御するＭＯＳＦＥＴとして、Ｐ型ＭＯＳＦＥＴよりも安価なＮ型ＭＯＳＦＥＴを用いるとともに、当該Ｎ型ＭＯＳＦＥＴを飽和領域で駆動させることが可能な車両用制御装置を提供することを目的とする。

課題を解決するための手段

[0012] 本発明の一態様に係る実施例に従った車両用制御装置は、

負極が接地に接続されたバッテリと、

前記バッテリの正極に接続された第１ノードと、第２ノードとを有し、オンすることにより前記第１ノードと前記第２ノードとの間を導通し、オフすることにより前記第１ノードと前記第２ノードとの間を遮断するイグニッションスイッチと、

一端が前記イグニッションスイッチの前記第１ノードに接続された一次コイルと、一端が前記接地に接続され且つ前記一次コイルよりも巻数が多い二次コイルと、を有し、スパークプラグを点火する電圧を供給するために昇圧動作するトランスと、

一端が前記一次コイルの他端に接続され、他端が前記接地に接続されたトランス用スイッチ素子と、

前記トランス用スイッチ素子を制御するスイッチ制御部と、

アノードが前記トランスの前記二次コイルに接続された二次側ダイオードと、

前記二次側ダイオードのカソードの電圧を降圧した降圧電圧を出力するレギュレータと、

一端が前記二次側ダイオードのカソードに接続された抵抗素子と、

ドレインが前記イグニッションスイッチの前記第２ノードに接続され、ゲートが前記抵抗素子の他端に接続されたＮ型ＭＯＳＦＥＴと、

一端が前記Ｎ型ＭＯＳＦＥＴのゲート及び前記抵抗素子の他端に接続され、他端が前記接地に接続されたゲート用スイッチ素子と、

前記レギュレータが出力した前記降圧電圧が供給されることにより駆動し、前記ゲート用スイッチ素子を制御する制御用ＣＰＵと、

前記Ｎ型ＭＯＳＦＥＴのソースに接続された第３ノードと、第４ノードとを有し、オンすることにより前記第３ノードと前記第４ノードとの間を導通し、オフすることにより前記第３ノードと前記第４ノードとの間を遮断する負荷用スイッチと、

前記負荷用スイッチの前記第４ノードと前記接地との間に接続された負荷と、を備える

ことを特徴とする。

[0013] 前記車両用制御装置において、

前記制御用ＣＰＵは、

前記ゲート用スイッチ素子をオンすることにより、前記Ｎ型ＭＯＳＦＥＴのゲートを接地して前記Ｎ型ＭＯＳＦＥＴをオフし、

一方、前記ゲート用スイッチ素子をオフすることにより、前記Ｎ型ＭＯＳＦＥＴのゲートに前記抵抗素子を介して前記二次側ダイオードのカソードの電圧が印加されるようにして前記Ｎ型ＭＯＳＦＥＴをオンする

ことを特徴とする。

[0014] 前記車両用制御装置において、

前記ゲート用スイッチ素子は、

コレクタが前記Ｎ型ＭＯＳＦＥＴのゲートに接続され、エミッタが前記接地に接続されたＮＰＮ型バイポーラトランジスタであり、

前記制御用ＣＰＵは、

前記ＮＰＮ型バイポーラトランジスタを制御することを特徴とする。

[0015] 前記車両用制御装置において、

前記車両用制御装置は、

一端が前記トランスの前記二次コイルの他端に接続された充放電用コンデンサと、

アノードが前記充放電用コンデンサの前記一端に接続され、カソードが前記接地に接続されたサイリスタと、

一次側が前記充放電用コンデンサの他端に接続されたイグニッションコイルと、前記イグニッションコイルの二次側と前記接地との間に接続されたスパークプラグと、をさらに備え、

前記制御用ＣＰＵは、

前記充放電用コンデンサが充放電を繰り返すように、前記サイリスタを制御することを特徴とする。

[0016] 前記車両用制御装置において、

前記制御用ＣＰＵが前記ＮＰＮ型バイポーラトランジスタをオフさせているときの前記抵抗素子の他端の電圧は、前記制御用ＣＰＵが前記ＮＰＮ型バイポーラトランジスタをオンさせるときにベースに供給する電圧よりも、高くなっており、

前記ベースに供給される電圧は、前記レギュレータが出力した前記降圧電圧から生成される

ことを特徴とする。

[0017] 前記車両用制御装置において、

前記負荷は、車両用ランプであり、

前記制御用ＣＰＵは、前記負荷用スイッチがオンしている場合に前記車両

用ランプが点灯と消灯とを繰り返すように、前記ゲート用スイッチ素子を制御することにより前記Ｎ型ＭＯＳＦＥＴのオンとオフとを切り替える

ことを特徴とする。

[0018] 前記車両用制御装置において、

一端が前記二次側ダイオードのカソードに接続され、他端が前記接地に接続された二次側平滑化コンデンサをさらに備える

ことを特徴とする。

[0019] 前記車両用制御装置において、

アノードが前記イグニッションスイッチの前記第２ノードに接続され且つカソードが前記トランスの一次コイルの一端に接続されるように、前記イグニッションスイッチの前記第２ノードと前記トランスの一次コイルの一端との間に接続された一次側ダイオードをさらに備えることを特徴とする。

[0020] 前記車両用制御装置において、

前記一次側ダイオードのカソードに一端が接続され、他端が前記接地に接続された一次側平滑化コンデンサをさらに備えることを特徴とする。

[0021] 前記車両用制御装置において、

前記二次側平滑化コンデンサの前記一端の電圧は、前記バッテリの充電電圧よりも、高いことを特徴とする。

[0022] 前記車両用制御装置において、

前記トランス用スイッチ素子は、ドレインが前記トランスの前記一次コイルの前記他端に接続され、ソースが前記接地に接続されたトランス用Ｎ型ＭＯＳＦＥＴであることを特徴とする。

[0023] 前記車両用制御装置において、

前記スイッチ制御部は、前記一次側平滑化コンデンサの前記一端の電圧から生成したゲート電圧を、前記トランス用Ｎ型ＭＯＳＦＥＴのゲートに供給することにより、前記トランス用Ｎ型ＭＯＳＦＥＴを制御する

ことを特徴とする。

[0024] 前記車両用制御装置において、

前記イグニッションコイルは、

一端が前記充放電用コンデンサの前記他端に接続され、且つ他端が前記接地に接続された一次側イグニッションコイルと、

一端が前記一次側イグニッションコイルの前記他端及び前記接地に接続され、且つ他端が前記スパークプラグに接続された二次側イグニッションコイルと、を有する

ことを特徴とする。

[0025] 前記車両用制御装置において、

前記車両用制御装置は、車両である二輪車に積載され、

前記車両用ランプは、前記二輪車のウインカーであり、

前記イグニッションスイッチ及び負荷用スイッチは、ユーザにより操作される

ことを特徴とする。

[0026] 本発明の一態様に係る実施例に従った車両用制御装置の制御方法は、

負極が接地に接続されたバッテリと、前記バッテリの正極に接続された第１ノードと、第２ノードとを有し、オンすることにより前記第１ノードと前記第２ノードとの間を導通し、オフすることにより前記第１ノードと前記第２ノードとの間を遮断するイグニッションスイッチと、一端が前記イグニッションスイッチの前記第１ノードに接続された一次コイルと、一端が前記接地に接続され且つ前記一次コイルよりも巻数が多い二次コイルと、を有し、スパークプラグを点火する電圧を供給するために昇圧動作するトランスと、一端が前記一次コイルの他端に接続され、他端が前記接地に接続されたトランス用スイッチ素子と、前記トランス用スイッチ素子を制御するスイッチ制御部と、アノードが前記トランスの前記二次コイルに接続された二次側ダイオードと、前記二次側ダイオードのカソードの電圧を降圧した降圧電圧を出力するレギュレータと、一端が前記二次側ダイオードのカソードに接続された抵抗素子と、ドレインが前記イグニッションスイッチの前記第２ノードに接続され、ゲートが前記抵抗素子の他端に接続されたＮ型ＭＯＳＦＥＴと、

一端が前記Ｎ型ＭＯＳＦＥＴのゲート及び前記抵抗素子の他端に接続され、他端が前記接地に接続されたゲート用スイッチ素子と、前記レギュレータが出力した前記降圧電圧が供給されることにより駆動し、前記ゲート用スイッチ素子を制御する制御用ＣＰＵと、前記Ｎ型ＭＯＳＦＥＴのソースに接続された第３ノードと、第４ノードとを有し、オンすることにより前記第３ノードと前記第４ノードとの間を導通し、オフすることにより前記第３ノードと前記第４ノードとの間を遮断する負荷用スイッチと、前記負荷用スイッチの前記第４ノードと前記接地との間に接続された負荷と、を備えた車両用制御装置の制御方法であって、

前記制御用ＣＰＵが前記ゲート用スイッチ素子をオンすることにより、前記Ｎ型ＭＯＳＦＥＴのゲートを接地して前記Ｎ型ＭＯＳＦＥＴをオフし、

一方、前記制御用ＣＰＵが前記ゲート用スイッチ素子をオフすることにより、前記Ｎ型ＭＯＳＦＥＴのゲートに前記抵抗素子を介して前記二次側ダイオードのカソードの電圧が印加されるようにして前記Ｎ型ＭＯＳＦＥＴをオンする

ことを特徴とする。

発明の効果

[0027] 本発明の一態様に係る車両用制御装置は、負極が接地に接続されたバッテリと、バッテリの正極に接続された第１ノードと、第２ノードとを有し、オンすることにより第１ノードと第２ノードとの間を導通し、オフすることにより第１ノードと第２ノードとの間を遮断するイグニッションスイッチと、一端がイグニッションスイッチの第１ノードに接続された一次コイルと、一端が接地に接続され且つ一次コイルよりも巻数が多い二次コイルと、を有し、スパークプラグを点火する電圧を供給するために昇圧動作するトランスと、一端が一次コイルの他端に接続され、他端が接地に接続されたトランス用スイッチ素子と、トランス用スイッチ素子を制御するスイッチ制御部と、アノードがトランスの二次コイルに接続された二次側ダイオードと、二次側ダイオードのカソードの電圧を降圧した降圧電圧を出力するレギュレータと、

一端が二次側ダイオードのカソードに接続された抵抗素子と、ドレインがイグニッションスイッチの第２ノードに接続され、ゲートが抵抗素子の他端に接続されたＮ型ＭＯＳＦＥＴと、一端がＮ型ＭＯＳＦＥＴのゲート及び抵抗素子の他端に接続され、他端が接地に接続されたゲート用スイッチ素子と、レギュレータが出力した降圧電圧が供給されることにより駆動し、ゲート用スイッチ素子を制御する制御用ＣＰＵと、Ｎ型ＭＯＳＦＥＴのソースに接続された第３ノードと、第４ノードとを有し、オンすることにより第３ノードと４ノードとの間を導通し、オフすることにより第３ノードと第４ノードとの間を遮断する負荷用スイッチと、負荷用スイッチの第４ノードと接地との間に接続された負荷と、を備える。

[0028] これにより、トランスによりバッテリ電圧を昇圧した電圧がＮ型ＭＯＳＦＥＴのゲートへ供給されるようになり、制御用ＣＰＵがゲート用スイッチ素子を制御することで、Ｎ型ＭＯＳＦＥＴのゲート・ソース間の電圧が制御され、Ｎ型ＭＯＳＦＥＴが飽和領域で駆動される。

[0029] 例えば、制御用ＣＰＵは、ゲート用スイッチ素子をオンすることにより、Ｎ型ＭＯＳＦＥＴのゲートを接地してＮ型ＭＯＳＦＥＴをオフし、一方、ゲート用スイッチ素子をオフすることにより、Ｎ型ＭＯＳＦＥＴのゲートに抵抗素子を介して二次側ダイオードのカソードの電圧が印加されるようにしてＮ型ＭＯＳＦＥＴをオンする。

[0030] このように、本発明に係る車両用制御装置は、負荷に対するバッテリ電圧の供給を制御するＭＯＳＦＥＴとして、Ｐ型ＭＯＳＦＥＴよりも安価なＮ型ＭＯＳＦＥＴを用いるとともに、トランスで昇圧した電圧を当該Ｎ型ＭＯＳＦＥＴのゲートに供給し且つ制御用ＣＰＵの出力でゲート・ソース間の電圧を制御することにより、当該Ｎ型ＭＯＳＦＥＴを飽和領域で駆動させることができる。

[0031] 特に、本発明に係る車両用制御装置は、Ｎ型ＭＯＳＦＥＴを駆動するための電源用の昇圧回路を別途追加する必要が無い。

図面の簡単な説明

[0032] [図1]図１は、第１の実施形態に係る車両用制御装置１００の構成の一例を示す回路図である。

[図2]図２は、従来の車両用制御装置１００Ａの構成の一例を示す回路図である。

発明を実施するための形態

[0033] 以下、本発明に係る実施形態について図面に基づいて説明する。

第１の実施形態

[0034] 第１の実施形態に係る車両用制御装置１００（図１）は、バッテリＢと、イグニッションスイッチＳＷＧと、トランスＴと、トランス用スイッチ素子ＴＭと、スイッチ制御部ＳＣと、レギュレータＹと、ゲート用スイッチ素子Ｚと、Ｎ型ＭＯＳＦＥＴ１０と、制御用ＣＰＵ２０と、一次側ダイオードＤ１と、二次側ダイオードＤ２と、一次側平滑化コンデンサＣ１と、二次側平滑化コンデンサＣ２と、充放電用コンデンサＤＣと、サイリスタＡと、スパークプラグＳＰと、イグニッションコイルＩＬと、負荷用スイッチＳＷＬと、負荷Ｌａと、を備える。

[0035] この車両用制御装置１００は、例えば、車両である二輪車に積載される。

[0036] ここで、バッテリＢは、負極が接地に接続されている。

[0037] また、イグニッションスイッチＳＷＧは、バッテリＢの正極に接続された第１ノードＮ１と、第２ノードＮ２とを有する。このイグニッションスイッチＳＷＧは、オンすることにより第１ノードＮ１と第２ノードＮ２との間を導通するようになっている。一方、イグニッションスイッチＳＷＧは、オフすることにより第１ノードＮ１と第２ノードＮ２との間を遮断するようになっている。

[0038] このイグニッションスイッチＳＷＧは、例えば、ユーザにより操作されるようになっている。

[0039] トランスＴは、一次コイルＴＬ１と、二次コイルＴＬ２と、を有する。

[0040] 一次コイルＴＬ１は、一端がイグニッションスイッチＳＷＧの第１ノードＮ１に接続され、他端が、トランス用スイッチ素子ＴＭを介して、接地に接

続されている。

[0041] 二次コイルＴＬ２は、一端が接地に接続され、他端が充放電用コンデンサＤＣの一端に接続されている。この二次コイルＴＬ２は、一次コイルＴＬ１よりも巻数が多い。

[0042] このトランスＴは、スパークプラグＳＰを点火する電圧を供給するために昇圧動作するようになっている。

[0043] トランス用スイッチ素子ＴＭは、一端が一次コイルＴＬ１の他端に接続され、他端が接地に接続されている。

[0044] このトランス用スイッチ素子ＴＭは、例えば、図１に示すように、ドレインがトランスＴの一次コイルＴＬ１の他端に接続され、ソースが接地に接続されたトランス用Ｎ型ＭＯＳＦＥＴ（以下では、必要に応じて符号ＴＭを付する）である。

[0045] スイッチ制御部ＳＣは、トランス用スイッチ素子ＴＭを制御する（トランス用Ｎ型ＭＯＳＦＥＴＴＭのゲートに信号を出力して制御する）ようになっている。

[0046] このスイッチ制御部ＳＣは、例えば、図１に示すように、一次側ダイオードＤ１のカソードと接地との間に接続され、バッテリＢから電力が供給されるようになっている。この場合、スイッチ制御部ＳＣは、一次側平滑化コンデンサＣ１の一端の電圧から生成したゲート電圧を、トランス用Ｎ型ＭＯＳＦＥＴＴＭのゲートに供給することにより、トランス用Ｎ型ＭＯＳＦＥＴＴＭを制御する。

[0047] また、一次側ダイオードＤ１は、アノードがイグニッションスイッチＳＷＧの第２ノードＮ２に接続され且つカソードがトランスＴの一次コイルＴＬ１の一端に接続されるように、イグニッションスイッチＳＷＧの第２ノードＮ２とトランスＴの一次コイルＴＬ１の一端との間に接続されている。

[0048] また、一次側平滑化コンデンサＣ１は、一次側ダイオードＤ１のカソードに一端が接続され、他端が接地に接続されている。

[0049] また、充放電用コンデンサＤＣは、一端がトランスＴの二次コイルＴＬ２

の他端に接続されている。

[0050] サイリスタＡは、アノードが充放電用コンデンサＤＣの一端に接続され、カソードが接地に接続されている。このサイリスタＡは、制御用ＣＰＵ２０が出力する制御信号Ｓ３により、制御される。

[0051] また、イグニッションコイルＩＬは、一次側が充放電用コンデンサＤＣの他端に接続されている。

[0052] スパークプラグＳＰは、イグニッションコイルＩＬの二次側と接地との間に接続されている。

[0053] ここで、イグニッションコイルＩＬは、例えば、図１に示すように、一次側イグニッションコイルＩＬ１と、二次側イグニッションコイルＩＬ２と、を有する。

[0054] 一次側イグニッションコイルＩＬ１は、一端が充放電用コンデンサＤＣの他端に接続され、且つ他端が接地に接続されている

二次側イグニッションコイルＩＬ２は、一端が一次側イグニッションコイルＩＬ１の他端及び接地に接続され、且つ他端がスパークプラグＳＰに接続されている。

[0055] また、二次側ダイオードＤ２は、アノードがトランスＴの二次コイルＴＬ２に接続（二次コイルＴＬ２の一端と二次コイルＴＬ２の他端との間に接続）されている。

[0056] また、二次側平滑化コンデンサＣ２は、一端が二次側ダイオードＤ２のカソードに接続され、他端が接地に接続されている。

[0057] ここで、既述のように、トランスＴは、スパークプラグＳＰを点火する電圧を供給するために昇圧動作するようになっているため、二次コイルＴＬ２の電圧は昇圧されている。これにより、二次側平滑化コンデンサの一端（二次側ダイオードＤ２）の電圧は、バッテリＢの充電電圧よりも、高くなるように設定されている。

[0058] また、レギュレータＹは、二次側ダイオードＤ２のカソード（二次側平滑化コンデンサＣ２の一端）の電圧を降圧した降圧電圧を出力するようになっ

ている。

[0059] また、抵抗素子Ｒは、一端が二次側ダイオードＤ２のカソードに接続されている。

[0060] Ｎ型ＭＯＳＦＥＴ１０は、ドレインがイグニッションスイッチＳＷＧの第２ノードＮ２に接続され、ゲートが抵抗素子Ｒの他端に接続されている。すなわち、Ｎ型ＭＯＳＦＥＴ１０のゲートは、抵抗素子Ｒを介してバッテリＢの充電電圧よりも高い電圧が供給されるようになっている。

[0061] また、負荷用スイッチＳＷＬは、Ｎ型ＭＯＳＦＥＴ１０のソースに接続された第３ノードＮ３と、第４ノードＮ４とを有する。

[0062] この負荷用スイッチＳＷＬは、オンすることにより第３ノードＮ３と第４ノードＮ４との間を導通するようになっている。一方、負荷用スイッチ素子ＳＷＬは、オフすることにより第３ノードＮ３と第４ノードＮ４との間を遮断するようになっている。

[0063] この負荷用スイッチＳＷＬは、例えば、ユーザにより操作されるようになっている。

[0064] また、負荷Ｌａは、負荷用スイッチＳＷＬの第４ノードＮ４と接地との間に接続されている。この負荷Ｌａは、例えば、二輪車のウインカー等の車両用ランプである。

[0065] また、ゲート用スイッチ素子Ｚは、一端がＮ型ＭＯＳＦＥＴ１０のゲート及び抵抗素子Ｒの他端に接続され、他端が接地に接続されている。

[0066] このゲート用スイッチ素子Ｚは、例えば、図１に示すように、コレクタがＮ型ＭＯＳＦＥＴ１０のゲートに接続され、エミッタが接地に接続されたＮＰＮ型バイポーラトランジスタＺである。

[0067] このゲート用スイッチ素子Ｚがオンすることにより、Ｎ型ＭＯＳＦＥＴ１０のゲートが接地され、Ｎ型ＭＯＳＦＥＴ１０がオフする。

[0068] 一方、ゲート用スイッチ素子Ｚがオフすることにより、Ｎ型ＭＯＳＦＥＴ１０のゲートに抵抗素子Ｒを介して電圧が供給され、Ｎ型ＭＯＳＦＥＴ１０がオンする。

[0069] また、制御用ＣＰＵ２０は、レギュレータＹが出力した降圧電圧が供給されることにより駆動する。そして、制御用ＣＰＵ２０は、パルス波である制御信号Ｓ１により、ゲート用スイッチ素子Ｚを制御（オン／オフ）するようになっている。

[0070] 制御用ＣＰＵ２０は、例えば、図１に示すように、制御信号Ｓ１により、ＮＰＮ型バイポーラトランジスタＺを制御する。このとき、制御用ＣＰＵ２０のＮＰＮ型バイポーラトランジスタのベースへの制御信号Ｓ１は、５Ｖ程度（レギュレータＹから供給された降圧電圧）のパルス波である。

[0071] このように、ゲート用スイッチ素子Ｚをオン／オフすることにより、Ｎ型ＭＯＳＦＥＴ１０のゲートにパルス波の制御信号Ｓ２が供給されることとなる。この制御信号Ｓ２の電圧は、制御信号Ｓ１の電圧よりも高い、１０数Ｖ程度になる。

[0072] すなわち、制御用ＣＰＵ２０がＮＰＮ型バイポーラトランジスタＺをオフさせているときの抵抗素子Ｒの他端の電圧（１０数Ｖ程度）は、制御用ＣＰＵ２０がＮＰＮ型バイポーラトランジスタＺをオンさせるときにベースに供給する電圧（５Ｖ程度）よりも、高くなっている。そして、ＮＰＮ型バイポーラトランジスタＺのベースに供給される電圧は、レギュレータＹが出力した降圧電圧から生成されている。

[0073] ここで、例えば、制御用ＣＰＵ２０は、ゲート用スイッチ素子Ｚをオンすることにより、Ｎ型ＭＯＳＦＥＴ１０のゲートを接地して（すなわち、ゲート電圧を閾値電圧未満にして）、Ｎ型ＭＯＳＦＥＴ１０をオフする。

[0074] 一方、制御用ＣＰＵ２０は、ゲート用スイッチ素子Ｚをオフすることにより、Ｎ型ＭＯＳＦＥＴ１０のゲートに抵抗素子Ｒを介して二次側ダイオードＤ２のカソードの電圧が印加されるようにして（すなわち、ゲート電圧を閾値電圧以上にして）、Ｎ型ＭＯＳＦＥＴ１０をオンする。

[0075] なお、イグニッションスイッチＳＷＧ及び負荷用スイッチＳＷＬがオンしている場合、このＮ型ＭＯＳＦＥＴ１０が周期的に制御信号Ｓ２によりオン／オフに制御されることにより、負荷（車両用ランプ）Ｌａである二輪車の

ウインカーが点灯と消灯とを繰り返すこととなる。

[0076] このように、制御用ＣＰＵ２０は、負荷用スイッチＳＷＬがオンしている場合に車両用ランプが点灯と消灯とを繰り返すように、ゲート用スイッチ素子Ｚを制御することによりＮ型ＭＯＳＦＥＴ１０のオンとオフとを切り替える。

[0077] 上述のように、トランスＴによりバッテリ電圧を昇圧した電圧がＮ型ＭＯＳＦＥＴ１０のゲートへ供給されるようになり、制御用ＣＰＵ２０がゲート用スイッチ素子Ｚを制御することで、Ｎ型ＭＯＳＦＥＴ１０のゲート・ソース間の電圧が制御され、Ｎ型ＭＯＳＦＥＴ１０が飽和領域で駆動される。

[0078] すなわち、負荷に対するバッテリ電圧の供給を制御するＭＯＳＦＥＴとして、Ｐ型ＭＯＳＦＥＴよりも安価なＮ型ＭＯＳＦＥＴを用いるとともに、トランスＴで昇圧した電圧を当該Ｎ型ＭＯＳＦＥＴのゲートに供給し且つ制御用ＣＰＵの出力でゲート・ソース間の電圧を制御することにより、当該Ｎ型ＭＯＳＦＥＴを飽和領域で駆動させることができる。

[0079] また、制御用ＣＰＵ２０は、制御信号Ｓ３をサイリスタＡのゲートに出力し、この制御信号Ｓ３により、充放電用コンデンサＤＣが充放電を繰り返すように、サイリスタＡを制御する。これにより、スパークプラグＳＰが点火を繰り返すこととなる。

[0080] なお、制御信号Ｓ３は、５Ｖ程度（レギュレータＹから供給された降圧電圧）のパルス波である。

[0081] 次に、以上のような構成を有する車両用制御装置１００の動作の一例について説明する。

[0082] 例えば、ユーザによりイグニッションスイッチＳＷＧがオンされると、スイッチ制御部ＳＣは、一次側平滑化コンデンサＣ１の一端の電圧から生成したゲート電圧を、トランス用Ｎ型ＭＯＳＦＥＴＴＭのゲートに供給することにより、トランス用Ｎ型ＭＯＳＦＥＴＴＭを制御する。

[0083] これにより、トランスＴは、スパークプラグＳＰを点火する電圧を供給するために昇圧動作する。

[0084] そして、レギュレータＹは、二次側ダイオードＤ２のカソード（二次側平滑化コンデンサＣ２の一端）の電圧（トランスＴが昇圧した電圧）を降圧した降圧電圧を出力する。

[0085] そして、制御用ＣＰＵ２０は、レギュレータＹが出力した降圧電圧が供給されることにより駆動する。

[0086] そして、例えば、制御用ＣＰＵ２０は、ゲート用スイッチ素子Ｚをオンすることにより、Ｎ型ＭＯＳＦＥＴ１０のゲートを接地して（すなわち、ゲート電圧を閾値電圧未満にして）、Ｎ型ＭＯＳＦＥＴ１０をオフする。

[0087] 一方、制御用ＣＰＵ２０は、ゲート用スイッチ素子Ｚをオフすることにより、Ｎ型ＭＯＳＦＥＴ１０のゲートに抵抗素子Ｒを介して二次側ダイオードＤ２のカソードの電圧が印加されるようにして（すなわち、ゲート電圧を閾値電圧以上にして）、Ｎ型ＭＯＳＦＥＴ１０をオンする。

[0088] なお、ユーザの操作によりイグニッションスイッチＳＷＧ及び負荷用スイッチＳＷＬがオンしている場合、Ｎ型ＭＯＳＦＥＴ１０が周期的に制御信号Ｓ２によりオン／オフに制御されることにより、負荷（車両用ランプ）Ｌａである二輪車のウインカーが点灯と消灯とを繰り返すこととなる。

[0089] 一方、制御用ＣＰＵ２０は、制御信号Ｓ３をサイリスタＡのゲートに出力し、この制御信号Ｓ３により、充放電用コンデンサＤＣが充放電を繰り返すように、サイリスタＡを制御する。これにより、スパークプラグＳＰが点火を繰り返すこととなる。

[0090] 以上のように、本発明の一態様に係る車両用制御装置１００は、負極が接地に接続されたバッテリと、バッテリの正極に接続された第１ノードＮ１と、第２ノードＮ２とを有し、オンすることにより第１ノードＮ１と第２ノードＮ２との間を導通し、オフすることにより第１ノードＮ１と第２ノードＮ２との間を遮断するイグニッションスイッチＳＷＧと、一端がイグニッションスイッチＳＷＧの第１ノードＮ１に接続された一次コイルＴＬ１と、一端が接地に接続され且つ一次コイルよりも巻数が多い二次コイルＴＬ２と、を有し、スパークプラグＳＰを点火する電圧を供給するために昇圧動作するト

ランスＴと、一端が一次コイルの他端に接続され、他端が接地に接続されたトランス用スイッチ素子ＴＭと、トランス用スイッチ素子ＴＭを制御するスイッチ制御部ＳＣと、アノードがトランスＴの二次コイルＴＬ２に接続された二次側ダイオードＤ２と、二次側ダイオードＤ２のカソードの電圧を降圧した降圧電圧を出力するレギュレータＹと、一端が二次側ダイオードＤ２のカソードに接続された抵抗素子Ｒと、ドレインがイグニッションスイッチＳＷＧの第２ノードＮ２に接続され、ゲートが抵抗素子Ｒの他端に接続されたＮ型ＭＯＳＦＥＴ１０と、一端がＮ型ＭＯＳＦＥＴ１０のゲート及び抵抗素子Ｒの他端に接続され、他端が接地に接続されたゲート用スイッチ素子Ｚと、レギュレータＹが出力した降圧電圧が供給されることにより駆動し、ゲート用スイッチ素子Ｚを制御する制御用ＣＰＵ２０と、Ｎ型ＭＯＳＦＥＴ１０のソースに接続された第３ノードＮ３と、第４ノードＮ４とを有し、オンすることにより第３ノードＮ３と４ノードとの間を導通し、オフすることにより第３ノードＮ３と第４ノードＮ４との間を遮断する負荷用スイッチＳＷＬと、負荷用スイッチＳＷＬの第４ノードＮ４と接地との間に接続された負荷Ｌａと、を備える。

[0091] これにより、トランスＴによりバッテリ電圧を昇圧した電圧がＮ型ＭＯＳＦＥＴ１０のゲートへ供給されるようになり、制御用ＣＰＵ２０がゲート用スイッチ素子Ｚを制御することで、Ｎ型ＭＯＳＦＥＴ１０のゲート・ソース間の電圧が制御され、Ｎ型ＭＯＳＦＥＴ１０が飽和領域で駆動される。

[0092] 例えば、制御用ＣＰＵ２０は、ゲート用スイッチ素子Ｚをオンすることにより、Ｎ型ＭＯＳＦＥＴ１０のゲートを接地してＮ型ＭＯＳＦＥＴ１０をオフし、一方、ゲート用スイッチ素子Ｚをオフすることにより、Ｎ型ＭＯＳＦＥＴ１０のゲートに抵抗素子Ｒを介して二次側ダイオードＤ２のカソードの電圧が印加されるようにしてＮ型ＭＯＳＦＥＴ１０をオンする。

[0093] このように、本発明に係る車両用制御装置は、負荷に対するバッテリ電圧の供給を制御するＭＯＳＦＥＴとして、Ｐ型ＭＯＳＦＥＴよりも安価なＮ型ＭＯＳＦＥＴを用いるとともに、トランスＴで昇圧した電圧を当該Ｎ型ＭＯ

ＳＦＥＴのゲートに供給し且つ制御用ＣＰＵの出力でゲート・ソース間の電圧を制御することにより、当該Ｎ型ＭＯＳＦＥＴを飽和領域で駆動させることができる。

[0094] 特に、本発明に係る車両用制御装置は、Ｎ型ＭＯＳＦＥＴ１０を駆動するための電源用の昇圧回路を別途追加する必要が無い。

[0095] 本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれると同様に、特許請求の範囲に記載された発明とその均等の範囲に含まれるものである。

請求の範囲

[請求項1] 負極が接地に接続されたバッテリと、

前記バッテリの正極に接続された第１ノードと、第２ノードとを有し、オンすることにより前記第１ノードと前記第２ノードとの間を導通し、オフすることにより前記第１ノードと前記第２ノードとの間を遮断するイグニッションスイッチと、

一端が前記イグニッションスイッチの前記第１ノードに接続された一次コイルと、一端が前記接地に接続され且つ前記一次コイルよりも巻数が多い二次コイルと、を有し、スパークプラグを点火する電圧を供給するために昇圧動作するトランスと、

一端が前記一次コイルの他端に接続され、他端が前記接地に接続されたトランス用スイッチ素子と、

前記トランス用スイッチ素子を制御するスイッチ制御部と、

アノードが前記トランスの前記二次コイルに接続された二次側ダイオードと、

前記二次側ダイオードのカソードの電圧を降圧した降圧電圧を出力するレギュレータと、

一端が前記二次側ダイオードのカソードに接続された抵抗素子と、

ドレインが前記イグニッションスイッチの前記第２ノードに接続され、ゲートが前記抵抗素子の他端に接続されたＮ型ＭＯＳＦＥＴと、

一端が前記Ｎ型ＭＯＳＦＥＴのゲート及び前記抵抗素子の他端に接続され、他端が前記接地に接続されたゲート用スイッチ素子と、

前記レギュレータが出力した前記降圧電圧が供給されることにより駆動し、前記ゲート用スイッチ素子を制御する制御用ＣＰＵと、

前記Ｎ型ＭＯＳＦＥＴのソースに接続された第３ノードと、第４ノードとを有し、オンすることにより前記第３ノードと前記第４ノードとの間を導通し、オフすることにより前記第３ノードと前記第４ノードとの間を遮断する負荷用スイッチと、

前記負荷用スイッチの前記第４ノードと前記接地との間に接続された負荷と、を備える

ことを特徴とする車両用制御装置。

[請求項2] 前記制御用ＣＰＵは、

前記ゲート用スイッチ素子をオンすることにより、前記Ｎ型ＭＯＳＦＥＴのゲートを接地して前記Ｎ型ＭＯＳＦＥＴをオフし、

一方、前記ゲート用スイッチ素子をオフすることにより、前記Ｎ型ＭＯＳＦＥＴのゲートに前記抵抗素子を介して前記二次側ダイオードのカソードの電圧が印加されるようにして前記Ｎ型ＭＯＳＦＥＴをオンする

ことを特徴とする請求項１に記載の車両用制御装置。

[請求項3] 前記ゲート用スイッチ素子は、

コレクタが前記Ｎ型ＭＯＳＦＥＴのゲートに接続され、エミッタが前記接地に接続されたＮＰＮ型バイポーラトランジスタであり、

前記制御用ＣＰＵは、

前記ＮＰＮ型バイポーラトランジスタを制御することを特徴とする請求項２に記載の車両用制御装置。

[請求項4] 前記車両用制御装置は、

一端が前記トランスの前記二次コイルの他端に接続された充放電用コンデンサと、

アノードが前記充放電用コンデンサの前記一端に接続され、カソードが前記接地に接続されたサイリスタと、

一次側が前記充放電用コンデンサの他端に接続されたイグニッションコイルと、前記イグニッションコイルの二次側と前記接地との間に接続されたスパークプラグと、をさらに備え、

前記制御用ＣＰＵは、

前記充放電用コンデンサが充放電を繰り返すように、前記サイリスタを制御することを特徴とする請求項３に記載の車両用制御装置。

[請求項5] 前記制御用ＣＰＵが前記ＮＰＮ型バイポーラトランジスタをオフさせているときの前記抵抗素子の他端の電圧は、前記制御用ＣＰＵが前記ＮＰＮ型バイポーラトランジスタをオンさせるときにベースに供給する電圧よりも、高くなっており、

前記ベースに供給される電圧は、前記レギュレータが出力した前記降圧電圧から生成される

ことを特徴とする請求項４に記載の車両用制御装置。

[請求項6] 前記負荷は、車両用ランプであり、

前記制御用ＣＰＵは、前記負荷用スイッチがオンしている場合に前記車両用ランプが点灯と消灯とを繰り返すように、前記ゲート用スイッチ素子を制御することにより前記Ｎ型ＭＯＳＦＥＴのオンとオフとを切り替える

ことを特徴とする請求項４に記載の車両用制御装置。

[請求項7] 一端が前記二次側ダイオードのカソードに接続され、他端が前記接地に接続された二次側平滑化コンデンサをさらに備える

ことを特徴とする請求項５に記載の車両用制御装置。

[請求項8] アノードが前記イグニッションスイッチの前記第２ノードに接続され且つカソードが前記トランスの一次コイルの一端に接続されるように、前記イグニッションスイッチの前記第２ノードと前記トランスの一次コイルの一端との間に接続された一次側ダイオードをさらに備える

ことを特徴とする請求項５に記載の車両用制御装置。

[請求項9] 前記一次側ダイオードのカソードに一端が接続され、他端が前記接地に接続された一次側平滑化コンデンサをさらに備える

ことを特徴とする請求項８に記載の車両用制御装置。

[請求項10] 前記二次側平滑化コンデンサの前記一端の電圧は、前記バッテリの充電電圧よりも、高いことを特徴とする請求項７に記載の車両用制御装置。

[請求項11] 前記トランス用スイッチ素子は、ドレインが前記トランスの前記一次コイルの前記他端に接続され、ソースが前記接地に接続されたトランス用Ｎ型ＭＯＳＦＥＴである

ことを特徴とする請求項９に記載の車両用制御装置。

[請求項12] 前記スイッチ制御部は、前記一次側平滑化コンデンサの前記一端の電圧から生成したゲート電圧を、前記トランス用Ｎ型ＭＯＳＦＥＴのゲートに供給することにより、前記トランス用Ｎ型ＭＯＳＦＥＴを制御する

ことを特徴とする請求項１１に記載の車両用制御装置。

[請求項13] 前記イグニッションコイルは、

一端が前記充放電用コンデンサの前記他端に接続され、且つ他端が前記接地に接続された一次側イグニッションコイルと、

一端が前記一次側イグニッションコイルの前記他端及び前記接地に接続され、且つ他端が前記スパークプラグに接続された二次側イグニッションコイルと、を有する

ことを特徴とする請求項４に記載の車両用制御装置。

[請求項14] 前記車両用制御装置は、車両である二輪車に積載され、

前記車両用ランプは、前記二輪車のウインカーであり、

前記イグニッションスイッチ及び負荷用スイッチは、ユーザにより操作される

ことを特徴とする請求項５に記載の車両用制御装置。

[請求項15] 負極が接地に接続されたバッテリと、前記バッテリの正極に接続された第１ノードと、第２ノードとを有し、オンすることにより前記第１ノードと前記第２ノードとの間を導通し、オフすることにより前記第１ノードと前記第２ノードとの間を遮断するイグニッションスイッチと、一端が前記イグニッションスイッチの前記第１ノードに接続された一次コイルと、一端が前記接地に接続され且つ前記一次コイルよりも巻数が多い二次コイルと、を有し、スパークプラグを点火する電

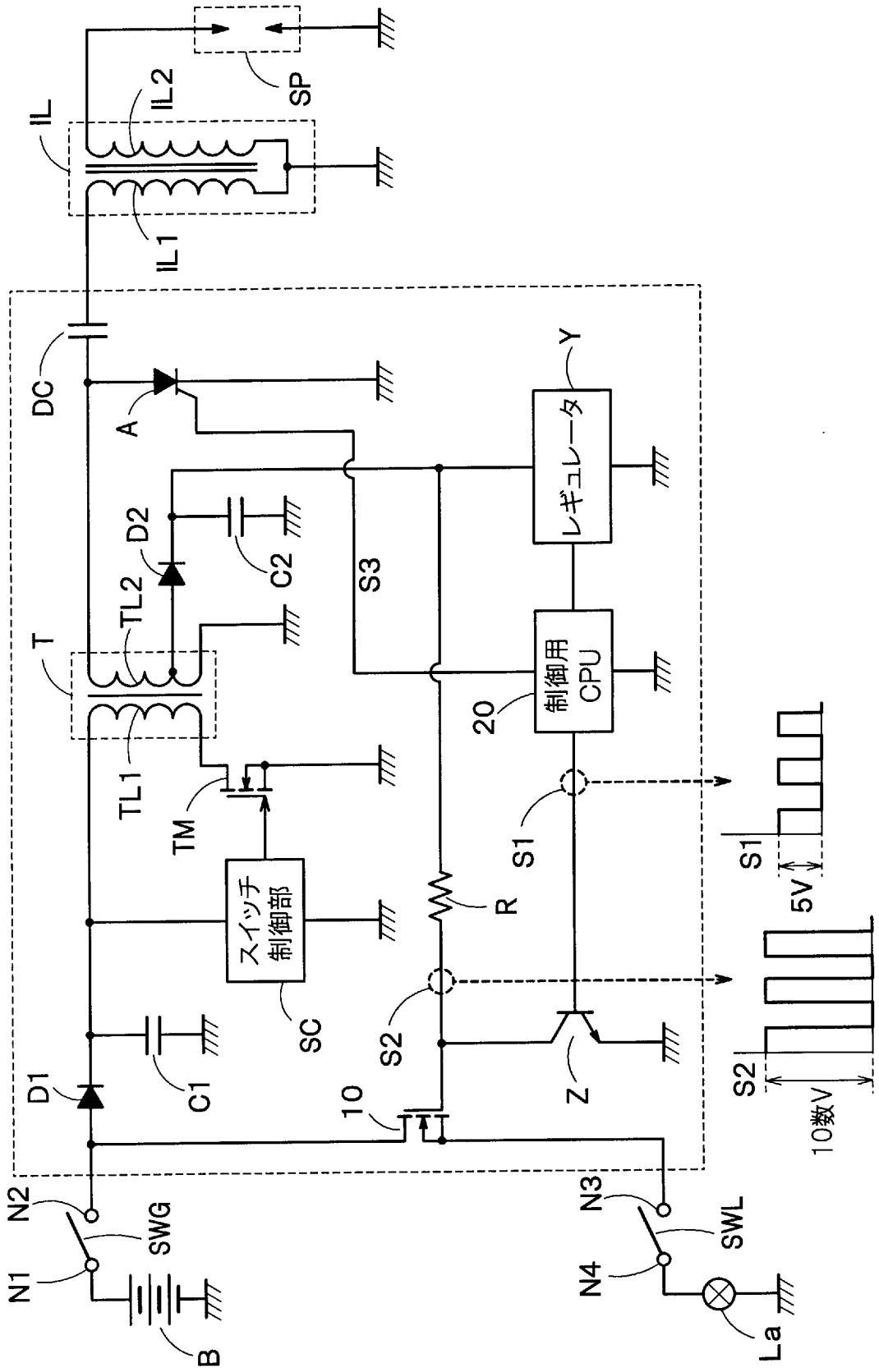
圧を供給するために昇圧動作するトランスと、一端が前記一次コイルの他端に接続され、他端が前記接地に接続されたトランス用スイッチ素子と、前記トランス用スイッチ素子を制御するスイッチ制御部と、アノードが前記トランスの前記二次コイルに接続された二次側ダイオードと、前記二次側ダイオードのカソードの電圧を降圧した降圧電圧を出力するレギュレータと、一端が前記二次側ダイオードのカソードに接続された抵抗素子と、ドレインが前記イグニッションスイッチの前記第２ノードに接続され、ゲートが前記抵抗素子の他端に接続されたＮ型ＭＯＳＦＥＴと、一端が前記Ｎ型ＭＯＳＦＥＴのゲート及び前記抵抗素子の他端に接続され、他端が前記接地に接続されたゲート用スイッチ素子と、前記レギュレータが出力した前記降圧電圧が供給されることにより駆動し、前記ゲート用スイッチ素子を制御する制御用ＣＰＵと、前記Ｎ型ＭＯＳＦＥＴのソースに接続された第３ノードと、第４ノードとを有し、オンすることにより前記第３ノードと前記第４ノードとの間を導通し、オフすることにより前記第３ノードと前記第４ノードとの間を遮断する負荷用スイッチと、前記負荷用スイッチの前記第４ノードと前記接地との間に接続された負荷と、を備えた車両用制御装置の制御方法であって、

前記制御用ＣＰＵが前記ゲート用スイッチ素子をオンすることにより、前記Ｎ型ＭＯＳＦＥＴのゲートを接地して前記Ｎ型ＭＯＳＦＥＴをオフし、

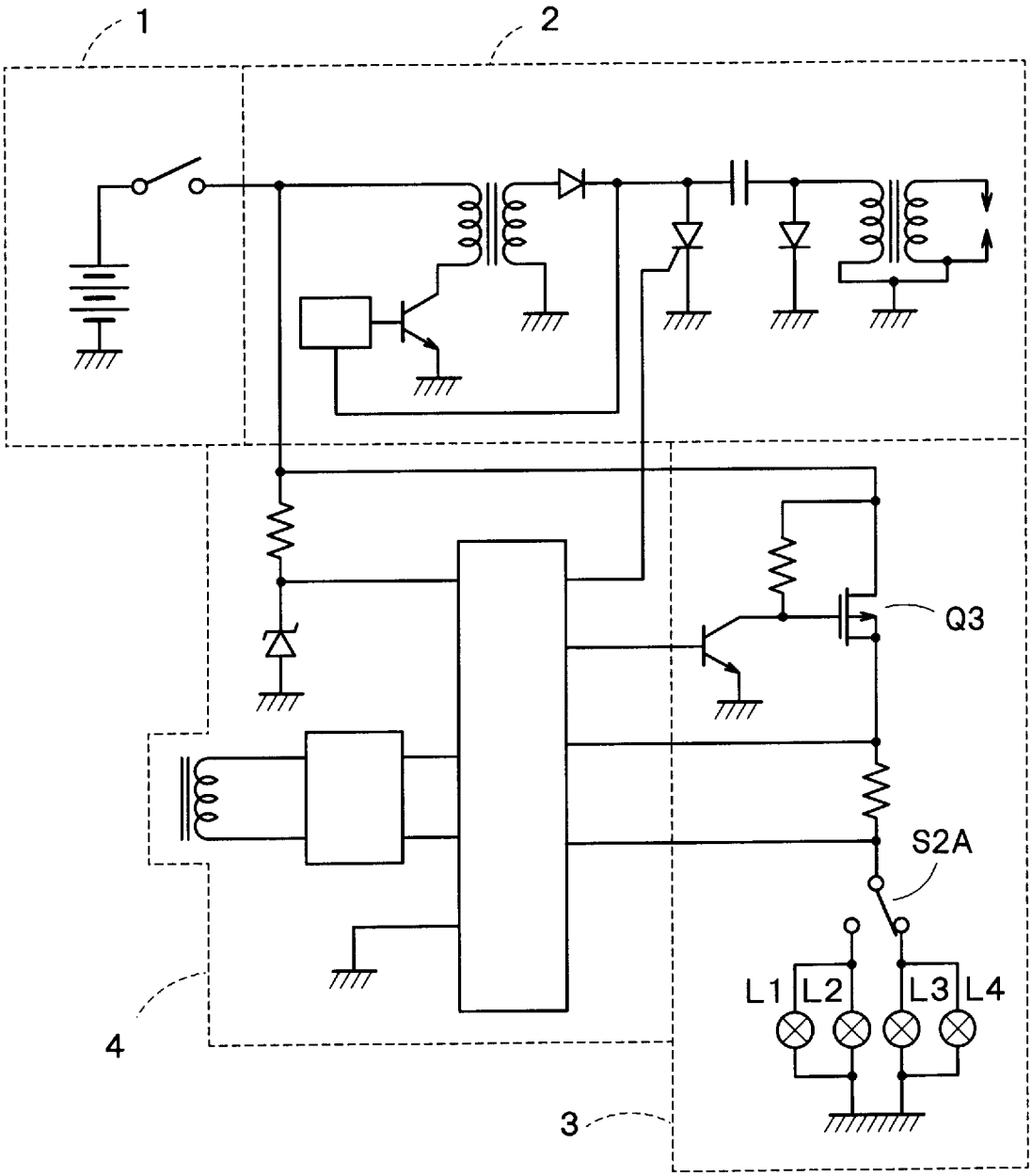
一方、前記制御用ＣＰＵが前記ゲート用スイッチ素子をオフすることにより、前記Ｎ型ＭＯＳＦＥＴのゲートに前記抵抗素子を介して前記二次側ダイオードのカソードの電圧が印加されるようにして前記Ｎ型ＭＯＳＦＥＴをオンする

ことを特徴とする車両用制御装置の制御方法。

[図1]


IL
IL2
IL1
SP
DC
A
D2
C2
TL2
T
TL1
TM
D1
C1
スイッチ制御部
SC
S3
レギュレータ
Y
制御用CPU
20
S1
R
S2
10
Z
N2
SWG
N1
B
N3
SWL
N4
La
S1
5V
S2
10数V

[図2]



100A

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/075450

A. CLASSIFICATION OF SUBJECT MATTER
F02P3/04(2006.01)i, *B60Q1/34*(2006.01)i, *F02P3/055*(2006.01)i, *F02P3/08*(2006.01)i, *F02P13/00*(2006.01)i, *F02P15/08*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
F02P3/04, B60Q1/34, F02P3/055, F02P3/08, F02P13/00, F02P15/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 9-42135 A (Shindengen Electric Mfg. Co., Ltd.), 10 February 1997 (10.02.1997), paragraphs [0005] to [0008]; fig. 1 to 3 (Family: none)	1-15
A	JP 4273874 B2 (Kokusan Denki Co., Ltd.), 03 June 2009 (03.06.2009), paragraphs [0007] to [0019]; fig. 1 to 7 (Family: none)	1-15
A	JP 2014-220091 A (Ichikoh Industries Ltd.), 20 November 2014 (20.11.2014), paragraphs [0010] to [0042]; fig. 1, 2 (Family: none)	1-15

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
11 November 2015 (11.11.15)	24 November 2015 (24.11.15)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１５／０７５４５０

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　F02P3/04(2006.01)i, B60Q1/34(2006.01)i, F02P3/055(2006.01)i, F02P3/08(2006.01)i, F02P13/00(2006.01)i, F02P15/08(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　F02P3/04, B60Q1/34, F02P3/055, F02P3/08, F02P13/00, F02P15/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１５年
日本国実用新案登録公報	１９９６－２０１５年
日本国登録実用新案公報	１９９４－２０１５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 9-42135 A (新電元工業株式会社) 1997.02.10, 段落【0005】～【0008】、図1～3（ファミリーなし）	1-15
A	JP 4273874 B2 (国産電機株式会社) 2009.06.03, 段落【0007】～【0019】、図1～7（ファミリーなし）	1-15
A	JP 2014-220091 A (市光工業株式会社) 2014.11.20, 段落【0010】～【0042】、図1,2（ファミリーなし）	1-15

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 １１．１１．２０１５	国際調査報告の発送日 ２４．１１．２０１５
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　３Ｇ　３９２６ 赤間　充 電話番号　０３－３５８１－１１０１　内線　３３５５