

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5260230号
(P5260230)

(45) 発行日 平成25年8月14日(2013.8.14)

(24) 登録日 平成25年5月2日(2013.5.2)

(51) Int.Cl.	F I	
G09G 3/30 (2006.01)	G09G 3/30	J
G09G 3/20 (2006.01)	G09G 3/20	642A
HO1L 51/50 (2006.01)	G09G 3/20	641D
	G09G 3/20	624B
	G09G 3/20	611H
請求項の数 5 (全 13 頁) 最終頁に続く		

(21) 出願番号 特願2008-267708 (P2008-267708)
 (22) 出願日 平成20年10月16日(2008.10.16)
 (65) 公開番号 特開2010-96990 (P2010-96990A)
 (43) 公開日 平成22年4月30日(2010.4.30)
 審査請求日 平成23年9月14日(2011.9.14)

(73) 特許権者 510048417
 グローバル・オーエルイーディー・テクノロジー・リミテッド・ライアビリティ・カンパニー
 GLOBAL OLED TECHNOLOGY LLC.
 アメリカ合衆国、バージニア州、ハーンドン、パーク・センター・ロード 13873、スイート 330
 13873 Park Center Road, Suite 330, Herndon, VA 20171, United States of America

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

画素をマトリクス状に配置した表示装置であって、
 各画素は、
 データラインに一端が接続されたカップリング容量と、
 一端が前記カップリング容量に接続され、制御端に接続された選択ラインによってオンオフされる選択トランジスタと、
 この選択トランジスタの他端に制御端が接続され、一端が電源に接続された駆動トランジスタと、
 この駆動トランジスタの他端に一端が接続され発光制御ラインによってオンオフされる発光制御トランジスタと、
 この発光制御トランジスタの他端に接続された電流駆動型発光素子と、
 前記駆動トランジスタにおける制御端と、電源側の前記一端を接続する保持容量と、
 前記駆動トランジスタの発光制御トランジスタ側の前記他端と、前記カップリング容量の選択トランジスタ側を接続し、リセットラインによってオンオフされるリセットトランジスタと、
 を含むとともに、各ラインの電位を制御するドライバを含み、
 このドライバは、データラインに供給される階調信号に対応するデータ電圧をカップリングコンデンサを介し、保持容量に書き込むとともに、選択トランジスタおよび発光制御トランジスタをオフとした状態でリセットトランジスタをオンして駆動トランジスタの移

10

20

動度に応じた補正電圧を前記カップリングコンデンサに書き込むことを特徴とする表示装置。

【請求項 2】

請求項 1 に記載の表示装置において、

前記電流駆動型発光素子は、有機 EL 素子であることを特徴とする表示装置。

【請求項 3】

請求項 1 または 2 に記載の表示装置であって、

前記ドライバは、前記選択トランジスタおよび発光制御トランジスタをオフとした状態でリセットトランジスタをオンする時間を変更できることを特徴とする表示装置。

【請求項 4】

請求項 1 ~ 3 のいずれか 1 つに記載の表示装置であって、

前記ドライバは、前記選択トランジスタとリセットトランジスタをオフした状態で、発光制御トランジスタをオンし、その後前記選択トランジスタおよび発光制御トランジスタをオフとした状態でリセットトランジスタをオンすることを特徴とする表示装置。

【請求項 5】

請求項 1 ~ 4 のいずれか 1 つに記載の表示装置であって、

前記ドライバは、全画素に同じ階調信号を供給した状態で、前記カップリングコンデンサへの補正電圧の書き込みを行い、その後選択トランジスタをオフし、発光制御トランジスタおよびリセットトランジスタをオンして、駆動トランジスタにおける電圧降下に応じた電圧をカップリングコンデンサに書き込み、その後このカップリングコンデンサに応じた電圧に基づいて駆動トランジスタに電流を流して、駆動トランジスタの電流特性の均一化処理を行うことを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電流駆動型発光素子を含む画素をマトリクス状に配置した表示装置に関する。

【背景技術】

【0002】

電流駆動型発光素子である有機 EL 素子を利用する有機 EL ディスプレイは自発光型であることから、コントラストが高く、応答が早いため、自然画などを表示するテレビなどの動画アプリケーションに適している。一般に、有機 EL 素子は、トランジスタなどの制御素子を用いて定電流で駆動されるが、その場合トランジスタを飽和領域で用いる。このため、トランジスタの V_{th} (閾値電圧) や移動度の特性ばらつきにより、同じ階調電圧を画素に供給しても、画素毎に異なる電流が生成され、発光輝度の均一性が維持することが困難であった。この課題を解決するため、画素内に V_{th} を補正する回路を導入した手段が特許文献 1 に開示されている。

【0003】

【特許文献 1】特表 2002 - 514320 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

特許文献 1 の図 3 に開示されている V_{th} 補正回路を用いると有機 EL 素子に電流を供給する駆動トランジスタのゲート端子には、常にその V_{th} がオフセットとして階調信号電圧に加えられる。このため、駆動トランジスタの V_{th} が自動的に補正される。しかし、特許文献 1 に開示されている従来の V_{th} 補正回路では、トランジスタにおける電子などのキャリアの移動度を補正することは困難であり、移動度が画素間でばらついた場合に広い階調範囲で、高い輝度均一性を確保することが難しかった。

【課題を解決するための手段】

【0005】

10

20

30

40

50

本発明は、画素をマトリクス状に配置した表示装置であって、各画素は、データラインに一端が接続されたカップリング容量と、一端が前記カップリング容量に接続され、制御端に接続された選択ラインによってオンオフされる選択トランジスタと、この選択トランジスタの他端に制御端が接続され、一端が電源に接続された駆動トランジスタと、この駆動トランジスタの他端に一端が接続され発光制御ラインによってオンオフされる発光制御トランジスタと、この発光制御トランジスタの他端に接続された電流駆動型発光素子と、前記駆動トランジスタにおける制御端と、電源側の前記一端を接続する保持容量と、前記駆動トランジスタの発光制御トランジスタ側の前記他端と、前記カップリング容量の選択トランジスタ側を接続し、リセットラインによってオンオフされるリセットトランジスタと、を含むとともに、各ラインの電位を制御するドライバを含み、このドライバは、データラインに供給される階調信号に対応するデータ電圧をカップリングコンデンサを介し、保持容量に書き込むとともに、選択トランジスタおよび発光制御トランジスタをオフとした状態でリセットトランジスタをオンして駆動トランジスタの移動度に応じた補正電圧を前記カップリングコンデンサに書き込むことを特徴とする。

10

【0006】

また、前記電流駆動型発光素子は、有機EL素子であることが好適である。

【0007】

また、前記ドライバは、前記選択トランジスタおよび発光制御トランジスタをオフとした状態でリセットトランジスタをオンする時間を変更できることが好適である。

【0008】

また、前記ドライバは、前記選択トランジスタとリセットトランジスタをオフした状態で、発光制御トランジスタをオンし、その後前記選択トランジスタおよび発光制御トランジスタをオフとした状態でリセットトランジスタをオンすることが好適である。

20

【0009】

また、前記ドライバは、全画素に同じ階調信号を供給した状態で、前記カップリングコンデンサへの補正電圧の書き込みを行い、その後選択トランジスタをオフし、発光制御トランジスタおよびリセットトランジスタをオンして、駆動トランジスタにおける電圧降下に応じた電圧をカップリングコンデンサに書き込み、その後このカップリングコンデンサに応じた電圧に基づいて駆動トランジスタに電流を流して、駆動トランジスタの電流特性の均一化処理を行うことが好適である。

30

【発明の効果】

【0010】

駆動トランジスタにおける移動度についての補正が行えるので、各画素の駆動トランジスタにおける移動度がばらついた場合も高い輝度均一性を確保することができる。

【発明を実施するための最良の形態】

【0011】

以下、本発明の実施形態について、図面に基づいて説明する。

【0012】

図1には、本実施形態における画素の回路構成が示されている。画素14において、有機EL素子1は、カソードが全画素共通のカソード電極13（所定の低電圧VSSが与えられる）に、アノードはゲート端子が発光制御ライン12に接続された発光制御トランジスタ5のドレイン端子に接続されている。発光制御トランジスタ5のソース端子は、ソース端子が全画素共通の電源ライン9（所定の高電圧VDDが与えられる）に接続された駆動トランジスタ2のドレイン端子に接続されている。発光制御トランジスタ5と駆動トランジスタ2の接続点には、ゲート端子がリセットライン11に接続されたリセットトランジスタ4のソース端子が接続されている。また、リセットトランジスタ4のドレイン端子は一端がデータライン8に接続されたカップリング容量6の他端とゲート端子が選択ライン10に接続された選択トランジスタ3のドレイン端子に接続されている。選択トランジスタ3のソース端子は駆動トランジスタ2のゲート端子と一端が電源ライン9に接続された保持容量7の他端に接続されている。

40

50

【 0 0 1 3 】

ここで、カップリング容量 6 の容量値は C_c 、保持容量 7 の容量値は C_s である。データライン 8 に供給される階調信号電圧 V_{sig} のダイナミックレンジの低下を抑えるには、カップリング容量の容量値 C_c を保持容量の容量値 C_s に対して大きくすることが望ましい。本実施形態では、カップリング容量 6 をデータライン 8 と交差させることにより形成することで、その容量 C_c を十分に確保している。

【 0 0 1 4 】

図 2 には、図 1 の画素 1 4 を用い、駆動トランジスタ 2 の V_{th} 、ならびに移動度を補正する制御方法が示されている。図 2 に示されるように、1 水平期間はリセット期間 (1)、第 1 データ書き込み期間 (2)、電流供給期間 (3)、移動度補正期間 (4)、第 2 データ書き込み期間 (5) に分割されている。

10

【 0 0 1 5 】

画素 1 4 のラインが選択される水平期間では選択ライン 1 0 が L_{ow} とされて選択される。ここで、この水平期間の前半のリセット期間 (1) では、リセットライン 1 1 が L_{ow} とされ、選択トランジスタ 3 とリセットトランジスタ 4 がオンし、駆動トランジスタ 2 がダイオード接続されて有機 EL 素子 1 に一旦電流が流れる。その後、発光制御ライン 1 2 が H_{igh} とされ、発光制御トランジスタ 5 がオフとなるため、有機 EL 素子 1 に流れていた電流がリセットトランジスタ 4 を介してカップリング容量 6 及び保持容量 7 へ流れ込む。その間データライン 8 には電源ライン 9 と同じ電源電位 V_{DD} が供給されているため、ある程度時間が経過し電流が流れなくなる頃にはカップリング容量 6 と保持容量 7 には V_{th} が保持される。そのタイミングでリセットライン 1 1 を H_{igh} とすることでリセットトランジスタ 4 がオフされ、カップリング容量 6、保持容量 7 に保持された電位が確定し、リセット期間 (1) は終了する。

20

【 0 0 1 6 】

その後、第 1 書き込み期間 (2) に移り、データライン 8 に階調信号電位 V_{sig} を供給すると、駆動トランジスタ 2 のゲート - ソース電位 V_{gs} はカップリング容量 6 によるカップリングで $V_{gs} = \{ C_c / (C_c + C_s) \} * V_{sig} + V_{th}$ に制御され、駆動トランジスタ 2 の V_{th} が補正された階調信号電位 V_{sig} が書き込まれる。次に、選択ライン 1 0 を H_{igh} とすることで、その電位が保持容量 7 に書き込まれ (上記 V_{gs} が保持され)、第 1 データ書き込み期間 (2) は終了する。ただし、前述のリセット期間は、駆動トランジスタ 2 に電流がほぼ流れなくなるまで継続する必要はなく、数 μs ~ 数十 μs 程度の時間でもよい。

30

【 0 0 1 7 】

なお、カップリング容量 6 の容量 C_c は保持容量 7 の容量 C_s より十分に大きいため、 $C_c / (C_c + C_s)$ はほぼ 1 に等しく、階調信号電位 V_{sig} のダイナミックレンジが維持される。

【 0 0 1 8 】

リセット期間 (1) 及び第 1 データ書き込み期間 (2) が終了すると、すなわち V_{th} が補正され、階調信号電位 V_{sig} が書き込まれると、電流供給期間 (3) に移り、発光制御ライン 1 2 は L_{ow} とされ、発光制御トランジスタ 5 がオンする。このため、書き込まれた階調信号電位 V_{sig} に応じた駆動電流が発光制御トランジスタ 5 を介して有機 EL 素子 1 に流れる。比較的短い電流供給期間 (3) を経て発光制御ライン 1 2 が H_{igh} とされ、電流が遮断され、電流供給期間 (3) が終了する。

40

【 0 0 1 9 】

次いで、移動度補正期間 (4) に移り、リセットライン 1 1 が L_{ow} とされ、有機 EL 素子 1 に流れていた電流 (移動度補正電流) はリセットトランジスタ 4 を介してカップリング容量 6 へ流れる。この間、データライン 8 に供給されている階調信号電位は V_{sig} のままである。

【 0 0 2 0 】

この際、駆動トランジスタ 2 の移動度が高いと、移動度補正電流は大きく、すなわち駆

50

動トランジスタ2のドレイン電位は高いため、カップリング容量6にはより高い電位が書き込まれるが、移動度が低い場合には、移動度補正電流は小さくなり、駆動トランジスタ2のドレイン電位は下がるため、より低い電位が書き込まれることになる。

【0021】

リセットライン11をHighとすると移動度補正期間(4)は終了し、カップリング容量6に移動度の違いによって補正された電位が確定する。

【0022】

この後、第2データ書き込み期間(5)に移り、選択ライン10がLowとされて第2書き込み期間が開始されると、カップリング容量6に書き込まれた補正信号電位は駆動トランジスタ2のゲート端子に反映され、選択ライン10をHighとすることで、移動度が補正された電位が保持容量7に書き込まれる。そして、選択ライン10がHigh、発光制御ライン12がLowとされ、第2データ書き込み期間(5)が終了する。

【0023】

このようにして、画素14のラインが選択される1水平期間において、そのラインの各画素へのデータ書き込みが終了する。そして、このときに保持容量7に書き込まれた補正された電位に応じて、次のフレームで書き込みが行われるまで発光する。従って、 V_{th} および移動度が補正された信号による表示が行われる。

【0024】

このように制御されると、移動度補正電位 V_u はある程度短い移動度補正期間 t を用いて、 $V_u = I_{ds} * t / C_c$ で表され、駆動電流 I_{ds} と補正期間 t に比例する。また駆動電流 I_{ds} は、移動度 u 、単位面積あたりのゲート容量 C_{ox} 、トランジスタサイズ W 、 L を用いて $I_{ds} = 0.5 * u * C_{ox} * (W/L) * V_{sig}^2$ (ただし、 V_{th} は補正されており、 C_c は C_s より十分大きいとしている)と表され、移動度 u に比例することから移動度補正電位 V_u は移動度 u 、補正期間 t 、 V_{sig} に依存する。したがって、第2書き込み期間終了後には信号電位は $V_{gs} = \{ C_c / (C_c + C_s) \} * V_{sig} + V_{th} - I_{ds} * t / C_c$ となり、 V_{th} が補正された電位から移動度と階調信号電位に応じたオフセット電位 V_u が差し引かれる。

【0025】

このような移動度補正効果について図3を用いて説明する。図3には、 V_{th} が補正された駆動トランジスタaと駆動トランジスタbのI-V曲線が示されている。移動度が異なる、駆動トランジスタ間でI-V曲線の傾きに違いが生じ、同じ信号電位 V_{sig} を供給しても有機EL素子1に流れる電流が異なる。例えば、 V_{th} 補正後、 $V_{sig}1$ を画素に書き込んでも、移動度が異なる駆動トランジスタaと駆動トランジスタbではそれぞれ異なる駆動電流 $I_a(V_{sig}1)$ 、 $I_b(V_{sig}1)$ を有機EL素子1に出力する。

【0026】

本実施形態の移動度補正を導入すると、駆動電流 I_{ds} に応じた移動度補正電位 V_u が V_{th} が補正されたゲート-ソース間電位から差し引かれるため、駆動電流を均一化できる。例えば、 V_{th} を補正後、 $V_{sig}1$ を書き込むと、駆動トランジスタaでは $I_a(V_{sig}1)$ 、駆動トランジスタbでは $I_b(V_{sig}1)$ が移動度補正期間に流れ、リセットトランジスタ4を介してカップリング容量6に充電される。図3に示されるようにI-V曲線がより立っている駆動トランジスタbの方が駆動トランジスタaより、移動度補正電流が多く、移動度補正電位 V_u が大きくなる。すなわち $V_u(I_b(V_{sig}1)) > V_u(I_a(V_{sig}1))$ となるため、駆動トランジスタbの方がよりゲート-ソース間電位が小さくなり、出力電流が抑えられる。その結果、移動度補正が終了した後、第2書き込み期間で再度信号を保持容量7に書き込むと、有機EL素子1に出力される駆動電流はほぼ $I(V_{sig}1)$ となり、駆動トランジスタa、bの移動度による出力電流の違いが均一化される。

【0027】

より少ない駆動電流を生成する $V_{sig}2$ を書き込む場合も同様な原理で移動度補正が

10

20

30

40

50

行われ、均一化される。V s i g 1を書き込む場合には、駆動トランジスタ a、bに均一化された電流 I (V s i g 1)を流すために $V u 1 = V u (I b (V s i g 1)) - V u (I a (V s i g 1))$ の電位差が必要であったが、V s i g 2の場合にはその電位差 $V u 2 = V u (I b (V s i g 1)) - V u (I a (V s i g 2))$ は V u 1より小さくする必要がある。そのため階調信号電位 V s i g に応じて補正後の電位差 V uを調整する必要があるが、本発明の移動度補正では駆動電流 I d sすなわち V s i g に応じて移動度補正電位 V uが自動的に調整されるため、すべての階調で適切な移動度補正が行われる。

【 0 0 2 8 】

また、本実施形態の移動度補正では、リセットライン 1 1に入力するパルス幅を変えるか、もしくは複数回パルスを入力するなどすることで、移動度補正期間 tを可変でき、容易に移動度補正電位 V uを調整することができる。例えば移動度のばらつきが大きいパネルの場合は、移動度補正期間 tを長く設定し、移動度のばらつきが少ないパネルでは短く設定するなどすることにより、補正不足や過補正となる不具合を回避できる。つまり、パネル毎の最適な補正量を移動度補正期間 tを調整することで実現できる。例えば、tを設定するレジスタを後述するデータドライバや選択ドライバに設けておき、そのレジスタに外部から供給される tの設定値を書き込み、選択ドライバが移動度補正の際の tをレジスタに書き込まれた値に応じて制御すればよい。

【 0 0 2 9 】

図 4には、図 1の画素 1 4を用いた別の移動度補正方法が示されている。図 4では電流供給期間 (3)を省略している。つまり、V t h補正後、階調信号電位 V s i gを書き込んでから、発光制御ライン 1 2を H i g hとしたままリセットライン 1 1を L o wとすることで駆動トランジスタ 2から移動度補正電流 I d sをカップリング容量 6に充電する。

【 0 0 3 0 】

このような制御が可能になる理由は、リセットライン 1 1を L o wとした直後、カップリング容量 6の一端と駆動トランジスタ 2のドレイン端子はリセットトランジスタ 4を介して接続されるが、駆動トランジスタ 2のドレイン端子はゲート端子とほぼ同じ電位となるため、駆動トランジスタ 2は飽和領域で動作し、移動度の差に応じた移動度補正電流 I d sが流れることになるからである。したがって、移動度補正電位 V uは同様に $V u = I d s * t / C c$ と表せ、階調に応じた移動度補正が実現される。このように電流供給期間 (3)を省略できるため、制御が容易になり、水平期間を有効に活用できる。例えば第 1、第 2書き込み期間を十分確保できるし、また水平期間を短縮できるため、ライン数が多くても映像信号書き込みが容易になる。

【 0 0 3 1 】

さらに、画素 1 4を用いて図 5のように制御することにより、有機 E L 素子 1の劣化に伴う輝度のばらつきを均一化することが可能になる。図 5では水平期間に図 4に加えて駆動電圧読み出し期間 (6)、第 3書き込み期間 (7)が付加されている。

【 0 0 3 2 】

まず、リセット期間に V t hを補正し、第 1書き込み期間において階調信号 V s i gを書き込んだ後、移動度を補正する過程まではこれまでの説明と同じである。ただし、この有機 E L 素子劣化の均一化処理の際、全画素同じ階調信号を供給する。

【 0 0 3 3 】

図 5では、第 2書き込み期間 (5)の次に、駆動電圧読み出し期間 (6)に移る。発光制御ライン 1 2を L o wとし、有機 E L 素子 1を一旦発光させる。この際、有機 E L 素子 1に流れる電流は、駆動トランジスタ 2の V t hと移動度が補正されているため、画素によらずほぼ一定となる。

【 0 0 3 4 】

ある程度の時間の経過を待ってリセットライン 1 1を L o wとすると、有機 E L 素子 1のアノード電位がカップリング容量 6の一端に書き込まれる。その間カップリング容量 6の他端は V s i gもしくは別の任意の電位に固定されている。これにより、定電流を流し

10

20

30

40

50

た際の有機EL素子のアノード電位をカップリング容量6に読み出すことができる。

【0035】

有機EL素子は電流を流し続けると時間の経過に伴い、駆動電位が上昇する。すなわち劣化した有機EL素子に同じ電流を流すと駆動電圧は高くなる。駆動電圧読み出し期間にカップリング容量6に読み出した電位は有機EL素子の劣化の程度が反映されており、劣化が多い有機EL素子ほど高い電位が読み出される。

【0036】

その後、リセットライン11がHighとされ、駆動電圧読み出し期間が終了すると、選択ライン10がLowとされて第3書き込み期間(7)が開始され、読み出された駆動電位が駆動トランジスタ2のゲート端子に反映される。この際、データライン8には均一化処理電流を調整するためにVtestが印加されており、この調整電位Vtestにより保持容量7に書き込まれる均一化電位が調整され均一化処理のための電流が制御される。

10

【0037】

選択ライン10がHighとなり、保持容量7に均一化電位が書き込まれると、有機EL素子1には均一化電位に応じた電流が流れる。

【0038】

有機EL素子の劣化が著しい画素では、高い駆動電圧が読み出されるため、駆動トランジスタ2のゲート-ソース間電位Vgsは小さくなり、均一化電流が少なくなるが、劣化が小さい画素では低い駆動電圧が読み出されるため、ゲート-ソース間電位Vgsは大きくなり均一化電流は増加する。均一化処理の間、劣化が大きい画素にはより少ない電流が流れ、劣化が少ない画素にはより多くの電流が流れる。すなわち劣化の少ない画素は劣化が加速されるため、均一化処理を続けていくと、劣化が画素間で均一化する。この均一化処理はディスプレイの非使用期間に行うとよい。また、この均一化処理は通常表示と同じ60Hzのリフレッシュレートで行ってよいが、より低い周波数、例えば30Hzとするなど通常表示と異なるリフレッシュレートで行ってもよい。これにより、1水平期間が長くなり、Vth補正時間や劣化電位の読み出し時間を十分に確保可能になる。

20

【0039】

本実施形態での画素14はすべてのトランジスタにP型のトランジスタを用いたが一部にN型のトランジスタを用いてもよいし、すべてN型で構成してもよい。

30

【0040】

図6はN型トランジスタで構成された画素14の一例であり、次のように、図2及び図4に基づいて制御される。まずリセット期間において、データライン8に任意の電位、例えばカソード電位VSSを供給し、選択ライン10をHigh、リセットライン11をHighとし、選択トランジスタ3及びリセットトランジスタ4をオンし、駆動トランジスタ2をダイオード接続することで一旦有機EL素子1に電流を流してから、Highとなっていた発光制御ライン12をLowとし、発光制御トランジスタ5をオフすることで、駆動トランジスタ2のVthをカップリング容量6及び保持容量7に書き込む。図6の画素14の場合、カップリング容量6及び保持容量7に書き込まれる電位は厳密には駆動トランジスタ2のVthではないが、ほぼVthを反映していると考えてよい。次にリセットライン11をLowとしてリセットトランジスタ4をオフし、第1書き込み期間に移ると、データライン8に信号電位Vsigが与えられ、保持容量7にVthが補正された信号電位Vsigが書き込まれる。その後、選択ライン10をLowとし、移動度補正を行うため、リセットライン11をHighとし、リセットトランジスタ4をオンすると、飽和領域で動作する駆動トランジスタ2により階調信号Vsigに応じた電流がリセットトランジスタ4を介して流れ、カップリング容量6を放電する。この放電量は駆動トランジスタ2の移動度に依存するため、カップリング容量6に移動度が補正された電位が生成される。リセットライン11をLowとし、リセットトランジスタ4をオフして、再度選択ライン10をHighとすると、選択トランジスタ3がオンし、移動度が補正された階調電位が保持容量7に書き込まれ、選択ラインをLowとすることでその電位が保持される

40

50

。その後発光制御ライン5をHighとすることで、有機EL素子1にV_{th}と移動度が補正された電流が流れ、有機EL素子1は発光する。つまりN型のトランジスタを用いても本発明の移動度補正は効果的に作用する。

【0041】

ただし、図6の画素14は有機EL素子1の駆動電位を読み出すことは難しいため、N型トランジスタを用いる場合には、図7の画素構成とすることが望ましい。

【0042】

図7には、有機EL素子1のアノードを共通化した画素14が示されている。したがって、アノード13にはVDD、電源ライン9にはVSSが供給されている。画素14の制御は図2及び図4と同じ方法を用いることができるが、選択ライン10、リセットライン11、発光制御ライン12に入力するパルスの極性は反対になる。リセット期間ではデータライン8にVSSを供給しながら、選択ライン10、リセットライン11をHighとし、選択トランジスタ3とリセットトランジスタ4をオンして駆動トランジスタ2をダイオード接続する。この際一旦有機EL素子1に電流が流れるが、発光制御ライン12をLowとし、発光制御トランジスタ5をオフすることで、駆動トランジスタ2のV_{th}をカップリング容量6と保持容量7に書き込む。続く第1書き込み期間では、選択ラインをHighとし、選択トランジスタ3をオンしたまま、リセットライン11をLowとし、リセットトランジスタ4をオフしてデータライン8に供給された階調信号電位V_{sig}を保持容量7に書き込み、移動度補正期間へ移る。移動度補正期間ではリセットライン11がHighとされ、リセットトランジスタ4がオンし、飽和領域で動作する駆動トランジスタ2により、カップリング容量6には移動度補正電流I_{ds}が流れるため、移動度と階調信号電位V_{sig}に応じた電位が生成される。リセットトランジスタ4をオフすることでこの補正電位はカップリング容量6に保持され、第2書き込み期間に再度選択ライン10がHighとされて選択トランジスタ3がオンすると、カップリング容量6に保持された補正電位が保持容量7に書き込まれる。選択トランジスタ3がオフされ、発光制御トランジスタ5がオンされると、有機EL素子1に電流が流れて発光する。

【0043】

有機EL素子劣化を均一化する場合には、図5に示される制御方法で、前述のV_{th}及び移動度補正を行い、均一化された電流を有機EL素子1に流すことで有機EL素子1の駆動電圧をカップリング容量6に読み出せばよい。つまり、リセットライン11をHighとし、リセットトランジスタ4をオンすることで、カップリング容量6に駆動電位を読み出す。劣化の多い有機EL素子は駆動電圧が大きいいため、カソード電位は低く、劣化の少ない有機EL素子は駆動電圧が小さいため、カソード電位は高い。リセットライン11をLowとし、リセットトランジスタ4をオフとすると、この駆動電位が一旦カップリング容量6に保持され、再度選択ライン10をHighとし、選択トランジスタ3をオンすると、その読み出された駆動電位が駆動トランジスタ2のゲート端子に反映される。つまり劣化が多い場合には駆動トランジスタ2のゲート-ソース間電位V_{gs}は小さく、均一化電流は少なくなるし、劣化が少ない場合には駆動トランジスタ2のゲート-ソース間電位V_{gs}は大きく、均一化電流は多くなる。選択ライン10がLowとされ、選択トランジスタ3がオフされると、次に選択されるまで、均一化電流が有機EL素子1に流れ続ける。

【0044】

均一化処理の間、劣化の多い画素には少ない電流、劣化の少ない画素には多くの電流が与えられるため、均一化が促進される。均一化電流は図5と同様、データライン8に与えられるV_{test}で調整できる。より速く均一化を行いたい場合にはV_{test}を調整して均一化電流を増加させればよいし、均一化処理の表示を目立たせたくない場合には少ない電流で均一化処理を行うとよい。

【0045】

このように画素14がN型トランジスタを用いて構成された場合でも、図2や図4のV_{th}、移動度補正制御、並びに有機EL素子の劣化均一化処理がP型トランジスタを用い

10

20

30

40

50

て構成された場合と同様に行うことができる。また、以上の例では、P型、N型を問わず、データライン8上に、リセット期間にVDDやVSSの固定電位を供給し、続く第1書き込み期間にVsigを供給してVthを補正したが、その逆であってもよい。つまり、リセット期間にデータライン8にVsigを供給し、第1書き込み期間にVrefなる固定電位を供給してもよい。このようにすると、リセット期間にはカップリング容量6にVsigとVthの差が書き込まれ、データライン8の電位がVsigなる場合に駆動トランジスタ2に電流が流れ始めるように制御できる。したがって、第1書き込み期間でVrefを書き込むとVrefとVsigの差が駆動トランジスタ2のゲートに反映され、Vthに加算されるため、Vthが補正される。続く移動度補正期間では選択トランジスタ3と発光制御トランジスタ5がオフされたまま、リセットトランジスタ4がオンされ、移動度の違いがカップリング容量6に電位差として書き込まれる。第2書き込み期間にてこの電位が保持容量7に書き込まれて移動度補正が行われる。このようにVth補正方法が異なった場合でも、本実施形態の移動度補正は効果的に作用する。

10

【0046】

図8には本発明の画素14がアレイ状に構成された有機ELディスプレイ100の全体構成が示されている。有機ELディスプレイ100は画素14がガラス基板やプラスチック基板などにアレイ状に形成された画素アレイ15、データライン8を駆動するデータドライバ16、選択ライン10、リセットライン11、発光制御ライン12を駆動する選択ドライバ17から構成されている。ただし、全画素共通の電源ライン8、カソード電極13の図示は省略している。画素アレイ15にはフルカラー単位画素がR(赤)、G(緑)、B(青)サブピクセルから構成された例が示されているが、これにW(白)を加えたRGBWでフルカラー単位画素を構成してもよい。

20

【0047】

データドライバ16は、外部よりドット単位で転送される映像データを、シフトレジスタなどを用いてライン単位のデータに変換し、デジタルアナログ変換を介してアナログ信号電位をライン単位でデータライン8に出力する。リセット期間においては、Vthの書き込みのため、VDDやVSSの信号電位を出力するが、書き込み期間においては階調信号電位Vsigを供給する。これにより、1ライン単位でVth補正、移動度補正が行われる。選択ドライバ17は1ラインあたり3出力有し、すなわち選択ライン10を駆動する出力、リセットライン11を駆動する出力、発光制御ライン12を駆動する出力が図2、図4、図5のタイミングでそれぞれのラインをHighもしくはLowとし、選択駆動する。データドライバ16や選択ドライバ17は画素14と同一基板上に低温ポリシリコンなどの素子で形成されてもよいし、ドライバICとして提供され、その出力が各ラインに接続されてもよい。図8の構成により、画素14において、Vth補正、移動度補正、さらには有機EL素子の劣化均一化が効果的に行える。

30

【0048】

なお、本実施形態の構成は、有機EL素子だけでなく、他の電流駆動型発光素子を利用する表示装置にも利用することが可能である。

【図面の簡単な説明】

【0049】

【図1】実施形態に係る画素回路の一例の構成を示す図である。

【図2】各ラインの状態の一例を示すタイミングチャートである。

【図3】駆動トランジスタの移動度の相違に伴うI-V曲線の変化を示す図である。

【図4】各ラインの状態の他の例を示すタイミングチャートである。

【図5】各ラインの状態のさらに他の例を示すタイミングチャートである。

【図6】画素回路の他の例の構成を示す図である。

【図7】画素回路のさらに他の例の構成を示す図である。

【図8】表示装置の全体構成を示す図である。

【符号の説明】

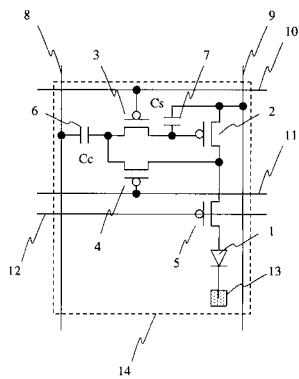
【0050】

40

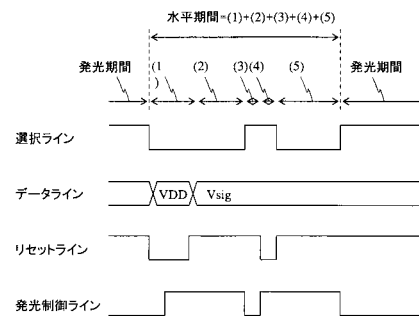
50

1 有機EL素子、2 駆動トランジスタ、3 選択トランジスタ、4 リセットトランジスタ、5 発光制御トランジスタ、6 カップリング容量、7 保持容量、8 データライン、9 電源ライン、10 選択ライン、11 リセットライン、12 発光制御ライン、13 カソード電極、14 画素、16 データドライバ、17 選択ドライバ、100 有機ELディスプレイ。

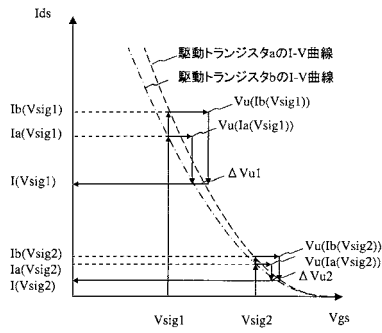
【図1】



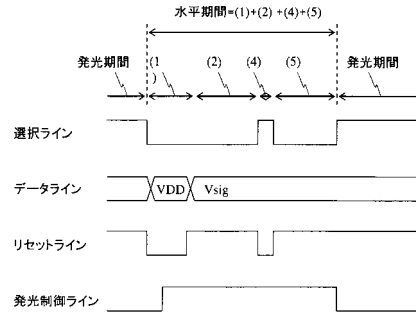
【図2】



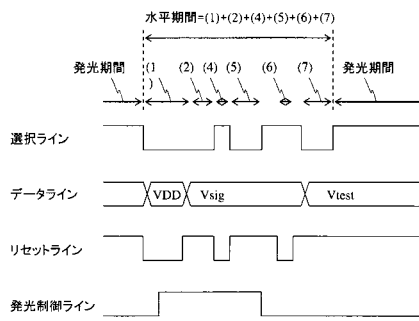
【 図 3 】



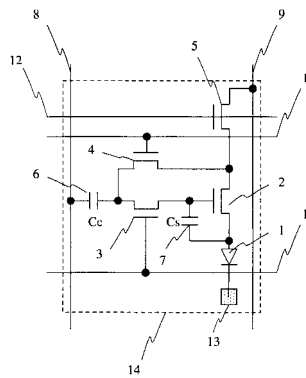
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

(51)Int.Cl. F I
H 0 5 B 33/14 A

(74)代理人 100110423

弁理士 曾我 道治

(74)代理人 100084010

弁理士 古川 秀利

(74)代理人 100094695

弁理士 鈴木 憲七

(74)代理人 100111648

弁理士 梶並 順

(74)代理人 100122437

弁理士 大宅 一宏

(74)代理人 100147566

弁理士 上田 俊一

(72)発明者 川辺 和佳

東京都千代田区神田駿河台2-9 KDX御茶ノ水ビル コダック株式会社内

審査官 中村 直行

(56)参考文献 特開2007-041532(JP,A)

特開2007-079599(JP,A)

特開2006-330223(JP,A)

特開2003-173165(JP,A)

特開2008-224864(JP,A)

特開2005-326828(JP,A)

特開平11-219146(JP,A)

特開2009-223243(JP,A)

特開2000-148086(JP,A)

特表2008-530599(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 0 0 - 3 / 3 8

H 0 1 L 5 1 / 5 0