

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/316 (2006.01)

H01L 29/78 (2006.01)



[12] 发明专利申请公布说明书

[21] 申请号 200480015099.7

[43] 公开日 2007 年 3 月 14 日

[11] 公开号 CN 1930668A

[22] 申请日 2004.5.28

[21] 申请号 200480015099.7

[30] 优先权

[32] 2003.5.30 [33] JP [31] 154812/2003

[86] 国际申请 PCT/JP2004/007841 2004.5.28

[87] 国际公布 WO2004/107431 日 2004.12.9

[85] 进入国家阶段日期 2005.11.30

[71] 申请人 东京毅力科创株式会社

地址 日本东京

[72] 发明人 菅原卓也 多田吉秀 中村源志
尾崎成则 中西敏雄 佐佐木胜
松山征嗣 长谷部一秀 中岛滋
藤原友纪

[74] 专利代理机构 北京纪凯知识产权代理有限公司
代理人 龙 淳

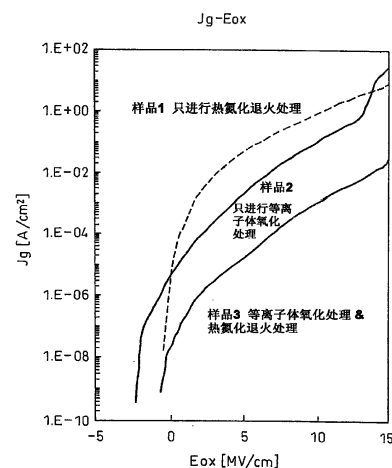
权利要求书 2 页 说明书 13 页 附图 4 页

[54] 发明名称

绝缘膜的改性方法

[57] 摘要

本发明提供一种改善由 MOSFET 的栅极绝缘膜或存储设备中的电容的电极间绝缘膜所含有的碳、低氧化物 (suboxide)、悬挂键 (danglingbond) 等引起的特性恶化, 提高绝缘膜的特性的方法。对绝缘膜实施将基于含有稀有气体的处理气体的等离子体的等离子体处理和热退火处理组合的改性处理。



1. 一种基板处理方法，是对在电子设备用基材表面上成膜的绝缘膜进行改性的方法，其特征在于：

所述改性方法通过将向该绝缘膜照射基于含有稀有气体的处理气体的等离子体的工序和对该绝缘膜实施热退火的工序组合而形成。

2. 如权利要求 1 所述的基板处理方法，其特征在于：

所述热退火中使用的气体含有氧（O₂）、臭氧（O₃）、氮（N₂）、氨（NH₃）中的任一种。

3. 如权利要求 1 所述的基板处理方法，其特征在于：

在照射等离子体的工序和实施热退火的工序的组合中，通过组合这些工序，将缩短各工序所需要的处理时间，从而抑制因长时间的等离子体照射或长时间的热退火引起的绝缘膜的特性恶化。

4. 如权利要求 1 所述的基板处理方法，其特征在于：

在照射等离子体的工序和实施热退火的工序的组合中，照射等离子体的工序由含有稀有气体和氧原子的处理气体实施，实施热退火的工序由含有氮原子的处理气体实施。

5. 如权利要求 1 所述的基板处理方法，其特征在于：

在照射等离子体的工序和实施热退火的工序的组合中，照射等离子体的工序由含有稀有气体和氮原子的处理气体实施，实施热退火的工序由含有氧原子的处理气体实施。

6. 如权利要求 1 所述的基板处理方法，其特征在于：

所述绝缘膜是 MOSFET（Metal-Oxide-Semiconductor Field Effect Transistor：金属氧化物半导体场效应晶体管）的栅极绝缘膜。

7. 如权利要求 1 所述的基板处理方法，其特征在于：

所述绝缘膜是存储设备中的电容（Capacitor）的电极间绝缘膜。

8. 如权利要求 1 所述的基板处理方法，其特征在于：
所述等离子体由微波形成。

9. 如权利要求 1 所述的基板处理方法，其特征在于：
所述等离子体通过向平面天线照射微波而形成。

绝缘膜的改性方法

技术领域

本发明涉及一种改性绝缘膜的方法。更详细地说，涉及将向利用CVD（Chemical Vapor Deposition：化学气相沉积法）等成膜的绝缘膜照射基于含有稀有气体的处理气体的等离子体的工序和在优选为 500℃～1200℃的高温下、更优选为 600℃～1050℃的高温下进行热退火的工序组合以提高绝缘膜改性效果的方法。将由该改性得到的膜用于所谓的 MOSFET（Metal-Oxide-Semiconductor Field Effect Transistor：金属氧化物半导体场效应晶体管）的栅极绝缘膜或存储设备中的电容（Capacitor：电容器）的电极间绝缘膜时，可特别优选使用本发明的改性方法。

背景技术

本发明通常可广泛适用于半导体装置（半导体设备）、液晶装置（液晶设备）等中的电子设备材料的制造，但这里为了说明的方便，以半导体装置中的 MOSFET 的栅极绝缘膜形成技术及其背景为例进行说明。

对以硅为首的半导体或电子设备材料用基材实施以氧化膜为首的绝缘膜的形成、利用 CVD 等的成膜、蚀刻等各种处理。

即使说近年来的半导体设备的高性能化在以 MOSFET 为首的该设备的微细化技术上逐渐发展，也并不言过其实。现在，也以更高性能化为目标来改善 MOSFET 的微细化技术。伴随着近年来的半导体装置的微细化以及高性能化的要求，（例如，在泄漏电流方面）对更高性能的绝缘膜的要求显著提高。这是因为：即使在以往的集成度较低的设备中没有达到成为实际问题的程度的泄漏电流，在近年来的微细化和/或高性能化的设备中，也有可能耗费大量的电力。特别是近年来的所谓的无处不在（ubiquitous）的社会（无论什么时候什么地方以联结在

网络上的电子设备作为媒介的信息化社会)中的便携式电子设备的发展必需低耗电设备,该泄漏电流的降低成为极其重要的课题。

典型地,例如在开发下一代 MOSFET 方面,随着如上所述的微细化技术的进步,栅极绝缘膜的薄膜化逐渐接近极限,出现了必须克服的大课题。即,虽然就加工技术而言,可以将现在用作栅极绝缘膜的硅氧化膜(SiO_2)薄膜化到极限(1~2 原子层水平),但是当薄膜化到 2nm 以下的膜厚时,会有由于量子效应产生的直接隧道(direct tunnel)所导致的泄漏电流产生指数函数的增加,从而消耗电力增大的问题。

现在,IT(信息技术)市场正要完成从以台式个人电脑或家庭电话等为代表的固定式电子设备(从插座供给电力的设备)到无论何时何地都可以访问网络等的“无处不在(ubiquitous)的网络社会”的转变。因此,本发明人认为,在不久的将来,移动电话和汽车导航系统等便携终端将成为主流。这样的便携终端要求其自身是高性能设备,但与此同时,上述固定式设备即使在由不必那么小型、轻量的蓄电池(battery)、电池等驱动的情况下也具备能够承受长时间使用的功能。因此,在便携终端中,实现这些高性能化、而且降低消耗电力成为极其重要的课题。

典型地,例如在开发下一代 MOSFET 方面,不断追求高性能的硅 LSI 的微细化时,会产生泄漏电流增大从而消耗电力也增大问题。因此,为了追求性能的同时降低消耗电力,在 MOSFET 中,需要不增加栅极泄漏电流而使特性提高。

为了响应实现这样的高性能且消耗电力低的要求,已有人提出各种方法(例如,使用氮氧化硅膜(SiON)作为栅极绝缘膜),但其最有希望的方法之一是开发使用 High-k(高介电常数)材料即比 SiO_2 介电常数高的材料的栅极绝缘膜。通过使用这样的 High-k 材料,能够使作为 SiO_2 换算膜厚的 EOT(Equivalent Oxide Thickness: 等效氧化物厚度)比物理膜厚薄。即,即使是与 SiO_2 相同的 EOT,也能够使用物理上厚的膜,可期待大幅度降低消耗电力。作为这样的 High-k 材料,现在可候补举出比 SiO_2 介电常数高的材料 HfO_2 、 Al_2O_3 、 Ta_2O_5 、 ZrO_2 等。

(非专利文献 1)

M. A. Cameron, S. M. George, Thin Solid Films, 348(1999), pp. 90-98
“ZrO₂ film growth by chemical vapor deposition using zirconium tetra-tert-butoxide”

(非专利文献 2)

Sadayoshi Horii, Masayuki Asai, Hironobu Miya, Kazuhiko Yamamoto, and Masaaki Niwa, Extended Abstracts of the SSDM, Nagoya, 2002, pp. 172-173 “Improvement of Electrical Properties for High-k Dielectrics Grown by MOCVD via Cyclic Remote Plasma Oxidation”

(非专利文献 3)

Katsuyuki Sekine, Yuji Saito, Masaki Hirayama and Tadahiro Ohmi, J. Vac. Sci. Technol. A 17 (5), Sep/Oct 1999 pp. 3129-3133. “Silicon nitride film growth for advanced gate dielectric at low temperature employing high-density and low-energy ion bombardment”

(非专利文献 4)

Takuya Sugawara, Toshio Nakanishi, Masaru Sasaki, Shigenori Ozaki, Yoshihide Tada, Extended Abstracts of Solid State Devices and Materials, 2002 pp. 714-715. “Characterization of Ultra Thin Oxynitride Formed by Radical Nitridation with Slot Plane Antenna Plasma”

但是, 当通过 CVD 法 (Chemical Vapor Deposition: 化学气相成长法) 等方法实际成膜使用被期待这样优异特性的 High-k 材料的绝缘膜时, 由于为了提高面内的均匀性而在较低的温度下成膜, 所以得到的膜中存在许多悬挂键 (dangling bond) 或弱 Si-O 键 (suboxide)、成膜的原材料所含有的碳等, 难以得到良好的特性 (参考文献[1])。因此, 为了使 High-k 材料膜实用化, 消除这样的膜质恶化的原因是极其重要的。作为解决该方法的方法, 已有人尝试在绝缘膜上实施基于热退火的改性处理以改善膜特性 (参考文献[1]), 但是, 在基于热退火的改性处理中, 会产生由于高温处理而引起的绝缘膜的结晶化所导致的特性恶化、和由于在绝缘膜-硅界面硅被氧化而引起的电气膜厚增大 (有效介电常数降低) 等问题。

作为解决伴随这种基于热退火的改性处理的问题的方法, 已有人提出可在基板温度 400℃左右进行改性处理的基于等离子体的绝缘膜的改性处理 (参考文献[2])。通过使用这种基于等离子体的绝缘膜的改性处理, 或在低温下修复低氧化物的弱键以形成牢固的 Si-O 键或使膜

中的碳燃烧，可得到良好的电特性，但现在所报告的等离子体形成方法存在着由电子温度高而引起的等离子体损伤（plasma damage）或难以大面积化等问题（非专利文献 1、2）。

相对于此，近年来，作为以形成栅极绝缘膜为目的的等离子体处理方法，已有人提出使用平面天线和微波的等离子体形成方法。该方法是从设置在被处理基板上部的环状喷淋板（shower plate）向被处理基板与喷淋板之间的空间供给 He、Ne、Ar、Kr、Xe 等稀有气体和含有氧或氮的气体，从设置在喷淋板上部的具有狭缝（slot）的平面天线（Slot Plane Antenna: SPA）的背后照射微波，通过天线导入微波，使用该微波在上述空间内等离子体激发稀有气体的方法。已有人提出这种使用等离子体形成氧自由基 O^* 或氮自由基 N^* 以氧化或氮化硅基板表面的技术。因为通过这种方法形成的等离子体的电子密度高，所以即使在低的基板处理温度下也生成大量的自由基。再者，因为电子温度低，所以，在其它等离子体形成方法中成为问题的等离子体损伤低。而且，有人报告：因为通过平面天线传播的微波在大面积均匀地形成等离子体，所以在 300mm 晶片或大型 TFT 显示装置用基板等大面积基板的应用方面也优异（非专利文献 3、4）。

通过使用这种技术，即使电子设备用基板表面为 400℃ 以下的低基板温度，也可以形成大量的自由基。该技术除应用于形成上述的氧化膜、氮氧化膜以外，也有希望用于绝缘膜的改性处理。实际上，也在进行与这种使用等离子体的绝缘膜的改性有关的研究，但在仅基于等离子体的改性中，没有得到充分的改性效果。

发明内容

本发明的总的目的在于提供一种消除上述现有技术的缺点的新的且有用的绝缘膜的改性方法。

（解决问题的方法）

根据本发明，提供一种基板处理方法，是对在电子设备用基材表面上成膜的绝缘膜进行改性的方法，其特征在于：上述改性方法通过将向该绝缘膜照射基于含有稀有气体的处理气体的等离子体的工序和对该绝缘膜实施热退火的工序组合而形成。

根据本发明，在对例如 MOSFET 的栅极绝缘膜或存储设备中使用的电容的电极间绝缘膜进行改性的方法中，将基于等离子体处理的改性方法和基于热退火处理的改性方法组合，可以提高只基于等离子体处理的改性和只基于热退火处理的改性中的不充分的改性效果。

根据本发明，通过组合例如基于等离子体处理的改性处理和基于热退火处理的改性处理，可以缩短各改性处理工序的处理时间，从而可以抑制在长时间的等离子体处理时或长时间的热退火处理时产生的绝缘膜的特性恶化。

根据本发明，可以组合例如以下工序：以除去绝缘膜中的碳为目的，使用基于含有稀有气体和氧原子的处理气体的等离子体，对绝缘膜进行等离子体处理的工序；和，为了通过基于热的缓和作用将膜中的低氧化物和悬挂键等弱键改性成为强键、以及抑制来自 P 型 MOSFET 中的栅极电极的硼的渗透，在含有氮原子的气体环境下对绝缘膜进行热退火处理的工序。

根据本发明，可以组合例如以下工序：为了抑制因绝缘膜的热退火处理而导致的结晶化以及抑制来自 P 型 MOSFET 中的栅极电极的硼的渗透，使用基于含有稀有气体和氮原子的处理气体的等离子体，对绝缘膜进行等离子体处理的工序；和，为了除去膜中的碳、通过基于热的缓和作用将膜中的低氧化物和悬挂键等弱键改性成为强键，在含有氧原子的气体环境下，对绝缘膜进行热退火处理的工序。

根据本发明，在向例如绝缘膜的表面照射基于含有稀有气体的处理气体的等离子体以进行改性的工序中，上述等离子体可以使用通过向平面天线照射微波而形成的等离子体。

附图说明

图 1A~H 表示作为本发明的应用方法的代表例的 N 型 MOSFET 的制造工序。

图 2 是表示使用微波和具有狭缝的平面天线（Slot Plane Antenna: SPA）的等离子体形成装置的一个例子的垂直方向的示意截面图。

图 3 是表示可用于热退火处理的热处理单元 33 的一个例子的垂直方向的示意截面图。

图 4 是使用本发明改性的 HfSiO 膜的 I-V 特性。

具体实施方式

下面，根据需要，一边参照附图一边进一步具体地说明本发明。

图 1A~H 表示作为本发明的应用方法的代表例的 N 型 MOSFET 的制造工序，图 2 是表示使用上述的微波和平面天线的等离子体形成装置 32 的一个例子的垂直方向的示意截面图。图 3 是表示可用于热退火的热处理单元 33 的一个例子的垂直方向的示意截面图。

（在 N 型 MOSFET 制作上的应用）

图 1 表示作为本发明的应用方法的代表例的 N 型 MOSFET 的制造工序。参照图 1A~H，在图 1A 的工序中，基板使用 P 型的硅基板 21，电阻率为 $1\sim 30\Omega\text{ cm}$ ，使用具有面方位 (100) 的硅基板。在硅基板上实施 STI 或 LOCOS 等元件分离工序 21D 或硼 (B) 的沟道离子注入 (channel implantation) 21C，在栅极绝缘膜 22 成膜的硅基板表面形成牺牲氧化膜 20。

在图 1B 的工序中，进行栅极绝缘膜的成膜前清洗。通常通过组合 APM（氨、过氧化氢溶液、纯水的混合液）、HPM（盐酸、过氧化氢溶液、纯水的混合液）以及 DHF（氟酸和纯水的混合液）的 RCA 清洗，除去牺牲氧化膜 20 和污染成分（金属或有机物、颗粒）。根据需要，有时也使用 SPM（硫酸和过氧化氢溶液的混合液）、臭氧水、FPM（氟酸、过氧化氢溶液、纯水的混合液）、盐酸溶液（盐酸和纯水的混合液）、有机碱等。

在图 1C 的工序中形成栅极绝缘膜 22。在本发明中，构成可使用的绝缘膜的材料没有特别限制，但只限于基于气相堆积的绝缘膜，可以没有特别限制地使用利用 CVD（Chemical Vapor Deposition：化学气相成长法）、PVD（Physical Vapor Deposition：物理气相成长法）等公知的气相堆积法形成的膜。作为绝缘膜形成方法的更具体的例子，优选使用利用基于热的自由基形成反应的热 CVD 法、利用基于等离子体的自由基形成反应的等离子体 CVD 法、利用催化反应的热线 CVD (Hot Wire CVD) 法、以电子束蒸镀和溅射等技术为代表的 PVD 法。再者，作为绝缘膜材料的例子，优选使用作为低介电常数材料的 SiO_2 、 SiON 、

Si₃N₄ 或作为 High-k 材料的 Ta₂O₅、ZrO₂、HfO₂、Al₂O₃、La₂O₃、TiO₂、Y₂O₃、BST、Pr₂O₃、Gd₂O₃、CeO₂ 以及这些物质的化合物等。

在图 1D 的工序中, 进行栅极绝缘膜 22 的改性处理。改性处理是将基于使用微波和平面天线形成的等离子体的改性处理和基于热退火的改性处理组合以实施的。本发明人认为等离子体处理和热退火处理的组合是任意的, 例如如下的各种组合。

栅极绝缘膜成膜→等离子体氧化处理→热氮化退火处理、栅极绝缘膜成膜→等离子体氮化处理→热氧化退火处理、栅极绝缘膜成膜→热氧化退火处理→等离子体氮化处理、栅极绝缘膜成膜→热氮化退火处理→等离子体氧化处理、栅极绝缘膜成膜→等离子体氮化处理→热氮化退火处理→等离子体氧化处理、栅极绝缘膜成膜→热氧化退火处理→等离子体氮化处理→等离子体氧化处理, 如上述那样任意组合等离子体处理和热退火处理, 能够形成具有适宜特性的绝缘膜。

在图 1E 的工序中, 栅极电极用多晶硅 23 成膜。在图 1C 中形成的栅极绝缘膜 22 上, 用 CVD 法成膜多晶硅 23 作为 MOSFET 的栅极电极。将已形成栅极绝缘膜的硅基板加热到 620℃, 在 30Pa 的压力下, 将硅烷气体导入到基板上, 在栅极绝缘膜上成膜膜厚 150nm 的电极用多晶硅 23。

然后, 进行栅极电极 23A 的抗蚀图案化、选择蚀刻, 形成 MOS 电容器 (图 1F), 实施源极 (source)、漏极离子注入 (implantation), 形成源极 21A、漏极 21B (图 1G)。然后, 通过退火进行掺杂剂 (注入到沟道 (channel)、栅极、源极、漏极的硼 (B)、磷 (P)、砷 (As)) 的活性化。接着, 经过组合成为后工序的由 TEOS 等低介电常数物质制成的层间绝缘膜 24 的成膜、图案化、选择蚀刻、金属配线 25 的成膜的后工序, 得到本实施方式的 MOSFET (图 1H)。

(基于等离子体的改性处理方法)

下面详细地说明基于使用微波和平面天线的等离子体的改性处理方法。

图 2 是使用上述微波和平面天线的等离子体形成装置的垂直方向的示意截面图。

参照图 2, 该方式的等离子体基板处理装置 10 具有具备保持被处

理基板 W（例如硅晶片）的基板保持台 12 的处理容器 11。处理容器 11 内的气体（gas）通过未图示的排气泵，从排气口 11A 和 11B 排出。基板保持台 12 具有加热被处理基板 W 的加热器功能。从气体流动均匀化的观点出发，在该基板保持台 12 的周围配置有由铝制成的气体挡板 26。从防止金属污染的观点出发，在气体挡板 26 的表面设置有石英覆盖物 28。

在处理容器 11 的装置上方，对应于基板保持台 12 上的被处理基板 W，设置有开口部。该开口部用由石英或 Al_2O_3 等制成的电介质板 13 塞住。在电介质板 13 的上部（处理容器 11 的外侧）配置有平面天线 14。在该平面天线 14 上形成有用于透过由导波管供给的电磁波的多个狭缝（slot）。在平面天线 14 的更上部（外侧）配置有波长缩短板 15 和导波管 18。在处理容器 11 的外侧以覆盖波长缩短板 15 上部的方式配置有冷却板 16。在冷却板 16 的内部设置有冷却介质流动的冷却介质通路 16a。

在该方式的等离子体基板处理装置 10 内，设置有产生用于激发等离子体的几千兆赫兹的电磁波的电磁波发生器（未图示）。由该电磁波发生器产生的微波通过导波管 15 传播，被导入到处理容器 11 内。

使用图 2 方式的等离子体处理装置 10 时，例如，将被处理基板 W 安装在等离子体处理装置 10 的处理容器 11 中，然后，通过排气口 11A、11B 进行处理容器 11 内部的空气的排气，将处理容器 11 的内部设定为规定的处理压力。接着，从气体供给口 22 供给规定的气体（例如惰性气体和处理气体）。

另一方面，由电磁波发生器产生的几 GHz 频率的微波通过导波管 15 被供给到处理容器 11 内。该微波通过平面天线 14、电介质板 13 被导入到处理容器 11 中。通过该微波激发等离子体。此时，因为微波通过天线导入，所以产生高密度、低电子温度的等离子体，再者，该等离子体在与天线面积成比例的广泛区域内均匀分布。因此，通过使用图 2 的基板处理装置，能够处理 300mm 晶片和大型 TFT 显示装置用基板等大面积基板，而且，因为等离子体的电子温度低，所以能够避免引起半导体装置的特性恶化的等离子体损伤以进行等离子体改性处理。

在工作时，上述处理容器 50 内部的气体通过排气管 53 向真空泵 55 的外部排气，被设定为规定的处理压力。

利用等离子体形成的自由基沿被处理基板 W 的表面在直径方向流动，被迅速地排到排气管 53，所以能够抑制自由基的再结合、有效且非常一致的进行基板处理。

基于等离子体的改性处理方法分为两大种情况：使用由含有稀有气体和氧原子的气体制成的氧等离子体的情况和使用由含有稀有气体和氮原子的气体制成的氮等离子体的情况。

使用含有稀有气体和氧原子的气体时，产生大量氧自由基以发生氧化反应。因此，当对通过使用有机金属源极作为原材料的 CVD 形成的绝缘膜实施等离子体氧化处理时，通过将绝缘膜所含有的大量膜中的有机物（碳原子）氧化而使之燃烧，期待提高膜质的效果。再者，通过将膜中存在的低氧化物的弱键氧化而修复，可期待使膜结构致密化、提高特性。但是，只在低温下进行的等离子体氧化处理中，膜中的结构缓和没有进展，不能完全修复膜中的悬挂键。另外，因为不能抑制 P 型 MOSFET 中的硼的穿透效果，所以需要基于氮化处理的改性。在该氮化处理中，通过等离子体氮化处理进行改性时，可以达到防止硼的穿透的效果，但因为等离子体氮化处理在低温下进行，所以膜的结构缓和并不充分。因此，需要基于热氮化退火的改性处理。这样，将基于基板处理温度低的等离子体氧化的氧化处理与热氮化退火处理组合实施，能够得到充分的改性效果。

使用含有稀有气体和氮原子的气体时，产生大量氮自由基以发生氮化反应。因为绝缘膜中含有氮原子，膜的介电常数上升，所以能够适合应用于 MOSFET 的栅极绝缘膜等。另外，因为通过实施氮化，绝缘膜的抗氧化性提高，所以可抑制在掺杂剂活性化退火时的表面的氧化，可抑制电气膜厚的增加。另外，对电容器的电极间绝缘膜实施氮化以在其上形成金属电极时，能够抑制上部金属电极的氧化、避免电极剥落等问题。再者，因为通过实施氮化，防止 P 型 MOSFET 中的硼的穿透的效果提高，所以能够抑制 P 型 MOSFET 中的阈值电压的偏离等特性恶化。但是，只进行等离子体氮化处理，不可能使膜中所含有的碳燃烧。因此，需要基于氧化处理的改性，但因为只组合实施基于

等离子体氮化处理和等离子体氧化处理的改性均为低温处理，所以膜的结构缓和不充分，难以得到可耐实用化的改性效果。因为通过实施等离子体氮化处理、热稳定性提高，所以利用该特性，继等离子体氮化处理之后，组合实施基板处理温度高的热氧化退火处理，能够得到充分的改性效果。

（基于热退火处理的改性）

以下，详细地说明基于热退火处理的改性方法。

图3是表示可用于本发明的热退火工序的加热反应炉33的一个例子的垂直方向的示意截面图。

如图3所示，加热反应炉33的处理室82是由例如铝制成的真空容器。在该图3中被省略，但处理室82内具有加热机构和冷却机构等。

如图3所示，处理室82中，上部中央连接有导入气体的气体导入管83，处理室82内和气体导入管83内连通。另外，气体导入管83与气体供给源84连接。于是，气体从气体供给源84被供给到气体导入管83，通过气体导入管83气体被导入到处理室82内。作为该气体，可使用氧或氮、氨、稀有气体等。

处理室82的下部配置有载置晶片W的载置台87。

在该图3所示的方式中，晶片W通过与晶片W相同直径大小的未图示的静电吸盘被载置在载置台87上。该载置台87内接有未图示的热电源单元，形成可以将载置在载置台87上的晶片W的处理面调整到规定温度的结构。

该载置台87是可根据需要使晶片W旋转的机构。

在图3中，载置台87右侧的处理室82侧面设置有用取出和放入晶片W的开口部82a，该开口部82a的开关通过闸阀98在图中上下方向移动来进行。在图3中，在闸阀98的更右侧邻接有用搬运晶片W的臂（未图示），搬运臂通过开口部82a进出处理室82，或将晶片W载置在载置台87上，或将处理后的晶片W从处理室82搬出。

在载置台87的上方配置有作为喷淋部件的喷头88。该喷头88以分割载置台87和气体导入管83之间的空间的方式形成，例如由铝等形成。

该喷头88以气体导入管83的气体出口83a位于其上部中央的方

式形成，气体通过设置在喷头 88 下部的的气体供给孔 89 被导入到处理室 82 内。

基于热退火的改性处理方法分为使用含氧气体的情况和使用含氮气体的情况这两大种情况。

使用含氧气体的情况，产生氧自由基以发生氧化反应。因此，当对通过使用有机金属源极作为原材料的CVD形成的绝缘膜实施基于本发明的氧化处理时，期待通过将绝缘膜所含有的大量膜中的有机物（碳原子）氧化使之燃烧、以提高膜质的效果。另外，通过将膜中存在的低氧化物的弱键氧化而修复，可期待使膜结构致密化、提高特性。为了通过热氧化退火处理得到这些效果，需要长时间的热退火处理。但是，High-k 物质大多是热稳定性低的物质，实施长时间的热退火处理会导致特性恶化。使用本发明的改性方法，例如通过或者事前进行短时间的等离子体氮化处理以使对长时间的热退火处理的热稳定性提高，或者组合短时间的等离子体氧化处理和短时间热氧化退火处理，能够控制特性恶化。

使用含氮气体时，产生氮自由基以发生氮化反应，但氮气（ N_2 ）是热稳定的物质，只使用氮气难以进行氮化反应。因此，以氮化为目的时，有时也使用比较容易离解为自由基的氨气（ NH_3 ）实施氮化处理。因为绝缘膜中含有氮原子、膜的介电常数上升，所以可以适合应用于MOSFET的栅极绝缘膜等。再者，因为通过实施氮化、绝缘膜的耐氧化性提高，所以可抑制掺杂剂活性化退火时的表面的氧化，可以抑制电气膜厚的增加。另外，当对电容器的电极间绝缘膜实施氮化以在其上形成金属电极时，能够抑制上部金属电极的氧化、避免电极剥落等问题。再者，因为通过实施氮化，防止P型MOSFET中的硼的穿透效果提高，所以可以抑制P型MOSFET中的阈值电压的偏离等特性恶化。另外，通过高温处理，膜中的悬挂键等被修复，绝缘膜的特性提高。但是，只使用热氮化退火处理，不能使膜中所含有的碳燃烧。因此，需要基于氧化处理的改性，但从High-k物质的热稳定性低的方面考虑，难以组合实施基于热氮化退火和热氧化退火的改性。因此，通过将基于基板处理温度低的等离子体氧化的氧化处理与热氮化退火处理组合实施，可得到充分的改性效果。

另外，就本发明的热退火的温度而言，适合优选 $500^{\circ}\text{C} \sim 1200^{\circ}\text{C}$ 、更优选 $600^{\circ}\text{C} \sim 1050^{\circ}\text{C}$ 的温度范围。

以下，通过实施例更具体地说明本发明。

（实施例）

图 4 表示作为本发明的一个实施例、使用本发明改性的 HfSiO 膜的 I-V 特性。在图 4 中，纵横表示由 P 型硅基板、 HfSiO 膜、 TiN （氮化钛）栅极电极构成的 N 型 MOS 电容器的栅极漏电流密度，横轴表示从多晶硅栅极电极被施加到绝缘膜上的电场。下面说明在本实施例中使用的 N 型 MOS 电容器的制作方法。

在实施与图 1A、图 1B 同样处理的 P 型硅基板上，通过热 CVD 法形成 HfSiO 膜。分别导入叔丁氧基锆（HTB： $\text{Hf}(\text{OC}_2\text{H}_5)_4$ ）1sccm 和硅烷气体（ SiH_4 ）400sccm，保持压力为 50Pa。HTB 的流量是液体质量流量控制器的流量，硅烷气体的流量是气体质量流量控制器的流量。在该气氛中，将上述图 1B 所示的硅基板加热到 350°C ，使 Hf 和 Si 和 O 的反应种在基板上反应以形成 HfSiO 膜。调整包含处理时间在内的处理条件，形成 4nm 的 HfSiO 膜。进一步使用氧等离子体和热氮化退火，对该 HfSiO 膜进行如下的改性。将基板加热到 400°C ，分别使稀有气体 2000sccm 和氧 150sccm 流到晶片上，保持压力为 130Pa。在该气氛中，通过具有多个狭缝的平面天线照射 $3\text{W}/\text{cm}^2$ 的微波 10 秒，形成含有氧和稀有气体的等离子体，使用该等离子体实施 HfSiO 膜的氧化等离子体处理，或修复弱键以形成牢固的 Si-O 键，或使膜中的碳燃烧，以提高膜特性为目标。接着，进一步以膜的结构缓和以及由氮导入引起的介电常数的增加为目标，进行热氮化退火。热氮化退火处理通过如下方法实施：将基板搬入到图 3 示意性地表示的热处理单元中，在氮气环境中将基板加热到 1000°C ，放置 15 秒钟。通过实施这些处理，最终形成电气膜厚为 2nm 左右的具有良好特性的栅极绝缘膜。然后，在图 1E 所示的工序中，将成为电极的 TiN 成膜，接着，经过图 1F 所示的图案化、蚀刻工序，制作 MOS 电容器结构、图 1F。

如图 4 所示，在样品 1 的只进行热氮化退火处理的样品、样品 2 的只进行等离子体氧化处理的样品中，漏电流显示出较高的值，但样品 3 所示的在等离子体氧化处理后实施热氮化退火处理的样品，漏电

流降低。正因为如此，通过进行基于本发明的绝缘膜的改性，与作为现有的改性方法的基于热退火处理的改性和基于等离子体处理的改性相比，成功地取得更有效的改性效果。

另外，在本实施例中，使用 HfSiO 作为绝缘膜，但本发明人认为通过对其以外的绝缘膜实施同样的处理也可实现同样的效果。

在本实施例中，使用等离子体氧化处理和热氮化退火处理作为改性处理，但也可以任意地组合除此之外的等离子体处理和热退火处理。

产业上的可利用性

如上所述，根据本发明，对绝缘膜实施组合等离子体处理和热退火处理的改性处理，可提供赋予良好绝缘特性的绝缘膜的改性方法。

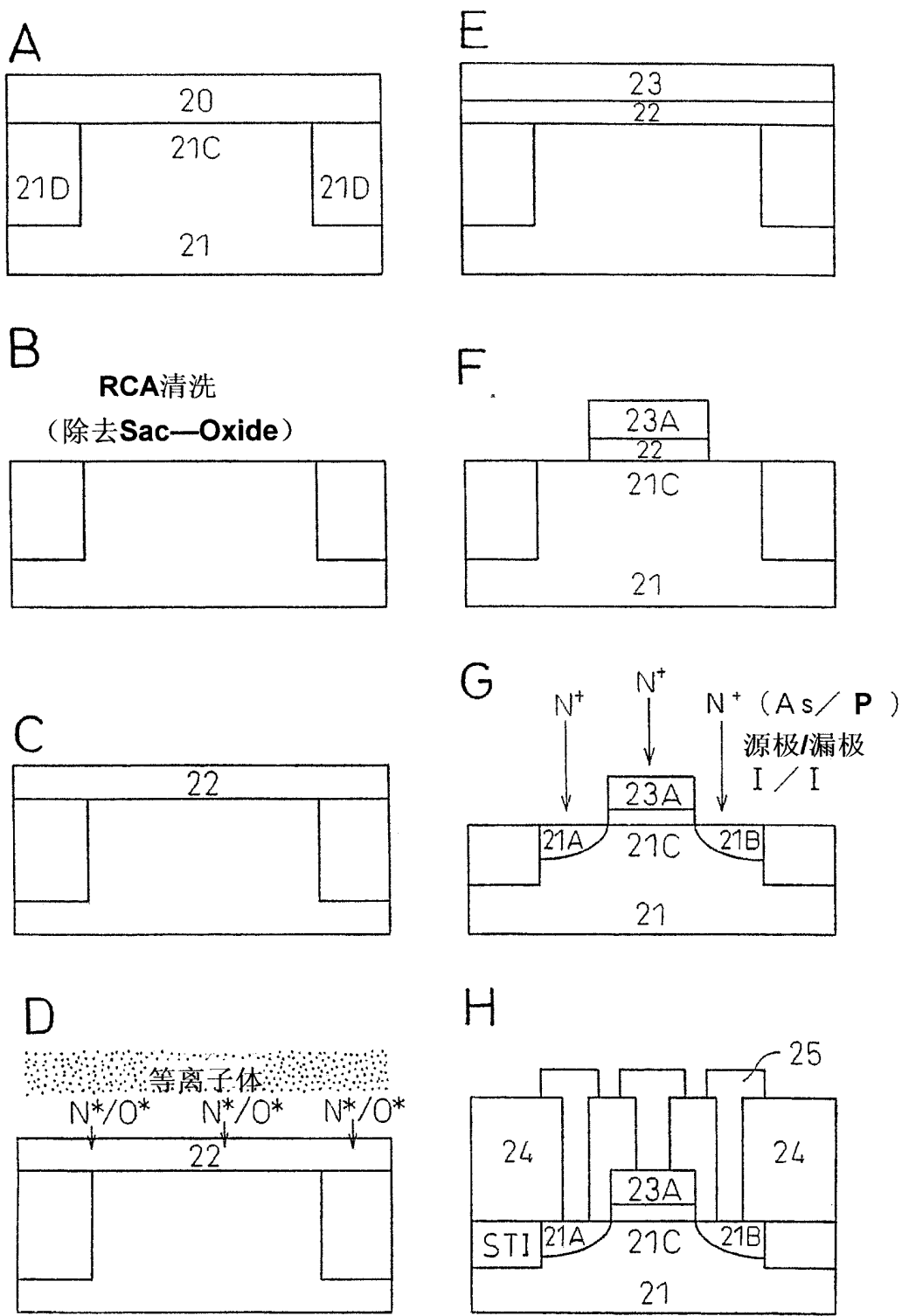


图1

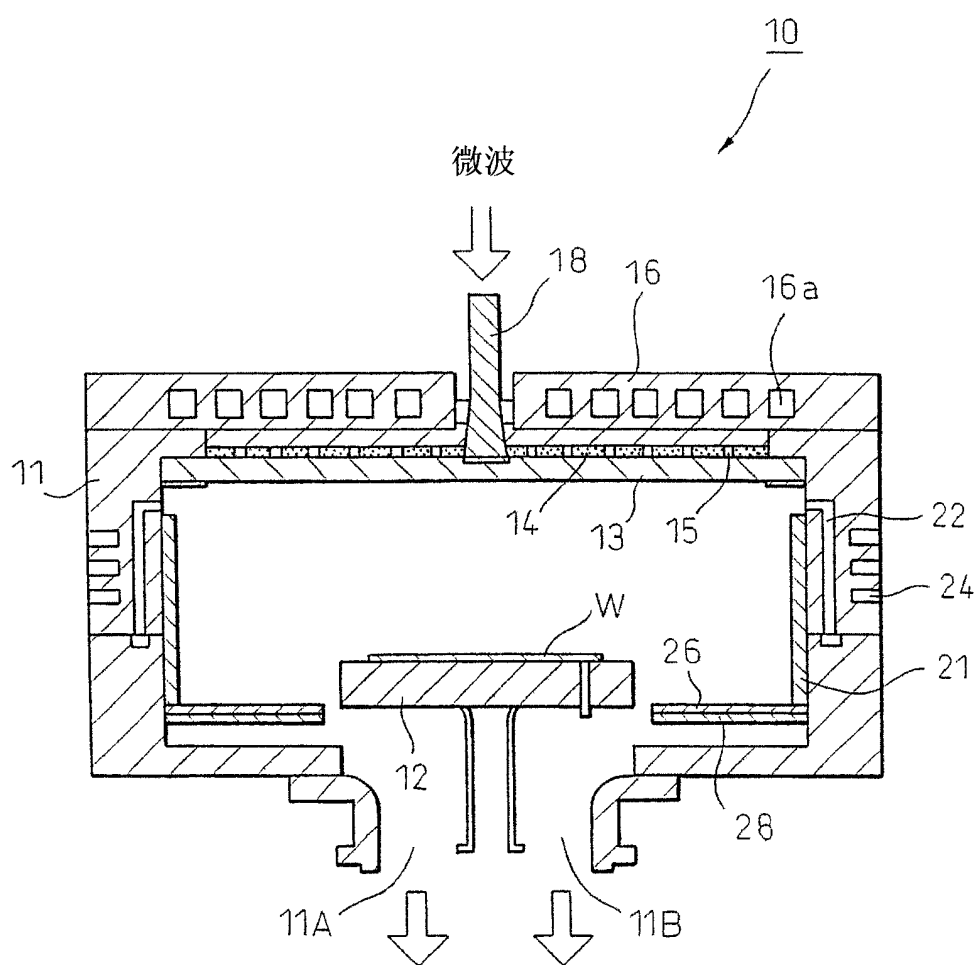


图2

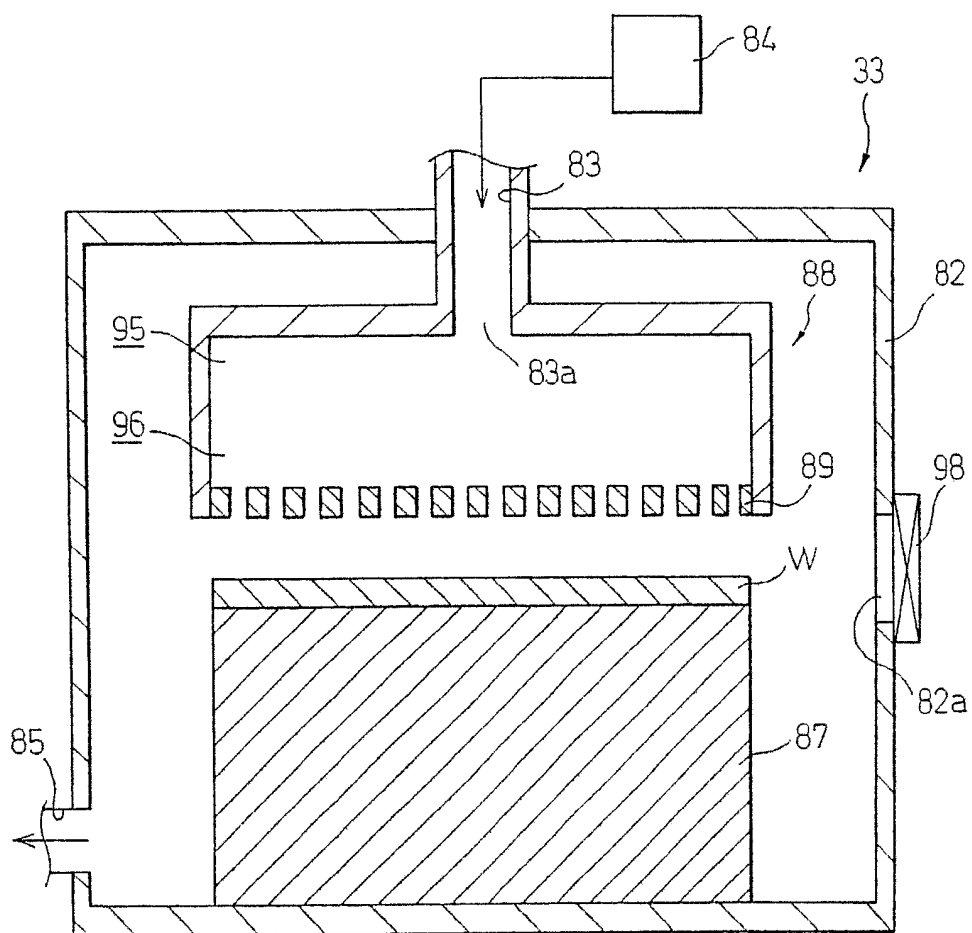


图3

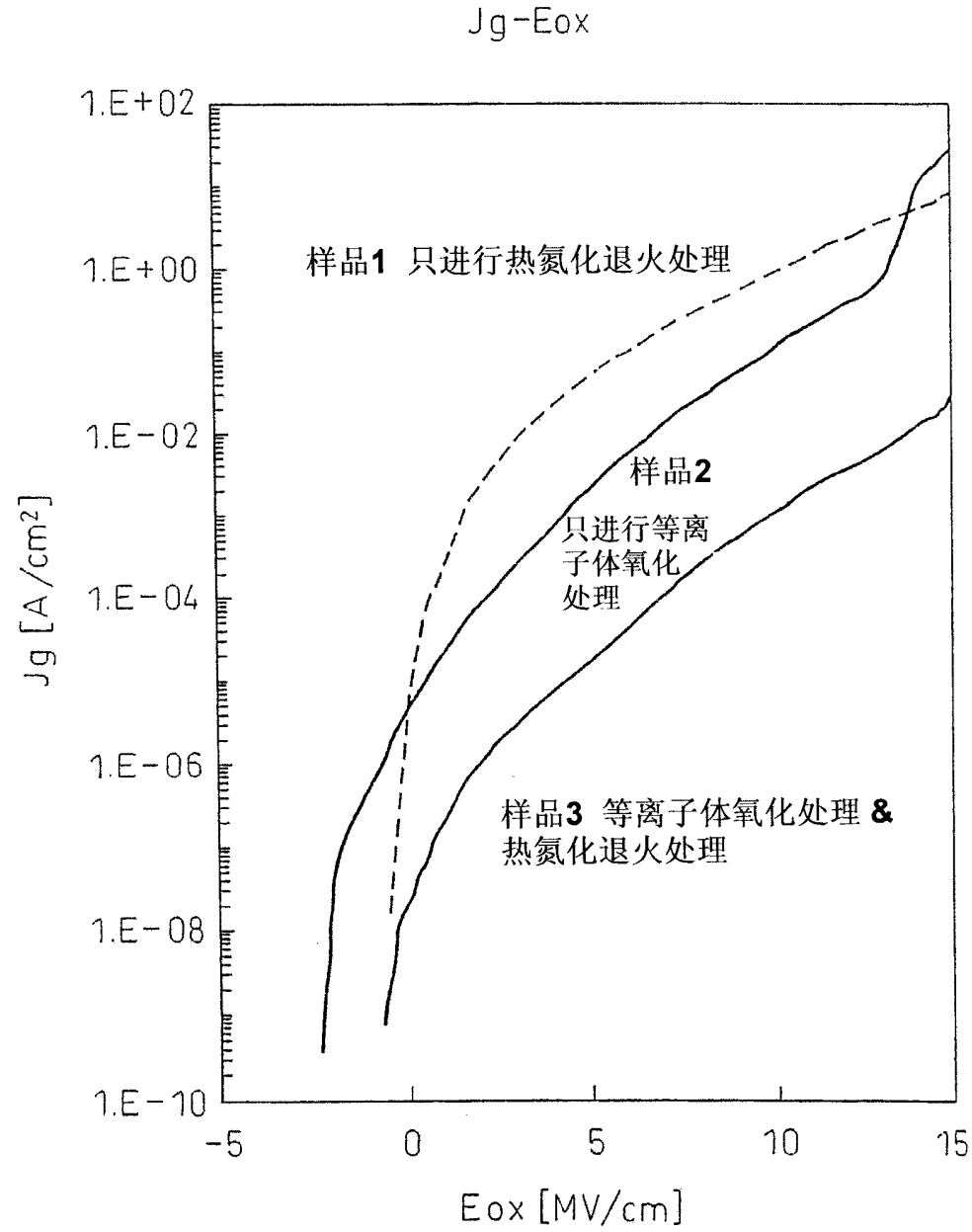


图4