

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-63654

(P2012-63654A)

(43) 公開日 平成24年3月29日(2012.3.29)

(51) Int.Cl.	F I	テーマコード (参考)
G09F 9/30 (2006.01)	G09F 9/30 338	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	5C094
H05B 33/12 (2006.01)	H05B 33/12 B	5G435
H05B 33/22 (2006.01)	H05B 33/22 Z	
H05B 33/10 (2006.01)	H05B 33/10	

審査請求 未請求 請求項の数 6 O L (全 16 頁) 最終頁に続く

(21) 出願番号 特願2010-208776 (P2010-208776)
 (22) 出願日 平成22年9月17日 (2010.9.17)

(71) 出願人 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 110001254
 特許業務法人光陽国際特許事務所
 (72) 発明者 東 俊明
 東京都八王子市石川町2951番地の5
 カシオ計算機株式会社八王子技術センター
 内
 Fターム(参考) 3K107 AA01 BB01 CC12 CC21 CC36
 DD02 DD89 EE04 FF15
 5C094 AA21 AA31 BA03 BA27 DA13
 DA15 DB04 EA04 EA07 EA10
 EB02 EC04 FB01
 5G435 AA16 BB05 KK05

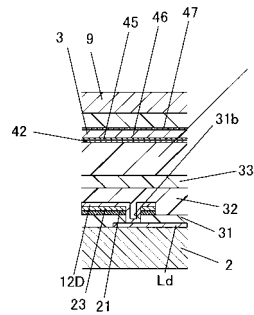
(54) 【発明の名称】 発光パネル及び発光パネルの製造方法

(57) 【要約】

【課題】低電流、低電圧駆動が可能で発光寿命を飛躍的に延ばすことができる有機EL素子及び有機EL素子の製造方法を提供する。

【解決手段】透明基板2の上部に形成された画素トランジスタ11~13と、画素トランジスタ11~13を被覆するとともに、画素トランジスタ11~13の電極12S、13Sの一部を露出させるコンタクトホール32b、32cが設けられた絶縁膜32と、絶縁膜32の上部に設けられるとともにコンタクトホール32b、32cを介して画素トランジスタ11~13の電極12S、13Sと接続される第一電極41と、第一電極41が露出するような開口8を有する隔壁6と、第一電極41上に形成された少なくとも一層からなる有機EL層43、44と、隔壁6及び有機EL層43、44上に形成された第二電極45、46と、を備える発光パネル10である。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

基板の上部に形成されたトランジスタと、
 前記トランジスタを被覆するとともに、前記トランジスタの電極の一部を露出させるコンタクトホールが設けられた絶縁膜と、
 前記絶縁膜の上部に設けられるとともに前記コンタクトホールを介して前記トランジスタの電極と接続される第一電極と、
 前記第一電極が露出するような開口を有する隔壁と、
 前記第一電極上に形成された少なくとも一層からなる有機 E L 層と、
 前記隔壁及び前記有機 E L 層上に形成された第二電極と、を備えることを特徴とする発光パネル。

10

【請求項 2】

前記基板は出射面を有し、
 前記有機 E L 層で発光した光が出射する前記出射面の出射領域の一端は前記トランジスタの前記電極で画定されていることを特徴とする請求項 1 に記載の発光パネル。

【請求項 3】

前記コンタクトホール内には前記トランジスタの電極と導通する導電層が設けられ、
 前記第一電極は前記導電層の上部に積層されることを特徴とする請求項 1 または 2 に記載の発光パネル。

【請求項 4】

前記隔壁は、前記トランジスタの一部上に形成されていることを特徴とする請求項 1 乃至 3 のいずれか一項に記載の発光パネル。

20

【請求項 5】

基板上にトランジスタを形成し、
 前記トランジスタを被覆する絶縁膜を形成し、
 前記絶縁膜に前記トランジスタの電極の一部を露出させるコンタクトホールを形成し、
 前記コンタクトホールの位置に重なるように、第一電極を形成し、
 前記第一電極が露出するような開口を有する隔壁を形成し、
 前記第一電極上に少なくとも一層からなる有機 E L 層を形成し、
 前記隔壁及び前記有機 E L 層上に第二電極を形成することを特徴とする発光パネルの製造方法。

30

【請求項 6】

前記基板は出射面を有し、
 前記有機 E L 層で発光した光が出射する前記出射面の出射領域の一端は前記トランジスタの前記電極で画定されていることを特徴とする請求項 5 に記載の発光パネルの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光パネル及び発光パネルの製造方法に関する。

40

【背景技術】

【0002】

有機エレクトロルミネッセンス素子（有機 E L 素子）はカソード電極とアノード電極との間に例えば電子注入層、発光層、正孔注入層が介在した積層構造を為している。アノード電極とカソード電極の間に順バイアス電圧が印加されると、電子注入層から発光層に電子が注入され、正孔注入層から発光層に正孔が注入され、発光層内で電子と正孔が再結合を引き起こして発光層が発光する。

【0003】

発光層や正孔注入層は有機化合物からなり、これらの材料を溶媒に溶かした有機化合物溶液を各画素の電極上に塗布し、乾燥させることで形成される。カラーディスプレイにお

50

いては、混色を防ぐため、隣接する画素の間に隔壁を形成し、有機化合物溶液の混合を防止している（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2007 - 234391 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

ところで、基板上に作成する画素トランジスタと同じ層に有機 EL 素子の画素電極を作成すると、画素トランジスタにより画素電極を作成する領域が制限される。有機 EL 素子の発光にかかる電流、電圧は画素電極の面積に依存し、画素電極の面積が小さいと高電流、高電圧で駆動するために発光寿命が縮まるという問題がある。

10

【0006】

本発明の課題は、低電流、低電圧駆動が可能で発光寿命を飛躍的に延ばすことができる発光パネル及び発光パネルの製造方法を提供することである。

【課題を解決するための手段】

【0007】

以上の課題を解決するため、本発明の一の態様によれば、基板の上部に形成されたトランジスタと、前記トランジスタを被覆するとともに、前記トランジスタの電極の一部を露出させるコンタクトホールが設けられた絶縁膜と、前記絶縁膜の上部に設けられるとともに前記コンタクトホールを介して前記トランジスタの電極と接続される第一電極と、前記第一電極が露出するような開口を有する隔壁と、前記第一電極上に形成された少なくとも一層からなる有機 EL 層と、前記隔壁及び前記有機 EL 層上に形成された第二電極と、を備えることを特徴とする発光パネルが提供される。

20

【0008】

本発明の他の態様によれば、基板上にトランジスタを形成し、前記トランジスタを被覆する絶縁膜を形成し、前記絶縁膜に前記トランジスタの電極の一部を露出させるコンタクトホールを形成し、前記コンタクトホールの位置に重なるように、第一電極を形成し、前記第一電極が露出するような開口を有する隔壁を形成し、前記第一電極上に少なくとも一層からなる有機 EL 層を形成し、前記隔壁及び前記有機 EL 層上に第二電極を形成することを特徴とする発光パネルの製造方法が提供される。

30

【0009】

前記基板は出射面を有し、前記有機 EL 層で発光した光が出射する前記出射面の出射領域の一端は前記トランジスタの前記電極で画定されていることが好ましい。

前記コンタクトホール内には前記トランジスタの電極と導通する導電層が設けられ、前記第一電極は前記導電層の上部に積層されることが好ましい。

前記隔壁は、前記トランジスタの一部上に形成されていることが好ましい。

【発明の効果】

【0010】

40

本発明によれば、低電流、低電圧駆動が可能で発光寿命を飛躍的に延ばすことができる発光パネル及び発光パネルの製造方法が提供される。

【図面の簡単な説明】

【0011】

【図 1】有機 EL ディスプレイパネル 10 の模式的な平面図である。

【図 2】有機 EL ディスプレイパネル 10 における 1 つの画素 PX の回路図である。

【図 3】1 つの画素 PX を示す平面図である。

【図 4】図 3 の IV - IV 矢視断面図である。

【図 5】図 3 の V - V 矢視断面図である。

【図 6】図 3 の VI - VI 矢視断面図である。

50

【図 7】図 3 の VII - VII 矢視断面図である。

【図 8】図 3 の VIII - VIII 矢視断面図である。

【図 9】図 1 の IX - IX 矢視断面図である。

【図 10】図 7 と同じ断面における有機 EL ディスプレイパネル 10 の製造工程について説明するための断面図である。

【図 11】図 7 と同じ断面における有機 EL ディスプレイパネル 10 の製造工程について説明するための断面図である。

【図 12】図 7 と同じ断面における有機 EL ディスプレイパネル 10 の製造工程について説明するための断面図である。

【図 13】図 7 と同じ断面における有機 EL ディスプレイパネル 10 の製造工程について説明するための断面図である。

10

【図 14】図 7 と同じ断面における有機 EL ディスプレイパネル 10 の製造工程について説明するための断面図である。

【図 15】図 7 と同じ断面における有機 EL ディスプレイパネル 10 の製造工程について説明するための断面図である。

【図 16】図 7 と同じ断面における有機 EL ディスプレイパネル 10 の製造工程について説明するための断面図である。

【図 17】図 7 と同じ断面における有機 EL ディスプレイパネル 10 の製造工程について説明するための断面図である。

【図 18】図 7 と同じ断面における有機 EL ディスプレイパネル 10 の製造工程について説明するための断面図である。

20

【図 19】図 7 と同じ断面における有機 EL ディスプレイパネル 10 の製造工程について説明するための断面図である。

【発明を実施するための形態】

【0012】

以下に、本発明を実施するための最良の形態について図面を用いて説明する。但し、以下に述べる実施形態には、本発明を実施するために技術的に好ましい種々の限定が付されているが、発明の範囲を以下の実施形態及び図示例に限定するものではない。また、以下の説明において、エレクトロルミネッセンス (Electro Luminescence) という用語を EL と略称する。

30

【0013】

図 1 は、本発明の第 1 の実施形態に係る有機 EL ディスプレイパネル 10 の模式的な平面図である。この有機 EL ディスプレイパネル 10 においては、赤、青及び緑の画素 PX によって 1 ドットの画素が構成され、このような画素が表示領域全域にマトリクス状に配列されている。図 1 の横方向の配列に着目すると赤の画素 PX、青の画素 PX、緑の画素 PX の順に繰り返し配列され、図 1 の縦方向の配列に着目すると同じ色が一列に配列されている。

【0014】

この有機 EL ディスプレイパネル 10 においては、画素 PX に各種の信号を出力するために、複数の信号線 Ld、走査線 Ls、及び共通電源線 La が設けられている。走査線 Ls と、信号線 Ld とは、互いに直交する方向に延在している。図 1 の縦方向に信号線 Ld が、横方向に走査線 Ls が延在している。共通電源線 La は図 3 に示すように網目状に形成されている。

40

信号線 Ld、走査線 Ls、及び共通電源線 La の端部には、それぞれ端子 PLd、PLs、PLa が設けられている。また、画素 PX に共通するカソード C の端子 PLc が設けられている。

【0015】

図 2 は、有機 EL ディスプレイパネル 10 における 1 つの画素 PX の回路図である。画素 PX は、3 つの n チャネル型トランジスタ 11、12、13、キャパシタ Cs と、を有する画素回路 PC 及び有機 EL 素子 40 を有する。3 つの n チャネル型トランジスタ 11

50

、12、13及びキャパシタCSは、信号線Ld及び走査線Lsの入力信号に応じて共通電源線Laから供給される電力を有機EL素子40に供給する。

【0016】

図3は1つの画素PXを示す平面図であり、図4は図3のIV-IV矢視断面図であり、図5は図3のV-V矢視断面図であり、図6は図3のVI-VI矢視断面図であり、図7は図3のVII-VII矢視断面図であり、図8は図3のVIII-VIII矢視断面図であり、図9は図1のIX-IX矢視断面図である。なお、図1と図3の縦横方向は対応している。

【0017】

図3～図9に示すように、透明な絶縁基板2の上に、キャパシタCSの第一電極CS1が設けられている。第一電極CS1は透明な導電性膜からなる。このような第一電極CS1は、例えば、錫ドープ酸化インジウム(ITO)、亜鉛ドープ酸化インジウム、酸化インジウム(In_2O_3)、酸化スズ(SnO_2)、酸化亜鉛(ZnO)又はカドミウム-錫酸化物(CTO)を成膜し、フォトリソグラフィ法及びエッチング法を用いてパターニングすることによって形成することができる。

10

【0018】

また、絶縁基板2の上には、トランジスタ11、12、13のゲート電極11G、12G、13G、及び信号線Ldが設けられている。なお、図3に示すように、ゲート電極11G、12Gは一体に形成されている。また、ゲート電極13Gは、図3、図4に示すように、一部で第一電極CS1と重なるように形成されている。

ゲート電極11G、12G、13G、信号線Ldは、例えばAl、AlTi、AlTiNd、MoNb等の金属薄膜(ゲートメタル)をパターニングすることで形成される。

20

【0019】

ゲート電極11G、12G、13G、第一電極CS1、信号線Ldは共通のゲート絶縁膜31によって被覆されている。ゲート絶縁膜31は SiO_2 、SiN、SiON等の無機絶縁体をCVD法もしくはスパッタ法で成膜することにより形成することができる。

【0020】

ゲート絶縁膜31には、図4に示すように、第一電極CS1の上部であってトランジスタ11のソース電極11Sと重なる部分にコンタクトホール31aが形成されている。また、図5に示すように、信号線Ldの上部であってトランジスタ12のドレイン電極12Dと重なる部分にコンタクトホール31bが形成されている。図6に示すように、トランジスタ12のゲート電極12Gの上部であって走査線接続層24と重なる部分にコンタクトホール31cが、それぞれ形成されている。

30

【0021】

図3～図9に示すように、ゲート絶縁膜31の上には、半導体膜21、チャネル保護膜22、n型半導体膜23が順に形成されている。また、n型半導体膜23の上には、トランジスタ11、12、13のソース電極11S、12S、13S及びドレイン電極11D、12D、13D、走査線接続層24及び共通電源線Laが設けられている。ソース電極11S、12S、13S及びドレイン電極11D、12D、13D、走査線接続層24及び共通電源線Laは、共通の金属層(ドレインメタル)からなる。

【0022】

半導体膜21は、ソース電極11S、12S、13S、ドレイン電極11D、12D、13D、走査線接続層24、共通電源線Laが形成される領域、及び、ゲート電極11G、12G、13Gの上方に形成されている。半導体膜21はアモルファスシリコン(a-Si)等を成膜しパターニングしてなる。

40

【0023】

チャネル保護膜22は半導体膜21の上部であって、ゲート電極11G、12G、13Gの上方に形成されている。チャネル保護膜22は、 SiO_2 、SiN、SiON等の無機絶縁体を成膜しパターニングしてなる。

n型半導体膜23は、半導体膜21の上面に形成されるとともに、一部がチャネル保護膜22と重なるように設けられている。

50

【0024】

共通電源線 L a は縦横に網目状に形成されている。また、共通電源線 L a はトランジスタ 1 1、1 3 のドレイン電極 1 1 D、1 3 D と一体に形成されており、一部がゲート電極 1 1 G、1 3 G と重なるように形成されている。

【0025】

ソース電極 1 1 S は一端がゲート電極 1 1 G、他端が第一電極 C S 1 と重なるように形成されている。図 4 に示すように、ソース電極 1 1 S の一部がコンタクトホール 3 1 a 内に形成されることで、ソース電極 1 1 S と第一電極 C S 1 とが導通する。

ドレイン電極 1 2 D は一部が信号線 L d と重なるように形成されている。図 5 に示すように、ドレイン電極 1 2 D の一部がコンタクトホール 3 1 b 内に形成されることで、ドレイン電極 1 2 D と信号線 L d とが導通する。

10

走査線接続層 2 4 は、走査線 L s とゲート電極 1 2 G とが重なる位置に形成されている。図 6 に示すように、走査線接続層 2 4 の一部がコンタクトホール 3 1 c 内に形成されることで、走査線接続層 2 4 とゲート電極 1 2 G とが導通する。

【0026】

ソース電極 1 2 S、1 3 S は、一部がゲート電極 1 2 G、1 3 G の上方に重なるように形成されている。

ソース電極 1 2 S、1 3 S の上方には、キャパシタ C S の第二電極 C S 2 が形成される。なお、第二電極 C S 2 は有機 E L 素子 4 0 の画素電極 4 1 を兼ねている。

【0027】

20

半導体膜 2 1、チャンネル保護膜 2 2、n 型半導体膜 2 3、ソース電極 1 1 S、1 2 S、1 3 S、ドレイン電極 1 1 D、1 2 D、1 3 D、走査線接続層 2 4 及び共通電源線 L a は、共通の層間絶縁膜 3 2 によって被覆されている。層間絶縁膜 3 2 は S i O₂、S i N、S i O N 等の無機絶縁体を C V D 法もしくはスパッタ法で成膜することにより形成することができる。

【0028】

層間絶縁膜 3 2 には、図 6 に示すように、走査線接続層 2 4 の上部であって走査線 L s の下部にコンタクトホール 3 2 a が形成されている。

また、層間絶縁膜 3 2 には、図 7 に示すように、画素電極 4 1 の下部であってトランジスタ 1 2 のソース電極 1 2 S と重なる部分にコンタクトホール 3 2 b が、画素電極 4 1 の下部であってトランジスタ 1 3 のソース電極 1 3 S と重なる部分にコンタクトホール 3 2 c が、それぞれ形成されている。

30

また、層間絶縁膜 3 2 には、図 8 に示すように、補助共通電源線 s L a の下部であって共通電源線 L a の上部に、コンタクトホール 3 2 d が形成されている。

【0029】

コンタクトホール 3 2 a、3 2 b、3 2 c、3 2 d 内には、導電層 2 5 a、2 5 b、2 5 c、2 5 d が設けられている。導電層 2 5 a、2 5 b、2 5 c、2 5 d は、例えば A l、A l T i、A l T i N d 等、少なくとも A l を含む合金、銅または銀、および銅または銀を含む合金のいずれかからなる。導電層 2 5 a、2 5 b、2 5 c、2 5 d は、例えばスパッタ法で厚さ約 2 0 0 ~ 5 0 0 n m の金属膜を成膜した後、感光性レジストを用いてエッチングすることで形成することができる。

40

【0030】

導電層 2 5 a を介して走査線接続層 2 4 と走査線 L s とが導通する。導電層 2 5 b を介して画素電極 4 1 とソース電極 1 2 S とが導通する。導電層 2 5 c を介して画素電極 4 1 とソース電極 1 3 S とが導通する。導電層 2 5 d を介して共通電源線 L a と補助共通電源線 s L a とが導通する。共通電源線 L a と補助共通電源線 s L a とが一体化することで共通電源線 L a が低抵抗化し、電圧の低下やジュール熱の発生を抑制することができる。

【0031】

層間絶縁膜 3 2 の上部には、走査線 L s、画素電極 4 1、補助共通電源線 s L a が設けられている。走査線 L s、画素電極 4 1、補助共通電源線 s L a は透明な導電性膜をフォ

50

トリソグラフィ法及びエッチング法を用いてパターンングすることによって形成される。このような導電性膜としては、例えば、錫ドープ酸化インジウム（ITO）、亜鉛ドープ酸化インジウム、酸化インジウム（ In_2O_3 ）、酸化スズ（ SnO_2 ）、酸化亜鉛（ZnO）又はカドミウム - 錫酸化物（CTO）を用いることができる。

【0032】

有機EL素子40の画素電極41はキャパシタCSの第二電極CS2を兼ねており、マトリクス状に配列されている。補助共通電源線sLaは、マトリクス状に配列される画素電極41の間に、網目状に形成された共通電源線Laの上部に重なるように横方向に設けられている。走査線Lsは補助共通電源線sLaと平行に、マトリクス状に配列される画素電極41の間に横方向に設けられている。

10

【0033】

画素電極41の外縁部、及び、走査線Ls、補助共通電源線sLaは、共通の保護絶縁膜33により被覆されている。

保護絶縁膜33には、画素電極41の少なくとも一部を露出させる開口部34が形成されている。開口部34が形成されることにより保護絶縁膜33は画素電極41の間を縫うように網目状に形成されるとともに画素電極41の一部外縁部に重なり、画素電極41を囲繞している。

なお、絶縁基板2から保護絶縁膜33までの積層構造がトランジスタレイパネル100である。

【0034】

20

保護絶縁膜33の上部及び開口部34より露出された画素電極41の外縁部には、網目状の隔壁6が形成されている。隔壁6の開口8からは少なくとも一部の画素電極41が露出している。隔壁6は、少なくともトランジスタ11、12、13の一部上に形成されている。

隔壁6は、例えばポリイミド等のポジ型の感光性樹脂により形成されたものであり、トランジスタ11、12、13の各電極、信号線Ld、走査線Ls、共通電源線La、補助共通電源線sLaよりも十分に厚い。隔壁6は、感光性樹脂をトランジスタレイパネル100上に塗布し、フォトマスクを用いてパターンングすることで形成される。

【0035】

30

開口8より露出された画素電極41及び隔壁6には、正孔注入層42が設けられている。正孔注入層42は、画素電極41から担体輸送層43に向けて正孔を注入する機能を有する。この正孔注入層42は、遷移金属酸化物である酸化モリブデン、酸化バナジウム、酸化タングステン、酸化チタン等をスパッタリングすることで形成することができる。特に酸化モリブデンであることが好ましい。

【0036】

正孔注入層42の上部であって開口8内には、担体輸送層43、発光層44が順に形成されている。担体輸送層43は、導電性高分子であるPEDOT及びドーパントであるPSSからなり、発光層44は、ポリフェニレンビニレン系発光材料やポリフルオレン系発光材料等の共役ポリマーからなる。サブピクセルが赤の場合には発光層44が赤色に発光し、サブピクセルが緑の場合には発光層44が緑色に発光し、サブピクセルが青の場合には発光層44が青色に発光するように、それぞれの材料を設定する。この担体輸送層43、発光層44の積層構造が有機EL層である。

40

【0037】

担体輸送層43及び発光層44は、湿式塗布法（例えば、インクジェットプリント法）によって成膜される。この場合、担体輸送層43となるPEDOT及びPSSを含有する有機化合物含有液を画素電極41に塗布して成膜し、その後、発光層44となる共役ポリマー発光材料を含有する有機化合物含有液を塗布して成膜する。なお、厚膜の隔壁6が設けられるので、隣り合う画素電極41に塗布された有機化合物含有液が隔壁6を越えて混ざり合うことを防止することができる。

【0038】

50

なお、発光層 4 4 の上にさらに電子輸送層を設けても良い。また、有機 E L 層は画素電極 4 1 の上に形成された発光層、電子輸送層からなる二層構造であっても良いし、担体輸送層と発光層との組合せは任意に設定できる。また、これらの層構造において適切な層間に担体輸送を制限するインタレイヤ層が介在した積層構造であってもよいし、その他の積層構造であってもよい。

【 0 0 3 9 】

担体輸送層 4 3 及び発光層 4 4 が形成されていない正孔注入層 4 2 の上部、及び、発光層 4 4 の上部には、有機 E L 素子 4 0 のカソード C の一部となる電子注入層 4 5 ががべた一面に成膜されている。電子注入層 4 5 は、画素電極 4 1 よりも仕事関数の低い材料で形成されており、例えば、インジウム、マグネシウム、カルシウム、リチウム、バリウム等のアルカリ金属またはアルカリ土類金属、または希土類金属の少なくとも一種を含む単体又は合金より 1 ~ 1 0 n m の厚さに形成されている。あるいは、電子注入層 4 5 は、上記各種材料の層が積層された積層構造となってもよい。

10

【 0 0 4 0 】

電子注入層 4 5 の上部には、例えばアルミニウム、クロム、銀やパラジウム銀系の合金等の導電性材料を気相成長法によって成膜されたカソード C の一部となる対向電極 (第 2 電極) 4 6 が形成されている。

画素電極 4 1、正孔注入層 4 2、有機 E L 層 (担体輸送層 4 3 及び発光層 4 4)、電子注入層 4 5、対向電極 4 6 の順に積層されたものが有機 E L 素子 4 0 である。

【 0 0 4 1 】

対向電極 4 6 は、図 9 に示すように、トランジスタアレイパネル 1 0 0 の外周部において、層間絶縁膜 3 2 に設けられたコンタクトホール 3 2 e 及び保護絶縁膜 3 3 に設けられたコンタクトホール 3 3 a を介して、ゲート絶縁膜 3 1 上に半導体膜 2 1、n 型半導体膜 2 3 を介して形成された配線 2 6 と接続されている。配線 2 6 は、ソース電極 1 1 S、1 2 S、1 3 S 及びドレイン電極 1 1 D、1 2 D、1 3 D、走査線接続層 2 4 及び共通電源線 L a と共通の金属層からなる。

20

【 0 0 4 2 】

配線 2 6 は、ゲート絶縁膜 3 1 に形成されたコンタクトホール 3 1 d を介して、絶縁基板 2 上に形成されたパッド層 1 4 P と接続されている。パッド層 1 4 P は、ゲート電極 1 1 G、1 2 G、1 3 G、信号線 L d と同様に、ゲートメタルをパターニングすることで形成される。

30

また、配線 2 6 は、コンタクトホール 3 1 d 内において層間絶縁膜 3 2 に形成されたコンタクトホール 3 2 f を介して、パッド層 3 9 と接続されている。パッド層 3 9 は、走査線 L s、画素電極 4 1、補助共通電源線 s L a と同じ透明な導電性膜をフォトリソグラフィ法及びエッチング法を用いてパターニングすることによって形成される。

パッド層 3 9 は、コンタクトホール 3 2 f 内において保護絶縁膜 3 3 に形成されたコンタクトホール 3 3 b により露出されている。この露出部分により外部配線と接続される。

【 0 0 4 3 】

上記の有機 E L 素子 4 0 が形成されたトランジスタアレイパネル 1 0 0 には、図 4 ~ 図 9 に示すように、対向電極 4 6 の上面にパッシベーション膜 4 7 が形成される。パッシベーション膜 4 7 は、例えばアルミナ (Al_2O_3)、SiAlON 等をスパッタリングすることにより成膜することができる。

40

【 0 0 4 4 】

パッシベーション膜 4 7 の上面には封止材 3 が塗布され、封止材 3 により絶縁基板 2 と対向基板 9 とを接合することで有機 E L 素子 4 0 が封止され、有機 E L ディスプレイパネル 1 0 が形成される。有機 E L 素子 4 0 はボトムエミッション型の発光構造を有するので、有機 E L 層 4 2 で発光した光は、画素電極 4 1 及び絶縁基板 2 を介して、絶縁基板 2 の出射面 2 x 側 (図 4 ~ 図 9 の下方) に放射される。尚、各画素 P X における出射面の出射領域 2 A (有機 E L 層 4 2 で発光した光が基板 2 下まで透過する領域) は、図 4 では、左端は隔壁 6 から右端はトランジスタ 1 1 のソース電極 1 1 S までの領域である。また、図

50

7では、左端はトランジスタ13のソース電極13Sから右端はトランジスタ12のソース電極12Sまでの領域である。

【0045】

次に、有機ELディスプレイパネル10の製造工程について図10～図19を用いて説明する。

まず、図10に示すように、透明電極膜を成膜し、パターニングすることで第一電極CS1を形成する。

次に、図11に示すように、Al、AlTi、AlTiNd等の金属によりゲート金属層を形成し、パターニングすることによりゲート電極11G、12G、13G、第一電極CS1、信号線Ld、パッド層14Pを形成する。

10

【0046】

次に、図12に示すように、ゲート絶縁膜31、半導体膜21を順にべた一面に形成する。次に、半導体膜21の上部にSiO₂、SiN、SiON等の無機絶縁体を成膜し、パターニングすることでチャンネル保護膜22を形成する。

【0047】

次に、図13に示すように、n型半導体膜23をべた一面に形成する。次に、ドライエッチングを行うことによりゲート絶縁膜31にコンタクトホール31a～31dを形成する。

【0048】

次に、図14に示すように、ドレイン金属層をべた一面に形成し、半導体膜21及びn型半導体膜23とともにパターニングすることで、ソース電極11S、12S、13S、ドレイン電極11D、12D、13D、走査線接続層24、共通電源線La、配線26を形成する。

20

【0049】

次に、図15に示すように、層間絶縁膜32をべた一面に形成するとともに、ドライエッチングを行うことによりコンタクトホール32a～32fを形成する。

【0050】

次に、図16に示すように、金属膜を成膜し、パターニングすることで導電層25a、25b、25c、25dを形成する。

【0051】

次に、図17に示すように、透明電極膜を成膜し、パターニングすることで、走査線Ls、パッド層39、画素電極41、補助共通電源線sLaを形成する。

30

【0052】

次に、図18に示すように、保護絶縁膜33をべた一面に形成するとともに、ドライエッチングを行うことにより開口部34、コンタクトホール33a、33bを形成する。以上により、トランジスタアレイパネル100が完成する。

【0053】

次に、図19に示すように、ポリイミド系等のポジ型の感光性樹脂材料を塗布し、露光・現像処理を行うことで隔壁6を形成する。

【0054】

その後、正孔注入層42、担体輸送層43、発光層44、電子注入層45、対向電極46、パッシベーション膜47を順に形成し、封止材3を塗布し対向基板9と接合する。以上により、有機ELディスプレイパネル10が完成する。

40

【0055】

本実施形態においては、トランジスタ11、12、13を被覆する層間絶縁膜32にコンタクトホール32b、32cを設け、コンタクトホール32b、32c内に設けられた導電層25b、25cを介して層間絶縁膜32上に設けられた画素電極41とトランジスタ12、13のソース電極12S、13Sとが導通している。このように、トランジスタ11、12、13を形成する層と画素電極41を形成する層とが異なるため、画素電極41を形成する領域がトランジスタ11、12、13の位置によって制約されない。よって

50

、画素電極 4 1 の面積を大きくすることができ、均一な有機 E L 層（担体輸送層 4 3、発光層 4 4）の形成が容易となる。また、画素電極 4 1 の面積を大きくすることで抵抗が小さくなるので、低電流、低電圧駆動が可能となり、有機 E L 素子の発光寿命を飛躍的に延ばすことができる。

【 0 0 5 6 】

さらに、層間絶縁膜 3 2 のコンタクトホール 3 2 a、3 2 b、3 2 c、3 2 d 内に設けた導電層 2 5 a、2 5 b、2 5 c、2 5 d を透明な導電膜（走査線 L s、画素電極 4 1、補助共通電源線 s L a）で被覆するため、導電層 2 5 a、2 5 b、2 5 c、2 5 d の断線による線欠陥を低減することができる。また、導電層 2 5 a、2 5 b、2 5 c、2 5 d が低抵抗化し、電圧の低下やジュール熱の発生を抑制することができる。

10

【 0 0 5 7 】

なお、本発明は、上記実施の形態に限定されることなく、本発明の趣旨を逸脱しない範囲において、種々の改良並びに設計の変更を行ってもよい。例えば、上記実施形態においては、E L ディスプレイパネルのような表示装置について説明したが、本発明はこれに限らず、例えばプリンタヘッド等の露光装置に応用してもよい。

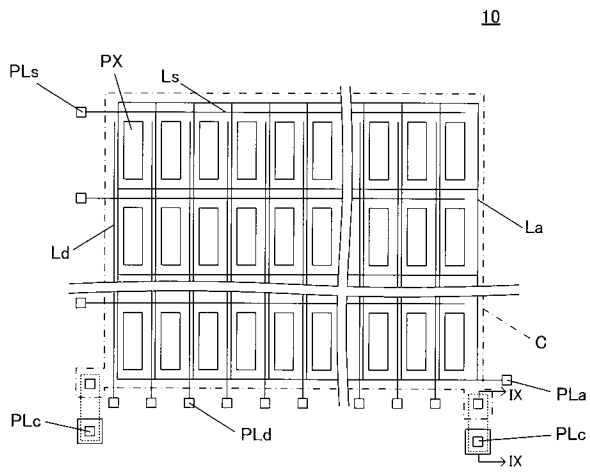
【 符号の説明 】

【 0 0 5 8 】

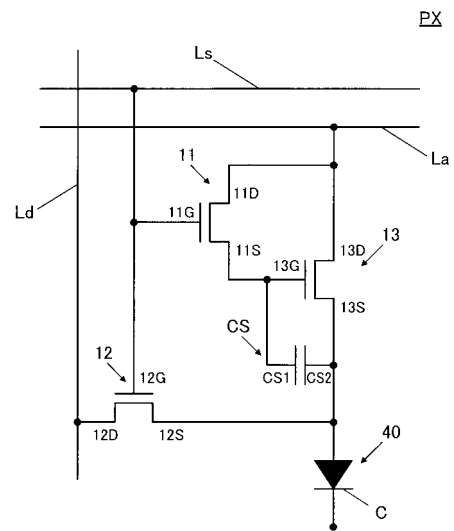
C S	キャパシタ	
C S 1	第一電極	
C S 2	第二電極	20
L d	信号線	
L s	走査線	
L a	共通電源線	
s L a	補助共通電源線	
P X	画素	
P L d、P L s、P L a	端子	
2	基板	
3	封止材	
6	隔壁	
8	開口	30
9	対向基板	
1 0	有機 E L ディスプレイパネル	
1 1、1 2、1 3	トランジスタ	
1 1 D、1 2 D、1 3 D	ドレイン電極	
1 1 G、1 2 G、1 3 G	ゲート電極	
1 1 S、1 2 S、1 3 S	ソース電極	
1 4 P	パッド層	
2 1	半導体膜	
2 2	チャンネル保護膜	
2 3	n 型半導体膜	40
2 4	走査線接続層	
2 5 a、2 5 b、2 5 c、2 5 d	導電層	
2 6	配線	
3 1	ゲート絶縁膜	
3 1 a ~ 3 1 d、3 2 a ~ 3 2 f、3 3 a、3 3 b	コンタクトホール	
3 2	層間絶縁膜	
3 3	保護絶縁膜	
3 4	開口部	
4 0	有機 E L 素子	
4 1	画素電極（第二電極）	50

- 4 2 正孔注入層
- 4 3 担体輸送層
- 4 4 発光層
- 4 5 電子注入層
- 4 6 対向電極
- 4 7 パッシベーション膜
- 1 0 0 トランジスタアレイパネル

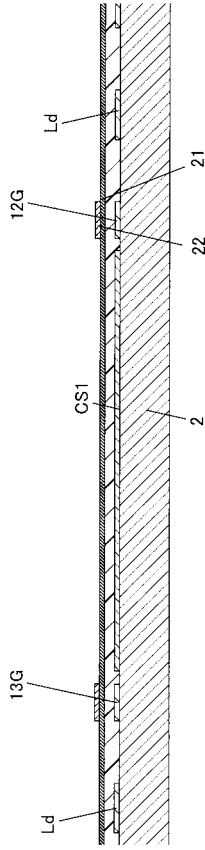
【 図 1 】



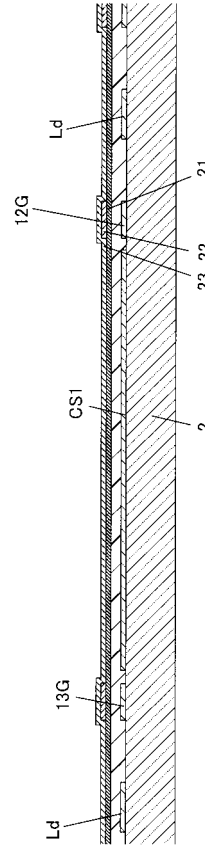
【 図 2 】



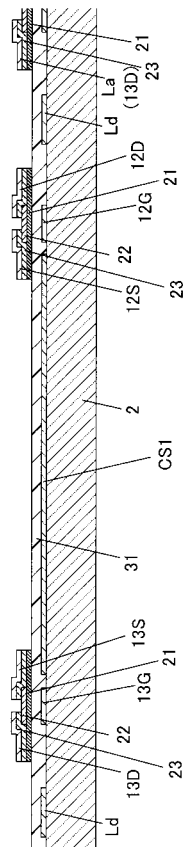
【 図 1 2 】



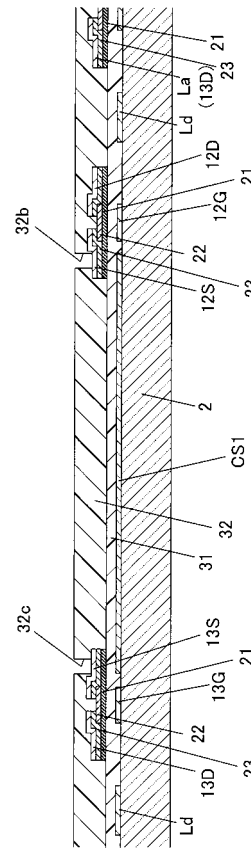
【 図 1 3 】



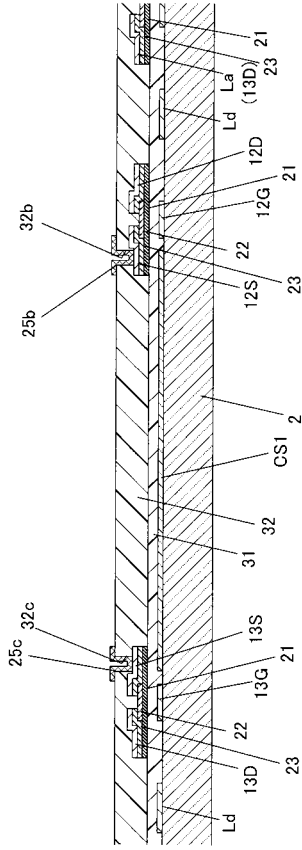
【 図 1 4 】



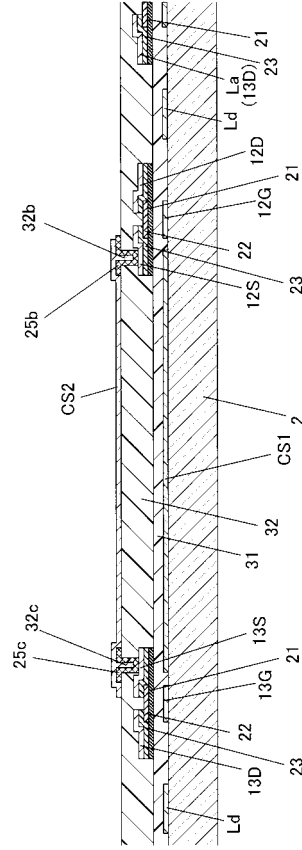
【 図 1 5 】



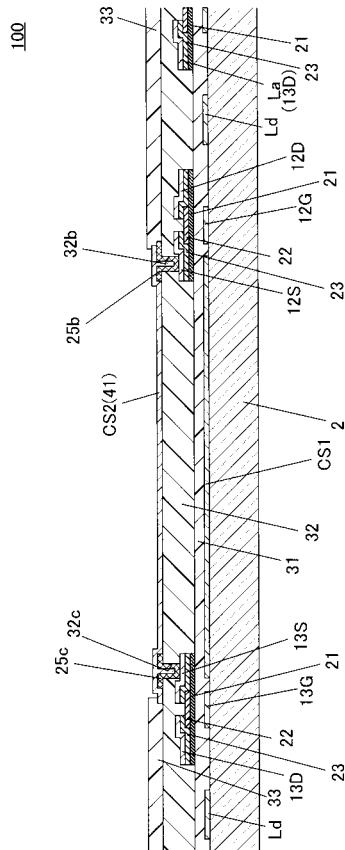
【 図 1 6 】



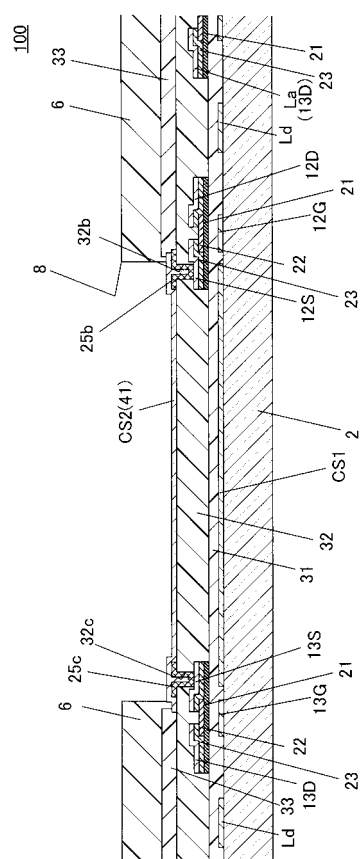
【 図 1 7 】



【 図 1 8 】



【 図 1 9 】



フロントページの続き

(51) Int.Cl.			F I			テーマコード(参考)
<i>H 0 1 L</i>	<i>27/32</i>	<i>(2006.01)</i>	<i>G 0 9 F</i>	<i>9/30</i>	<i>3 6 5 Z</i>	
<i>G 0 9 F</i>	<i>9/00</i>	<i>(2006.01)</i>	<i>G 0 9 F</i>	<i>9/00</i>	<i>3 3 8</i>	