



(12) 发明专利申请

(10) 申请公布号 CN 103425589 A

(43) 申请公布日 2013. 12. 04

(21) 申请号 201310173039. 9

(22) 申请日 2013. 05. 10

(30) 优先权数据

2012-113031 2012. 05. 17 JP

(71) 申请人 索尼公司

地址 日本东京

(72) 发明人 麻生伸吾

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 余刚 吴孟秋

(51) Int. Cl.

G06F 12/02 (2006. 01)

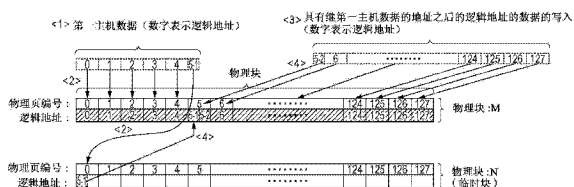
权利要求书2页 说明书11页 附图8页

(54) 发明名称

控制装置、存储装置以及存储控制方法

(57) 摘要

本发明公开了控制装置、存储装置以及存储控制方法,该控制装置包括控制单元,被配置以如此方式来执行控制:在响应于写入请求将数据写入到第一非易失性存储器中经受处理并作为执行擦除操作的单位的物理区域中的情况下;并且在请求写入的数据的末端与第一非易失性存储器中作为执行写入操作的最小单位的物理区域之间的边界不一致的情况下,大小小于最小单位的第一数据存储于预定的临时存储区域中;以及之后在请求将由与第一数据相同的逻辑地址所指定的第二数据写入的情况下,第一数据和第二数据被组合并被写入至经受处理的物理区域中。



1. 一种控制装置,包括:

控制单元,被配置为以以下方式来执行控制:在响应于写入指示而将数据写入到作为第一非易失性存储器中的对象的擦除操作的物理单位中的情况下;并且在被指示写入的所述数据的末端与所述第一非易失性存储器中写入操作的物理最小单位之间的边界不一致的情况下,大小小于所述写入操作的物理最小单位的数据存储在预定的临时存储区域中;以及之后在指示将由与大小小于所述最小单位的所述数据相同的逻辑地址所指定的数据写入的情况下,通过将相同逻辑地址所指定的所述数据与存储在所述预定的临时存储区域中大小小于所述最小单位的所述数据相结合所获得的数据写入至作为所述对象的所述擦除操作的物理单位中。

2. 根据权利要求1所述的控制装置,

其中,所述控制单元基于大小小于所述最小单位的所述数据的逻辑地址的信息,产生数据管理信息,所述数据管理信息用于管理大小小于所述最小单位并存储在所述预定的临时存储区域中的所述数据的存储状态。

3. 根据权利要求1所述的控制装置,

其中,所述第一非易失性存储器中的所述擦除操作的物理单位被设定为所述预定的临时存储区域,以及

其中,所述控制单元将大小小于所述最小单位的所述数据存储在所述擦除操作的物理单位中。

4. 根据权利要求1所述的控制装置,

其中,所述第一非易失性存储器外部的第二非易失性存储器,被设定为所述预定的临时存储区域,以及

其中,所述控制单元将大小小于所述最小单位的所述数据存储在所述第二非易失性存储器中。

5. 根据权利要求1所述的控制装置,

其中,所述控制单元对所述第一非易失性存储器执行写入控制,其中所述第一非易失性存储器是 NAND 型闪速存储器。

6. 根据权利要求2所述的控制装置,

其中,所述数据管理信息是所述逻辑地址和所述物理区域彼此相关的信息。

7. 一种存储装置,包括:

第一非易失性存储器;以及

控制单元,被配置为以以下方式来执行控制:在响应于写入指示而将数据写入到作为第一非易失性存储器中的对象的擦除操作的物理单位中的情况下;并且在被指示写入的所述数据的末端与所述第一非易失性存储器中写入操作的物理最小单位之间的边界不一致的情况下,大小小于所述写入操作的物理最小单位的数据存储在预定的临时存储区域中;以及之后在指示将由与大小小于所述最小单位的所述数据相同的逻辑地址所指定的数据写入的情况下,通过将相同逻辑地址所指定的所述数据与存储在所述预定的临时存储区域中大小小于所述最小单位的所述数据相结合所获得的数据写入至作为所述对象的所述擦除操作的物理单位中。

8. 一种控制方法,包括:

以以下方式来执行控制：在响应于写入指示而将数据写入到作为第一非易失性存储器中的对象的擦除操作的物理单位中的情况下；并且在被指示写入的所述数据的末端与所述第一非易失性存储器中写入操作的物理最小单位之间的边界不一致的情况下，大小小于所述写入操作的物理最小单位的数据存储在预定的临时存储区域中；以及之后在指示将由与大小小于所述最小单位的所述数据相同的逻辑地址所指定的数据写入的情况下，通过将由相同逻辑地址所指定的所述数据与存储在所述预定的临时存储区域中大小小于所述最小单位的所述数据相结合所获得的数据写入至作为所述对象的所述擦除操作的物理单位中。

## 控制装置、存储装置以及存储控制方法

### 技术领域

[0001] 本发明涉及控制装置、存储装置以及非易失性存储器的存储控制方法,更具体地,涉及在请求写入的数据末端不匹配非易失性存储器中执行写入操作的最小单位的物理区域之间边界的情况下所执行的处理。

### 背景技术

[0002] 使用非易失性存储器(诸如 NAND 型闪速存储器)的存储装置变得越来越广泛地使用。非易失性存储器用在存储卡、固态驱动器(SSD)、嵌入式多媒体卡(eMMC)等中,用于例如各种类型的电子装置、信息处理装置。

[0003] 日本未审查专利申请公开第 2009-70098 号、第 2007-334852 号、第 2007-193838 号以及第 2007-58840 号公开了使用闪速存储器的存储装置。

[0004] 物理地址被用作非易失性存储器中物理存储区域中的地址。通过使用该物理地址,来设置物理块、物理页以及物理扇区。多个物理扇区组成物理页,而多个物理页组成物理块。

[0005] 以每物理块的方式执行擦除操作(擦除),而可以每物理页的方式执行写入操作(编程)以及读出操作(读出)。

[0006] 主机装置使用逻辑地址来指定地址。具有逻辑地址的逻辑块和逻辑页与上述的物理地址相关。因此,在请求存取实际的闪速存储器的情况下,逻辑地址转换成物理地址,并通过该物理地址来存取实际的闪速存储器。

[0007] 这里,通过主机装置请求写入至存储装置的数据,不具有每次都匹配非易失性存储器的物理页(该物理页是执行写入操作的最小单位)之间边界的末端。

[0008] 在请求写入的数据末端不匹配物理页之间边界的情况下,该数据的末尾部分是具有大小小于物理页的数据(以下,如此数据被称为小于页面大小的数据)。因为执行写入操作的最小单位是上述的物理页,所以,在继小于页面大小的数据的地址之后的逻辑地址所指定的数据(即,继小于页面大小的数据之后的数据),是稍后请求要被写入的情况下,如何写入所请求要写入的数据的头部(该头部的大小也小于物理页的大小)是一个问题。

[0009] 在现有方法中,被设计成:不管请求写入的数据末端是否匹配物理页之间的边界,请求写入的数据的整体写入到经受处理的物理块中。之后,在写入数据的末端不匹配物理页之间的边界并且写入数据之后的数据被请求写入的情况下,因为存在执行写入操作的最小单位是物理页的规则,所以,已写入的小于页面大小的数据与所请求要写入的小于页面大小的数据(其为请求要写入的数据的头部)相结合。然后,将具有物理页大小的结合后数据新写入另一物理页中。

### 发明内容

[0010] 在上述现有方法中,在请求写入数据末端不匹配物理页之间边界的情况下,将数据的末端部分、小于页面大小的数据写入到经受处理的物理块中。之后,在与小于页面大小

的数据成对的数据(即,由与小于页面大小的数据相同的逻辑地址所指定的数据)被请求写入的情况下,通过该数据与小于页面大小的数据结合所获得的数据,被写入另一物理页中,结合后的数据具有物理页的大小。

[0011] 然而,在如此的现有方法中,如上所述,因为通过组合小于页面大小的数据片所获得的数据被新写入另一物理页中,组合后的数据具有物理页的大小,所以发生了很多次碎片收集。

[0012] 因为发生了很多次碎片收集,所以,存在的问题在于处理速度降低以及执行碎片收集的装置的寿命缩短。

[0013] 鉴于上述的情况而做出本技术。在写入具有不匹配物理区域(执行写入操作的最小单位)之间边界的末端的数据的情况下,期望减少发生碎片收集次数,并防止处理速度降低以及执行碎片收集的装置寿命的缩短。

[0014] 根据本技术的实施方式,在本技术中提供了一种具有以下结构的控制装置。

[0015] 即,本技术中的控制装置包括控制单元,被配置为以以下方式来执行控制:在响应于写入请求将数据写入到第一非易失性存储器中经受处理并作为执行擦除操作的单位的物理区域中的情况下;并且在请求写入的所述数据的末端与所述第一非易失性存储器中作为执行写入操作的最小单位的物理区域之间的边界不一致的情况下,大小小于所述最小单位的数据存储在预定的临时存储区域中;以及之后在请求将由与大小小于所述最小单位的所述数据相同的逻辑地址所指定的数据写入的情况下,通过将由相同逻辑地址所指定的所述数据与存储在所述预定的临时存储区域中大小小于所述最小单位的所述数据相结合所获得的数据写入至经受处理的所述物理区域中。

[0016] 此外,根据本技术的执行方式,在本技术中提供了一种具有以下结构的存储装置。

[0017] 即,在本技术中的该存储装置包括第一非易失性存储器。

[0018] 此外,本技术中的存储装置包括控制单元,控制单元,被配置为以以下方式来执行控制:在响应于写入请求将数据写入到第一非易失性存储器中经受处理并作为执行擦除操作的单位的物理区域中的情况下;并且在请求写入的所述数据的末端与所述第一非易失性存储器中作为执行写入操作的最小单位的物理区域之间的边界不一致的情况下,大小小于所述最小单位的数据存储在预定的临时存储区域中;以及之后在请求将由与大小小于所述最小单位的所述数据相同的逻辑地址所指定的数据写入的情况下,通过将由相同逻辑地址所指定的所述数据与存储在所述预定的临时存储区域中大小小于所述最小单位的所述数据相结合所获得的数据写入至经受处理的所述物理区域中。

[0019] 如上所述,在不同于现有方法的本技术方法中,在请求写入具有不匹配物理区域之间边界的末端的数据,并且该数据包括大小小于最小单位的数据的情况下,具有大小小于最小单位的数据不写入到经受处理的物理区域中,而是写入到预定的临时存储区域中。此后,在请求写入由与大小小于最小单位的数据相同的逻辑地址所指定数据的情况下,由大小小于最小单位的数据相同的逻辑地址所指定的数据与大小小于最小单位并存储在预定的临时存储区域中的数据相结合所获得的数据被写入到经受处理的物理区域中。

[0020] 与现有的方法不同,在这样的本技术中,现有方法中由于将大小小于最小单位的数据写入到经受处理的物理区域中所执行的碎片收集次数可被减少。可减少发生碎片收集的次数,并可因此减小处理速度的降低,以及减小执行碎片收集的装置的寿命的缩短。

[0021] 在本技术中,在具有不匹配非易失性存储器的物理区域之间边界的末端的数据被写入的情况下,可减少发生碎片收集的次数,并可减小处理速度的降低,以及减小执行碎片收集的装置的寿命的缩短

#### 附图说明

[0022] 图 1 是示出了根据实施方式的存储装置的内部结构的框图;

[0023] 图 2 是示意性示出了根据实施方式的物理块和物理页之间关系的示图;

[0024] 图 3 是用于描述现有方法的示图,在该现有方法中,不允许在相同物理块中存在具有相同逻辑地址的物理页;

[0025] 图 4 是用于描述现有方法的示图,在该现有方法中,允许在相同物理块中存在具有相同逻辑地址的物理页;

[0026] 图 5 是用于描述作为第一实施方式的写入方法的示图;

[0027] 图 6 是示出了小于页面大小的数据管理信息的结构示例的示图;

[0028] 图 7 是示出了产生小于页面大小的数据管理信息的步骤的流程图;

[0029] 图 8 是示出了在第一实施方式中写入数据时所执行的处理的流程图;以及

[0030] 图 9 是用于描述作为第二实施方式的写入方法的示图。

#### 具体实施方式

[0031] 接下来,将描述本技术中的实施方式。

[0032] 第一实施方式

[0033] 图 1 是示出了作为根据本发明实施方式的存储装置示例的存储卡 1 的内部结构的框图。

[0034] 存储卡 1 连接至主机装置 2,并用作存储装置。该主机装置 2 可以是各种类型的电子装置以及信息处理装置中的一种,这些装置的示例包括诸如个人计算机、数码相机、视频相机、音频播放器,视频播放器、游戏机,便携式电话或个人数字助理(PDA)等的信息终端。

[0035] 存储卡 1 包括控制单元 11、内部随机存取存储器(RAM) 12、设备接口 13、缓冲器 RAM14、闪速存储器 15 以及非易失性(NV)存储器 16。

[0036] 控制单元 11 包括中央处理单元(CPU),并执行存储卡 1 中所有的控制操作。因此,控制单元 11 顺序地执行内部 RAM12 中所存储的指令代码。控制单元 11 主要响应于从主机装置 2 所发的送命令来执行数据写入和数据读出。因此,控制单元 11 控制设备接口 13 发送数据至和接收数据自主机装置 2 的操作、控制缓冲器 RAM14 的写入数据和读出数据的操作以及控制存取闪速存储器 15 的操作。

[0037] 内部 RAM12 包括例如静态随机存取存储器(SRAM)。内部 RAM12 用以存储由控制单元 11 所执行的程序(固件),并用作工作区域。

[0038] 设备接口 13 执行至和自主机装置 2 的通信。

[0039] 缓冲器 RAM14 用以缓冲至和自主机装置 2 的传输数据(要被写入的数据以及要被读出的数据)。

[0040] 闪速存储器 15 是非易失性存储器。在此示例中,使用 NAND 型闪速存储器。

[0041] NV 存储器 16 是其中存储有在各种类型的处理中由控制单元 11 所使用的数据的非

易失性存储器。

[0042] 在要写入数据的情况下,作为存储卡 1 的基本操作,除了写入请求之外,还从主机装置 2 发送写入地址(逻辑地址)、要被写入的数据、数据的大小。

[0043] 从主机装置 2 所发送的数据由设备接口 13 接收,并由缓冲器 RAM14 缓冲。在控制单元 11 所执行的控制下,数据写入到闪速存储器 15 中。控制单元 11 根据写入请求、写入地址以及数据大小,控制这些操作。

[0044] 在数据要被读出的情况下,除读出请求外,还从主机装置 2 发送读出地址(逻辑地址)以及数据大小。基于读出地址和数据大小,控制单元 11 从闪速存储器 15 读出被请求的数据,并由缓冲器 RAM14 来缓冲被读出的数据。另外,控制单元 1 对缓冲的读出数据执行错误校正处理等。然后,读出数据从缓冲器 RAM14 传送至设备接口 13,并发送至主机装置 2。

[0045] 在闪速存储器 15 中,物理地址用作物理存储区域中的地址。通过使用物理地址来设置物理块、物理页以及物理扇区。多个物理扇区组成物理页,并且多个物理页组成物理块。

[0046] 图 2 是示意性示出了物理块和物理页之间关系的示意图。

[0047] 在此实施方式中,物理块包含 128 个物理页。

[0048] 这里,每个物理页被划分成多个物理扇区,其在图 2 中未示出。

[0049] 以每物理块方式执行擦除操作(擦除)。可以每物理页方式执行写入操作(编程)以及读出操作(读出)。即,物理块是作为执行擦除操作的最小单位(最小擦除单位)的物理区域,而物理页是作为执行写入操作的最小单位(最小写入单位)的物理区域。

[0050] 主机装置 2 使用逻辑地址来指定地址。由逻辑地址所指定的逻辑块、逻辑页以及逻辑扇区与上述的物理地址相关。即,控制单元 11 通过将逻辑地址与物理地址相关,来产生逻辑和物理地址管理信息。在控制单元 11 从主机装置 2 接收存取请求的情况下,控制单元 11 通过参照逻辑和物理地址管理信息,将主机装置 2 所指定的逻辑地址转化成对应的物理地址。控制单元 11 通过使用最终的物理地址,执行闪速存储器 15 的实际存取操作。

[0051] 接下来,由主机装置 2 请求要写入或读取的数据(通过主机装置 2 使用逻辑地址管理的数据)在以下被称为“主机数据”

[0052] 现有的通常写入方法包括不允许在相同物理块中存在具有相同逻辑地址的物理页的写入方法,如图 3 中所示。

[0053] 在图 3 中,假定在经受处理(写入处理)的物理块(称为物理块 M)中尚未存储任何东西。

[0054] 此外,在图 3 中,假定要写入经受处理的物理块 M 中的主机数据之中,由逻辑地址 0、1、2、3 和 4 以及逻辑地址 5 的前一半(以下称为逻辑地址 5-1)所指定的数据在第一写入请求中被请求写入,并且,由逻辑地址 5 的后一半(以下称为逻辑地址 5-2)以及逻辑地址 6 至逻辑地址 127 所指定的数据在第二写入请求中被请求写入。即,假定末端不匹配物理页之间边界的数据在第一写入请求中被请求写入,而随后的数据(由随后的逻辑地址所指定的数据)在第二写入请求中被请求写入。

[0055] 在响应于写入主机数据的第一写入请求的情况下,如图 3 中由 <1> 所标示的,请求要写入的主机数据(逻辑地址 0 至 5-1),从图 3 中由 <2> 所标示的第一物理页(具有物理页编号 0 的物理页)顺序地写入到物理块 M 中。

[0056] 即,在物理块中,物理页从第一物理页(具有物理页编号 0 的物理页)来顺序地使用。

[0057] 作为如此写入处理的结果,大小小于物理页的数据(以下,这种数据被称为小于页面大小的数据),被存储在物理块 M 的最后使用的物理页中。

[0058] 这里,如上所述,在物理块的物理页从具有物理页编号 0 的物理页顺序地使用的条件下,上述“最后使用的物理页”是在此时间点时执行最近数据写入处理的物理页。

[0059] 假定在执行图 3 中由 <2> 所示处理后,如图 3 中 <3> 所标示,发出了写入主机数据的第二写入请求。

[0060] 由逻辑地址 5-2 所指定的数据,是第二写入请求中请求要被写入的数据的头部。因为执行写入操作的最小单位是物理页,所以不可能将逻辑地址 5-2 所指定的数据写入到具有逻辑页编号 5 的物理页中,该物理页存储有逻辑地址 5-1 所指定的小于页面大小的数据。

[0061] 此外,在图 3 中的情况下,不允许在相同物理块中存在具有相同逻辑地址的物理页。因此,也不可能将逻辑地址 5-2 所指定的数据写入到物理块 M 中。

[0062] 然后,在此情况下,将响应于第一写入请求的、由逻辑地址 0 到 4 所指定并存储在物理块 M 中的数据(即,除小于页面大小的数据外的主机数据),从如图 3 中由 <4> 所标示的第一物理页首先顺序地写入到物理块 N (新准备的)中,以响应于图 3 中由 <3> 所标示的第二写入请求。

[0063] 然后,如图 3 中 <5> 所标示,由逻辑地址 5-1 所指定的数据(其是响应于第一写入请求所执行处理的结果而所获得的小于页面大小的数据),被读取、被暂时存储并与在第二写入请求中请求要被写入的数据的头部相结合。结合后的数据写入到物理块 N 的随后物理页中。

[0064] 结果,当满足了不允许在相同物理块中存在具有相同逻辑地址的物理页的条件时,可适当地处理小于页面大小的数据。

[0065] 然而,以图 3 中所示的现有方法,每次处理小于页面大小的数据时,必需将小于页面大小的数据复制到新准备的物理块 N 中。即,发生了碎片收集。

[0066] 如上所述,以图 3 中所示的现有方法,发生了很多次碎片收集。结果,处理速度降低并且执行碎片收集的装置的寿命会缩短。

[0067] 图 4 示出了作为允许在相同物理块中存在具有相同逻辑地址的物理页的情况下的另一现有方法的写入方法。

[0068] 在图 4 中,同样假定在经受处理(写入处理)的物理块 M 中尚未存储任何东西,并且在第一写入请求中请求写入由逻辑地址 0 到逻辑地址 5-1 所指定的数据,以及在第二写入请求中请求写入由逻辑地址 5-2 到逻辑地址 127 所指定的数据。

[0069] 同样在此情况下,响应于图 4 中由 <1> 所标示的用于写入主机数据的第一写入请求,请求写入的主机数据(逻辑地址 0 到逻辑地址 5-1)从如图 4 中由 <2> 所标示的第一物理页顺序地写入到物理块 M 中。即,同样在此情况下,将小于页面大小的数据(逻辑地址 5-1)存储在物理块 M 中在此时间点时最后使用的物理页中。

[0070] 接下来,发出了图 4 中由 <3> 所标示的第二写入请求。因为在图 4 中所示的方法中,允许在相同物理块中存在具有相同逻辑地址的物理页,所以,可将小于页面大小的数据

(逻辑地址 5-2) 写入到物理块 M 中。在这里, 逻辑地址 5-2 是第二写入请求中请求要写入的数据的头部。

[0071] 然后, 在此情况下, 如由图 4 中 <4> 所标示, 首先响应于图 4 中由 <3> 所标示的第二写入请求, 读取小于页面大小的数据 (逻辑地址 5-1), 其为在具有物理页编号 5 的物理页中所存储的、并产生于响应第一写入请求所执行的处理的小于页面大小的数据。被读取的小于页面大小的数据与第二写入请求中所请求写入的数据相结合。结合后的数据写入到物理块 M 中随后的物理页, 其为此时间点时继最后使用的物理页之后。

[0072] 注意, 在此情况下的第二写入请求中, 请求写入了多达逻辑地址 127 的主机数据。此外, 因为执行擦除操作的单位是物理块, 所以, 不可能重写具有物理页编号 5 的物理页中所存储的小于页面大小的数据、产生于响应第一写入请求所执行的处理的小于页面大小的数据。

[0073] 因此, 在图 4 中由 <4> 所示的主机数据写入到物理块 M 中的情况下, 不可能写入第二写入请求中所请求要写入的数据之中的数据 (逻辑地址 127), 其要被写入到物理块 M 中的最后物理页中。

[0074] 因此, 如图 4 中 <5> 所示, 除物理块 M 外, 需要准备另一新物理块 (物理块 N)。由逻辑地址 0 到逻辑地址 4 所指定的、存储在物理块 M 中的具有物理页编号 0 到物理页编号 4 的物理页中的数据, 以及由逻辑地址 5 到逻辑地址 126 所指定的存储在物理块 M 中具有物理页编号 6 到物理页编号 127 的物理页中的数据被读取。然后, 将逻辑地址 0 到逻辑地址 126 所指定的读取数据从其第一物理页顺序地写入到物理块 N 中, 而将逻辑地址 127 所指定的数据写入到物理块 N 中的最后物理页 (物理页编号 127)。

[0075] 结果, 由随后逻辑地址所指定的数据可存储在一个物理块中。

[0076] 根据图 4 中所示的现有方法, 不同于图 3 中所示的现有方法, 允许在相同物理块中存在具有相同逻辑地址的物理页。因此, 每次处理小于页面大小的数据, 不会发生碎片收集; 然而, 在完成具有物理块大小以及由随后逻辑地址所指定的数据的写入之前, 必须将物理块中所存储的数据最少复制到另一物理块中一次。因此, 发生了碎片收集。

[0077] 因此, 即使在图 4 所示的现有方法中, 在处理中也发生了相对多次的碎片收集。结果, 对于图 4 中所示的现有方法, 仍然存在着处理速度降低以及执行碎片收集的装置的寿命缩短的问题。

[0078] 鉴于上述的情况而做出第一实施方式。在数据的末端不匹配物理区域 (执行写入操作的最小单位) 之间边界的情况下, 期望减少发生碎片收集次数, 并防止处理速度降低以及装置寿命缩短。

[0079] 图 5 是用于描述作为第一实施方式的写入方法的示图。

[0080] 在不同于现有方法的第一实施方式中, 在请求写入的数据的末端不匹配物理区域之间边界并包括小于页面大小的数据的情况下, 该小于页面大小的数据不被写入到经受处理的物理块中。该小于页面大小的数据暂时存储在预定的临时存储区域中。之后, 在请求写入由与上述小于页面大小的数据相同的逻辑地址 (相同页地址) 指定的数据的情况下, 由相同逻辑地址所指定的数据与预定的临时存储区域中所存储的小于页面大小的数据相结合, 并且结合后的数据写入到经受处理的物理块中。

[0081] 接下来, 将使用示例来描述根据第一实施方式的写入方法。

[0082] 在图 5 中,假定在第一写入请求中,请求写入由逻辑地址 0 到逻辑地址 5-1 所指定的主机数据,如图 5 中<1>所标示。

[0083] 这里,同样在此情况下,假定在经受处理的物理块 M 中尚未存储任何东西。

[0084] 在第一实施方式中,响应于图 5 中<1>所示的第一写入请求,如图 5 中<2>所标示,由逻辑地址 0 到逻辑地址 5-1 所指定的数据之中,除逻辑地址 5-1 所指定的数据(小于页面大小的数据)之外的数据,从具有物理页编号 0 的物理页顺序地写入到物理块 M 中。

[0085] 然后,逻辑地址 5-1 所指定的数据(小于页面大小的数据),被写入到闪速存储器 15 所准备的物理块 N 中。

[0086] 这里,物理块 N 是为了临时存储这种小于页面大小的数据而由控制单元 11 所准备的物理块。接下来,这种物理块也被称为“临时块”。

[0087] 然后,假定在发出图 5 中<1>所示的第一写入请求后,如图 5 中<3>所示,继第一写入请求中所请求的主机数据的逻辑地址之后的逻辑地址所指定的主机数据,被请求写入。如图 5 中所示,由<3>所示的主机数据是由逻辑地址 5-2 到逻辑地址 127 所指定的数据。

[0088] 响应于图 5 中<3>所示的写入请求,如图 5 中<4>所示,首先读取在充当临时块的物理块 N 中所存储的小于页面大小的数据(逻辑地址 5-1),然后,被读取的小于页面大小的数据与图 5 中<3>所示的主机数据中所存在的小于页面大小的数据(逻辑地址 5-2)相结合。结合后的数据写入到具有物理页编号 5 的物理页中,其为此时间点时继最后使用的物理页之后的物理页。然后,图 5 中<3>所示的其余主机数据(逻辑地址 6 到逻辑地址 127),以顺序的方式写入物理块 M 中具有物理页编号 6 到物理页编号 127 的随后物理页中。

[0089] 这里,以下为做出确认而再次声明。如上所述,从继最后使用的物理页之后的物理页来写入数据的原因是,物理块中的物理页被假定从具有物理页编号 0 的物理页顺序地使用。

[0090] 如上所述,在第一实施方式中,在末端不匹配物理区域之间边界的数据被请求写入并包括小于页面大小的数据的情况下,该小于页面大小的数据被写入到闪速存储器 15 中所准备的临时块中。之后,由与小于页面大小的数据相同逻辑地址所指定的数据被请求写入的情况下,由相同逻辑地址所指定的数据,与预定的临时存储区域中临时存储的小于页面大小的数据相结合,并且,结合后的数据写入到经受处理的物理块中。

[0091] 在不同于现有方法的第一实施方式中,小于页面大小的数据不写入到经受处理的物理块中。因此,比较于现有方法,可减少发生碎片收集的次数。因此,可减少处理速度的降低以及执行碎片收集的装置的寿命的缩短。

[0092] 这里,在末端不匹配物理页之间边界的数据被请求写入并包括小于页面大小的数据,并且之后请求写入与该小于页面大小的数据成对的数据(即,由与该小于页面大小的数据相同逻辑地址所指定的数据)的情况下,根据第一实施方式,搜寻这里所讨论的用于该小于页面大小的数据的临时块。为了在此情况下加速此搜寻,在第一实施方式中,产生用于管理临时块中小于页面大小的数据的存储状态的小于页面大小的数据管理信息。

[0093] 图 6 示出了小于页面大小的数据管理信息的结构示例。

[0094] 如图 6 中所示,小于页面大小的数据管理信息是逻辑地址和物理页编号彼此相关的信息。更具体地,小于页面大小的数据管理信息,是在临时块中所存储的小于页面大小的数据的逻辑地址,与关于临时块中存储有小于页面大小的数据的物理页编号的信息相关的

信息。

[0095] 控制单元 11 产生这种小于页面大小的数据管理信息,并将该小于页面大小的数据管理信息存储在例如 NV 存储器 16 或闪速存储器 15 的预定存储器中。

[0096] 在控制单元 11 识别临时块中由对象逻辑地址所指定的小于页面大小的数据的位置的情况下(小于页面大小的数据是否存在以及小于页面大小的数据存储在何处),控制单元 11 参照小于页面大小的数据管理信息。如果未使用这种小于页面大小的数据管理信息,那么,有必要顺序地读取临时块中所存储的小于页面大小的数据片,并获得关于小于页面大小的数据片中的每一个的逻辑地址的信息。然而,根据第一实施方式,其中,根据小于页面大小的数据管理信息,来识别作为对象数据的小于页面大小的数据的位置,不必顺序地读取临时块中所存储的小于页面大小的数据片。结果,可缩短用于搜寻作为对象数据的小于页面大小的数据所需要的处理时间。

[0097] 图 7 是示出了用于产生上述小于页面大小的数据管理信息的处理的流程图。

[0098] 这里,控制单元 11 根据在例如闪速存储器 15 或 NV 存储器 16 的预定存储器中所存储的程序,执行图 7 中所示的处理以及图 8 中所示的后续处理。

[0099] 在图 7 中,在步骤 S101,控制单元 11 首先执行临时块中的读取操作,并在步骤 S102 获得小于页面大小的数据(临时块中所存储的小于页面大小的数据)的逻辑地址。此后,在步骤 S103,控制单元 11 基于关于所获得逻辑地址的信息,产生小于页面大小的数据管理信息。即,通过将关于在步骤 S102 中所获得的小于页面大小的数据的逻辑地址的信息与关于存储了小于页面大小的数据的临时块中物理页编号的信息相关,来产生小于页面大小的数据管理信息。

[0100] 在步骤 S104,控制单元 11 将如上所述所产生的小于页面大小的数据管理信息,存储在预定存储器中。如上所述,期望存储有小于页面大小的数据管理信息的存储器示例是 NV 存储器 16、闪速存储器 15 等。

[0101] 这里,为了加快搜寻的速度,期望每次将小于页面大小的数据写入到临时块中时,执行如图 7 中所示用于产生小于页面大小的数据管理信息的处理。

[0102] 可选地,还可使用一种方法,其中,至少当控制单元 1 启动时,执行用于产生小于页面大小的数据管理信息的处理。

[0103] 可选地,还可使用一种方法,其中,每  $n$  次将小于页面大小的数据写入到临时块中时( $n$  是大于或等于 2 的自然数),执行用于产生小于页面大小的数据管理信息的处理。

[0104] 在每次将小于页面大小的数据写入到临时块中执行用于产生小于页面大小的数据管理信息的处理的情况下,不必每个情况都来执行图 7 中所示的作为用于产生小于页面大小的数据管理信息的处理的处理。在每次将小于页面大小的数据写入到临时块中而执行图 7 中所示处理的情况下,每次执行这种写入处理,需要重新构建临时块中所存储的所有小于页面大小的数据的逻辑地址和物理地址之间的关系。在这点上,图 7 中所示的处理可认为是无效率的。因此,在每次将小于页面大小的数据写入到临时块中而执行图 7 中所示处理的情况下,可使用一种方法,其中,将新写入到临时块中的小于页面大小的数据的逻辑地址和物理地址之间的关系,添加至现有小于页面大小的数据管理信息。

[0105] 这里,在使用图 7 中所示的用于重新构建临时块中所存储的所有小于页面大小的数据的逻辑地址和物理地址之间关系的处理情况下,可提高小于页面大小的数据管理信息

对抗例如数据损坏的可靠性。

[0106] 图 8 示出了写入主机数据时要执行的处理。

[0107] 在图 8 中,在步骤 S201,响应于写入主机数据的写入请求、从主机装置 2 所发送的写入请求,控制单元 11 获得要被写入的主机数据、其逻辑地址等。

[0108] 具体地,经由设备接口 13,控制单元 11 将从主机装置 2 发送的主机数据临时存储在缓冲器 RAM14 中。此外,控制单元 11 获得要写入的主机数据的逻辑地址以及经由设备接口 13 所接收的写入请求中的其数据量。

[0109] 此后,在步骤 S202,控制单元 11 确定是否存在小于页面大小的数据。即,基于关于在步骤 S201 中所获得主机数据的数据量的信息,确定主机数据是否包括小于页面大小的数据(即,此时所请求写入的主机数据的末端是否不匹配物理页之间的边界)。

[0110] 如果在步骤 S202 中,确定此时所请求写入的主机数据的末端匹配物理页之间的边界,并且获得了表示主机数据不具有小于页面大小的数据的否定结果,那么该处理进行至步骤 S203。在步骤 S203,控制单元 11 写入该主机数据。即,在此情况下,控制单元 11 将该主机数据从继最后使用的物理页之后的物理页顺序地写入到经受处理的物理块中。

[0111] 另一方面,如果在步骤 S202 中,确定此时请求写入的主机数据的末端不匹配物理页之间的边界,并且获得了表示主机数据包括小于页面大小的数据的肯定结果,那么该步骤进行至步骤 S204。在步骤 S204 中,控制单元 11 参照小于页面大小的数据管理信息。在步骤 S205,控制单元 11 确定匹配逻辑地址所指定的小于页面大小的数据是否存储在临时块中。即,控制单元 11 确定与步骤 S202 中所检测到小于页面大小的数据相同的逻辑地址(逻辑页地址)所指定的小于页面大小的数据是否存储在临时块中。

[0112] 在步骤 S205,如果获得了表示在临时块中没有存储有匹配地址所指定的小于页面大小的数据的否定结果,那么该处理进行至步骤 S206。在步骤 S206,控制单元 11 将步骤 S202 中所检测到的小于页面大小的数据写入到临时块中。然后,在步骤 S208,控制单元 11 写入其余的主机数据。通过以上描述应理解,从继最后使用的物理页之后的物理页,将其余的主机数据写入到经受处理的物理块中的物理页。

[0113] 另一方面,在步骤 S205,如果获得了表示在临时块中存储有匹配地址所指定的小于页面大小的数据的肯定结果,那么该处理进行至步骤 S207。在步骤 S207,控制单元 11 将临时块中所存储的小于页面大小的数据与此时的小于页面大小的数据(步骤 S202 中所检测到的小于页面大小的数据)相结合,并将结合后的数据写入到一个物理页中。然后,在步骤 S208,控制单元 11 写入其余的主机数据。

[0114] 与现有方法不同,通过执行图 8 中所示的处理,可减少碎片收集的次数。结果,可减少处理速度的降低,以及减少执行碎片收集的装置的寿命的缩短。

[0115] 第二实施方式

[0116] 接下来,将描述第二实施方式。

[0117] 在第二实施方式中,小于页面大小的数据不写入到闪速存储器 15 的临时块中,而是写入到闪速存储器 15 外部的预定存储器中。

[0118] 具体地,在此示例中,小于页面大小的数据写入到 NV 存储器 16 中。

[0119] 图 9 示出了根据第二实施方式的写入方法。

[0120] 作为示例,图 9 示出了类似于图 5 中所示的上述情况的请求写入主机数据的情况。

从图9和图5之间的比较显然的是,第二实施方式与第一实施方式的不同之处在于:小于页面大小的数据存储在NV存储器16中,该小于页面大小的数据包括在写入请求中请求写入的数据中,并具有不匹配物理页之间的边界的末端。

[0121] 这里,以下为做出确认而再次声明。在此情况下,产生用于管理NV存储器16中所存储的小于页面大小的数据的信息,作为小于页面大小的数据管理信息。具体地说,控制单元11在此情况下产生通过将NV存储器16中所存储的每个小于页面大小的数据的逻辑地址与存储了小于页面大小的数据的NV存储器16中的物理地址相关的信息,作为小于页面大小的数据管理信息。

[0122] 此外,当此情况下执行写入处理时,执行类似于图8中所示的处理,其中,用“NV存储器16”来替换步骤S205、步骤S206以及步骤S207中的短语“临时块”。

[0123] 根据第二实施方式,可防止闪速存储器15的大部分存储容量(即,用于用户数据的存储容量)被用以临时存储小于页面大小的数据。

[0124] 变形例

[0125] 以上,已描述了根据本发明的实施方式;然而,本发明不应限于所述的示例。

[0126] 例如,在实施例中使用了存储卡1;然而,本发明也可以适用于对于分离安装有闪速存储器15和控制单元11的情况。

[0127] 这里,对于各种存储器卡、SSD、eMMC等,本发明可以是适用的。

[0128] 此外,作为示例,以上已描述了本发明应用至具有NAND型闪速存储器的存储装置的情况;然而,本发明可优选地应用至将数据写入到其中作为执行擦除操作的单位的物理块大小大于物理页的NV存储器中的情况,物理页是执行写入操作的最小单位。要被使用的NV存储器的类型不应限于NV型闪速存储器。

[0129] 此外,本发明可具有以下结构。

[0130] (1)一种控制装置包括控制单元,被配置为以以下方式来执行控制:在响应于写入请求将数据写入到第一非易失性存储器中经受处理并作为执行擦除操作的单位的物理区域中的情况下;并且在请求写入的所述数据的末端与所述第一非易失性存储器中作为执行写入操作的最小单位的物理区域之间的边界不一致的情况下,大小小于所述最小单位的数据存储在预定的临时存储区域中;以及之后在请求将由与大小小于所述最小单位的所述数据相同的逻辑地址所指定的数据写入的情况下,通过将相同逻辑地址所指定的所述数据与存储在所述预定的临时存储区域中大小小于所述最小单位的所述数据相结合所获得的数据写入至经受处理的所述物理区域中。

[0131] (2)在根据(1)所述的控制装置中,所述控制单元基于大小小于所述最小单位的所述数据的逻辑地址的信息,产生数据管理信息,所述数据管理信息用于管理大小小于所述最小单位并存储在所述预定的临时存储区域中的所述数据的存储状态。

[0132] (3)根据(1)或(2)所述的控制装置中,第一非易失性存储器中的物理区域被设定为预定的临时存储区域,并且所述控制单元将大小小于所述最小单位的所述数据存储在所述物理区域中。

[0133] (4)根据(1)或(2)所述的控制装置中,第一非易失性存储器外部的第二非易失性存储器被设定为预定的临时存储区域,并且所述控制单元将大小小于所述最小单位的所述数据存储在所述第二非易失性存储器中。

[0134] (5)根据(1)至(4)中任一项所述控制装置中,所述控制单元对所述第一非易失性存储器执行写入控制,其中所述第一非易失性存储器是 NAND 型闪速存储器。

[0135] 本发明包含于 2012 年 5 月 17 日向日本专利局提交的日本在先专利申请 JP2012-113031 中所公开的主题,将其全部内容结合于此作为参考。

[0136] 本领域的技术人员应当理解,根据设计要求和因素,可以进行各种修改、组合、子组合和变形,只要它们在所附权利要求或其等同物的范围之内。

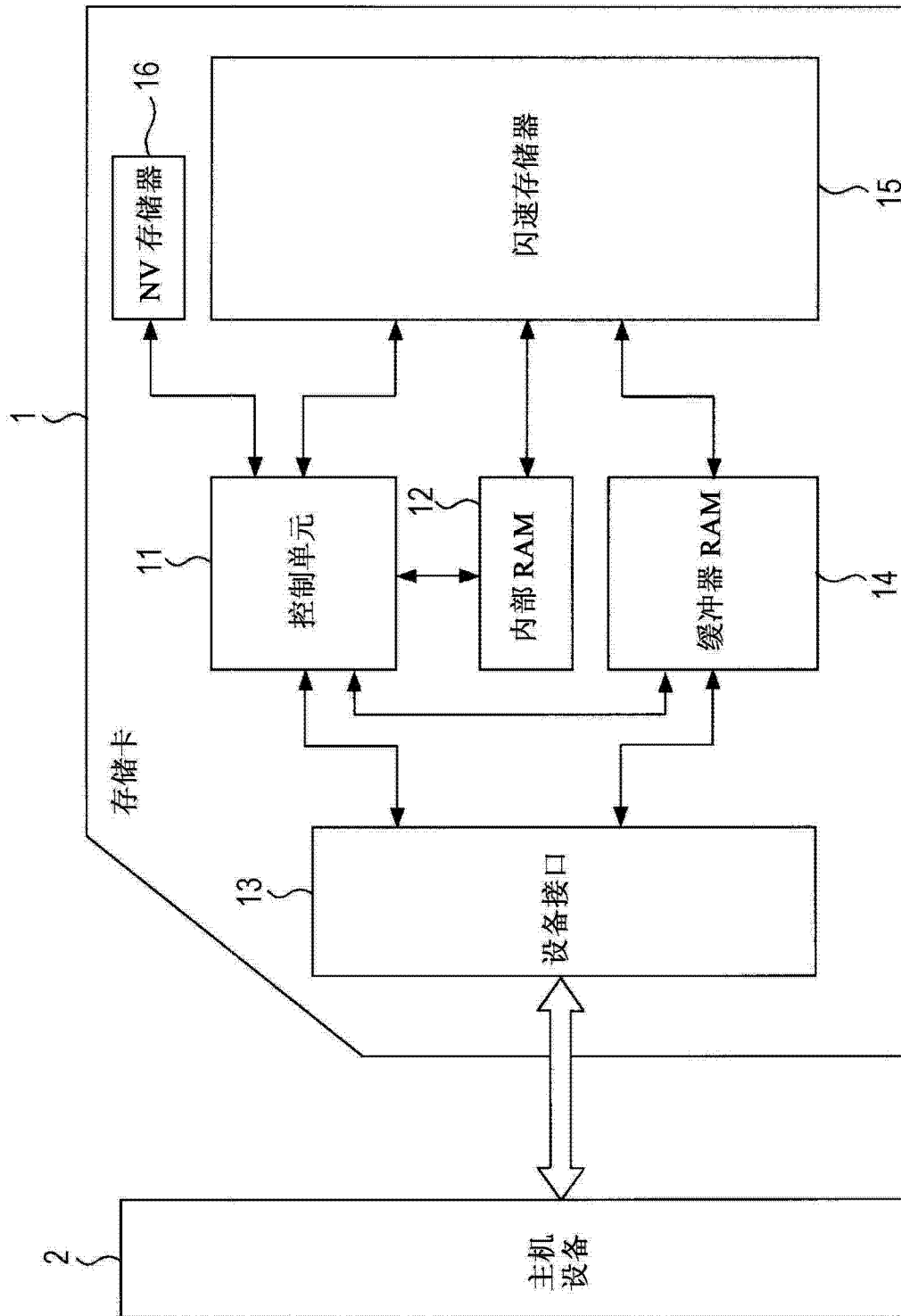


图 1

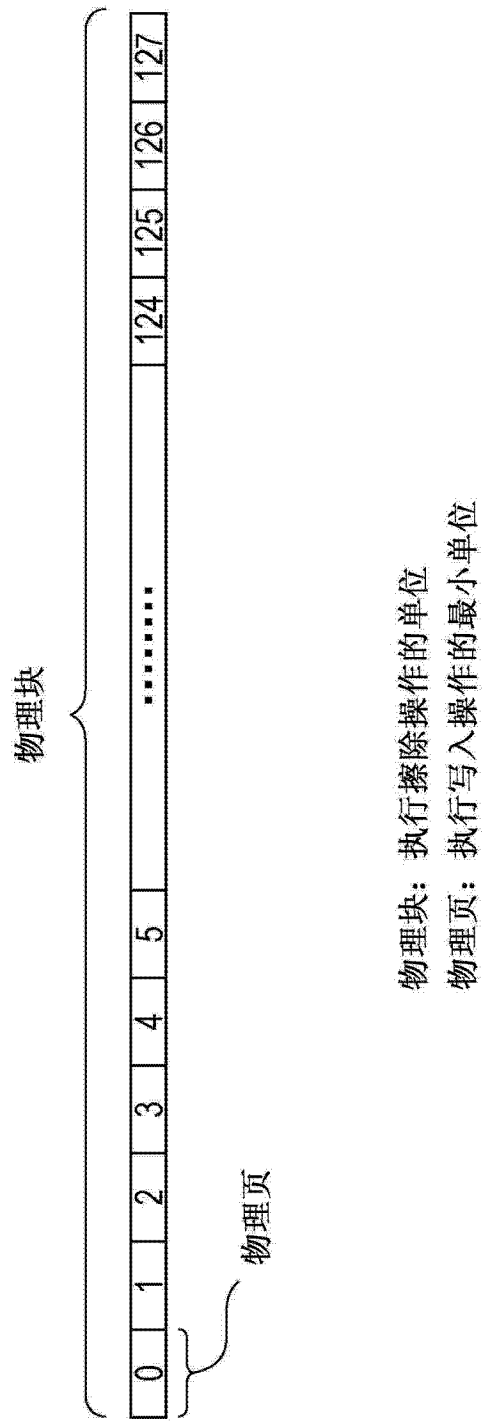


图 2

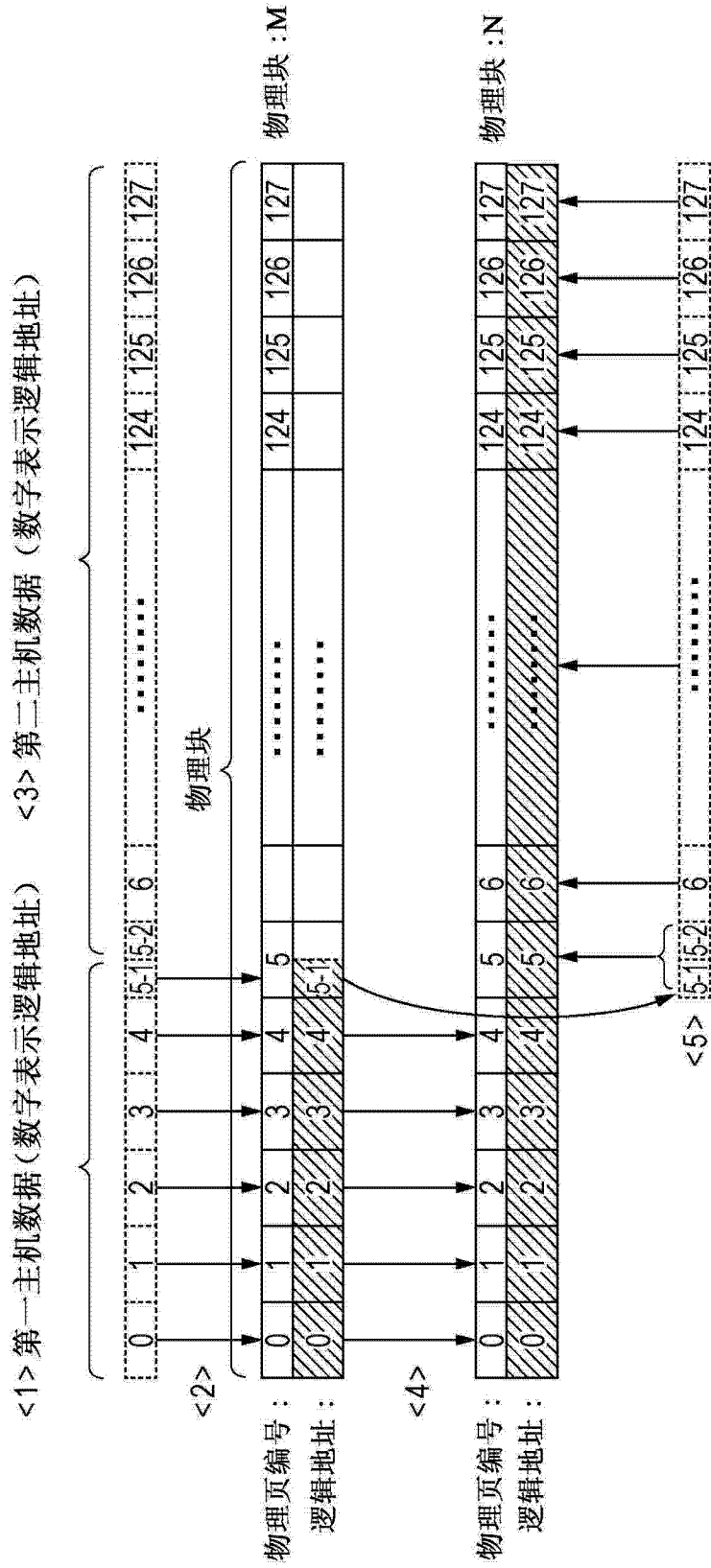


图 3

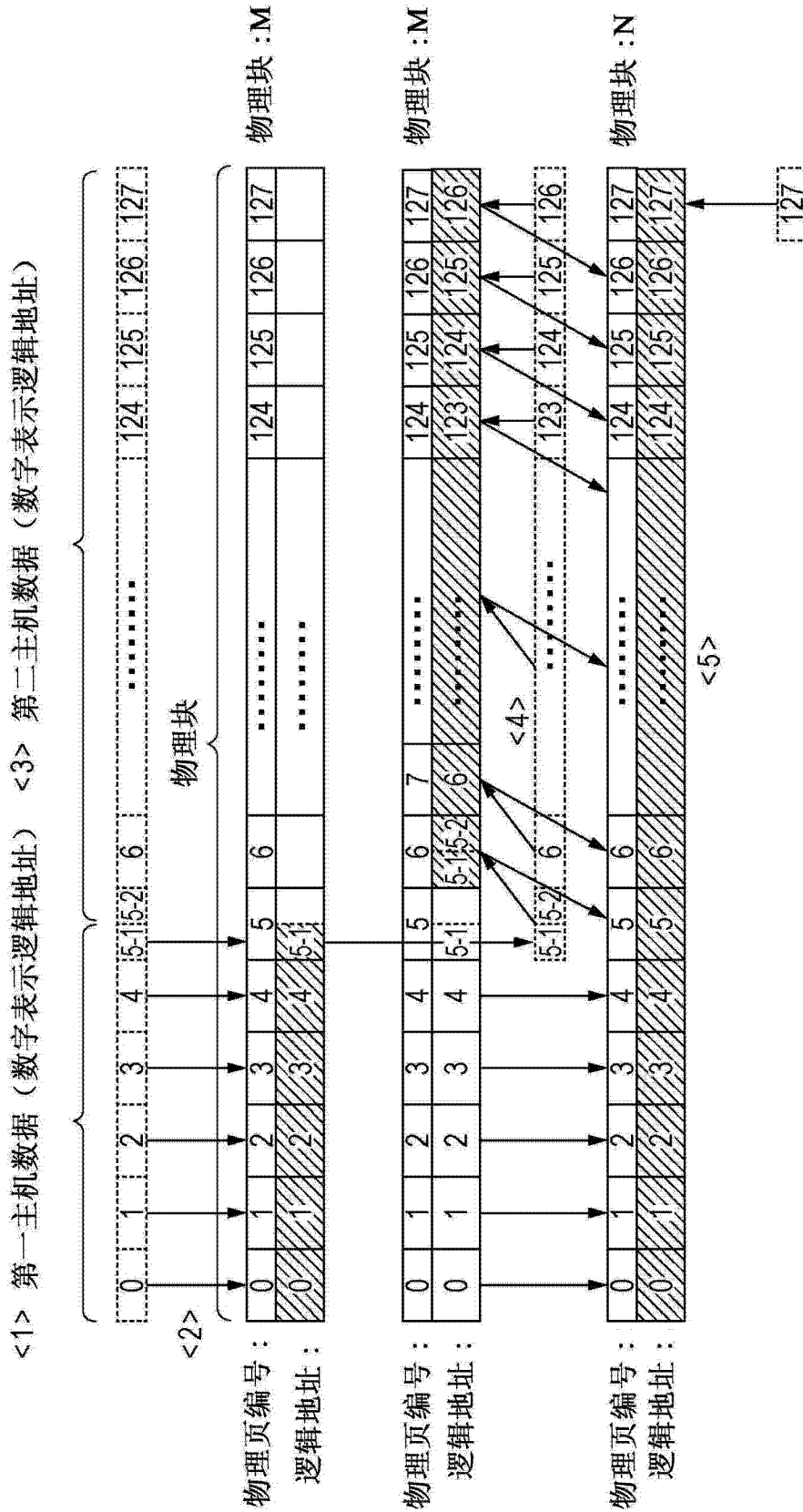


图 4

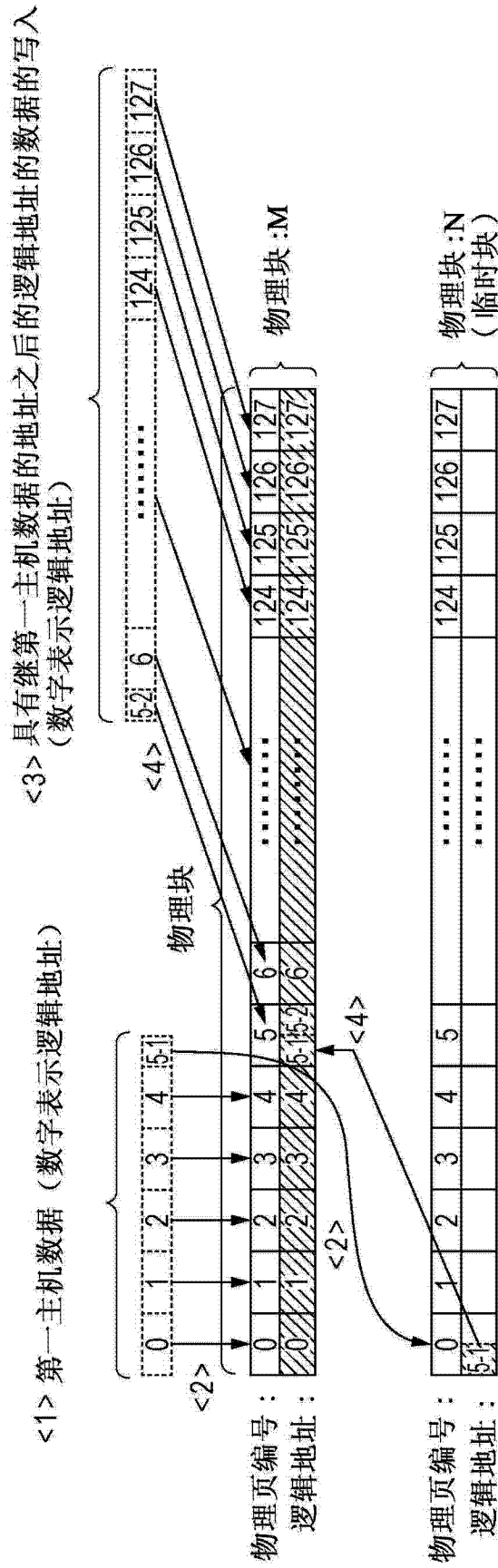


图 5

逻辑地址	物理页编号
逻辑地址	物理页编号
逻辑地址	物理页编号
⋮	⋮
逻辑地址	物理页编号
逻辑地址	物理页编号

图 6

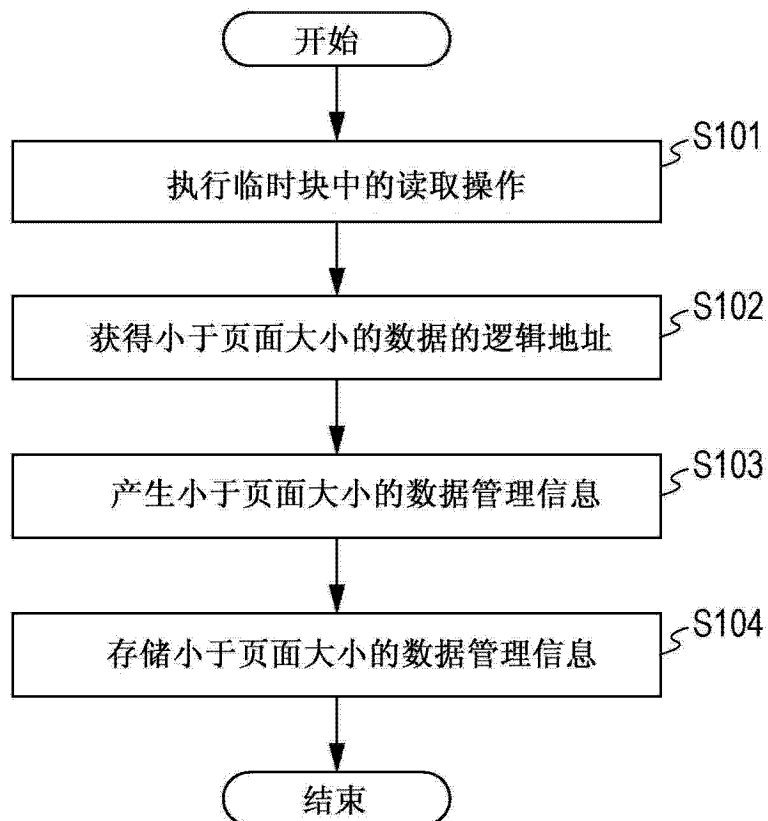


图 7

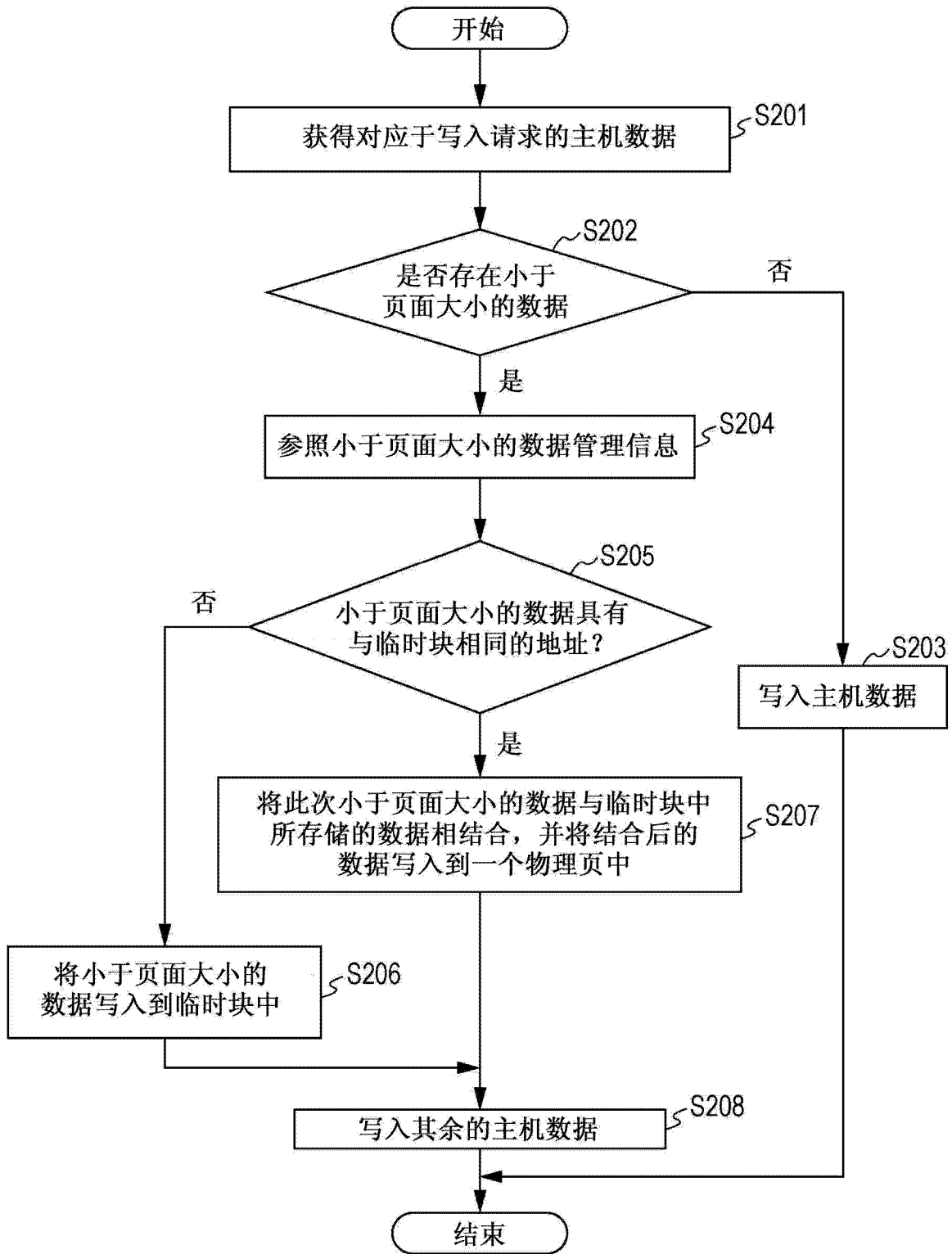


图 8

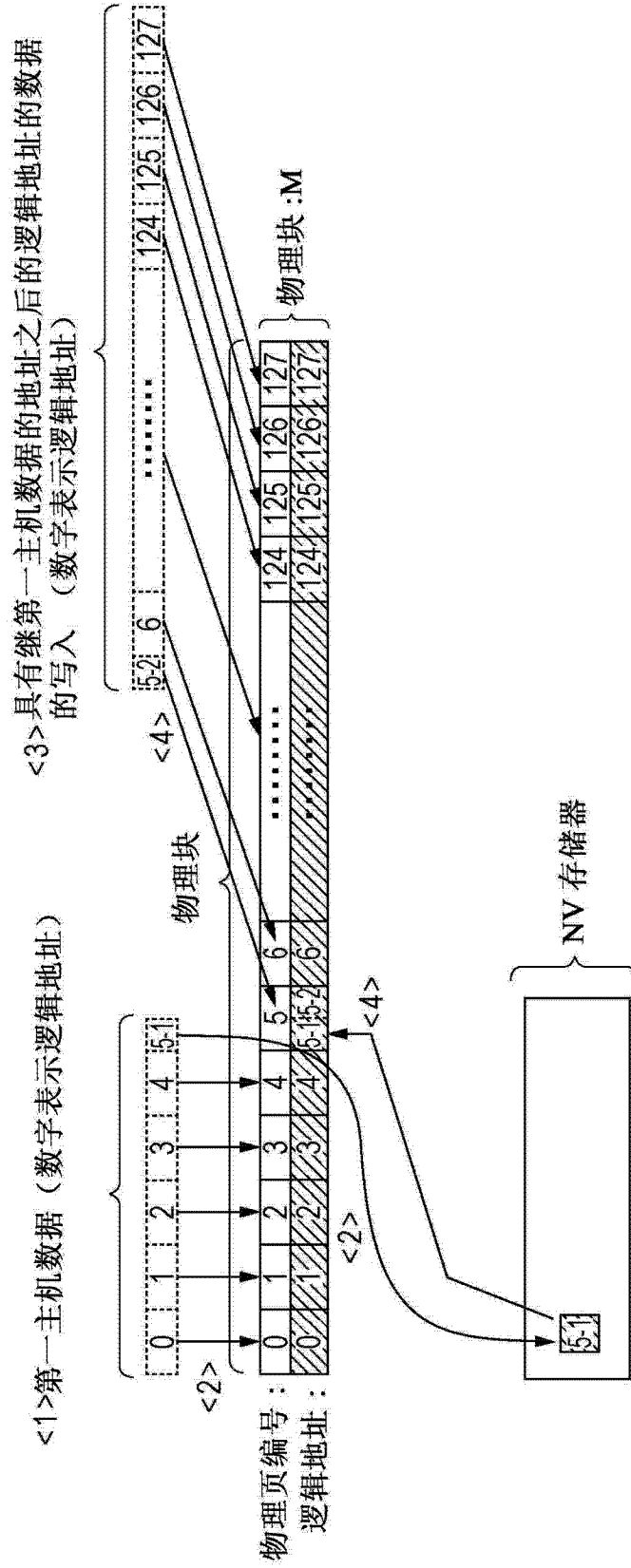


图 9