

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4006111号

(P4006111)

(45) 発行日 平成19年11月14日(2007.11.14)

(24) 登録日 平成19年8月31日(2007.8.31)

(51) Int. Cl.

H04N 5/335 (2006.01)

F I

H04N 5/335 E

請求項の数 9 (全 13 頁)

(21) 出願番号 特願平10-273648  
 (22) 出願日 平成10年9月28日(1998.9.28)  
 (65) 公開番号 特開2000-106652(P2000-106652A)  
 (43) 公開日 平成12年4月11日(2000.4.11)  
 審査請求日 平成14年5月23日(2002.5.23)

(73) 特許権者 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100065385  
 弁理士 山下 穰平  
 (72) 発明者 篠原 真人  
 東京都大田区下丸子3丁目30番2号 キ  
 ヤノン株式会社内  
 審査官 松田 岳士

最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【特許請求の範囲】

【請求項1】

光電変換素子と光信号電荷を蓄積し電圧変換出力するトランジスタとを光電変換画素内に有し、前記光電変換画素の出力線を介して接続され、前記トランジスタと共に反転増幅型アンプを形成する電流負荷用トランジスタを備えた固体撮像装置において、

前記反転増幅型アンプと同構成のトランジスタから成る増幅手段により、前記光電変換画素のリセット電圧を供給する電圧供給回路を設けたことを特徴とする固体撮像装置。

【請求項2】

請求項1に記載の固体撮像装置において、前記電圧供給回路にボルテージホロアであるオペアンプを設けたことを特徴とする固体撮像装置。

【請求項3】

請求項1又は2に記載の固体撮像装置において、前記電圧供給回路を複数設けたことを特徴とする固体撮像装置。

【請求項4】

請求項1に記載の固体撮像装置において、前記光電変換画素は、光電変換素子であるフォトダイオードと、光信号電荷を蓄積し電圧変換出力するトランジスタと、前記光電変換画素を選択するためのスイッチ用トランジスタと、前記フォトダイオードをリセットするリセット用トランジスタとから構成されていることを特徴とする固体撮像装置。

【請求項5】

請求項1に記載の固体撮像装置において、前記光電変換画素の出力線を介して接続され

10

20

、前記光電変換画素で光電変換された電荷を蓄積する容量を設け、該容量を前記光電変換画素の再リセットに用いたことを特徴とする固体撮像装置。

【請求項 6】

請求項 1 に記載の固体撮像装置において、前記電圧供給回路は、前記増幅手段の入力部に対応した部分と出力部に対応した部分とを接続した接続部の電圧をリセット電圧として供給することを特徴とする固体撮像装置。

【請求項 7】

請求項 1 に記載の固体撮像装置において、前記電圧供給回路は、前記増幅手段の電圧変換用トランジスタの制御電極部と電流負荷用トランジスタの出力部との接続点の電圧をリセット電圧として供給することを特徴とする固体撮像装置。

10

【請求項 8】

光電変換素子と光信号電荷を蓄積し電圧変換出力するトランジスタとを光電変換画素内に有し、前記光電変換画素の出力線を介して接続され、前記トランジスタと共に反転増幅型アンプを形成する電流負荷用トランジスタを備えた固体撮像装置において、

前記反転増幅型アンプと同構成のトランジスタから成る増幅手段により、前記光電変換画素のリセット電圧を供給する電圧供給回路と、前記光電変換画素の出力線を介して接続され、前記光電変換画素で光電変換された電荷を蓄積する容量としてクランプ機能を有するソースフォロワとを設け、該ソースフォロワを再リセットに用いたことを特徴とする固体撮像装置。

【請求項 9】

20

請求項 8 に記載の固体撮像装置において、前記クランプ機能を有するソースフォロワのリセット電位を出力する、該ソースフォロワと同型のソースフォロワとオペアンプを設けたことを特徴とする固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、固体撮像装置内に光電変換画素のリセット電圧を供給する自己補償型の電圧供給回路を有する固体撮像装置に関する。

【0002】

【従来の技術】

30

図 6 は従来技術である信号増幅型の固体撮像装置の回路図である。

【0003】

同図において、1 は画素であり、画素 1 は、光信号を電荷に変換するフォトダイオード 2 と、光信号電荷を蓄積して電圧変換して出力する増幅用 MOS トランジスタ 3 と、画素 1 の選択スイッチである選択用 MOS トランジスタ 4、フォトダイオード 2 と増幅用 MOS トランジスタ 3 をリセットするリセット用 MOS トランジスタ 5 から構成されている。

【0004】

また、画素 1 をリセットするための素子として、画素 1 をリセットするリセット用 MOS トランジスタ 8 と、リセット用 MOS トランジスタ 8 にリセットパルスを供給するための端子 13 と、画素 1 にリセット電圧を一時的に供給するためのリセット電圧端子 9 と、画素 1 中のリセット用 MOS トランジスタ 5 にスイッチパルスを入力するための端子 18 と、端子 18 からのパルスが印加される行を垂直シフトレジスタ 24 の出力によって選択する行選択用 MOS トランジスタ 19 を有している。

40

【0005】

さらに、画素 1 からの出力電圧を蓄積するための素子として、画素 1 の出力電圧を一時的に蓄積するための容量 10 と、垂直出力線 6 の電荷を容量 10 に書き込み・読み出しする MOS トランジスタ 11 と、MOS トランジスタ 11 に書き込み・読み出し用のパルスを供給するための端子 14 と、増幅用 MOS トランジスタ 3 とともに反転型アンプを形成するための電流負荷用の MOS トランジスタ 7 と、MOS トランジスタ 7 にロードパルスを供給するための端子 15 と、MOS トランジスタ 3 及び 7 に電源電圧を供給するための電

50

源端子12と、選択用MOSトランジスタ4に転送パルスを供給するための端子16と、端子16からのパルスにバッファをかけるバッファMOSトランジスタ17を有している。

【0006】

そして、画素1からの出力電圧を読み出すための素子として、画素信号を出力する垂直出力線6と、各画素1の出力電圧を出力するための水平出力線20と、水平シフトレジスタ25の出力によって、容量10の蓄積電圧を水平出力線20に転送するための転送MOSトランジスタ21と、水平出力線20を増幅出力するプリアンプ22と、プリアンプ22の出力端子23と、垂直シフトレジスタ24の垂直シフトレジスタ線26、26'と、水平シフトレジスタ25の水平シフトレジスタ線27、27'を有している。

10

【0007】

本図においては、簡単のため、 $2 \times 2$ の画素配列を示している。また、図6におけるMOSトランジスタはN型MOSトランジスタを表わすものとするが、当然P型MOSトランジスタで形成して、駆動パルスの極性、電源とグラウンドとを反転させてもかまわない。

【0008】

図7は、図6に示す回路を駆動するパルスタイミングチャートを示しており、図7を用いつつ従来の固体撮像装置の動作の説明をする。

【0009】

固体撮像装置は、最初に、画素1のリセットが、垂直シフトレジスタ線26を介して垂直シフトレジスタ24の出力によって行われ、このリセット動作は、出力線26により第1

20

【0010】

リセット動作は、まず端子13及び18をHighとして、行選択用MOSトランジスタ19によって選択された行のMOSトランジスタ5とリセット用MOSトランジスタ8をONし、光信号電荷が残留するフォトダイオード2のカソード及び増幅用MOSトランジスタ3のゲートをリセットする。従って、リセット電圧端子9から供給される電圧を $V_{RS}$ とすると、画素1のリセット電圧は $V_{RS}$ となる。

【0011】

次に端子14、及び15、16をHighレベルとして、MOSトランジスタ11、及び7、4（行選択用MOSトランジスタ17により選択された行に限る）をONすることにより、画素1のリセット直後の出力を容量10に蓄積する。このリセット後の出力電圧を、 $[V_{RS} + N_s]$ とする。その後、画素1を $[V_{RS} + N_s]$ に再リセットするにあたり、垂直出力線6をリセット用MOSトランジスタ8を通してリセット電圧端子9の電圧である $V_{RS}$ にリセットすべく端子13をONする。

30

【0012】

端子13をOFFした後、端子14及び18をHighレベルとして、MOSトランジスタ11及び5を通して、画素1を容量10の電圧 $[V_{RS} + N_s]$ に再リセットする。

【0013】

次に、電荷の蓄積動作及び読み出し動作について説明する。光電変換された光信号電荷がフォトダイオード2及び増幅用MOSトランジスタ3のゲートに蓄積される。所定期間経過後に、垂直シフトレジスタ線26等を介して、垂直シフトレジスタ24からの信号を選択された行のMOSトランジスタ3及び5に供給し、端子15及び16をHighレベルとして、MOSトランジスタ7と選択された行のMOSトランジスタ3により、垂直出力線6に上記光電変換された画素1の電圧を反転増幅させて読み出す。そして、水平シフトレジスタ25を走査して、水平シフトレジスタ線27等を通じてMOSトランジスタ21を順次選択することにより、各画素1の出力電圧が、出力線20にプリアンプ22を介して信号出力端子23から読み出されるという動作をする。

40

【0014】

ここで、 $V_{IN}$ を画素1への入力電圧とし、 $V_0$ を出力電圧とし、 $g_s$ をMOSトランジスタ3と7で形成される反転増幅型アンプのゲインとすると、MOSトランジスタ3と7で形

50

成される反転増幅型アンプの入出力特性が、

$$V_0 = -g_s \cdot V_{IN} + V_C$$

で表わされる。ここで、 $V_C$ は電源電圧とMOSトランジスタ3及び7のしきい値等で決まる電圧である。従って、画素1に蓄積された信号電圧分を $-S$ とすると、 $V_{IN}$ に該当する電圧は、 $[V_{RS} + N_S - S]$ であるので、読み出される画素出力 $V_0$ は、

$$V_0 = -g_s (V_{RS} + N_S - S) + V_C$$

と表わされる。

#### 【0015】

一方、画素1のリセット時の動作から、 $V_{IN}$ に該当する電圧は、リセット電圧 $V_{RS}$ であり、 $V_0$ に該当する電圧は、容量10の蓄積電圧である $[V_{RS} + N_S]$ であるので

$$V_{RS} + N_S = -g_s \cdot V_{RS} + V_C$$

が成り立つ。したがって、

$$N_S = -(g_s + 1) V_{RS} + V_C$$

となり、 $V_0$ は、

$$\begin{aligned} V_0 &= -g_s (-g_s \cdot V_{RS} + V_C - S) + V_C \\ &= g_s^2 \cdot V_{RS} + (1 - g_s) V_C + g_s \cdot S \end{aligned}$$

となる。

#### 【0016】

なお、上記の電圧 $V_C$ は、MOSトランジスタ3と7のしきい値電圧によって変動する。

#### 【0017】

一般に、各画素1を構成するMOSトランジスタ3のパラメータは画素ごとに多少なりともばらつくので、画素1のオフセットレベルである $[g_s^2 V_{RS} + (1 - g_s) V_C]$ は画素ごとの固定パターンノイズとして表われることになる。

#### 【0018】

したがって、 $S/N$ 比を上げるために、このノイズを除く必要があり、 $g_s = 1$ となるように、MOSトランジスタ3と7のパラメータを決めていた。

#### 【0019】

##### 【発明が解決しようとする課題】

しかしながら、上記の従来技術においては、画素1をリセットするにあたり各画素1ごとの増幅型アンプのゲイン $g_s$ のばらつきによる固定パターンノイズが抑えられないという欠点があった。すなわち、 $g_s$ を1に設定しようとしても、実際には、各画素1毎のパラメータが異なるため、各画素1毎に異なるゲインのずれが生じ、各画素毎に異なる固定パターンノイズが表れることがある。

#### 【0020】

具体的には、各画素1毎に異なるゲインのズレを $g_s$ とすると、ゲイン $g_s$ は、 $1 + g_s$ と表せ、各画素1のオフセット電位は、 $[(1 + g_s)^2 V_{RS} - g_s \cdot V_C]$ となり、各画素1で異なる $g_s$ による固定パターンノイズが表れるということになる。

#### 【0021】

さらに、電源電圧の変動や温度変動による $V_C$ の変動により、固定パターンノイズ自体が変動してしまうということが生じていたため、高品質な画像信号が得られなかった。

#### 【0022】

(発明の目的)

そこで、上記課題を解決すべく本発明の目的は、各画素のゲインばらつき及びしきい値ばらつきによる固定パターンノイズを抑えることであり、さらには、固定パターンノイズ自体が、固体撮像装置の動作条件によって変動するのを抑え、高品質な画像信号を得られる固体撮像装置を提供することである。

#### 【0023】

##### 【課題を解決するための手段】

本発明の固体撮像装置は、光電変換素子と光信号電荷を蓄積し電圧変換出力するトラン

10

20

30

40

50

ジスタとを光電変換画素内に有し、前記光電変換画素の出力線を介して接続され、前記トランジスタと共に反転増幅型アンプを形成する電流負荷用トランジスタを備えた固体撮像装置において、

前記反転増幅型アンプと同構成のトランジスタから成る増幅手段により、前記光電変換画素のリセット電圧を供給する電圧供給回路を設けたことを特徴とする。

【0024】

また、光電変換素子と光信号電荷を蓄積し電圧変換出力するトランジスタとを光電変換画素内に有し、前記光電変換画素の出力線を介して接続され、前記トランジスタと共に反転増幅型アンプを形成する電流負荷用トランジスタを備えた固体撮像装置において、

前記反転増幅型アンプと同構成のトランジスタから成る増幅手段により、前記光電変換画素のリセット電圧を供給する電圧供給回路と、前記光電変換画素の出力線を介して接続され、前記光電変換画素で光電変換された電荷を蓄積する容量としてクランプ機能を有するソースフォロワとを設け、該ソースフォロワを再リセットに用いたことを特徴とする。

【0027】

(作用)

固体撮像装置内部の各画素1と同じトランジスタによって決まる電圧を各画素1をリセットするためのリセット電圧とすることで、画素1毎のパラメータばらつきによる固定パターンノイズを抑え、あわせて電源電圧の変動等による固定パターンノイズ自体の変動をも抑える。

【0028】

【発明の実施の形態】

(実施形態1)

図1は、本発明の実施形態1を示す図であり、本実施形態の固体撮像装置は、画素1を有しており、画素1は、光信号を電荷に変換するフォトダイオード2と、光信号電荷を蓄積して電圧変換して出力する増幅用MOSトランジスタ3と、画素1の選択スイッチである選択用MOSトランジスタ4、フォトダイオード2と増幅用MOSトランジスタ3をリセットするリセット用MOSトランジスタ5から構成されている。

【0029】

また、画素1をリセットするための素子として、画素1をリセットするリセット用MOSトランジスタ8と、リセット用MOSトランジスタ8にリセットパルスを供給するための端子13と、画素1にリセット電圧を供給するためのリセット電位供給線38と、画素1中のリセット用MOSトランジスタ5にスイッチパルスを入力するための端子18と、端子18からのパルスが印加される行を垂直シフトレジスタ24の出力によって選択する行選択用MOSトランジスタ19を有している。

【0030】

さらに、画素1からの出力電圧を蓄積するための素子として、画素1の出力電圧を一時的に蓄積するための容量10と、垂直出力線6の電荷を容量10に書き込み・読み出しするMOSトランジスタ11と、MOSトランジスタ11に書き込み・読み出し用のパルスを供給するための端子14と、増幅用MOSトランジスタ3とともに反転型アンプを形成するための電流負荷用のMOSトランジスタ7と、MOSトランジスタ7にロードパルスを供給するための端子15と、MOSトランジスタ3及び7に電源電圧を供給するための電源端子12と、選択用MOSトランジスタ4に転送パルスを供給するための端子16と、端子16からのパルスにバッファをかけるバッファMOSトランジスタ17を有している。

【0031】

そして、画素1からの出力電圧を読み出すための素子として、画素信号を出力する垂直出力線6と、各画素1の出力電圧を出力するための水平出力線20と、水平シフトレジスタ25の出力によって、容量10の蓄積電圧を水平出力線20に転送するための転送MOSトランジスタ21と、水平出力線20を増幅出力するプリアンプ22と、プリアンプ22の出力端子23と、垂直シフトレジスタ24の垂直シフトレジスタ線26、26'と、水

10

20

30

40

50

平シフトレジスタ 25 の水平シフトレジスタ線 27、27' を有している。

【0032】

さらに、本実施形態は、MOSトランジスタ 33 及び、34、37 を設けている。また、MOSトランジスタ 33 及び、34、37 は、それぞれ画素 1 中の MOSトランジスタ 3 及び 4、7 と同じ構造及び製造プロセスのものを用いている。

【0033】

これらの MOSトランジスタ 33 及び 34、37 は、常に ON 状態となっている MOSトランジスタ 34 をはさんで、MOSトランジスタ 33 と 37 が、画素 1 と同様の反転増幅型アンプを形成し、従来技術においては、電源端子 9 からの一定電位が、画素 1 のリセット電位供給源であったに対して、本実施形態では、MOSトランジスタ 33 のゲートの電位と、MOSトランジスタ 34 と 37 の共通ドレインを短絡した部分である A 点での電位を画素 1 のリセット電位としている。

10

【0034】

次に、本実施形態の動作を説明する。

【0035】

上記の本実施形態の構成において説明したように、本実施形態は MOSトランジスタ 33 及び、34、37 を設けており、これらは電源端子 12 からの電源電圧により作動する。まず、電源端子 12 からの電源電圧により MOSトランジスタ 33 及び、34、37 を介して、これらに依存する電圧がリセット電位供給線 38 に読み出され、それをリセット電位としている。なお、この後の動作は従来技術と同様であるので省略する。

20

【0036】

本実施形態におけるリセット電位を  $V_{RS}'$  とすると、

$$V_{RS}' = -1 \cdot V_{RS}' + V_{CO}$$

が成立し、リセット電位  $V_{RS}'$  は、

$$V_{RS}' = V_{CO} / 2$$

と表わされる。ここで、 $V_{CO}$  は電源電圧と MOSトランジスタ 33、37 のしきい値等で決まる電圧である。

【0037】

従来例においては、 $g_s$  により  $[(1 + g_s)^2 V_{RS} - g_s \cdot V_C]$  という固定パターンノイズが表われていたが、本実施形態においては、上記のようにリセット電位  $V_{RS}'$  は

30

$$V_{RS}' = V_{CO} / 2$$

となつて、電源電圧と MOSトランジスタ 33 と 37 のしきい値等に依存する電圧になる。したがって、画素 1 の出力オフセットは、

$$V_{CO} (1 + g_s^2) / 2 + g_s (V_{CO} - V_C)$$

となる。

【0038】

ここで、MOSトランジスタ 3、7 と MOSトランジスタ 33、37 とは同じ構成であるので、 $[V_{CO} - V_C]$  は、製造ばらつきによってわずかに異なるのみであり、また、電源電圧、温度によって同じような変化をする。

40

【0039】

従つて、各画素 1 毎のオフセットばらつきは、 $[V_{CO} / 2]$  に  $g_s$  の 2 次の微小量だけが加わっただけのものとなる。

【0040】

よつて、従来技術に比べて、著しく固定パターンノイズを減少させることができ、なおかつ、固定パターンノイズの抑制効果が、電源電圧や温度による依存性のないものとすることができるため高品質な画像信号を得ることができる。

【0041】

(実施形態 2)

図 2 は、実施形態 2 を示す図であり、本実施形態は、前記実施形態 1 におけるリセット電

50

位供給線 38 の手前にボルテージフォロワ 30 を設けた構成になっている。なお、他の構成は、実施形態 1 と同様であるので、同一の番号を付して説明を省略する。

【 0042 】

ここで、本図におけるボルテージフォロワ 30 は、MOS トランジスタ 33 , 及び 34 , 37 で決まるリセット電圧を低インピーダンスで出力するバッファの役割をしているため画素 1 のリセット動作スピードを速くすることができる。

【 0043 】

(実施形態 3)

図 3 は、実施形態 3 を示す図であり、図中の 43 及び 53 は、MOS トランジスタ 33 と同じ型の MOS トランジスタ、44 及び 54 は、MOS トランジスタ 34 と同じ型の MOS トランジスタ、47 及び 57 は、MOS トランジスタ 37 と同じ型の MOS トランジスタである。

10

【 0044 】

本図で示すように、本実施形態では、上記実施形態 2 に掲げる固体撮像装置に、リセット電圧設定回路を 2 つ加え、それらリセット電圧設定回路を 3 つ並列にしたものであり、その他の構成は、実施形態 2 と同様であるため説明は省略する。

【 0045 】

次に、本実施形態の動作は、上記の各々のリセット電圧設定回路において設定された電圧は、結合して、ボルテージフォロワ 30 の入力部に導入している。また、画素 1 のリセット動作及びリセット電圧設定回路そのものの動作は、上記実施形態 1 等と同様であるため省略する。なお、リセット電圧設定回路の数を 3 つとしたことは、例示であり、この数に限定されるものではない。

20

【 0046 】

したがって、本実施形態に掲げるように、リセット電圧設定回路を増加することにより、複数のリセット電圧設定回路の出力電圧の平均で  $V_{c0}'$  を決めることができ、この  $V_{c0}'$  が  $V_c$  の平均値に近くなる確率を高め、2 次の微小量である  $[g_s(V_c - V_{c0})]$  をより一層小さくする可能性を高めることができる。

【 0047 】

よって、本実施形態では、上記実施形態 1 において得られる固定パターンノイズを減少させる効果がより一層大きくなり、また、実施形態 2 で行う画素 1 のリセット動作スピードを維持することができ、高品質かつ高速で画像信号を得ることができる。

30

【 0048 】

(実施形態 4)

図 4 は実施形態 4 を示す図であり、まず本実施形態の構成を説明する。

【 0049 】

図中の 60 は画素 1 の出力をクランプするための容量、61 は垂直出力線 6 とクランプ容量 60 とをスイッチするための MOS トランジスタ、62 は MOS トランジスタ 61 のゲートにパルスを印加するための端子、63 はクランプ容量 60 にゲート入力部が接続するソースフォロワ、64 はソースフォロワ 63 の入力部をスイッチするための MOS トランジスタ、65 は MOS トランジスタ 64 のゲートにパルスを印加するための端子、66 はソースフォロワ 63 の出力部と垂直出力線 6 をスイッチするための MOS トランジスタ、67 は MOS トランジスタ 66 のゲートにパルスを印加するための端子、68 は 63 と同じ型のソースフォロワ、69 はソースフォロワ 63 の入力ゲートのリセット電位を出力するためのオペアンプである。なお、本実施形態の他の構成は、実施形態 2 と同様であるため説明を省略する。

40

【 0050 】

次に、本実施形態の動作を図 5 に掲げる駆動パルスのタイミングチャートを用いつつ説明する。

【 0051 】

まず、画素 1 のリセットが、垂直シフトレジスタ線 26 等を介して垂直シフトレジスタ 2

50

4の出力によって行われ、第1行をリセットし、次に第2行をリセットする、というように行ごとに順々に行う。

【0052】

リセット動作は、まず端子13及び18、をHighとして、画素1中のフォトダイオード2のカソード及びMOSトランジスタ3のゲートをリセット電位にする点で上記実施形態1、及び2、3と同様であるが、このとき、同時に端子62及び65をHighとすることにより、MOSトランジスタ61及び64をONして、ソースフォロワ63の入力部をクランプする。クランプ電位はオペアンプ69の出力電位を基準に設定されている。なお、リセット電位供給線38から供給される電圧を $V_{RS}$ 'とすると、画素1のリセット電圧は $V_{RS}$ 'となることは実施形態2と同様である。

10

【0053】

つぎに、端子13、及び18、65をLowとした後、端子15及び16をHighとする。これにより、MOSトランジスタ7及び4をONして、画素1の出力をMOSトランジスタ3及び7によって読み出し、垂直出力線6を介してクランプするための容量60に導く。

【0054】

その後、端子15、及び16、62をLowにした後、端子18及び67をHighとする。これにより、MOSトランジスタ5及び66をONして、ソースフォロワ63の出力電位で画素1を再リセットする。すなわち、実施形態1、及び2、3では画素1への再リセットする手段として容量10を用いていたが、本実施形態においてはクランプするための容量60を備えたソースフォロワ63を用いている。

20

【0055】

したがって、垂直出力線6の容量が大きい場合でもクランプするための容量60を設けたため再リセット電位が低下することがなくなり、画素1を適切に再リセットすることができる。

【0056】

上記再リセットが終わった後には、上記実施形態1、及び2、3と同様に画素1での光信号蓄積動作に入り、所定期間経過後に読み出し動作となる。読み出し動作は、垂直シフトレジスタ線26等を介して、垂直シフトレジスタ24からの信号を選択された行のMOSトランジスタ3及び5に供給し、端子62、及び13、65、をHighとして、MOSトランジスタ61及び8をONして、ソースフォロワ63とクランプするための容量60をオペアンプ69の出力電位にリセットした後、端子13及び65をLowとして、端子15、16をHighとして画素1からの出力をMOSトランジスタ7及び4をONして、画素1の出力をMOSトランジスタ3及び7によって読み出し、垂直出力線6を介してクランプ容量60に導く。

30

【0057】

その後、各画素1の出力が、ソースフォロワ63の出力として水平シフトレジスタ25の出力を水平シフトレジスタ線27等を介して、選択された水平出力線20とプリアンプ22を介して信号出力端子23により出力される。

【0058】

ここで、各画素1の出力の固定パターンノイズをできる限り小さくするため、各画素1の最初のリセット電位 $V_{RS}$ 'とリセット直後の画素1の出力が等しいこと及びソースフォロワ63の入力部にオペアンプ69の電位を入力したときには、ソースフォロワ63の出力が $V_{RS}$ に等しくなるように設定することが必要である。

40

【0059】

したがって、この条件が、電源変動や温度変動があっても満たされるためには、ソースフォロワ63と同じ型のソースフォロワ68とオペアンプ69を用い、オペアンプ69の(+)入力端にオペアンプ30の出力である $V_{RS}$ 'を接続し、(-)入力端に68の出力部を接続し、さらにオペアンプ69の出力をソースフォロワ68の入力端であるゲートに接続する。このようにすれば、動作条件変動によっても変わることはない固定パターンノイ

50

ズ最小の条件を満たすことができる。

【0060】

従って、本実施形態は、画素1で光電変換された電荷を蓄積する容量をクランプ機能を持つソースフォロワで代用したことにより、垂直出力線6の寄生容量が大きくてもクランプすることにより再リセット電位の低下を防止できるため、ノイズを適正に除去することができるため、高品質な画像信号を得ることができる。

【0061】

【発明の効果】

以上説明したように、本発明によれば、光電変換画素をリセット電圧で一度リセットし、その直後の光電変換画素の出力電位によって再び光電変換画素をリセットするという動作を行うことにより、リセット時に生じるノイズを除去することができる。

10

【0062】

また、再リセット電位がリセット電位と等しくなるように、光電変換画素に備えられている増幅手段と同様のトランジスタで形成された電圧供給回路を固体撮像装置内に設け、増幅手段の入力部と増幅手段の出力部とを接続し、接続部の電位をリセット電圧として用いることにより、動作条件の変動によらず画素の固定パターンノイズを最小とすることができる。

【0063】

従って、S/N比の高い高品質な画像信号を出力することができる固体撮像装置を供給することができる。

20

【図面の簡単な説明】

【図1】 本発明の実施形態1の固体撮像装置の内部回路図を示す図である。

【図2】 本発明の実施形態2の固体撮像装置の内部回路図を示す図である。

【図3】 本発明の実施形態3の固体撮像装置の内部回路図を示す図である。

【図4】 本発明の実施形態4の固体撮像装置の内部回路図を示す図である。

【図5】 本発明の実施形態4の固体撮像装置の駆動パルスタイミング図である。

【図6】 従来技術の固体撮像装置の内部回路図を示す図である。

【図7】 従来技術の固体撮像装置の駆動パルスタイミング図である。

【符号の説明】

- 1 画素
- 2 フォトダイオード
- 3 増幅用MOSトランジスタ
- 4 選択用MOSトランジスタ
- 5 リセット用MOSトランジスタ
- 6 垂直出力線
- 7 MOSトランジスタ
- 8 リセット用MOSトランジスタ
- 9 リセット電源端子
- 10 容量
- 11 MOSトランジスタ
- 12 電源端子
- 13, 14, 15, 16 パルス入力端子
- 17 バッファMOSトランジスタ
- 18 パルス入力端子
- 19 バッファMOSトランジスタ
- 20 出力線
- 21 MOSトランジスタ
- 22 プリアンプ
- 23 信号出力端子
- 24 垂直シフトレジスタ

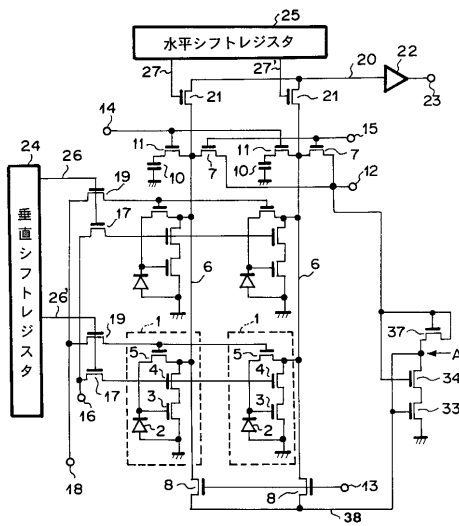
30

40

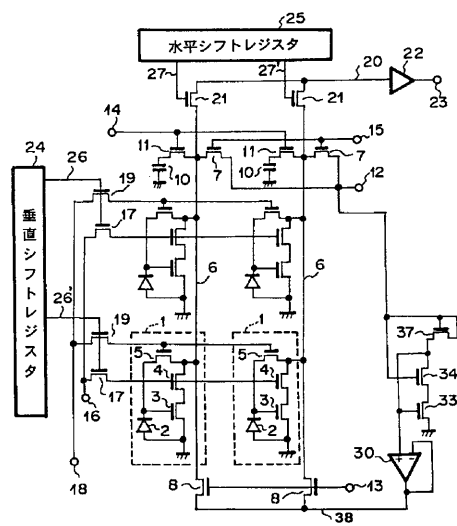
50

- 2 5 水平シフトレジスタ
- 2 6 垂直シフトレジスタ線
- 2 7 水平シフトレジスタ線
- 3 3 , 3 4 , 3 7 , 4 3 , 4 4 , 4 7 , 5 3 , 5 4 , 5 7 MOSトランジスタ
- 3 0 オペアンプ
- 3 8 リセット電位供給線
- 6 0 クランプ容量
- 6 1 MOSトランジスタ
- 6 2 パルス入力端子
- 6 3 ソースフォロワ
- 6 4 MOSトランジスタ
- 6 5 , 6 6 MOSトランジスタ
- 6 7 パルス入力端子
- 6 8 ソースフォロワ
- 6 9 オペアンプ

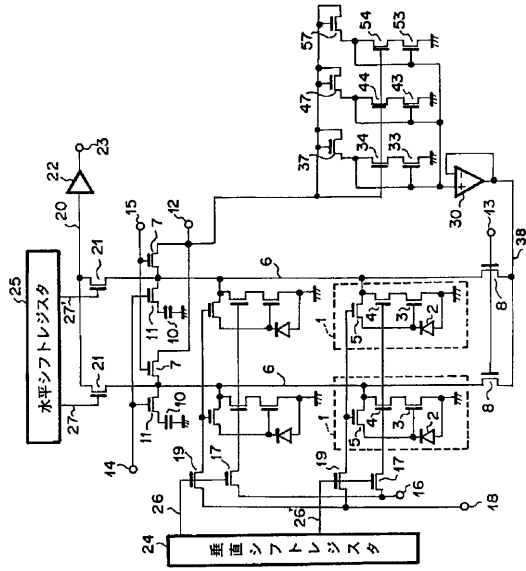
【 図 1 】



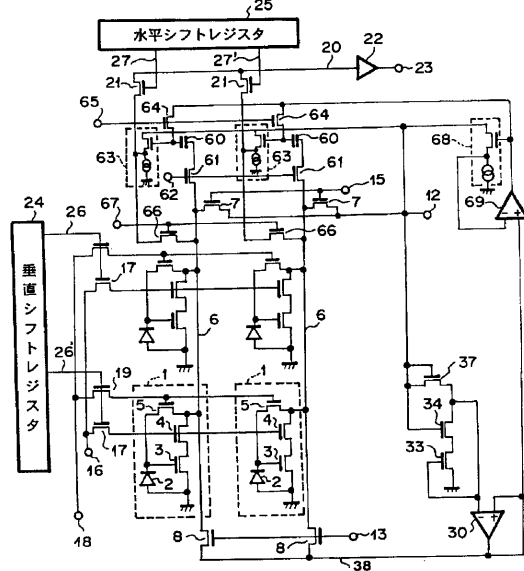
【 図 2 】



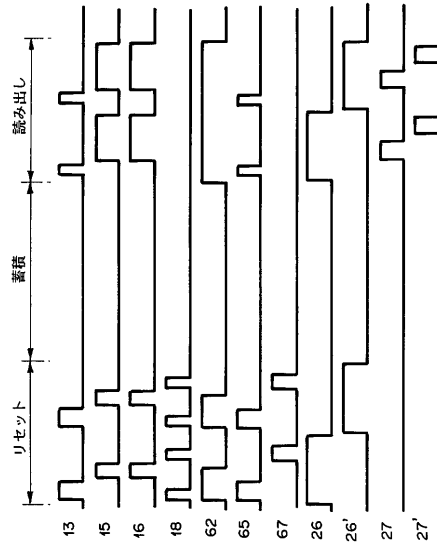
【 図 3 】



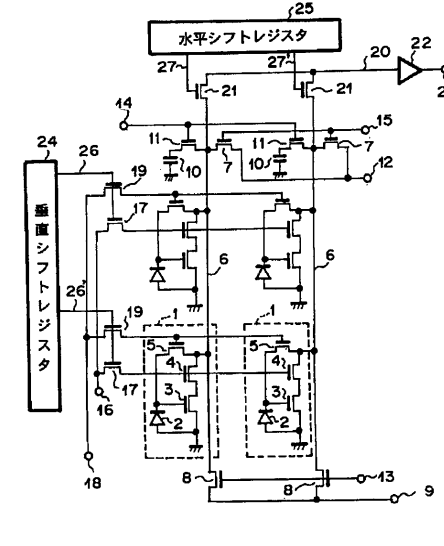
【 図 4 】



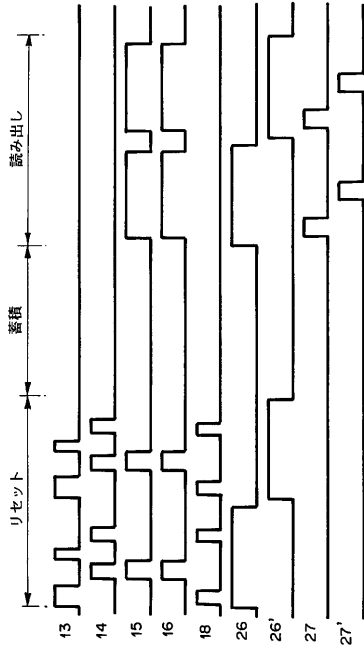
【 図 5 】



【 図 6 】



【図7】



---

フロントページの続き

- (56)参考文献 特開平06 - 217205 (JP, A)  
特開平01 - 216680 (JP, A)  
特開平03 - 003487 (JP, A)  
特開平05 - 207220 (JP, A)  
特開平10 - 173997 (JP, A)

- (58)調査した分野(Int.Cl. , DB名)  
H04N 5/30 - 5/335