



(12) 发明专利

(10) 授权公告号 CN 102176502 B

(45) 授权公告日 2013. 05. 29

(21) 申请号 201110105907. 0

(22) 申请日 2008. 04. 24

(30) 优先权数据

102007019773. 1 2007. 04. 26 DE

102007022947. 1 2007. 05. 16 DE

(62) 分案原申请数据

200880013521. 3 2008. 04. 24

(73) 专利权人 奥斯拉姆奥普托半导体有限责任公司
公司

地址 德国雷根斯堡

(72) 发明人 K·英格尔 P·罗德 L·霍佩尔
M·萨巴蒂尔

(74) 专利代理机构 中国专利代理(香港)有限公司
72001

代理人 卢江

(51) Int. Cl.

H01L 33/38(2010. 01)

H01L 33/46(2010. 01)

H01L 33/00(2010. 01)

审查员 马良

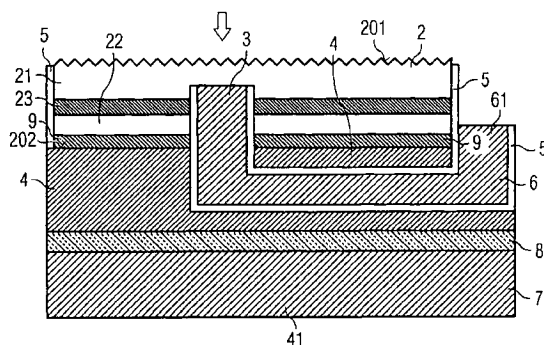
权利要求书2页 说明书10页 附图8页

(54) 发明名称

光电子半导体本体及其制造方法

(57) 摘要

本发明涉及光电子半导体本体及其制造方法。说明了一种光电子半导体本体,该光电子半导体本体具有:半导体层序列(2),该半导体层序列具有适于产生电磁辐射的有源层(23);以及第一和第二电连接层(4,6),其中该半导体本体被设置用于从正面发射电磁辐射,第一和第二电连接层被布置在与正面对置的背面上,并且借助分离层(5)彼此电绝缘,第一电连接层(4)、第二电连接层(6)和分离层(5)横向重叠,并且第二电连接层(6)的部分区域从背面穿过有源层(23)的贯穿部(3)朝着正面的方向延伸。此外说明了一种用于制造这种光电子半导体本体的方法。



1. 一种光电子半导体本体,具有:半导体层序列,该半导体层序列具有适于产生电磁辐射的有源层;以及第一和第二电连接层,其中:

所述半导体本体被设置用于从正面发射电磁辐射,

所述第一和第二电连接层被布置在与正面对置的背面上,并且借助分离层彼此电绝缘,

所述第一电连接层、所述第二电连接层和所述分离层横向重叠,

所述第二电连接层的部分区域从背面穿过所述有源层的贯穿部朝着正面的方向延伸,

在所述半导体层序列和所述第一和/或第二电连接层之间至少部分地布置有半导电的或者电绝缘的镜面层,该镜面层具有多个开口,并且

所述第一和/或第二电连接层通过所述开口向所述半导体层序列延伸。

2. 根据权利要求1所述的光电子半导体本体,其中所述第一和/或第二电连接层将由所述有源区朝着背面的方向发射的电磁辐射的部分朝着正面的方向反射。

3. 根据权利要求1-2之一所述的光电子半导体本体,其中所述半导体层序列没有生长衬底。

4. 根据权利要求1-2之一所述的光电子半导体本体,该光电子半导体本体在其背面上具有支承衬底。

5. 根据权利要求1-2之一所述的光电子半导体本体,其中所述半导电的或者电绝缘的镜面层覆盖所述半导体本体的背面主面的50%或者更多,并且至少所述第一电连接层通过所述开口向所述半导体层序列延伸。

6. 根据权利要求1-2之一所述的光电子半导体本体,其中所述半导体层序列具有与背面相邻的电流扩展层,该电流扩展层包含透明导电氧化物。

7. 根据权利要求1-2之一所述的光电子半导体本体,其中所述第一和/或第二电连接层具有多层结构,该多层结构具有增附层、反射层和/或电流分布层。

8. 根据权利要求1-2之一所述的光电子半导体本体,其中所述第一电连接层具有电接触区,该电接触区适于从所述半导体本体的正面电接触所述半导体本体。

9. 根据权利要求1-2之一所述的光电子半导体本体,其中所述第二电连接层具有电接触区,该电接触区适于从所述半导体本体的正面电接触所述半导体本体。

10. 根据权利要求1-2之一所述的光电子半导体本体,其中所述第一和/或第二电连接层具有电接触区,该电接触区适于从所述半导体本体的背面电接触所述半导体本体。

11. 根据权利要求1-2之一所述的光电子半导体本体,其中所述半导体层序列具有布置在正面上的缓冲层,该缓冲层具有低的导电能力并且未被掺杂或者被弱地n掺杂。

12. 一种光电子半导体本体,具有:半导体层序列,该半导体层序列具有适于产生电磁辐射的有源层;以及第一和第二电连接层,其中:

所述半导体本体被设置用于从正面发射电磁辐射,

所述第一和第二电连接层被布置在与正面对置的背面上,并且借助分离层彼此电绝缘,

所述第一电连接层、所述第二电连接层和所述分离层横向重叠,

所述第二电连接层的部分区域从背面穿过所述有源层的贯穿部朝着正面的方向延伸,并且

所述第一和 / 或第二电连接层具有多层结构,该多层结构具有增附层、反射层和 / 或电流分布层。

13. 根据权利要求 12 所述的光电子半导体本体,具有增附层,该增附层具有 1nm 或更小的厚度。

14. 根据权利要求 12 所述的光电子半导体本体,具有增附层,该增附层具有铂和 / 或钛。

15. 一种用于制造光电子半导体本体的方法,包括以下步骤:

在生长衬底上外延生长半导体层序列,该半导体层序列具有适于产生电磁辐射的有源层,并且被设置用于从正面发射电磁辐射;

在所述半导体层序列的背面上部分地构建半导电的或者电绝缘的镜面层;

在所述半导电的或者电绝缘的镜面层中构建多个开口;

将第一电连接层施加在所述半导体层序列的背面上;

在所述有源层中构建贯穿部;

在所述半导体层序列的背面上构建分离层;以及

在所述半导体层序列的背面上施加第二电连接层,

其中

所述第一电连接层、所述分离层和所述第二电连接层横向重叠地构建,

所述第二电连接层的部分区域被构建在所述贯穿部中,

所述第二电连接层借助所述分离层与所述第一电连接层电绝缘,并且

施加所述第一和 / 或第二电连接层,使得它们延伸穿过所述半导电的或者电绝缘的镜面层的开口。

16. 根据权利要求 15 所述的方法,其中去除所述生长衬底的至少一部分,并且在背面上布置或者构建支承衬底。

17. 根据权利要求 15 至 16 之一所述的方法,其中

在所述半导体层序列的背面上构建所述半导电的或者电绝缘的镜面层,使得所述半导电的或者电绝缘的镜面层覆盖所述半导体层序列的背面主面的 50% 或者更多,并且

至少施加所述第一电连接层,使得它延伸穿过所述开口。

18. 根据权利要求 15 至 16 之一所述的方法,其中外延生长半导体层序列包括生长具有低的导电能力的缓冲层,去除所述生长衬底的至少一部分,并且在去除所述生长衬底时暴露所述缓冲层。

光电子半导体本体及其制造方法

[0001] 本申请是申请人奥斯兰姆奥普托半导体有限责任公司于 2009 年 10 月 23 日提交的、发明名称为“光电子半导体本体及其制造方法”的中国专利申请 No. 200880013521.3 的分案申请。

[0002] 本专利申请要求德国专利申请 102007019773.1 和 102007022947.1 的优先权, 它们的公开内容通过引用结合于此。

[0003] 本发明涉及一种光电子半导体本体和一种用于制造光电子半导体本体的方法。

[0004] 本发明的任务是, 说明一种具有改进的效率和 / 或改进的电特性的光电子半导体本体。

[0005] 这些任务通过根据独立权利要求的光电子半导体本体以及用于制造光电子半导体本体的方法来解决。

[0006] 本发明的扩展方案和改进方案分别在从属权利要求中说明, 它们的公开内容特此被明确地结合于说明书中。

[0007] 根据本发明的光电子半导体本体具有半导体层序列, 该半导体层序列包含适于产生电磁辐射的有源层。

[0008] 有源层具有 pn 结、双异质结构、单量子阱 (SQW, single quantum well) 或者多量子阱结构 (MQW) 用于产生辐射。名称量子阱结构在此并未阐明量子化的维度方面的含义。由此, 其尤其是包括量子槽、量子线和量子点以及这些结构的任意组合。MQW 结构的例子在出版物 WO 01/39282、US5, 831, 277、US6, 172, 382 B1 和 US5, 684, 309 中进行了描述, 它们的公开内容就此而言通过引用结合于此。

[0009] 半导体本体被设置用于从正面发射电磁辐射。在与正面对置的背面上布置有第一和第二电连接层。第一和第二电连接层借助分离层来彼此电绝缘。

[0010] 在此, “在与正面对置的背面上布置”表示半导体层序列的第一或第二电连接层的至少一部分在从正面向背面的方向上跟随。然而并不需要将整个第一或第二电连接层布置在背面上。而是第二电连接层的部分区域从背面穿过有源层的贯通部朝着正面的方向延伸。然而第一电连接层、第二电连接层和分离层被构建为使得它们特别是在背面上横向地重叠。

[0011] 在半导体本体的一个扩展方案中, 第一和 / 或第二电连接层将从有源区朝着背面的方向发射的电磁辐射的部分向正面的方向反射。

[0012] 有利的是, 半导体层序列的发射光的正面没有电接触部、如接合焊盘。以这种方式来降低由于电接触部而遮挡和 / 或吸收由有源区在工作中发射的电磁辐射的一部分的风险。例如可以有利地省去与在半导体层序列的正面上制造这种接触部关联的费事的方法步骤, 譬如将半导体层序列的正面侧的表面抛光, 和 / 或制造具有大的厚度但是具有小的横向延伸的金属接片用于扩展电流, 和 / 或可以有利地省去限制或者防止电流注入电接触部之下的半导体层序列的区域中的措施, 譬如在接触部之下构建电绝缘层、肖特基势垒和 / 或离子注入区域。

[0013] 在另一扩展方案中, 半导体本体是薄膜发光二极管芯片。特别地, 其在其背面上具

有支承衬底。在一个扩展方案中,第一和第二连接层至少部分地被布置在半导体层序列和支承衬底之间。

[0014] 薄膜发光二极管芯片的特征在于以下表征特征中的至少一个:

[0015] - 在产生辐射的半导体层序列的朝向支承元件、特别是支承衬底的主面上施加或者构建有反射层,该反射层将在半导体层序列中产生的电磁辐射的至少一部分反射回该半导体层序列中,其中产生辐射的半导体层序列特别是产生辐射的外延层序列;

[0016] - 薄膜发光二极管芯片具有支承元件,该支承元件并不是其上外延生长了半导体层序列的生长衬底,而是独立的支承元件,该支承元件事后被固定在半导体层序列上;

[0017] - 半导体层序列具有在 $20\text{ }\mu\text{m}$ 或更小的范围内的厚度,尤其是在 $10\text{ }\mu\text{m}$ 或更小的范围内的厚度;

[0018] - 半导体层序列没有生长衬底。在此,“没有生长衬底”表示必要时为了生长而使用的生长衬底被从半导体层序列去除或者至少被大大薄化。特别地,该生长衬底被薄化为使得其本身或者仅仅与外延层序列一同不是自支承的。被大大薄化的生长衬底的残留部分特别不适合作为这种用于生长衬底功能的衬底;以及

[0019] - 半导体层序列包含具有至少一个如下的面的至少一个半导体层:该面具有混匀结构,该结构在理想情况下导致光在半导体层序列中的近似各态历经的分布,也就是说,其具有尽可能各态历经随机的散射特性。

[0020] 薄膜发光二极管芯片的基本原理例如在 I. Schnitzer 等人于 1993 年 10 月 18 日在 Appl. Phys. Lett. 63(16) 的第 2174-2176 页中进行了描述,其就此而言的公开内容通过引用结合于此。在出版物 EP0905797 A2 和 WO 02/13281 A1 中描述了薄膜发光二极管芯片的例子,它们就此而言的公开内容同样通过引用结合于此。

[0021] 薄膜发光二极管芯片良好地近似于郎伯表面辐射器并且因此例如良好地适于应用在前大灯,譬如机动车前大灯中。

[0022] 在另一扩展方案中,半导体本体在半导体层序列和第一和 / 或第二电连接层之间至少部分地具有半导电的或者电绝缘的镜面层 (Spiegelschicht)。镜面层的折射率例如与半导体层序列的如下层的折射率偏差 1 或者更多;该层在朝着正面的方向上跟随在镜面层之后,并且特别是与该镜面层邻接。在一个扩展方案中,镜面层包含电介质、如 SiO_2 。在另一扩展方案中,分离层至少部分地被构建为电绝缘的镜面层。

[0023] 在一个改进方案中,半导电的或者电绝缘的镜面层包含分布式布拉格反射器 (DBR, Distributed Bragg Reflector),其包含交替地具有高折射率和低折射率的层对。

[0024] 在一个扩展方案中,半导电的或者电绝缘的镜面层覆盖半导体层堆叠的背面主面的 50% 或者更多。在另一扩展方案中,镜面层具有多个开口,第一和 / 或第二电连接层的部分区域通过这些开口向半导体层序列延伸。

[0025] 半导电的或者电绝缘的镜面层例如由于折射率的变化而具有特别高的反射系数,使得其特别有效地将由有源区朝着背面的方向发射的电磁辐射朝着正面的方向反射。借助如下镜面层将工作电流特别均匀地注入到半导体层序列中;该镜面层具有多个开口,第一和 / 或第二电连接层的部分区域延伸穿过这些开口。

[0026] 在另一扩展方案中,半导体层序列具有与背面相邻的电流扩展层。电流扩展层例如包含透明导电氧化物 (TCO, transparent conducting oxide)。借助电流扩展层,进一步

改进电流注入的均匀性。

[0027] 在另一扩展方案中,第一和 / 或第二电连接层具有多层结构。例如,第一和 / 或第二电连接层具有增附层、反射层和 / 或电流分布层。

[0028] 增附层合乎目的地朝向半导体层序列。优选地,增附层具有 1nm 或者更小的厚度,特别是 0.5nm 或者更小的厚度。增附层例如可以是原子和 / 或分子的单层和 / 或不封闭的层。反射层特别是被布置在增附层的背离半导体层序列的侧面之后,并且特别是与其邻接。

[0029] 增附层改进反射层在第一或第二电连接层之前的层(特别是半导体层序列的半导体层、譬如电流扩展层或者分离层)上的附着。根据反射层的特性,也可以省去增附层。

[0030] 增附层例如具有铂和 / 或钛。反射层具有反射系数高的导电材料,特别是金属,例如银,或者由其构成。

[0031] 附加地,在一个改进方案中,第一和 / 或第二电连接层具有电流分布层,其特别是包含具有特别好的导电能力的材料,譬如金。

[0032] 在光电子半导体本体的另一扩展方案中,第一电连接层具有电接触区(譬如接合焊盘),其适于从半导体本体的正面电接触半导体本体。附加地或者替代地,其可以具有如下电接触区:该电接触区适于从半导体本体的背面电接触半导体本体。类似地,第二电连接层可以具有适于从半导体本体的正面电接触半导体本体的接触区和 / 或适于在半导体本体的背面电接触半导体本体的电接触区。

[0033] 适于从半导体本体的正面电接触半导体本体的电接触区合乎目的地被布置在半导体层序列的侧面。这些电接触区可以有利地大面积地实施,因为它们并不影响来自半导体本体的电磁辐射的发射。因此,半导体本体特别好地适合于具有大的工作电流的应用。换言之,其有利地具有高的载流能力。

[0034] 接触区的布置有利地可以自由选择。半导体本体可以被设置用于从其正面来 p 侧接触和 n 侧接触半导体层序列,用于从其背面来 p 侧接触和 n 侧接触半导体层序列,用于从其正面来 p 侧接触而从其背面来 n 侧接触半导体层序列,用于从其正面来 n 侧接触而从其背面来 p 侧接触半导体层序列,以及用于从正面和背面来 n 和 / 或 p 侧接触半导体层序列。在此,p 侧接触借助第一电连接层来建立而 n 侧接触借助第二电连接层来建立,或者相反。

[0035] 在另一扩展方案中,半导体层序列具有与正面相邻的缓冲层,其特别是具有低的导电能力。例如,缓冲层未被掺杂或者被弱地 n 掺杂。在一个改进方案中,缓冲层是 ESD 保护层(ESD:静电放电),其降低由于静电放电而损毁半导体本体的危险。

[0036] 在此,具有低的导电能力的缓冲层被理解为如下的缓冲层:其不适于将工作电流引导至有源区,并且其导电能力例如小于或等于 $20(\Omega \text{ cm})^{-1}$ 。在一个改进方案中,也称为电导率的导电能力小于或等于 $1(\Omega \text{ cm})^{-1}$ 。在此,弱的 n 掺杂被理解为 2×10^{17} 原子 / cm^3 或者更小的 n 掺杂。

[0037] 根据本发明的用于制造光电子半导体本体的方法具有以下步骤:

[0038] - 在生长衬底上外延生长半导体层序列,该半导体层序列具有适于产生电磁辐射的有源层,并且被设置用于从正面发射电磁辐射;

[0039] - 将第一电连接层施加在半导体层序列的与正面对置的背面上;

[0040] - 在有源层中构建贯穿部(Durchbruch);

[0041] - 在半导体层序列的背面上构建分离层;以及

[0042] - 在半导体层序列的背面上施加第二电连接层，

[0043] 其中第一电连接层、第二电连接层和分离层横向重叠地构建，第二电连接层的部分区域被构建在贯穿部中，并且第二电连接层借助分离层与第一电连接层隔离。

[0044] 在该方法的一个扩展方案中，第一和 / 或第二电连接层反射性地实施。

[0045] 在该方法的另一扩展方案中，在生长半导体层序列之后将生长衬底的至少一部分去除。生长衬底的去除可以在施加第一或者第二连接层之前或之后进行。例如，生长衬底的部分譬如借助激光剥离方法而脱落 (abgesprengt)。

[0046] 在另一扩展方案中，在半导体本体的背面上布置或者构建支承衬底。支承衬底可以是独立的支承元件，其例如借助焊接或者粘合步骤借助焊接层或者粘合剂层与半导体层序列连接。替代地，第一和 / 或第二电连接层可以是支承衬底。为此，第一和 / 或第二电连接层例如以电镀的方式被增强。

[0047] 在该方法的一个扩展方案中，在半导体层序列的背面上部分地构建半导电的或者电绝缘的镜面层。在该扩展方案的一个改进方案中，在半导电的或者电绝缘的镜面层中构建开口。这例如可以借助掩模在施加镜面层时已经进行。替代地，开口例如可以借助光刻工艺在施加镜面层之后在该镜面层中产生。第一和 / 或第二电连接层合乎目的地被施加，使得第一和 / 或第二电连接层的部分区域延伸穿过镜面层的开口。

[0048] 在该方法的另一扩展方案中，在半导体层序列的背面上施加电流扩展层，其特别是包含透明导电氧化物。

[0049] 在另一扩展方案中，半导体层序列到生长衬底上的外延生长包括缓冲层的生长。缓冲层特别是被布置在有源区和生长衬底之间。其例如具有低的导电能力，并且优选地未被掺杂或者被弱地 n 掺杂。在该方法的一个改进方案中，缓冲层在去除生长衬底时被暴露。

[0050] 其他的优点和有利的扩展方案由以下结合图 1 至 8 描述的实施例得出。

[0051] 图 1A 至 1G 示出根据第一实施例的在制造光电子半导体本体的方法的不同阶段中光电子半导体本体的示意性横截面；

[0052] 图 2 示出根据第二实施例的光电子半导体本体的示意性横截面；

[0053] 图 3 示出根据第三实施例的光电子半导体本体的示意性横截面；

[0054] 图 4 示出根据第四实施例的光电子半导体本体的示意性横截面；

[0055] 图 5A、5B 和 6 示出电连接层的不同扩展方案的示意性俯视图；以及

[0056] 图 7 和 8 示出根据第三实施例的光电子半导体本体的部分区域的示意性横截面。

[0057] 在实施例和附图中，相同的或者作用相同的组成部分配备有相同的附图标记。附图和在附图中示出的元件的大小关系原则上不能视为按正确比例的。更确切地说，各元件、譬如层可以为了更好的理解和 / 或为了更好的可呈现性而被过大地或者过厚地示出。

[0058] 图 1A 至 1G 以在方法的不同阶段的示意性截面图示出根据第一实施例的用于制造光电子半导体本体的方法。

[0059] 首先，使半导体层序列 2 外延生长在生长衬底 1 上（参见图 1A）。半导体层序列 2 例如基于 III/V 化合物半导体材料或者基于 II/VI 化合物半导体材料。半导体层序列 2 在此具有 $5\mu\text{m}$ 到 $7\mu\text{m}$ 之间的厚度。

[0060] III/V 化合物半导体材料至少具有来自第三主族的元素，例如 Al、Ga、In，以及来自第五主族的元素，例如 B、N、P、As。特别地，术语“III/V 化合物半导体材料”包括二元、

三元或者四元化合物的族,这些化合物包含来自第三主族的至少一种元素和来自第五主族的至少一种元素,特别是氮化物化合物半导体和磷化物化合物半导体。这种二元、三元或四元化合物此外例如可以具有一种或者多种掺杂剂以及附加的组成部分。属于 III/V 化合物半导体材料的例如有第 III 族氮化物化合物半导体材料和第 III 族磷化物化合物半导体材料,譬如 GaN、GaAs 和 InGaAsP。

[0061] 相应地,II/VI 化合物半导体材料至少具有来自第二主族的元素,例如 Be、Mg、Ca、Sr,以及来自第六主族的元素,例如 O、S、Se。特别地,II/VI 化合物半导体材料包括二元、三元或者四元化合物,这些化合物包括来自第二主族的至少一种元素和来自第六主族的至少一种元素。这种二元、三元或者四元化合物此外例如可以具有一种或者多种掺杂剂以及附加的组成部分。属于 II/VI 化合物半导体材料的例如有 ZnO、ZnMgO、CdS、CuCdS、MgBeO。

[0062] 半导体层序列 2 具有 n 掺杂层 21 (其在此与生长衬底 1 相邻) 以及 p 掺杂层 22。p 掺杂层 22 在此被布置在半导体层序列 2 的背离生长衬底 1 的一侧上。在 n 掺杂层 21 和 p 掺杂层 22 之间布置有有源区 23。

[0063] 在一个扩展方案中,半导体层序列 2 被构建为 npn 层序列,其中在 p 掺杂层 22 的背离 n 掺杂层 21 的一侧上构建有另一 n 掺杂层。在另一扩展方案中,p 掺杂层 22 与生长衬底 1 相邻,并且 n 掺杂层 21 背离生长衬底 1。

[0064] 在该方法的一个变型方案中,在生长衬底 1 上在生长半导体层序列 2 之前施加 (特别是外延生长) 缓冲层 (在图中未示出)。缓冲层例如导致在生长衬底 1 和随后生长到缓冲层上的半导体层序列 2 的层之间的晶格常数的匹配。在一个合乎目的的扩展方案中,缓冲层未被掺杂或者被弱地 n 掺杂。例如,缓冲层的一种或多种 n 掺杂剂的浓度为 2×10^{17} 原子/cm³ 或者更小。

[0065] 未被掺杂的或者被弱地 n 掺杂的缓冲层并不适于被半导体本体的工作电流所流过。然而这并不会不利地起作用,因为半导体本体并不被设置用于通过生长衬底 1 或者从半导体层堆叠 2 的朝向生长衬底 1 的一侧被提供工作电流。更确切地说,缓冲层在完成的半导体本体的情况下降低该半导体本体由于静电放电而被损伤或者损毁的危险。

[0066] 随后,在有源区 23 中构建至少一个贯穿部 (参见图 1B)。为此,例如借助穿过掩模的蚀刻从半导体层序列 2 的第二主面 202 出发在半导体层序列 2 中产生凹处 3。优选地,构建多个独立的贯穿部 3,由此有利地实现特别均匀的横向电流分布。

[0067] 凹处 3 从第二主面 202 朝着半导体层序列 2 的与第二主面 202 对置的第一主面 201 延伸。凹处 3 例如具有圆柱或者椭圆柱、直角平行六面体、锥形或者截锥、棱锥或者截棱锥的形状。替代地,凹处 3 也可以被构建为槽。优选地,槽具有基本上平坦的底面。在一个扩展方案中,槽的横截面从底面朝向第二主面 202 扩大。

[0068] 在构建凹处 3 之前或者之后,在第二主面 202 上施加第一接触层 4,例如蒸镀第一接触层 4。第一接触层 4 优选地具有反射系数高的材料,特别是金属,譬如银。第一接触层 4 可以具有第一和第二部分区域,它们的层厚度彼此不同。例如,第一部分区域具有比第二部分区域更小的层厚度。

[0069] 随后,将分离层 5 构建在凹处 3 的表面的一部分上以及电连接层 4 的表面的一部分上 (参见图 1C)。例如,分离层 5 至少部分地、然而优选地完全地覆盖凹处 3 的环绕的侧壁。合乎目的地,分离层 5 在凹处 3 中从第二主面 202 至少延伸直到有源区 23 并且优选地

直到凹处 3 的底面。

[0070] 分离层 5 此外合乎目的地覆盖第一电连接层 4 的与凹处 3 相邻的并且特别是与凹处 3 邻接的侧面 403。此外,分离层 5 在此部分地覆盖第一电连接层 4 的与半导体层序列 2 背离的主面 402。例如,分离层 5 覆盖第一电连接层 4 的较薄的第一部分区域的、与半导体层序列 2 背离的主面。分离层被构建为电绝缘,并且例如具有电介质、例如 SiO_2 、 SiN_x 或者 SiON ,或者由该电介质构成。

[0071] 随后,如在图 1D 中所示的那样,制造第二电接触层 6。第二电接触层 6 的部分区域被布置在凹处 3 中,并且优选地完全填满该凹处。由于用分离层 5 覆盖凹处 3 的侧壁,所以不会由于被布置在凹处 3 中的第二电接触层 6 的部分区域而出现有源区 23 的短路。

[0072] 第二电连接层 6 在半导体层序列 2 的第二主面 202 的俯视图中部分地覆盖第一电接触层 4。例如,第二电接触层从凹处 3 出发在第一电连接层 4 的第一部分区域上在横向方向上向半导体层序列 2 的边缘区域延伸。在第一和第二电连接层 4、6 之间在此布置有分离层 5,使得在第一和第二电连接层 4、6 之间不出现电短路。

[0073] 如在图 1E 中所示,随后在半导体层序列 2 的背离生长衬底 1 的背面上借助焊接层或者粘合剂层 8 将支承衬底 7 固定在第一和第二电连接层 4、6 上。在此,粘合剂层 8 具有低的导电能力,特别地,其为电绝缘的。支承衬底例如具有氮化铝或者由氮化铝构成。其他的特别是绝缘的支承衬底 7、譬如玻璃支承衬底也是可设想的。

[0074] 也可设想的是,替代利用粘合剂层而借助导电的焊接层来建立连接。合乎目的地,在该变型方案中,分离层 5 也被构建在第一和 / 或第二电连接层 4、6 的朝向支承衬底 7 的面上。

[0075] 在随后的方法步骤中(参见图 1F),将生长衬底薄化或者完全去除。这例如可以借助对于本领域技术人员而言原则上已知的激光剥离方法来进行。为此,生长衬底 1 或者半导体层序列 2 优选地具有牺牲层,其在利用激光辐射照射时被分解,使得生长衬底 1 脱落。利用激光辐射的照射例如穿过生长衬底 1 进行。

[0076] 最后,半导体层序列 2 被部分地去除,以便将第一或第二电连接层 4、6 的电接触部 41、61 暴露。该去除例如借助蚀刻工艺来进行,其中干蚀刻工艺以及湿化学蚀刻工艺都是合适的。

[0077] 在该方法的一个改进方案中,半导体层序列 2 的侧边、第一电连接层 4 的侧边和 / 或第二电接触层 6 的侧边同样用电绝缘层 5 至少部分地、然而优选地完全地覆盖(参见图 1G)。

[0078] 在图 1G 中示出的根据第一实施例的光电子半导体本体被设置用于使由有源区 23 在工作中所产生的电磁辐射通过半导体层序列 2 的第一主面 201 朝着其背离支承衬底 7 的正面发射。由有源区 23 朝着背面的方向、即朝着第二主面 202 的方向发射的电磁辐射被第一电连接层 4、第二电连接层 6 和 / 或分离层 5 朝着正面的方向反射回去。

[0079] 用于使光电子半导体本体工作的工作电流通过第一电接触部 41 和第二电接触部 61 从正面被注入到半导体层序列中。电接触部 41、61 在此被布置在半导体层序列 2 侧面。

[0080] 有利地,电接触部 41、61 并不位于朝着正面的方向发射的电磁辐射的光路中。同时,借助电连接层 4、6 实现与支承衬底 7 的特别好的热耦合,使得在半导体本体的工作中所产生的损耗热被特别有效地从半导体层序列导散。

[0081] 借助第一电接触部 41 和第一电连接层 4, 半导体层序列 2 在此在 p 侧被接触。n 侧接触在此借助第二电接触部 61 和第二电连接层 6 来进行。但是, 半导体层序列 2 的 n 侧和 p 侧、即特别是 n 掺杂层 21 和 p 掺杂层 22 也可以被交换。

[0082] 图 5A 和 5B 以根据图 1G 的光电子半导体本体的正面的示意性俯视图示出通过有源区 23 的贯穿部 3 的形状的不同变型方案。半导体层序列 2 在此为了简化的图示而被省略。

[0083] 在图 5A 中所示的变型方案中, 凹处 3 具有槽的形状, 其中在图 1G 中为了简化的图示而仅仅示出了这些槽中的一个。第二电连接层 6 的穿过有源层 23 的贯穿部 3 而延伸的部分区域在该变型方案中是带状的。第一接触层 4 在不考虑贯穿部 3 的情况下建立与半导体层序列 2 的全面接触。

[0084] 在图 5B 中所示的变型方案中, 贯穿部 3 不是槽状的, 而是具有圆柱或者截锥的形状。与此相应地, 通过有源层 23 的贯穿部 3 延伸的第二电连接层 6 的部分区域具有圆形的横截面。

[0085] 在图 5A 的实施例中以及在图 5B 的实施例中, 电接触部 41、61 都带状地实施, 并且基本上在半导体本体的整个侧面长度上延伸。

[0086] 在图 2 中所示的光电子半导体本体的第二实施例与第一实施例的区别在于, 半导体层序列 2 在其正面上具有粗化或者结构化。例如, 第一主面 201 例如借助棱锥式的、圆锥式的、截棱锥式的和 / 或截圆锥式的凸起和 / 或凹处来结构化。该粗化或者结构化优选地作为针对由有源区 23 所发射的电磁辐射的漫射体起作用。这种粗化也适于其中没有示出粗化的其他实施例。

[0087] 与第一实施例的另一区别在于, 半导体层序列 2 在此在其背面上具有电流分布层 9。电流扩展层 9 优选地具有透明导电氧化物, 例如铟锡氧化物 (ITO, Indium-Tin-Oxide) 或者铟锌氧化物 (IZO, Indium-Zinn-Oxide)。例如, 电流扩展层被蒸镀到外延生长的半导体层上。

[0088] 有利地, 借助也又适于其他实施例的电流扩展层 9 来进一步提高借助第一电连接层 4 在工作中被注入到半导体层序列 2 中的工作电流的均匀性。这例如当 p 掺杂层 22 没有足够的横向导电能力时可以是合乎目的的。通常, n 掺杂层 21 的横向导电能力比 p 掺杂层 22 的横向导电能力更高。因此, 在该第二实施例中省去了与第二电连接层 6 邻接的电流扩展层。

[0089] 此外, 与第一实施例不同, 在根据图 2 的第二实施例中, 第二电连接层 6 部分地在第一电连接层 4 的内部延伸。换言之, 在从光电子半导体本体的正面朝向背面的方向上相继地首先是第一电连接层 4 的第一部分区域, 随后是第二电连接层 6 的部分区域, 而最后是第一电连接层 4 的另一部分区域。

[0090] 为了制造, 例如首先将第一电连接层 4 的第一部分区域施加到半导体层序列上, 并且配备分离层 5。随后构建第二电连接层。这特别是类似于第一实施例来进行 (参见图 1C 和 1D)。随后, 在通过构建跟在第二电连接层 6 之后的部分区域来完成第一电连接层 4 之前, 也将分离层 5 施加到第二电连接层 6 上。

[0091] 在这种扩展方案中, 有利地也将通过分离层 5 朝着背面的方向从半导体层序列 2 出射的电磁辐射至少部分地反射回半导体层序列 2 中 (并且由此朝着正面的方向反射回

去)。以这种方式,进一步提高了半导体本体的效率。

[0092] 最后,在图 2 的实施例中,第一电连接部 41 并不被设置用于从半导体本体的正面接触半导体本体。更确切地说,根据第二实施例的光电子半导体本体具有导电的支承衬底 7,其在此利用具有如 AuZn 那样的焊接金属的焊接层 8 被机械地并且导电地固定在第一电连接层 4 上。导电的粘合剂、如用银填充的环氧树脂粘合剂也适于作为固定层 8 的材料。借助支承衬底,半导体本体可以(在此在 p 侧)通过第一电连接层 4 从其背面接触。第二电接触部 61 如在第一实施例中那样被设置用于从正面接触。

[0093] 在图 3 中所示的第三实施例中,替代第一电接触层,第二电接触层 6 与支承衬底 7 导电连接。第一电接触层 4 借助分离层 5 与导电支承衬底 7 电绝缘。

[0094] 根据第三实施例,第一和第二电接触层 4、6 具有:反射层 410 或 610,该反射层与半导体层序列 2 相邻并且包含反射系数高的金属,例如银;以及电路传输层 420 或者 620,该电路传输层例如具有金。

[0095] 借助反射层 410、610 来实现电磁辐射的特别有效的反射。利用电流分布层 420、620 来实现工作电流至半导体层序列 2 的特别是低损耗的引导。

[0096] 反射层优选地具有在 50nm 到 200nm 之间的厚度,特别优选地具有在 100nm 到 140nm 之间的厚度,其中分别包括边界值。第一和/或第二电连接层 4、6 可以附加地具有增附层(在图中未示出)。增附层例如具有铂或者钛,并且例如具有 0.1nm 的厚度。合乎目的是,在从正面朝向背面的方向上,反射层 410、420 和电流传输层 420、620 跟随在增附层之后。

[0097] 在该实施例中,独立的支承衬底 7 借助导电的焊接层或者粘合剂层 8 被固定到分离层 5 的部分区域上以及被固定到第二电连接层 6 上。然而,替代地,也可以将第二电连接层 6 构建为支承衬底 7。可以省去固定层 8。例如,第二电连接层 6 借助电镀沉积来增强,使得其是机械稳定的并且特别是自支承的支承衬底 7。在该扩展方案中,光电子半导体本体优选地并不具有其他的支承衬底 7。类似地,在该实施例或者另外的实施例之一中也可以将第一电连接层 4 增强用于形成支承衬底 7。

[0098] 在带有增强的第一和/或第二电连接层 4、6 的半导体本体的一个变型方案中,两个连接层都不在侧面超出半导体层序列,以便提供正面的连接面。半导体本体于是合乎目的地在其背面上具有第一和第二接触部 41、61。半导体本体可以在该扩展方案中替代或者除了强化第一和/或第二电连接层也在其背面上具有支承衬底 7,该支承衬底在背面具有第一和第二电接触部 41、61。

[0099] 在根据第三实施例的光电子半导体本体和根据前两个实施例的半导体本体之间的另一区别在于,半导体层序列 2 在其背面上具有半导电的或者电绝缘的镜面层 10。镜面层 10 特别是与第二主面 202 邻接或者至少与第二主面 202 相邻。

[0100] 镜面层可以包含电介质、如 SiO_2 。镜面层的折射率和与第二主面 202 邻接的或者至少与第二主面 202 相邻的半导体层序列的层的折射率特别是相差 1 或者更大。在此,镜面层 10 包含分布式布拉格反射器(DBR, Distributed Bragg-Reflector)。分布式布拉格反射器具有折射率交替地高和低的至少一个层对。由介电层构成的布拉格反射器对于本领域技术人员而言原则上是已知的,并且因此在此不更详细地阐述。替代由介电层构成的层对,布拉格反射器也可以具有由透明导电氧化物、如 ITO 构成的层对。包含具有由透明导电

氧化物构成的层对的布拉格反射器的镜面层 10 可以是半导电的或者甚至是导电的。借助镜面层 10 来实现特别高的反射率。

[0101] 例如,第一电连接层 4、第二电连接层 6 和必要时镜面层 10 将由有源层 23 朝着背面的方向发射的电磁辐射朝着正面的方向反射回去 80%或者更多,优选地 90%或者更多,并且特别优选地 95%或者更多。

[0102] 镜面层 10 优选地覆盖半导体层序列 2 的第二主面 202 的 50%或者更多。其具有一个或多个开口 110,第一电连接层 4 通过这些开口而延伸。在开口 110 的区域中,第一电连接层 4 与半导体层序列 2 导电连接。优选地,镜面层 10 具有多个开口 110,它们可以无规则地或者规则地、例如在所设想的格栅的格栅点上被布置。开口的尺寸优选地相对小,于是它们是借助第一电连接层 4 的电接触的所谓的联接接触 (Knuepfelkontakte)。

[0103] 在图 6 中以半导体本体的正面的俯视图示出了这种扩展方案,其中省去了带有电流分布层 9 的半导体层序列 2。不同于图 3,图 6 中的第二电接触区 61 并不被布置在半导体本体的背面,而是类似于第一实施例被设置用于从半导体本体的正面接触半导体本体。电接触区 41、61 在此基本上在半导体本体的整个侧面长度上延伸。

[0104] 镜面层 10 具有多个开口 110,它们在此具有圆形的横截面。开口 110 被布置在所设想的矩形或者方形格栅的格栅点上。在第一开口 110 中布置有第一电连接层 4 的部分。第二电连接层 6 的部分区域延伸穿过第二开口 110。第一和第二开口 110 在此分别被成列地布置。其他的布置同样是可设置的。

[0105] 在该实施例的也适于其他实施方式的一个改进方案中,分离层 5 至少部分地被构建为电绝缘的镜面层,其特别是具有分布式布拉格反射器 (DBR)。例如,分离层 5 的至少一个被布置在凹处 3 中的和 / 或与凹处 3 邻接的部分被如此构建。

[0106] 在图 7 和 8 中示意性示出了图 3 的光电子半导体本体的部分,其中电流扩展层 9 和镜面层 10 为了简化图示而被省去。

[0107] 图 7 示出带有第一电接触部 41 的半导体本体的边缘区域。该截面图相对于图 3 被旋转 180 度,使得第一接触部 41 被布置在图 7 的右侧。第一电接触部 41 被构建为接合焊盘。在制造半导体本体时,为此例如在去除半导体层序列的边缘区域之后在分离层 5 中产生开口,并且随后将接合焊盘 41 沉积在该开口中。

[0108] 图 8 示出槽形的凹处 3 的示意性横截面,该凹处的侧壁被分离层 5 覆盖。

[0109] 图 4 示出光电子半导体本体的第四实施例。与前面的实施例不同,在该实施例中,穿过有源区 23 的贯穿部 3 作为在半导体层序列 2 的整个厚度上延伸的贯穿部来实施。贯穿部 3 于是在此从第一主面 201 延伸直到第二主面 202。贯穿部由此是半导体层序列 2 中的孔或者狭孔。

[0110] 在在此被粗化的第一主面 201 上,在此除了布置在半导体层序列 2 的背面上的电流扩展层 9,还布置有另一电流扩展层 9'。该另一电流扩展层 9' 例如同样具有透明导电氧化物、如 IT0。利用该另一电流扩展层 9',实现借助第二电连接层 6 将工作电流特别均匀地输送给有源区 23。

[0111] 如在第三实施例中那样,根据第四实施例的半导体本体也具有镜面层 10。在此,替代或者除了分离层 5,镜面层 10 被布置在半导体层序列 2 的第二主面 202 和第二电连接层 6 之间。

[0112] 在前三个实施例中第二电连接层 6 在从背面朝向正面的方向上至少通过第一电连接层 4 的部分区域延伸,而在第四实施例中情况并非如此。在第四实施例中,第一连接层 4 在半导体本体的背面的俯视图中至少部分地覆盖第二连接层 6。

[0113] 本发明并不由于借助实施例的描述而局限于这些实施例,而是包括任意新的特征和特征的任意组合,这特别是包含权利要求中的特征的任意组合,即使该特征或者该组合本身没有明确地在权利要求或实施例中被说明。

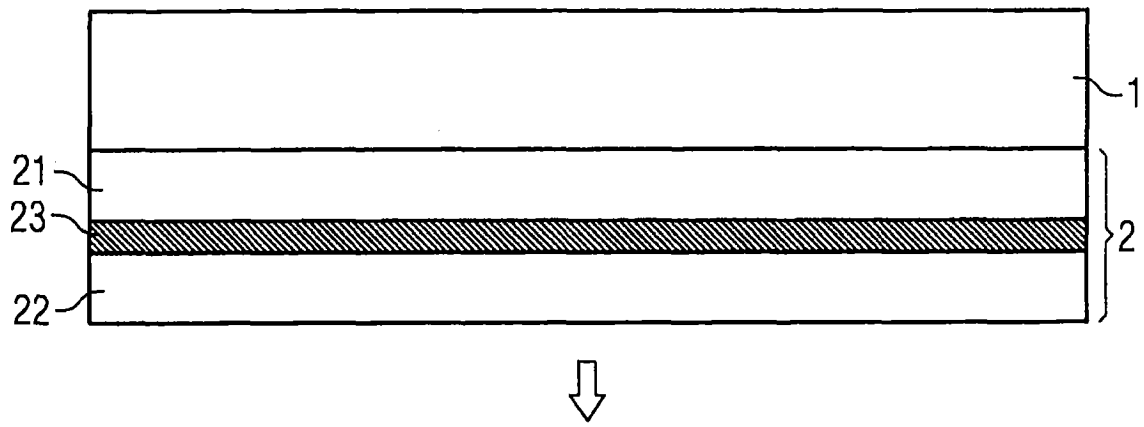


图 1A

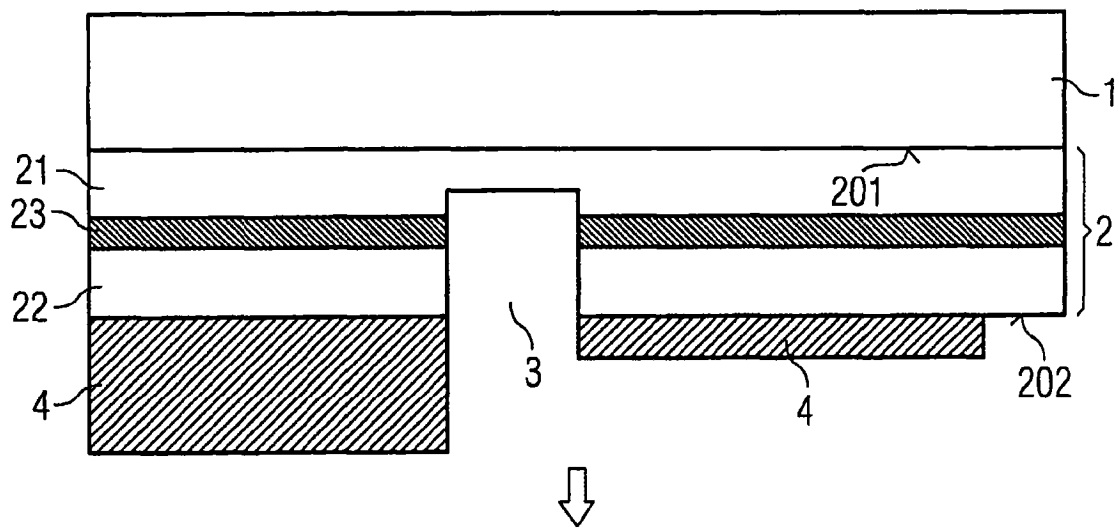


图 1B

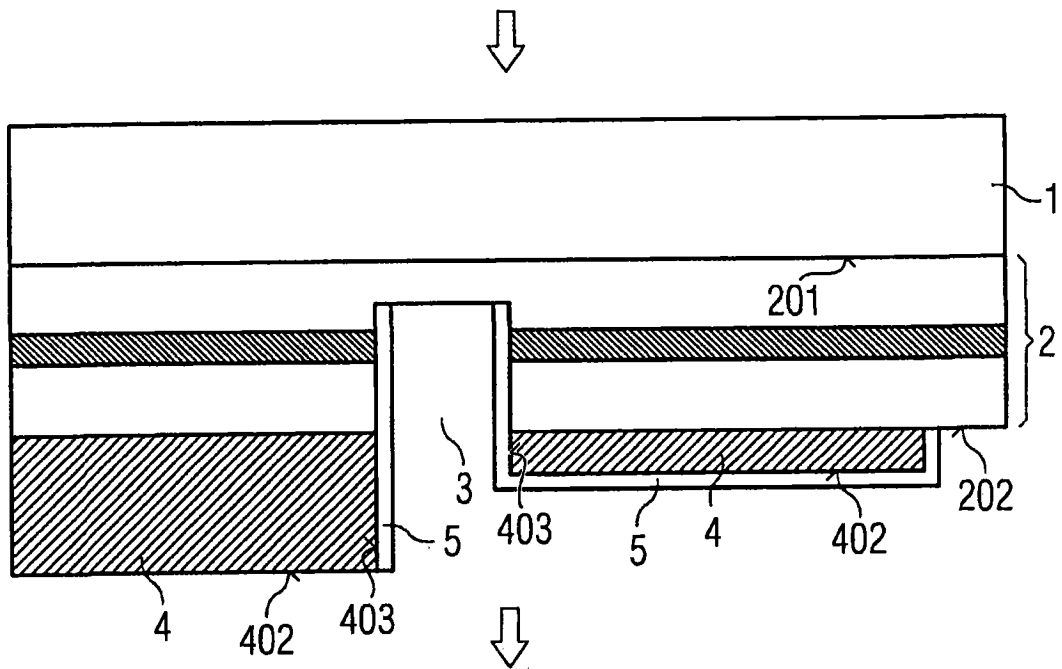


图 1C

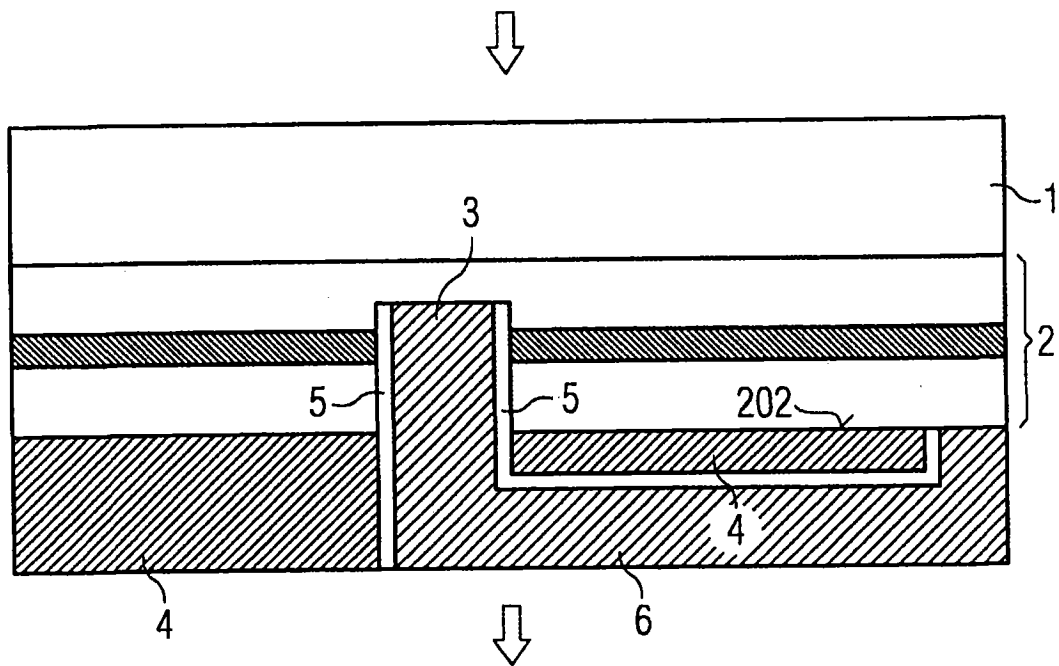


图 1D

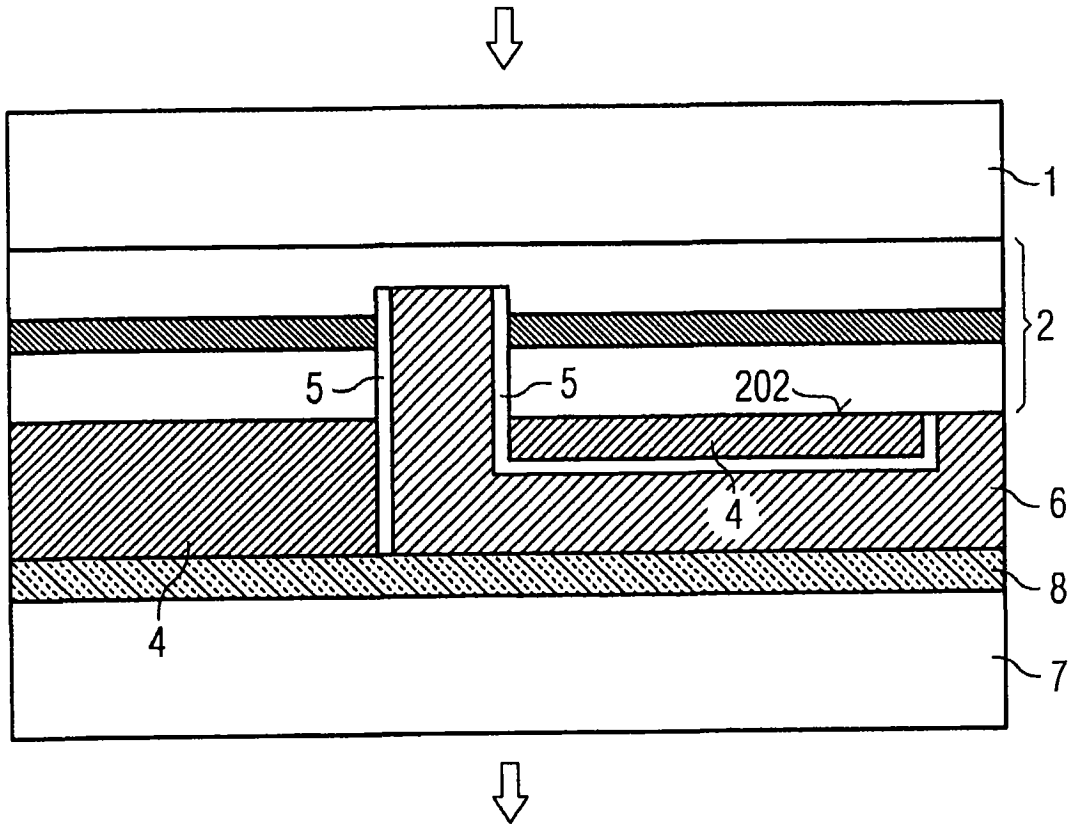


图 1E

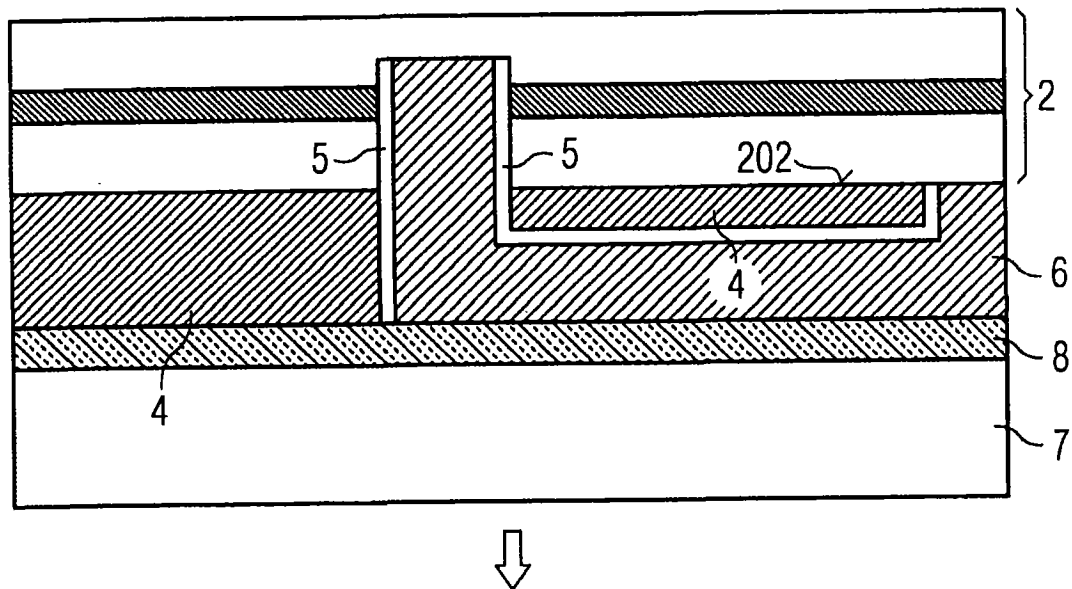


图 1F

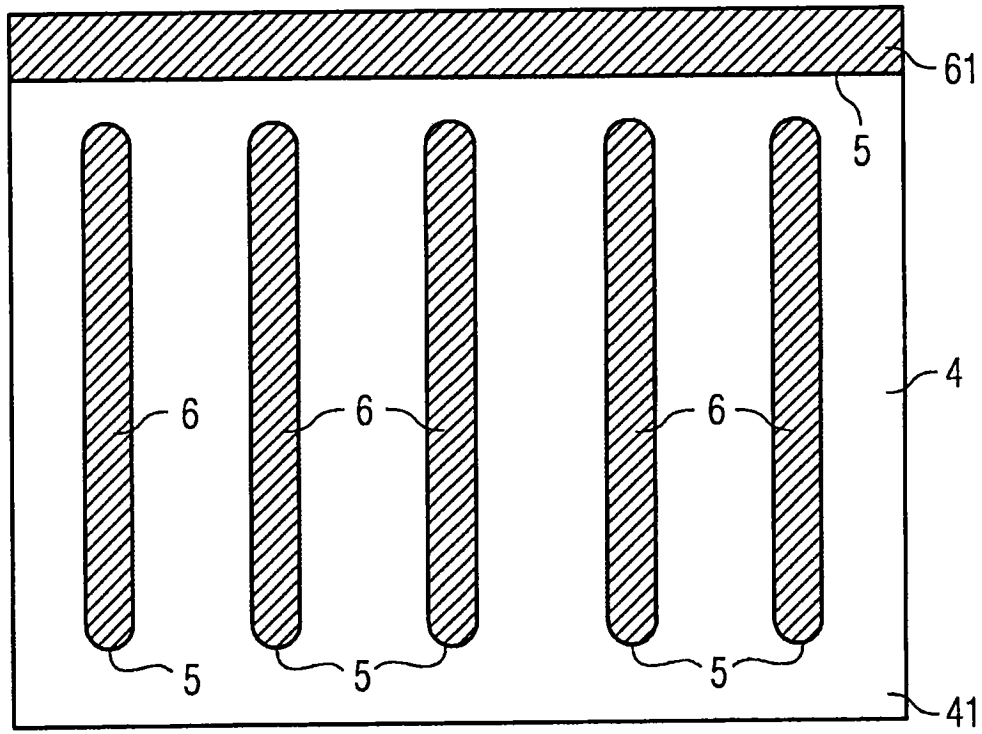


图 5A

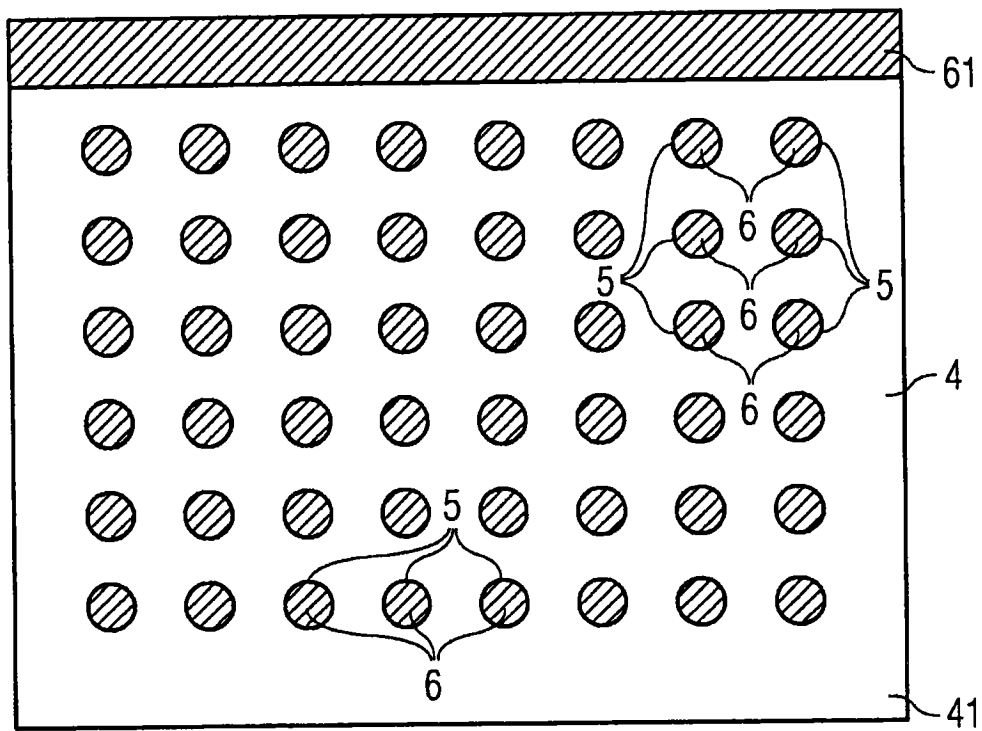


图 5B

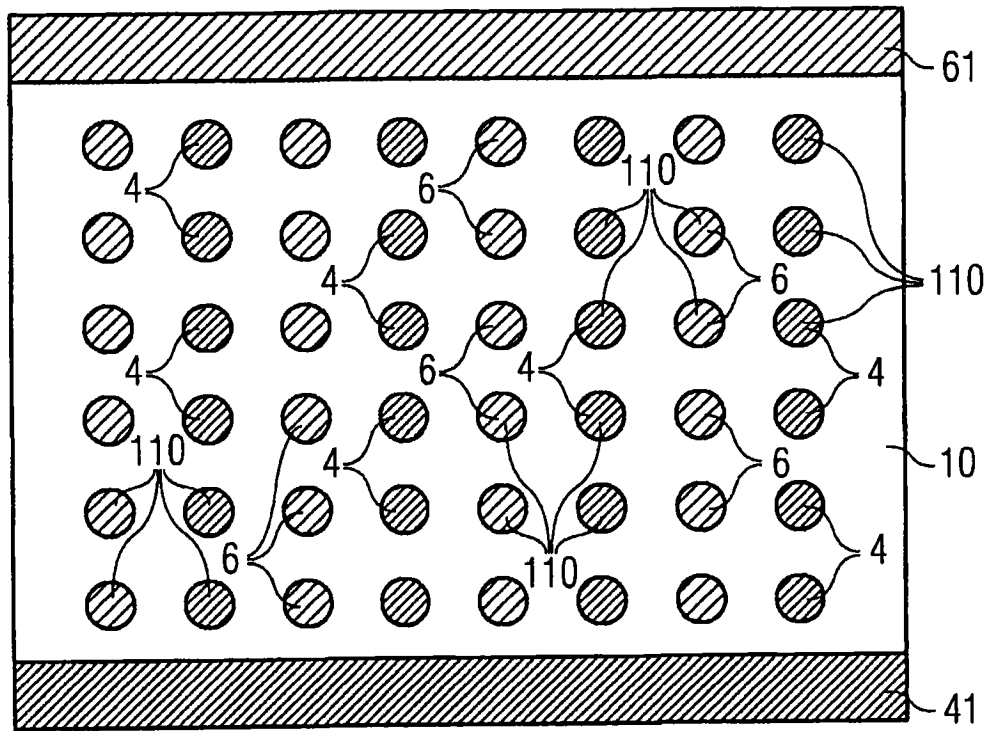


图 6

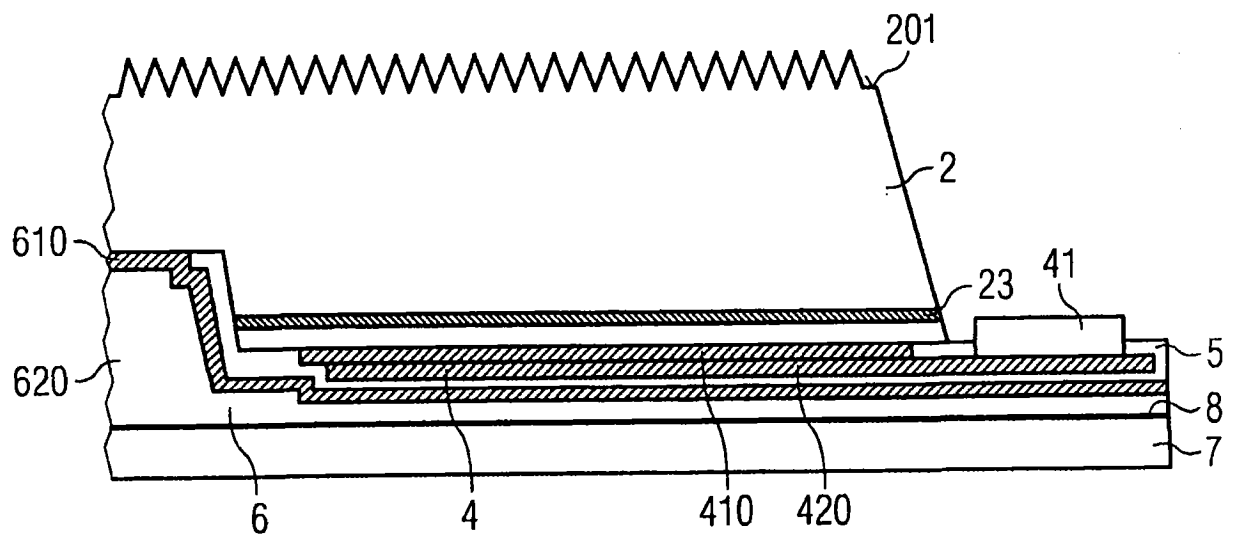


图 7

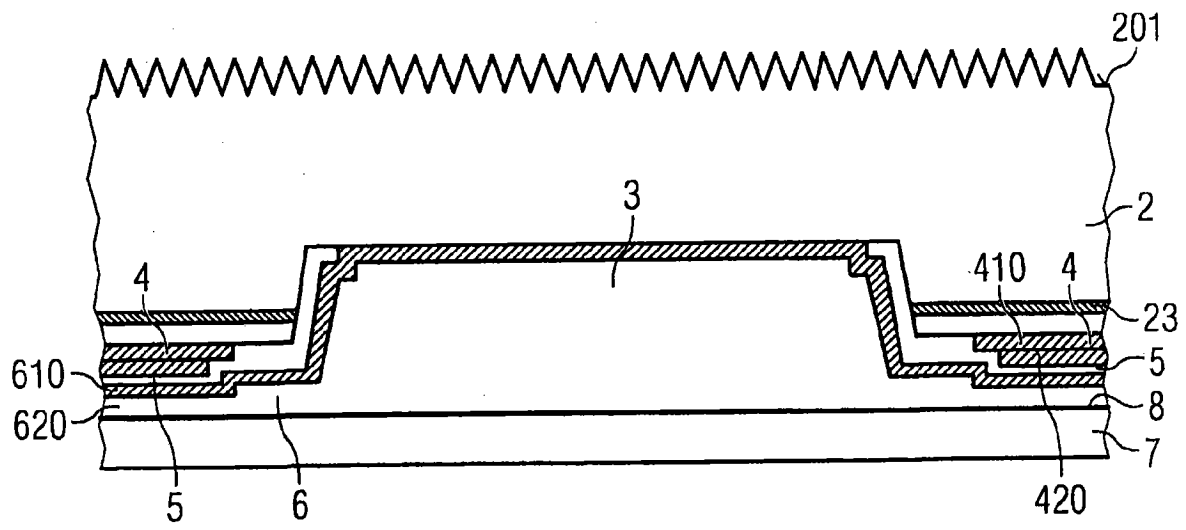


图 8