

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-531648

(P2004-531648A)

(43) 公表日 平成16年10月14日(2004.10.14)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
C 2 3 C 14/34	C 2 3 C 14/34	4 K O 2 9
H O 1 L 21/285	H O 1 L 21/285	4 M 1 O 4

審査請求 未請求 予備審査請求 有 (全 42 頁)

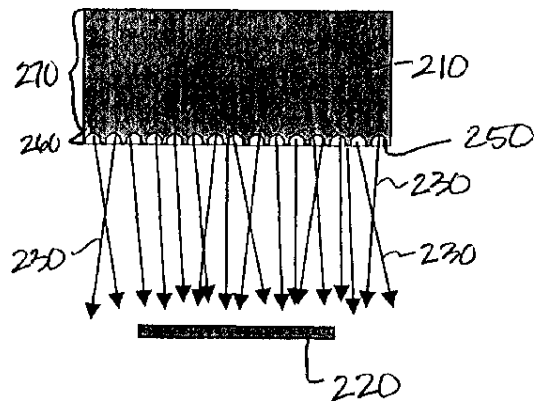
(21) 出願番号	特願2003-507330 (P2003-507330)	(71) 出願人	501228624 ハネウエル・インターナショナル・インコーポレーテッド アメリカ合衆国、ニュー・ジャージー・07962、モリスタウン、コロンビア・ロード・101、ピー・オー・ボックス・2245
(86) (22) 出願日	平成14年2月20日 (2002.2.20)	(74) 代理人	100062007 弁理士 川口 義雄
(85) 翻訳文提出日	平成15年8月15日 (2003.8.15)	(74) 代理人	100113332 弁理士 一入 章夫
(86) 国際出願番号	PCT/US2002/006146	(74) 代理人	100114188 弁理士 小野 誠
(87) 国際公開番号	W02003/000950	(74) 代理人	100103920 弁理士 大崎 勝真
(87) 国際公開日	平成15年1月3日 (2003.1.3)		
(31) 優先権主張番号	60/270, 211		
(32) 優先日	平成13年2月20日 (2001.2.20)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 形状が調整されたスパッタリングターゲット

(57) 【要約】

標準的なターゲット構造では、スパッタされた原子は広範な角度で分布し、不均一な膜および不十分なステップカバレッジを生じる。これは、主に、スパッタされた原子の束が、コリメート処理されず、ウェハ220の中心領域がウェハの周縁よりも高密度のスパッタされた原子の束を受けるためである。ここで述べるスパッタリングターゲット210は、スパッタされた原子が小さい余弦分布でウェハに向かって直接的に衝突するように、形状および形態が調整される。実際に、ターゲットは、組み込まれたコリメータを備えて構成される。所望の形態および形状が、ターゲットの幾何学形状および形状のミクロ（例えば放物線状ディンプル）250、および/またはマクロ規模（例えばウェハの輪郭、円形の波形輪郭）の変更によって達成可能となる。原子/イオンは、コア材料270に結合した表面材料260から、経路230に沿って移動する。



【特許請求の範囲】

【請求項 1】

コア材料と、
前記コア材料に結合される表面材料とを含み、前記表面材料が、コリメートする形状を形成する少なくとも2つの凹凸を含む、スパッタリングターゲット。

【請求項 2】

前記コア材料と前記表面材料が、同じ化学成分を含む、請求項 1 に記載のスパッタリングターゲット。

【請求項 3】

前記化学成分が、銅、アルミニウム、タングステン、チタン、ジルコニウム、コバルト、アルミ化物、タンタル、マグネシウム、リチウム、シリコン、マンガン、鉄、またはそれらのいずれかの組み合わせを含む、請求項 2 に記載のスパッタリングターゲット。 10

【請求項 4】

前記化学成分が、銅、アルミニウム、タングステン、チタン、ジルコニウム、コバルト、タンタル、アルミ化物、またはそれらの組み合わせを含む、請求項 3 に記載のスパッタリングターゲット。

【請求項 5】

前記少なくとも2つの凹凸が、マクロ規模の変更を含む、請求項 1 に記載のスパッタリングターゲット。

【請求項 6】

前記マクロ規模の変更が、円形の波形輪郭を含む、請求項 5 に記載のスパッタリングターゲット。 20

【請求項 7】

前記少なくとも2つの凹凸が、少なくとも1つのマイクロディンプルを含む、請求項 1 に記載のスパッタリングターゲット。

【請求項 8】

前記少なくとも1つのマイクロディンプルが、円形の閉ループの開口を含む、請求項 7 に記載のスパッタリングターゲット。

【請求項 9】

前記少なくとも1つのマイクロディンプルが、六角形の閉ループの開口を含む、請求項 7 に記載のスパッタリングターゲット。 30

【請求項 10】

前記少なくとも2つの凹凸が、マクロ規模の変更および少なくとも1つのマイクロディンプルを含む、請求項 1 に記載のスパッタリングターゲット。

【請求項 11】

コア材料を供給するステップと、
表面材料を供給するステップと、
前記コア材料を前記表面材料に結合して、スパッタリングターゲットを形成するステップと、

前記表面材料に、コリメートする形状を作る少なくとも2つの意図的な凹凸を形成するステップとを含む、自己でコリメートするスパッタリングターゲットを作製する方法。 40

【請求項 12】

前記コア材料を供給するステップおよび前記表面材料を供給するステップが、同じ化学成分を供給することを含む、請求項 11 に記載の方法。

【請求項 13】

前記化学成分が、銅、アルミニウム、タングステン、チタン、コバルト、アルミ化物、タンタル、マグネシウム、リチウム、シリコン、マンガン、鉄、またはそれらのいずれかの組み合わせを含む、請求項 12 に記載の方法。

【請求項 14】

前記化学成分が、銅、アルミニウム、タングステン、チタン、コバルト、タンタル、アル 50

ミ化物、またはそれらの組み合わせを含む、請求項 1 3 に記載の方法。

【請求項 1 5】

前記表面材料に少なくとも 2 つの意図的な凹凸を形成するステップが、マクロ規模の変更を形成することを含む、請求項 1 1 に記載の方法。

【請求項 1 6】

前記表面材料に少なくとも 2 つの意図的な凹凸を形成するステップが、円形の波形輪郭を形成することを含む、請求項 1 1 に記載の方法。

【請求項 1 7】

前記表面材料に少なくとも 2 つの意図的な凹凸を形成するステップが、少なくとも 1 つのマイクロディンプルを形成することを含む、請求項 1 1 に記載の方法。

10

【請求項 1 8】

前記少なくとも 1 つのマイクロディンプルを形成することが、円形の閉ループの開口を形成することを含む、請求項 1 7 に記載の方法。

【請求項 1 9】

前記少なくとも 1 つのマイクロディンプルを形成することが、六角形の閉ループの開口を形成することを含む、請求項 1 7 に記載の方法。

【請求項 2 0】

前記表面材料に少なくとも 2 つの意図的な凹凸を形成するステップが、マクロ規模の変更および少なくとも 1 つのマイクロディンプルを形成することを含む、請求項 1 1 に記載の方法。

20

【請求項 2 1】

自己でコリメートするスパッタリングターゲットを供給するステップと、
表面を供給するステップと、
前記自己でコリメートするスパッタリングターゲットから或る距離を置いて、前記表面を配置するステップと、
エネルギー源で前記自己でコリメートするスパッタリングターゲットを叩いて、少なくとも 1 つの原子を生じるステップと、
前記少なくとも 1 つの原子で前記表面をコーティングするステップとを含む、表面の上に均一な膜を形成する方法。

【請求項 2 2】

請求項 1 1 に記載のスパッタリングターゲットから形成される膜。

30

【請求項 2 3】

請求項 2 1 に記載の方法によって形成される膜。

【請求項 2 4】

請求項 1 1 に記載のスパッタリングターゲットによって形成される部品。

【請求項 2 5】

請求項 2 1 に記載の方法によって形成される膜を組み入れた部品。

【請求項 2 6】

請求項 1 1 に記載のスパッタリングターゲットによって形成されるコンデンサ。

【請求項 2 7】

請求項 2 1 に記載の方法によって形成される膜を組み入れたコンデンサ。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明の分野は、物理的气相蒸着 (PVD) のためのスパッタリングターゲットである。

【背景技術】

【0002】

電子および半導体部品が使用される、消費者向けおよび市販の電子製品、通信製品、およびデータ交換製品は、ますます増えている。これら消費者向けおよび市販の製品のいくつかの例は、テレビジョン、コンピュータ、携帯電話、ページャ、パームタイプのオーガナ

50

イザ、ポータブルラジオ、カーステレオ、あるいはリモートコントローラである。これら消費者向けおよび市販の電子製品への要求が増すので、消費者および企業向けにそれらの製品が、さらに小型でポータブルになるような要求もまた存在する。

【0003】

これら製品のサイズ削減の結果として、製品に含まれる部品も、やはりさらに小型で薄型にならねばならない。サイズの削減すなわち規模縮小が必要となるそれら部品のいくつかの例は、マイクロエレクトロニクスチップの相互接続、半導体チップ部品、抵抗器、コンデンサ、プリント回路もしくは配線基板、配線、キーボード、タッチパッド、およびチップのパッケージである。

【0004】

電子および半導体部品がサイズ削減すなわち規模縮小されるとき、より大きい部品に存在する欠陥は、規模縮小された部品で強調されるであろう。したがって、より大きい部品に存在するかまたは存在し得る欠陥は、部品がより小さい電子製品に規模縮小される前に、識別され、かつ可能であれば修正されねばならない。

【0005】

電子、半導体、および通信部品の欠陥を識別および修正するために、部品、使用される材料、およびそれら部品を作製するための製造工程が、分解されかつ分析されるべきである。いくつかのケースでは、電子、半導体、および通信/データ交換部品は、金属、合金、セラミック、無機材料、ポリマー、または有機金属材料といった材料の層で構成される。材料層は、多くの場合薄い(厚さ数十オングストローム以下の程度)。材料層の品質を向上させるために、金属もしくは他の化合物の物理的気相蒸着といった層形成工程が評価され、可能であれば改善されるべきである。

【発明の開示】

【発明が解決しようとする課題】

【0006】

通常の物理的気相蒸着(PVD)工程では、原子が周囲雰囲気へと放出されるまで、試料またはターゲットが、プラズマ、レーザ、またはイオンビームといったエネルギー源で叩かれる。スパッタリングターゲットから放出される原子は、基板(通常はシリコンウェハ)の表面に向かって移動し、表面を覆って材料の薄い膜もしくは層を形成する。標準的なPVDターゲット構造は、スパッタされた原子の余弦分布(cosine distribution)が理由となって、「中心が厚く」かつ「周縁が薄い」堆積を生じる傾向がある。(先行技術である図1、および米国特許第5,302,266号、米国特許第5,225,393号、米国特許第4,026,787号、および米国特許第3,884,787号参照)。先行技術である図1は、スパッタリングターゲット10とウェハもしくは基板20とを有する、従来のPVD構成を示す。原子は、スパッタリングターゲット10から放出され、ウェハもしくは基板20に向かってイオン/原子経路30を移動し、ウェハもしくは基板で原子は層に堆積される。

【0007】

より均一な金属膜を堆積させるために、スパッタされた原子の大きな余弦分布を修正する、いくつかの方法および装置が示唆されてきた。1つの有名な方法は、ターゲットと表面、すなわちウェハもしくは基板との間に、別個のコリメータまたは類似したタイプの開口を物理的に設けるかまたは装着するものである。(先行技術である図2、および米国特許第5,409,587号、米国特許第4,923,585号参照)。コリメータは、大きな角度で基板もしくはウェハを叩く金属原子の数を減少させながらも、小さい角度で移動する金属原子が通過して基板もしくはウェハ上に堆積するのを可能にするように構成され、コリメータはコンタクトとバイアの上端への蓄積を低減させ、コンタクトもしくはバイアの底および側壁に着く原子の割合を増大させる。先行技術である図2は、スパッタリングターゲット110、ウェハもしくは基板120、および別個のコリメータ140を有する、従来のPVD構成を示す。原子は、スパッタリングターゲット110から放出され、ウェハもしくは基板120に向かってイオン/原子経路130を移動し、原子はコリメー

10

20

30

40

50

タ 1 4 0 によって「選別される」。コリメータ 1 4 0 を通過する原子は、ウェハもしくは基板 1 2 0 上で層に堆積される。

【 0 0 0 8 】

しかしながら、ターゲット / 基板アセンブリにコリメータを加えることは、ターゲット材料のコストを明らかに増大させ、大きな角度で移動する原子が、ウェハではなくコリメータ上に堆積し、その結果事実上工程内で浪費されるために、ターゲットの寿命を縮める。また、コリメータの追加は、コリメータを収容し、かつウェハ上のコリメータ形状のパターンの形成を防止するために、標準的な(コリメータ無しの)工程よりも大きいターゲットとウェハとの間の隙間を必要とする。さらに、コリメータ上に堆積した迷走原子は、コリメータを目詰まりさせ、さらに堆積の効率を下げ、堆積物がコリメータ表面から剥がれ落ちて、しばしば望ましくない粒子形成を引き起こす傾向がある。

10

【 0 0 0 9 】

さらに均一な堆積を生じる試みの別の方法は、スパッタされた原子に無線周波数(RF)電力を印加して、プラズマへとイオン化(イオン化金属プラズマ(IMP)法)するものである。(米国特許第 6, 296, 743号参照)。この方法では、RFプラズマ内にある露出された表面すべては、より重いイオンに対して電子の高い移動度のために、プラズマに対して負の電位を作る。その結果、ペDESTALもしくは表面バイアスが無くても、金属イオンは、直流(DC)自己バイアスによってウェハ表面へと引きつけられる。これら垂角に移動するイオンは、通常、コンタクトもしくはバイアの底部に当たり、底および側壁の被覆率を向上させる。しかしながら、RFプラズマ装置と操作条件は、システムのコストのかなりの上昇と操作の複雑さを助長する。RFプラズマ構成はまた、基板もしくはウェハに向かう原子の経路をさらに調節するために磁石とも組み合わせられてきたが、しかしながらこれらの方法は、極めて高価であり、構成しかつモニタするのが難しい。(米国特許第 6, 153, 061号、米国特許第 6, 326, 627号、米国特許第 6, 117, 281号、米国特許第 5, 865, 969号、米国特許第 5, 766, 426号、米国特許第 5, 417, 833号、米国特許第 5, 188, 717号、米国特許第 5, 135, 819号、米国特許第 5, 126, 029号、米国特許第 5, 106, 821号、米国特許第 4, 500, 409号、米国特許第 4, 414, 086号、米国特許第 4, 610, 770号、および米国特許第 4, 629, 548号参照)。

20

【 0 0 1 0 】

さらに均一な膜を作るために、スパッタリング法を改善するその他の方法が、開発されてきた。例えば、Honeywell Electric Materials(商標)(HEM)は、超微細粒子サイズのターゲットを使用することによって、ターゲットのスパッタリング特性がかなり向上することを示したが、それはEqual-Channel Angular Extrusion(ECAE(登録商標))法という特許化された技術(米国特許第 5, 590, 389号、米国特許第 5, 780, 755号、および米国特許第 5, 809, 393号)によって作製される。実証された利点には、低アーケ性、長いターゲット寿命、高いデバイス歩留まり、より優れた膜均一性、および低い粒子形成が含まれる。Honeywell Electronic Materials(商標)はまた、コリメータの利点を提供するために、ターゲットの結晶の組織が、非パターン形成様式で変更可能であることをも示した。(米国特許第 5, 993, 621号、米国特許第 6, 302, 977号参照)。自己イオン化プラズマ(SIP)もまた、さらに均一な膜を生じ得るスパッタリング法として総説された。この方法は、スパッタされたターゲット原子の自己イオン化を促進するために低い圧力と大電力を利用する。SIPは、延長されたターゲットと基板との間の隙間を必要とし、それが長いイオン経路を作り出す。長いイオン経路は、イオン束の方向性を向上させるが、しかしやはりターゲット収率を低下させる。長く延長されたイオン経路は、さらに増大した余弦損失という結果につながり、ターゲット利用性の点で極めて非効率的にする。付加的な方法には、スパッタリング工程の間のウェハもしくは基板の機械的な調節(米国特許第 6, 224, 718号)、表面の一部のマスキング(米国特許第 5, 894, 058号、米国特許第 5, 942, 356号、米

30

40

50

国特許第6,242,138号)、ターゲットと表面もしくはウェハとの間の蒸気の化学処理(米国特許第6,057,238号、米国特許第6,107,688号、米国特許第4,793,908号、米国特許第6,222,271号、および米国特許第6,194,783号)、およびレーザスパッタリングと原子の励起(米国特許第5,382,457号)が含まれる。ECAE法を除いて、他の方法は、追加の機械的もしくは化学的要素が、基本的なPVD法および装置に追加されることを必要とし、それは装置と方法のコストと複雑さを増大させる可能性がある。

【0011】

この目的のために、a)都合のよい最小の奥行き構成を活用する、b)従来のPVD法に対して比較的安い方法の全体的コストを保つ、およびc)器具と装置を従来のPVD法に対して単純なままにさせる、PVDターゲットおよびターゲット/ウェハアセンブリを作り出すことが望まれるであろう。

10

【課題を解決するための手段】

【0012】

標準的なターゲットの経時変化の挙動は、ターゲット表面の形態もしくは形状(topology)を変更することによって、スパッタされた原子の方向が制御可能となることを示唆する。標準的なターゲット構造では、スパッタされた原子は、広範な角度に分布して不均一な膜を生じ、その主な理由は、ウェハの中心領域が、ウェハの周縁よりも高密度のスパッタされた原子の束を受けることにある。

【0013】

ここで述べるスパッタリングターゲットは、スパッタされた原子が、小さい余弦分布でウェハに向かって直接的に衝突するように、形状および形態が調整される。実際、ターゲットは、組み込まれたコリメータを備えるように構成される。ターゲット幾何学形状および形状のミクロ(例えば放物線状ディンプル)、および/またはマクロ規模(例えばターゲット表面の輪郭)の変更によって、所望の形態および形状が達成可能となる。

20

【0014】

自己でコリメートする(self-collimating)スパッタリングターゲットは、PVD法が使用される応用および器具の使用に応じた、いかなる適切な形状およびサイズと、スパッタリングチャンバ内でスパッタされ得るいかなる成分をも有することができる。ここで述べるスパッタリングターゲットはまた、表面材料とコア材料をも有し、表面材料はコア材料に結合される。表面材料とコア材料は、概して、同じ元素組成もしくは化学組成/成分を含んでもよく、あるいは表面材料の元素組成および化学組成が、コア材料の元素組成および化学組成と異なるように改変もしくは変更されてもよい。また、スパッタリングターゲットに追加的な支持体を供給し、かつスパッタリングターゲットのための装着器具をもやはり供給するために、バックアッププレートがコア材料に結合されることもできる。

30

【0015】

表面材料は、時間内のいかなる測定できる時点でも、エネルギー源に晒されるターゲットの部分であり、また表面コーティングとして望ましい原子を生じるように意図される、全体のターゲット材料の部分でもある。さらに、表面材料は、コリメートを行う形状もしくは形態を形成する、少なくとも2つの意図的に形成された凹凸(indentation)を有するスパッタリングターゲットの部分である。

40

【0016】

自己でコリメートするスパッタリングターゲットは、a)コア材料を供給するステップと、b)表面材料を供給するステップと、c)スパッタリングターゲットを形成するために、コア材料を表面材料に結合させるステップと、d)コリメートする形状を作る、少なくとも2つの意図的な凹凸を形成するステップとによって形成される。

【0017】

均一な膜もしくは層は、a)自己でコリメートするスパッタリングターゲットを供給するステップと、b)表面を供給するステップと、c)自己でコリメートするスパッタリング

50

ターゲットから或る距離を置いて、表面を設置するステップと、d) エネルギー源で自己でコリメートするスパッタリングターゲットを叩いて、少なくとも1つの原子を生じるステップと、e) 少なくとも1つの原子で表面をコーティングするステップとによって、部品の表面上に成膜されるか、または部品を形成するために成膜される。

【0018】

ここで述べるスパッタリングターゲットは、電子、半導体、および通信部品を、生産、構築、またはさもなければ変更する、いかなる工程または生産計画にも組み入れられることができる。電子、半導体、および通信部品は、概して、電子ベース、半導体ベース、または通信ベースの製品に使用され得る、いずれの層状にされた部品をも含むと考えられる。ここで述べる部品には、半導体チップ、回路基板、チップパッケージ、セパレータシート、回路基板の誘電体部品、プリント配線基板、タッチパッド、導波路、光ファイバおよびフォトン伝送および音波伝送部品、二重ダマシン(damascene)工程を使用もしくは組み入れて作製されるあらゆる材料、およびコンデンサ、インダクタ、抵抗器といったその他の回路基板の部品が含まれる。

10

【発明を実施するための最良の形態】

【0019】

ターゲットの経時変化作用は、スパッタされた原子の方向が、ターゲットの表面の形態もしくは形状を変更することによって制御可能であることを示唆する。標準的なターゲット構造では、スパッタされた原子は、広範な角度に分布して不均一な膜を生じるが、それは主に、先行技術である図1に示したように、ウェハの中心領域が、ウェハの周縁よりも高密度のスパッタされた原子の束を受けるという理由による。スパッタされた原子の方向は、ターゲットの表面の形態および形状を変更することによって制御可能となる。特に、ターゲットの表面の形態と形状は、図3に描いたように、スパッタされた原子が、小さい余弦分布でウェハに直接的に衝突するように調整されることができる。

20

【0020】

図3は、スパッタリングターゲット210、およびウェハもしくは基板220を有する、考案したPVD構成を示す。スパッタリングターゲット210は、表面材料260とコア材料270とを含む。表面材料260は、意図的に形成された凹凸(このケースではマイクロディンプル250)を有する。これら意図的に形成された凹凸もまた、スパッタリングターゲット上のパターンとして形成される。ここで使用する、「パターン」という用語は、意図的に形成される凹凸のどのような構成をも意味しており、凹凸は、繰り返され、配列され、あるいは繰り返されかつ配列される。「組み込まれたコリメータ」としてはたらくマイクロディンプル250によって、原子は「事前に選択され」、それら原子は、放出時にそれら原子が、一定のイオン/原子経路230を移動するように処理される方式で衝突する。そのとき、原子はスパッタリングターゲット210から放出され、ウェハもしくは基板220に向かってイオン経路230を移動する。所望の形態と形状は、ターゲット幾何学形状、および形状のマイクロ(例えば放物線状のディンプル)および/またはマクロ規模(例えばターゲット表面の輪郭)の変更によって達成され得る。スパッタリングターゲットに追加的な支持体を提供し、スパッタリングターゲットのための装着器具をもやはり提供するために、バックングプレートがコア材料に結合されることもあり得る。

30

40

【0021】

ここで考案したスパッタリングターゲットは、PVD法で使用される応用および器具使用に応じた、どのような適切な形状およびサイズをも有する。ここで考案したスパッタリングターゲットはまた、表面材料260とコア材料270とを有し、表面材料260はコア材料270に結合される。ここで使用する「結合」という用語は、物体もしくは部品の2つの部分の物理的な取り付け(接着剤、材料を結合する取り付け装置)、あるいは物体もしくは部品の2つの部分の間の物理的および/または化学的引力を意味しており、共有結合およびイオン結合のような結合力と、ファンデルワールス、静電、クーロン、水素結合および/または磁気引力のような非結合性の力とを含む。表面材料260とコア材料270は、概して、同じ元素組成もしくは化学組成/成分を含んでもよく、あるいは表面材料

50

260の元素組成および化学組成が、コア材料270の元素組成および化学組成と異なるように変更もしくは変更されてもよい。殆どの実施形態で、表面材料260とコア材料270は、同じ元素組成および化学組成を含む。しかしながら、ターゲットの使用寿命が終了したときを検出することが大切になる可能性がある場合、あるいは材料の混合層を堆積させることが大切である場合の実施形態では、表面材料260とコア材料270は、異なる元素組成もしくは化学組成を有するように調整されることができる。

【0022】

表面材料260は、時間内のいかなる測定できる時点でも、エネルギー源に晒されるターゲット210の部分であり、また表面コーティングとして望ましい原子を生じるように意図される、全体のターゲット材料の部分でもある。さらに、表面材料260は、10
コリメートを行う形状もしくは形態を形成する、少なくとも2つの意図的に形成された凹凸を有するスパッタリングターゲット210の部分である。ここで使用する「コリメートを行う形状」という語句は、余弦原子分布が、従来のスパッタリングターゲットが使用される場合に見受けられる原子分布以上にある程度まで小さくされるような方法で、原子の余弦分布に直接的に影響を及ぼす、スパッタリングターゲット210の表面材料260の部分である。言い換えると、磁石、化学添加剤、またはマスクといったいかなる外的因子もなく、コリメートする形状を形成する、少なくとも2つの意図的に形成された凹凸を組み入れることで、普通では従来のスパッタリングターゲットから生じるであろう従来の原子余弦分布を狭めることができる。しかしスパッタされた原子にさらに影響を及ぼす外的因子が存在することもあり得る。従来の原子余弦分布と狭められた原子余弦分布との間の差異は、20
前に考察した先行技術である図1と図3で見ることができる。

【0023】

記述したように、コリメートする形状もしくは形態を作るために、少なくとも2つの意図的に形成された凹凸が、スパッタリングターゲット210の表面材料260に形成される。比較的大きい、意図的に形成された凹凸を有する実施形態は、概して、「マクロ規模の変更 (macro scale modification)」と称されるものを有する。「マクロ規模の変更」という語句はここでは、マグネトロンスパッタリングシステムの回転する磁石に起因するターゲットの不均質な目減りを補償するために、ターゲットの表面を円形の波形輪郭に調整されることを意味するように使用される。殆どの実施形態のマクロ規模の変更280 (図4に示す)は、概して、スパッタリングターゲット210に、30
比較的大きくかつ意図的に形成された凹凸を有し、そのような凹凸は、凸レンズもしくは凹レンズまたはコーンに類似することができる。2つよりも多くの比較的小さい意図的に形成された凹凸を有する実施形態は、概して、「マイクロディンプル」250と称されるものを有する。ここで使用する「マイクロディンプル」という用語は、閉ループの形状を有する開口を含む凹凸を意味しており、その形状は、円形 (円状)、六角形 (六角形状)、三角形 (三角形状)、四角形、楕円形、およびその他の曲線もしくは直線の周縁を持つ閉ループを含み、1:1よりも大きいアスペクト比を有するであろう。図3は、スパッタリングターゲット210内のマイクロディンプルの断面図を示す。図4は、スパッタリングターゲット210内のマイクロディンプル250およびマクロ規模の変更280の上面図を示す。図4はまた、マイクロディンプル250を有するスパッタリングターゲットの閉ループ形状の概念をも示す。スパッタリングターゲットが、マクロ規模の変更280とマイクロディンプル250の両方を有し得ることがさらに考えられる。図4中のスパッタリングターゲット4 (b)と4 (d)は、マクロ規模の変更280とマイクロディンプル250の両方を有するターゲットである。40

【0024】

マクロ規模の変更280とマイクロディンプル250は、ターゲットが最初に作られるときに成型工程を通じて形成されるか、または何らかの物理的加工もしくは機械的加工、または化学的および/またはエッチング/除去工程によって形成されるかのいずれであることができる。さらに、ターゲットが最初に形成されたときに、マクロ規模の変更280がターゲット210に成形され、マクロ規模の変更が最初に形成された後に、マイクロディンブ 50

ル250がターゲット210内にエッチングされ得ることも考えられ、その逆も考えられる。さらに特定すると、図5に示したように、a)コア材料270(300)を供給し、b)表面材料260(310)を供給し、c)コア材料270を表面材料260に結合させて、スパッタリングターゲット210(320)を形成し、d)コリメートする形状を形成する、少なくとも2つの意図的な凹凸を形成する(330)ことによって、自己でコリメートするスパッタリングターゲット210が形成される。

【0025】

コア材料270は、表面材料260に支持体を提供し、かつできればスパッタリング工程における追加的な原子、もしくはターゲットの使用寿命が終わったときについての情報を提供するように構成される。例えば、コア材料270が、本来の表面材料260と異なる材料を含み、かつターゲット210とウェハ220との間の空間で、品質管理装置がコア材料原子の存在を検出する状況で、望ましくない材料が既に在る表面/ウェハ層の上に堆積することで、金属コーティングの化学的完全性と元素の純度とが低下される可能性がある。ターゲット210は、全部外されるか、入れ替えされるか、または廃棄されることが必要となる可能性がある。コア材料270はまた、マクロ規模の変更280またはミクロディンプル250を含まないスパッタリングターゲット210の部分でもある。言い換えると、コア材料270は、構造と形状において概して一様である。

【0026】

スパッタリングターゲット210は、概して、a)信頼性良くスパッタリングターゲットに形成され得、b)エネルギー源によって叩かれるとターゲットからスパッタされ得、かつc)ウェハもしくは表面上に最終層または前駆層を形成するのに適合し得るどのような材料も含むことができる。適切なスパッタリングターゲット210を作製するために考えられる材料は、金属、合金、導電性ポリマー、導電性複合材料、導電性モノマー、誘電性材料、ハードマスク材料、およびあらゆる他の適切なスパッタリング材料である。ここで使用する「金属」という用語は、元素周期律表のdブロックおよびfブロックにある元素、ならびにシリコンおよびゲルマニウムといった金属に類似する性質を有する元素である。ここで使用する「dブロック」という語句は、元素の核を取り巻く3d、4d、5d、および6d軌道を満たす電子を有する元素を意味する。ここで使用する「fブロック」という語句は、元素の核を取り巻く4fおよび5f軌道を満たす電子を有する元素を意味しており、ランタニドおよびアクチニドを含む。好ましい金属には、チタン、シリコン、コバルト、銅、ニッケル、鉄、亜鉛、バナジウム、ジルコニウム、アルミニウムおよびアルミニウムを主原料とする材料、タンタル、ニオブ、スズ、クロム、白金、パラジウム、金、銀、タングステン、モリブデン、セリウム、プロメチウム、トリウム、あるいはそれらの組み合わせが含まれる。さらに好ましい金属には、銅、アルミニウム、タングステン、チタン、コバルト、タンタル、マグネシウム、リチウム、シリコン、マンガン、鉄、あるいはそれらの組み合わせが含まれる。最も好ましい金属には、銅、アルミニウムおよびアルミニウムを主原料とする材料、タングステン、チタン、ジルコニウム、コバルト、タンタル、ニオブ、あるいはそれらの組み合わせが含まれる。考えられる好ましい材料の例には、超微粒子化されたアルミニウムと銅のスパッタリングターゲット用のアルミニウムと銅、300mmスパッタリングターゲットに使用するためのアルミニウム、銅、コバルト、タンタル、ジルコニウム、およびチタンと、表面層の上に薄くて高度にコンフォーマルのアルミニウム「シード」層を堆積する、アルミニウムスパッタリングターゲットに使用するためのアルミニウムとが含まれる。ここで使用する「およびそれらの組み合わせ」という語句は、クロムとアルミニウム不純物を含む銅のスパッタリングターゲットのように、いくつかのスパッタリングターゲット内に金属不純物が存在し得ること、あるいは合金、ホウ化物、炭化物、フッ化物、窒化物、ケイ化物、酸化物、その他を含むターゲットのように、スパッタリングターゲットを構成する金属と他の材料の意図的な組み合わせが存在し得ることを意味する。

【0027】

「金属」という用語はまた、合金、金属/金属の複合物、金属セラミック複合物、金属ボ

10

20

30

40

50

リマー複合物、ならびにその他の金属複合物をも含む。ここで考えられる合金は、金、アンチモン、砒素、ホウ素、銅、ゲルマニウム、ニッケル、インジウム、パラジウム、リン、シリコン、コバルト、バナジウム、鉄、ハフニウム、チタン、イリジウム、ジルコニウム、タングステン、銀、白金、タンタル、スズ、亜鉛、リチウム、マンガン、レニウム、および/またはロジウムを含む。特定の合金は、金 - アンチモン、金 - 砒素、金 - ホウ素、金 - 銅、金 - ゲルマニウム、金 - ニッケル、金 - ニッケル - インジウム、金 - パラジウム、金 - リン、金 - シリコン、金 - 銀 - 白金、金 - タンタル、金 - スズ、金 - 亜鉛、パラジウム - リチウム、パラジウム - マンガン、パラジウム - ニッケル、白金 - パラジウム、パラジウム - レニウム、白金 - ロジウム、銀 - 砒素、銀 - 銅、銀 - ガリウム、銀 - 金、銀 - パラジウム、銀 - チタン、チタン - ジルコニウム、アルミニウム - 銅、アルミニウム - シリコン、アルミニウム - シリコン - 銅、アルミニウム - チタン、クロム - 銅、クロム - マンガン - パラジウム、クロム - マンガン - 白金、クロム - モリブデン、クロム - ルテニウム、コバルト - 白金、コバルト - ジルコニウム - ニオブ、コバルト - ジルコニウム - ロジウム、コバルト - ジルコニウム - タンタル、銅 - ニッケル、鉄 - アルミニウム、鉄 - ロジウム、鉄 - タンタル、クロム - シリコン酸化物、クロム - バナジウム、コバルト - クロム、コバルト - クロム - ニッケル、コバルト - クロム - 白金、コバルト - クロム - タンタル、コバルト - クロム - タンタル - 白金、コバルト - 鉄、コバルト - 鉄 - ホウ素、コバルト - 鉄 - クロム、コバルト - 鉄 - ジルコニウム、コバルト - ニッケル、コバルト - ニッケル - クロム、コバルト - ニッケル - 鉄、コバルト - ニッケル - ハフニウム、コバルト - ニオブ - ハフニウム、コバルト - ニオブ - 鉄、コバルト - ニオブ - チタン、鉄 - タンタル - クロム、マンガン - イリジウム、マンガン - パラジウム - 白金、マンガン - 白金、マンガン - ロジウム、マンガン - ルテニウム、ニッケル - クロム、ニッケル - クロム - シリコン、ニッケル - コバルト - 鉄、ニッケル - 鉄、ニッケル - 鉄 - クロム、ニッケル - 鉄 - ロジウム、ニッケル - 鉄 - ジルコニウム、ニッケル - マンガン、ニッケル - バナジウム、タングステン - チタン、および/またはそれらの組み合わせを含む。

10

20

【0028】

スパッタリングターゲット210用にここで考慮されるその他の材料に関する限り、次の組み合わせが、(リストは完全ではないけれども)考慮されるスパッタリングターゲット210の例と考えられる。すなわち、ホウ化クロム、ホウ化ランタン、ホウ化モリブデン、ホウ化ニオブ、ホウ化タンタル、ホウ化チタン、ホウ化タングステン、ホウ化バナジウム、ホウ化ジルコニウム、炭化ホウ素、炭化クロム、炭化モリブデン、炭化ニオブ、炭化シリコン、炭化タンタル、炭化チタン、炭化タングステン、炭化バナジウム、炭化ジルコニウム、フッ化アルミニウム、フッ化バリウム、フッ化カルシウム、フッ化セリウム、氷晶石、フッ化リチウム、フッ化マグネシウム、フッ化カリウム、希土類フッ化物、フッ化ナトリウム、窒化アルミニウム、窒化ホウ素、窒化ニオブ、窒化シリコン、窒化タンタル、窒化チタン、窒化バナジウム、窒化ジルコニウム、ケイ化クロム、ケイ化モリブデン、ケイ化ニオブ、ケイ化タンタル、ケイ化チタン、ケイ化タングステン、ケイ化バナジウム、ケイ化ジルコニウム、酸化アルミニウム、酸化アンチモン、酸化バリウム、チタン酸バリウム、酸化ビスマス、チタン酸ビスマス、チタン酸バリウムストロンチウム、酸化クロム、酸化銅、酸化ハフニウム、酸化マグネシウム、酸化モリブデン、五酸化ニオブ、希土類酸化物、二酸化ケイ素、一酸化ケイ素、酸化ストロンチウム、チタン酸ストロンチウム、五酸化タンタル、酸化スズ、酸化インジウム、インジウム - スズ酸化物、アルミン酸ランタン、酸化ランタン、チタン酸鉛、ジルコン酸鉛、ジルコン酸チタン酸鉛、アルミ化チタン、ニオブ酸リチウム、酸化チタン、酸化タングステン、酸化イットリウム、酸化亜鉛、酸化ジルコニウム、テルル化ビスマス、セレン化カドミウム、テルル化カドミウム、セレン化鉛、硫化鉛、テルル化鉛、セレン化モリブデン、硫化モリブデン、セレン化亜鉛、硫化亜鉛、テルル化亜鉛、および/またはそれらの組み合わせである。

30

40

【0029】

ここで検討するターゲットから原子のスパッタリングによって作られる薄い層もしくは膜は、他の金属層、基板層220、誘電体層、ハードマスクまたはエッチング停止層、フォ

50

トリソグラフィ層、反射防止層などを含む、どのような数もしくは整合性の層の上にも形成され得る。いくつかの好ましい実施形態では、誘電体層は、Honeywell International, Inc. によって検討、作製、もしくは開示された誘電体材料を含むことが可能であり、それには、限定はされないが、a) 発行済みの米国特許第5959157号、米国特許第5986045号、米国特許第6124421号、米国特許第6156812号、米国特許第6172128号、米国特許第6171687号、米国特許第6214746号、および係属出願09/197478号、09/538276号、09/544504号、09/741634号、09/651396号、09/545058号、09/587851号、09/618945号、09/619237号、09/792606号に開示された化合物のようなFLARE(ポリ(アリレンエーテル))、b) 係属出願09/545058号、2001年10月17日出願のSerial PCT/US01/22204号、2001年12月31日出願のPCT/US01/50182号、2001年12月31日出願の係属出願60/345374号、2002年1月8日出願の係属出願60/347195号、および2002年1月15日出願の係属出願60/350187号に示されたようなアダマンタンを主原料とする材料、c) 通常に譲渡された米国特許第5,115,082号、第5,986,045号、および第6,143,855号、および通常に譲渡された国際特許公開で2001年4月26日公開のWO01/29052号と2001年4月26日公開のWO01/29141号、d) 発行済みの米国特許第6022812号、米国特許第6037275号、米国特許第6042994号、米国特許第6048804号、米国特許第6090448号、米国特許第6126733号、米国特許第6140254号、米国特許第6204202号、米国特許第6208014号、および係属出願の09/046474号、09/046473号、09/111084号、09/360131号、09/378705号、09/234609号、09/379866号、09/141287号、09/379484号、09/392413号、09/549659号、09/488075号、09/566287号、および09/214219号に開示された化合物のような、ナノ多孔質のシリカ材料およびシリカを主原料とする化合物、e) Honeywell HOSP(登録商標)オルガノシロキサンが含まれる。なお、これらの特許および特許出願は、参照によって全て本明細書に組み込まれる。

【0030】

ウェハもしくは基板220は、いかなる望ましい実質的に固体の材料も含み得る。特に望ましい基板220には、フィルム、ガラス、セラミック、プラスチック、金属もしくはコーティングされた金属、あるいは複合材料が含まれるであろう。好ましい実施形態では、基板220は、シリコンまたは砒化ゲルマニウムのダイもしくはウェハの表面、銅、銀、ニッケルもしくは金をメッキしたリードフレームに見られるようなパッケージ表面、回路基板もしくはパッケージ相互接続トレース、ビア壁、または補強インターフェースに見られるような銅表面(「銅」は生の銅とその酸化物の考慮を含む)、ポリイミドを主原料とする可撓性パッケージに見られるようなポリマーを主原料とするパッケージもしくはボードインターフェース、鉛もしくは他の合金のハンダボール表面、ガラスおよびポリイミドのようなポリマーを含む。さらに好ましい実施形態では、基板220は、シリコン、銅、ガラス、またはポリマーといったパッケージと回路基板業界に共通した材料を含む。

【0031】

ここで検討される基板層220はまた、少なくとも2つの材料層を含むこともあり得る。基板層220を構成する一方の材料層は、前に述べた基板材料を含むこともあり得る。基板層220を構成する他方の材料層は、ポリマー、モノマー、有機化合物、無機化合物、有機金属化合物の層、連続層およびナノ多孔質層を含むことが可能である。

【0032】

ここで使用する「モノマー」という用語は、繰り返し方式でそれ自体または化学的に異なる化合物と共有結合を形成することのできる、いかなる化合物をも称する。モノマー間の繰り返しの結合は、直鎖、分枝、多分枝、または三次元生成物へとつながる。さらに、モ

ノマーはそれ自体繰り返しの構成ブロックを有してもよく、したがって、重合するとそのようなモノマーから形成されたポリマーは、「ブロック重合体」と称される。モノマーは、有機、有機金属または無機の分子を含めた、分子の様々な化学分類に属することがあり得る。モノマーの分子量は、40 Daltonと20000 Daltonとの間で大きく変わり得る。しかしながら、特にモノマーが繰り返しの構成ブロックを有するとき、モノマーは、なおさらに高い分子量を有することもあり得る。モノマーはまた、架橋に使用される基のような追加的な基を有することもあり得る。

【0033】

ここで使用する「架橋」という用語は、少なくとも2つの分子、または長い分子の2つの部分が、化学的相互作用によってともに連結される過程を称する。そのような相互作用は、共有結合の形成、水素結合の形成、疎水性相互作用、親水性相互作用、イオン相互作用、もしくは静電的相互作用を含む、多様な方法で起こることができる。さらに、分子の相互作用はまた、分子とそれ自体もしくは2つ以上の分子間の少なくとも一時的な物理接続によって特徴付けられることあり得る。

10

【0034】

検討したポリマーはまた、芳香族系、およびハロゲン化基を含む、広範な機能部分もしくは構造部分を含むことあり得る。さらに適切なポリマーは、ホモポリマー、およびヘテロポリマーを含む多くの構造を有することがあり得る。さらに、別の選択肢となるポリマーは、直鎖、分枝、多分枝、または三次元といった様々な形態を有することができる。検討したポリマーの分子量は、代表的には400 Daltonと400000 Dalton

20

【0035】

検討した無機化合物の例は、ケイ酸塩、アルミン酸塩、および遷移金属を含む化合物である。有機化合物の例は、ポリアリレンエーテル、ポリイミド、およびポリエステルが含まれる。検討した有機金属化合物の例は、ポリ(ジメチルシロキサン)、ポリ(ビニルシロキサン)、およびポリ(トリフロロプロピルシロキサン)が含まれる。

【0036】

基板層220はまた、もしも連続的ではなくてナノ多孔質であることが材料にとって望ましいならば、複数の空孔を有することあり得る。空孔は、通常では球形であるが、しかし代わりにもしくは付加的に、管状、層状、円板状、または他の形状を含むどのような適切な形状を有することも可能である。空孔が、どのような適切な直径を有し得ることもやはり考えられる。さらに、空孔の少なくともいくつかは、隣接する空孔と連絡してかなりの量の連絡したもしくは「開口した」孔を備えた構造を形成し得ることも考えられる。空孔は、1マイクロメートルよりも小さい平均直径を有することが好ましく、100ナノメートルよりも小さい平均直径を有することがさらに好ましく、10ナノメートルよりも小さい平均直径を有することがなおさらに好ましい。さらに、基板層内で空孔が均一もしくはランダムに分散し得ることも考えられる。好ましい実施形態では、空孔は基板層220内に均一に分散する。

30

【0037】

自己でコリメートするスパッタリングターゲット、すなわち形状が調整されたスパッタリングターゲット210を作製して使用することの考えられる利点には、構成の単純さ、低い相対的成本、組み込まれたコリメータ、さらに優れたステップカバレッジ、およびさらに長い相対的ターゲット寿命が、とりわけその他の利点の中でも含まれる。

40

【産業上の利用可能性】

【0038】

ここに述べたスパッタリングターゲット210は、電子、半導体、および通信/データ伝送部品を、作製、構築、またはさもなければ変更する、どのような工程もしくは生産計画にも取り入れることができる。ここで検討した電子、半導体および通信部品は、概して、電子ベース、半導体ベース、または通信ベースの製品に利用可能などのような層状にされた部品をも含むと考えられる。検討した部品には、マイクロチップ、回路基板、チップパ

50

パッケージ、セパレータシート、回路基板の誘電体部品、プリント配線基板、タッチパッド、導波路、光ファイバおよび光子伝送および音響波伝送部品、二重ダマシン工程を使用もしくは組み入れて作製されるあらゆる材料、およびコンデンサ、インダクタ、抵抗器といったその他の回路基板の部品が含まれる。

【0039】

電子ベース、半導体ベース、および通信ベース/データ伝送ベースの製品は、それらが工業においてもしくは他の消費者によって使用される準備が整っているという意味で「完成されている」ものであることができる。完成された消費者製品の例は、テレビ、コンピュータ、携帯電話、ページャ、パームタイプのオーガナイザ、ポータブルラジオ、カーステレオ、およびリモートコントローラである。やはり検討したものは、完成された製品におそらく使用される回路基板、チップパッケージ、およびキーボードといった「中間製品」である。

10

【0040】

電子、半導体、および通信/データ伝送製品はまた、構想モデルから最終的にスケールアップしたモックアップまでのどのような開発ステージでも試作部品を有することもあり得る。試作品は、完成された製品で意図される実際の部品のすべてを含むことも含まないことも可能であり、初期テスト中に他の部品に初期的影響を与えるのを打ち消すために、試作品は、複合材料から構成されるいくつかの部品を有することがあり得る。

【0041】

均一な膜もしくは層を部品の表面上に成膜するか、または部品を形成するために成膜する方法には、図6に示したように、a) 自己でコリメートするスパッタリングターゲット400を供給するステップと、b) 表面410を供給するステップと、c) 自己でコリメートするスパッタリングターゲット420から或る距離に、表面を配置するステップと、d) エネルギー源で自己でコリメートするスパッタリングターゲットを叩いて、少なくとも1つの原子430を生じるステップと、e) 少なくとも1つの原子440で表面をコーティングするステップとが含まれる。自己でコリメートするスパッタリングターゲットは、さらに表面材料260とコア材料270を含む、ここに述べたスパッタリングターゲット210を含み、表面材料260はコリメートする形状を形成する少なくとも2つの凹凸を含む。供給される表面は、ここで検討したように、ウェハ、基板、誘電体材料、ハードマスキ層、他の金属、合金もしくは金属複合材料の層、反射防止層、またはいかなる他の適切な層状にされた材料をも含む、どのような適切な表面であることも考えられる。自己でコリメートするスパッタリングターゲット210と表面220との間の距離は、従来のPVD実験構成で既に使用されている、どのような適切な距離も含むとここでは考えられる。表面の上に作製されるコーティング、層、または膜はまた、1原子もしくは1分子の厚さ(1ナノメートル未満)から数ミリメートルの厚さにわたる、どのような適切もしくは望ましい厚さであることもあり得る。

20

30

【0042】

こうして、形状が変更されたスパッタリングターゲットの特定の実施形態と応用を開示してきた。しかしながら、本発明の概念から逸脱することなく、既に述べたそれらよりもさらに多くの変更が可能であることは当業者にとって明らかなはずである。したがって本発明の主題事項は、添付の特許請求項の精神にある以外、制限されるものでない。さらに、明細書と特許請求項の解釈において、すべての用語は、文脈と矛盾しない、あり得る最も広い方式で解釈されるべきである。特に、「含む」および「含んでいる」という用語は、言及される素子、部品、もしくはステップが存在し得る、または利用され得る、または明確に言及されない他の素子、部品、もしくはステップと組み合わせられ得ることを示す、非排他的な方法で、素子、部品、もしくはステップに関する解釈されるべきである。

40

【図面の簡単な説明】

【0043】

【図1】従来のPVDのターゲット/表面の構成を示す図である。

【図2】構成に別個のコリメータを追加した、従来のPVDのターゲット/表面の構成を

50

示す図である。

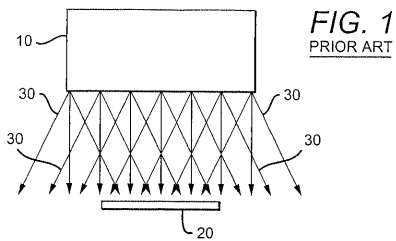
【図3】本発明の実施形態を図式的に示す図である。

【図4】本発明のいくつかの実施形態を図式的に示す図である。

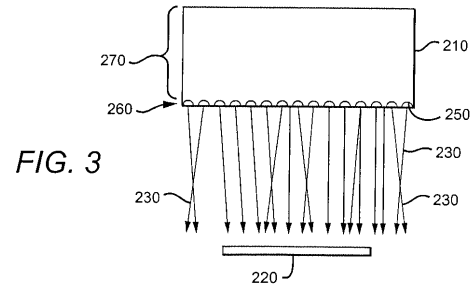
【図5】自己でコリメートするスパッタリングターゲットを形成する、考案した方法を示す図である。

【図6】表面の上に均一な膜を形成する、考案した方法を示す図である。

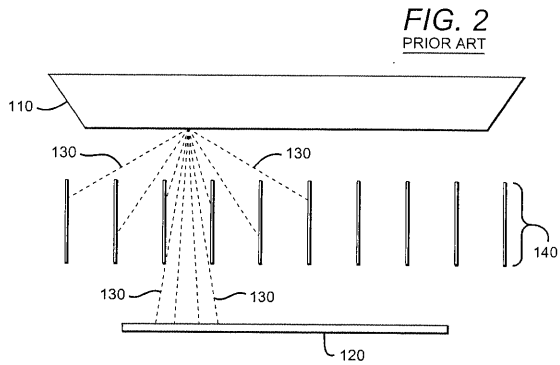
【図1】



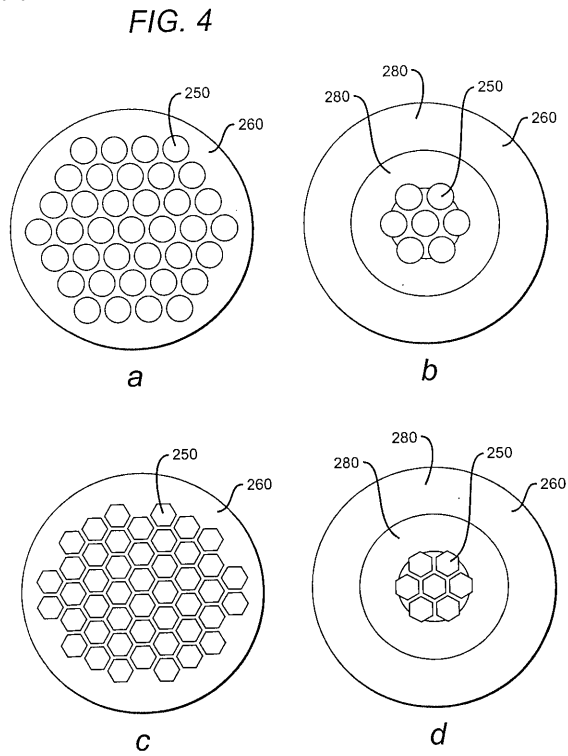
【図3】



【図2】



【 図 4 】



【 図 5 】

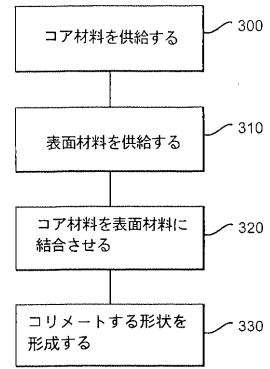


FIG. 5

【 図 6 】

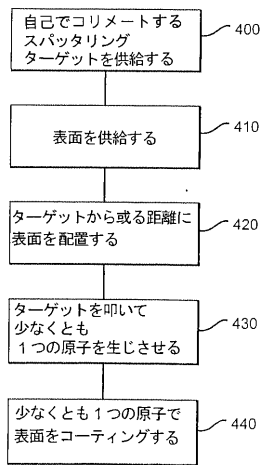


FIG. 6

【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau



(43) International Publication Date
3 January 2003 (03.01.2003)

PCT

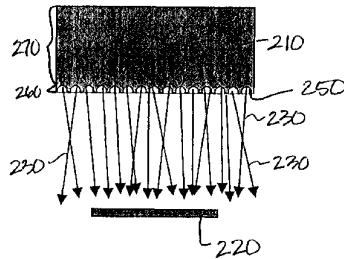
(10) International Publication Number
WO 03/000950 A1

- (51) International Patent Classification: C23C 14/34
 - (21) International Application Number: PCT/US02/06146
 - (22) International Filing Date: 20 February 2002 (20.02.2002)
 - (25) Filing Language: English
 - (26) Publication Language: English
 - (30) Priority Data: 60/270,211 20 February 2001 (20.02.2001) US
 - (71) Applicant (for all designated States except US): HONEYWELL INTERNATIONAL INC. [US/US]; PO Box 2245, 101 Columbia Road, Morristown, NJ 07962 (US).
 - (72) Inventor; and
(75) Inventor/Applicant (for US only): LEE, Eal [US/US]; Honeywell International Inc., PO Box 2245, 101 Columbia Road, Morristown, NJ 07962 (US).
 - (74) Agents: THOMPSON, Sandra et al.; Rutan & Tucker, LLP, 611 Anton Blvd., 14th Floor, Costa Mesa, CA 92626 (US).
 - (81) Designated States (national): AE, AG, AI, AM, AT (utility model), AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ (utility model), DE (utility model), DE, DK (utility model), DM, DZ, EC, EE (utility model), EG, ES, FI (utility model), FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PI, PL, PT, RO, RU, SD, SE, SG, SI, SK (utility model), SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW.
 - (84) Designated States (regional): ARIPO patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, UJ, TM), European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI patent (BE, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- Published: — with international search report
- For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.



WO 03/000950 A1

(54) Title: TOPOLOGICALLY TAILORED SPUTTERING TARGETS



(57) Abstract: In a standard target configuration, sputtered atoms distribute in a wide angle producing a non-uniform film and poor step coverage, mainly because the flux of sputtered atoms are not collimated and the center region of the wafer (220) experiences a higher flux of sputtered atoms than the edge of the wafer. Sputtering targets (210) described herein are topologically and morphologically tailored such that sputtered atoms impinge directly toward a wafer in a narrow cosine distribution. In effect, the target is designed with a built-in collimator. The desired morphology and topography can be accomplished by micro (e.g., parabolic dimples) (250) and/or macro scale (e.g., wafer contour, circular wave contour) modification of the target geometry and topography. The atoms/ions travel along a path (230) from the surface material (260), which is coupled, to the core material (270).

WO 03/000950

PCT/US02/06146

TOPOLOGICALLY TAILORED SPUTTERING TARGETS**FIELD OF THE INVENTION**

The field of the invention is sputtering targets for physical vapor deposition (PVD).

5 BACKGROUND

Electronic and semiconductor components are used in ever increasing numbers of consumer and commercial electronic products, communications products and data-exchange products. Examples of some of these consumer and commercial products are televisions, computers, cell phones, pagers, palm-type organizers, portable radios, car stereos, or remote controls. As the demand for these consumer and commercial electronics increases, there is also a demand for those same products to become smaller and more portable for the consumers and businesses.

10 As a result of the size decrease in these products, the components that comprise the products must also become smaller and/or thinner. Examples of some of those components that need to be reduced in size or scaled down are microelectronic chip interconnections, semiconductor chip components, resistors, capacitors, printed circuit or wiring boards, wiring, keyboards, touch pads, and chip packaging.

15 When electronic and semiconductor components are reduced in size or scaled down, any defects that are present in the larger components are going to be exaggerated in the scaled down components. Thus, the defects that are present or could be present in the larger component should be identified and corrected, if possible, before the component is scaled down for the smaller electronic products.

20 In order to identify and correct defects in electronic, semiconductor and communications components, the components, the materials used and the manufacturing processes for making those components should be broken down and analyzed. Electronic, semiconductor and communication/data-exchange components are composed, in some cases, of layers of materials, such as metals, metal alloys, ceramics, inorganic materials, polymers, or organometallic materials. The layers of materials are often thin (on the order of less than a few tens of angstroms in thickness). In order to improve on the quality of the layers of materials, the process of forming the layer -- such as

WO 03/000950

PCT/US02/06146

physical vapor deposition of a metal or other compound – should be evaluated and, if possible, improved.

In a typical physical vapor deposition (PVD) process, a sample or target is bombarded with an energy source such as a plasma, laser or ion beam, until atoms are released into the surrounding atmosphere. The atoms that are released from the sputtering target travel towards the surface of a substrate (typically a silicon wafer) and coat the surface forming a thin film or layer of a material. A standard PVD target configuration tends to produce “center-thick” and “edge-thin” deposits because of a cosine distribution of sputtered atoms. (see **Prior Art Figure 1** and US 5,302,266; US 5,225,393; US 4,026,787; and US 3,884,787). **Prior Art Figure 1** shows a conventional PVD arrangement comprising a sputtering target 10 and a wafer or substrate 20. Atoms are released from the sputtering target 10 and travel on an ion/atom path 30 towards the wafer or substrate 20, where they are deposited in a layer.

Several methods and devices have been suggested to correct a large cosine distribution of sputtered atoms in order to deposit a more uniform metal film. One popular method is to physically place or mount a separate collimator or similar type of aperture between the target and the surface, wafer or substrate. (see **Prior Art Figure 2** and US 5,409,587; US 4,923,585) The collimator is designed to reduce the number of metal atoms hitting the substrate or wafer at large angles, while allowing the metal atoms traveling at smaller angles to pass and deposit on the substrate or wafer, which reduces the buildup on the top of the contact and via, and increases the fraction of atoms that land in the bottom and side wall of the contact or via. **Prior Art Figure 2** shows a conventional PVD arrangement comprising a sputtering target 110, a wafer or substrate 120 and a separate collimator 140. Atoms are released from the sputtering target 110 and travel on an ion/atom path 130 towards the wafer or substrate 120, where the atoms are “screened” by the collimator 140. The atoms that pass the collimator 140 are deposited in a layer on the wafer or substrate 120.

Adding a collimator to the target/substrate assembly, however, significantly increases the expense of a target material and also reduces the target life because atoms traveling at high angles are deposited on the collimator instead of the wafer, and thus, are effectively wasted in the process. Also, adding a collimator requires a larger target-to-wafer spacing than that in the standard (collimator-free) process to accommodate the collimator and to prevent a collimator-shaped pattern formation on the wafer. Moreover, the stray atoms deposited on the collimator tend to choke up the

WO 03/000950

PCT/US02/06146

collimator, further decreasing the efficiency of deposition and often causing an undesirable particulate formation when the deposits flake off of the collimator surface.

Another method of attempting to create more uniform deposits is to ionize the sputtered atoms by applying radio-frequency (RF) power to the plasma (ionized metal plasma (IMP) process).
5 (see US 6,296,743) In this process, all exposed surfaces in the RF plasma develop a negative potential with respect to the plasma because of the higher mobility of the electrons relative to the heavier ions. Thus the metal ions are attracted to the wafer surface by the direct current (DC) self bias even without a pedestal or surface bias. These perpendicularly-traveling metal ions usually hit the bottom of the contacts or vias and improve the bottom and side wall coverage. However, the RF
10 plasma apparatus and operating conditions contribute to a substantial increase in system cost and operational complexity. RF plasma configurations have also been combined with magnets to further adjust the path of atoms traveling toward the substrate or wafer, however, these methods can be cost prohibitive and difficult to arrange and monitor. (see US 6,153,061; US 6,326,627; US 6,117,281; US 5,865,969; US 5,766,426; US 5,417,833; US 5,188,717; US 5,135,819; US 5,126,029; US
15 5,106,821; US 4,500,409; US 4,414,086; US 4,610,770; and US 4,629,548)

Other methods of improving the sputtering process to produce more uniform films have been developed. For example, Honeywell Electronic Materials™ (HEM) demonstrated that sputtering characteristics of a target could be improved substantially by using a superfine grain size target, which are produced by the patented technology of the Equal-Channel Angular Extrusion (ECAE®)
20 process (5,590,389; 5,780,755; and 5,809,393). The demonstrated benefits include low arcing, long target life, high device yield, better film uniformity, and low particulate. Honeywell Electronic Materials™ has also demonstrated that the crystallographic texture of the target can be modified – in a non-pattern-forming fashion – to provide collimating benefits. (see US 5,993,621 and US 6,302,977). The self-ionization plasma (SIP) has also been reviewed as a sputtering process that
25 could produce more uniform films. This process utilizes low pressure and high power to promote self-ionization of sputtered target atoms. SIP requires an extended target-to-substrate spacing, which creates a long ion path. The long ion path improves a directionality of ion flux but again reduces the target yield. The extended ion path length results in further increased cosine loss and making it quite inefficient in target usage. Additional methods include mechanically adjusting the wafer or
30 substrate during the sputtering process (US 6,224,718); masking part of the surface (US 5,894,058;

WO 03/000950

PCT/US02/06146

US 5,942,356; 6,242,138); chemically treating the vapor between the target and the surface or wafer (US 6,057,238; US 6,107,688; US 4,793,908; US 6,222,271; and US 6,194,783); and Laser sputtering and excitation of the atoms (US 5,382,457). With the exception of the ECAB process, the other methods require additional mechanical or chemical components to be added to the basic PVD process and apparatus, which can increase the cost and complexity of the apparatus and process.

To this end, it would be desirable to produce a PVD target and target/wafer assembly that a) takes advantage of the advantageous minimum depth arrangement; b) keeps the overall cost of the process relatively low in relation to a traditional PVD process; and c) allows the instrumentation and apparatus to remain simple relative to a traditional PVD process.

10

SUMMARY OF THE INVENTION

The aging behavior of a standard target suggests that the direction of sputtered atoms can be controlled by modifying the surface morphology or topology of a target. In a standard target configuration, sputtered atoms distribute in a wide angle producing a non-uniform film, mainly because the center region of the wafer experiences a higher flux of sputtered atoms than the edge of the wafer.

Sputtering targets described herein are topologically and morphologically tailored such that sputtered atoms impinge directly toward a wafer in a narrow cosine distribution. In effect, the target is designed with a built-in collimator. The desired morphology and topography can be accomplished by micro (e.g., parabolic dimples) and/or macro scale (e.g., target surface contour) modification of the target geometry and topography.

Self-collimating sputtering targets may comprise any suitable shape and size depending on the application and instrumentation used in the PVD process and any component capable of being sputtered in a sputtering chamber. Sputtering targets described herein also comprise a surface material and a core material, wherein the surface material is coupled to the core material. The surface material and core material may generally comprise the same elemental makeup or chemical composition/component, or the elemental makeup and chemical composition of the surface material may be altered or modified to be different than that of the core material. Also, a backing plate may

WO 03/000950

PCT/US02/06146

be coupled to the core material to provide additional support to the sputtering target and also to provide a mounting apparatus for the sputtering target.

The surface material is that portion of the target that is exposed to the energy source at any measurable point in time and is also that part of the overall target material that is intended to produce atoms that are desirable as a surface coating. Further, the surface material is that part of the sputtering target that comprises at least two intentionally-formed indentations that form a collimating topography or morphology.

The self-collimating sputtering target is formed by a) providing a core material; b) providing a surface material; c) coupling the core material to the surface material to form a sputtering target; and d) forming at least two intentional indentations, wherein the indentations form a collimating topography.

A uniform film or layer is formed on a surface of a component or in order to form a component by: a) providing a self-collimating sputtering target; b) providing a surface; c) placing the surface at a distance from the self-collimating sputtering target; d) bombarding the self-collimating sputtering target with an energy source to form at least one atom; and e) coating the surface with the at least one atom.

Sputtering targets described herein can be incorporated into any process or production design that produces, builds or otherwise modifies electronic, semiconductor and communication components. Electronic, semiconductor and communication components are generally thought to comprise any layered component that can be utilized in an electronic-based, semiconductor-based or communication-based product. Components described herein comprise semiconductor chips, circuit boards, chip packaging, separator sheets, dielectric components of circuit boards, printed-wiring boards, touch pads, wave guides, fiber optic and photon-transport and acoustic-wave-transport components, any materials made using or incorporating a dual damascene process, and other components of circuit boards, such as capacitors, inductors, and resistors.

BRIEF DESCRIPTION OF THE FIGURES

Prior Art Fig. 1 shows a conventional PVD target/surface arrangement.

WO 03/000950

PCT/US02/06146

Prior Art Fig. 2 shows a conventional PVD target/surface arrangement with a separate collimator added to the arrangement.

Fig. 3 graphically shows an embodiment of the present invention.

Fig. 4 graphically shows several embodiments of the present invention.

5 Fig. 5 shows a contemplated method of forming a self-collimating sputtering target.

Fig. 6 shows a contemplated method of forming a uniform film on a surface.

DETAILED DESCRIPTION

The aging behavior of a target suggests that the direction of sputtered atoms can be controlled by modifying the surface morphology or topology of a target. In a standard target configuration, sputtered atoms distribute in a wide angle producing a non-uniform film, mainly because the center region of the wafer experiences a higher flux of sputtered atoms than the edge of the wafer, as illustrated in **Prior Art Figure 1**. The direction of sputtered atoms can now be controlled by modifying the surface morphology and topography of a target. Specifically, the surface morphology and topography of a target can be tailored such that sputtered atoms impinge directly toward a wafer in a narrow cosine distribution as illustrated in **Figure 3**.

Figure 3 shows a contemplated PVD arrangement comprising a sputtering target 210, and a wafer or substrate 220. The sputtering target 210 comprises a surface material 260 and a core material 270. The surface material 260 comprises intentionally-formed indentations (in this case microdimples 250). These intentionally-formed indentations are also formed as a pattern on the sputtering target. As used herein, the term "pattern" means any formation of intentionally-formed indentations that is repeating, arranged or both repeating and arranged. Atoms are "pre-screened" by the microdimples 250 that act as a "built-in collimator", in that they are bombarded in such a way that they are manipulated at the time of release to travel a certain ion/atom path 230. The atoms are then released from the sputtering target 210 and travel on an ion path 230 towards the wafer or substrate 220. The desired morphology and topography can be accomplished by micro (e.g., parabolic dimples) and/or macro scale (e.g., target surface contour) modification of the target

WO 03/000950

PCT/US02/06146

geometry and topography. A backing plate may be coupled to the core material to provide additional support to the sputtering target and also to provide a mounting apparatus for the sputtering target.

Sputtering targets contemplated herein comprise any suitable shape and size depending on the application and instrumentation used in the PVD process. Sputtering targets contemplated herein also comprise a surface material 260 and a core material 270, wherein the surface material 260 is coupled to the core material 270. As used herein, the term "coupled" means a physical attachment of two parts of matter or components (adhesive, attachment interfacing material) or a physical and/or chemical attraction between two parts of matter or components, including bond forces such as covalent and ionic bonding, and non-bond forces such as Van der Waals, electrostatic, coulombic, hydrogen bonding and/or magnetic attraction. The surface material 260 and core material 270 may generally comprise the same elemental makeup or chemical composition/component, or the elemental makeup and chemical composition of the surface material 260 may be altered or modified to be different than that of the core material 270. In most embodiments, the surface material 260 and the core material 270 comprise the same elemental makeup and chemical composition. However, in embodiments where it may be important to detect when the target's useful life has ended or where it is important to deposit a mixed layer of materials, the surface material 260 and the core material 270 may be tailored to comprise a different elemental makeup or chemical composition.

The surface material 260 is that portion of the target 210 that is exposed to the energy source at any measurable point in time and is also that part of the overall target material that is intended to produce atoms that are desirable as a surface coating. Further, the surface material 260 is that part of the sputtering target 210 that comprises at least two intentionally-formed indentations that form a collimating topography or morphology. As used herein, the phrase "collimating topography" is that part of the surface material 260 of the sputtering target 210 that directly influences the cosine distribution of atoms in such a way that the cosine atom distribution is measurably narrowed over the atom distribution found where a conventional sputtering target is utilized. In other words, without any external factors, such as magnets, chemical additives or masks, the incorporation of at least two intentionally-formed indentations that form a collimating topography can narrow the conventional cosine distribution of atoms that would normally be produced from a conventional sputtering target, although there may be external factors that are further influencing the sputtered atoms. The

WO 03/000950

PCT/US02/06146

difference between a conventional cosine distribution of atoms and a narrowed cosine distribution of atoms can be seen in **Prior Art Figure 1** and **Figure 3**, as discussed earlier.

As mentioned, at least two intentionally-formed indentations are formed in the surface material 260 of the sputtering target 210 to create a collimating topography or morphology.

5 Embodiments that comprise relatively large intentionally-formed indentations generally comprise what is referred to as a "macroscale modification". The phrase "macroscale modification" is used herein to mean tailoring the target surface in a circular wave contour to compensate uneven erosion of a target due to the rotating magnets in a magnetron sputtering system. A macroscale modification 280 (as shown in **Figure 4**) in most embodiments will generally comprise relatively large and
10 intentionally-formed indentations in the sputtering target 210, such indentation might resemble a convex or concave lens or a cone. Embodiments that comprise more than two relatively small intentionally-formed indentations generally comprise what are referred to as "microdimples" 250. The term "microdimples", as used herein, means those indentations that comprise an opening that has a closed loop shape, wherein the shapes include a circle (circular), a hexagon (hexagonal), a
15 triangle (triangular), a square, an oval and other curved or straight-edged closed loops, and will have an aspect ratio greater than 1:1. **Figure 3** shows a cross-section view of microdimples in a sputtering target. **Figure 4** shows a top view of microdimples 250 and macroscale modifications 280 in a sputtering target 210. **Figure 4** also shows the closed loop shape concept in sputtering targets that comprise microdimples 250. It is further contemplated that a sputtering target may
20 comprise both a macroscale modification 280 and microdimples 250. Sputtering targets 4(b) and 4(d) in **Figure 4** are targets that comprise both macroscale modifications 280 and microdimples 250.

Macroscale modifications 280 and microdimples 250 may either be formed through a molding process when the target is originally produced or by some physical or mechanical
25 machining, chemical and/or etching/removal process. It is further contemplated that the macroscale modifications 280 could be molded into the target 210 when the target 210 is initially formed and the microdimples 250 are etched into the target 210 after it is initially formed, or vice versa. More specifically, as shown in **Figure 5**, the self-collimating sputtering target 210 is formed by a) providing a core material 270 (300); b) providing a surface material 260 (310); c) coupling the core material 270 to the surface material 260 to form a sputtering target 210 (320); and d) forming at least
30 two intentional indentations, wherein the indentations form a collimating topography (330).

WO 03/000950

PCT/US02/06146

The core material 270 is designed to provide support for the surface material 260 and to possibly provide additional atoms in a sputtering process or information as to when a target's useful life has ended. For example, in a situation where the core material 270 comprises a material different from that of the original surface material 260, and a quality control device detects the presence of core material atoms in the space between the target 210 and the wafer 220, the target 210 may need to be removed and retooled or discarded altogether because the chemical integrity and elemental purity of the metal coating could be compromised by depositing undesirable materials on the existing surface/wafer layer. The core material 270 is also that portion of a sputtering target 210 that does not comprise macroscale modifications 280 or microdimples 250. In other words, the core material 270 is generally uniform in structure and shape.

Sputtering targets 210 may generally comprise any material that can be a) reliably formed into a sputtering target; b) sputtered from the target when bombarded by an energy source; and c) suitable for forming a final or precursor layer on a wafer or surface. Materials that are contemplated to make suitable sputtering targets 210 are metals, metal alloys, conductive polymers, conductive composite materials, conductive monomers, dielectric materials, hardmask materials and any other suitable sputtering material. As used herein, the term "metal" means those elements that are in the d-block and f-block of the Periodic Chart of the Elements, along with those elements that have metal-like properties, such as silicon and germanium. As used herein, the phrase "d-block" means those elements that have electrons filling the 3d, 4d, 5d, and 6d orbitals surrounding the nucleus of the element. As used herein, the phrase "f-block" means those elements that have electrons filling the 4f and 5f orbitals surrounding the nucleus of the element, including the lanthanides and the actinides. Preferred metals include titanium, silicon, cobalt, copper, nickel, iron, zinc, vanadium, zirconium, aluminum and aluminum-based materials, tantalum, niobium, tin, chromium, platinum, palladium, gold, silver, tungsten, molybdenum, cerium, promethium, thorium or a combination thereof. More preferred metals include copper, aluminum, tungsten, titanium, cobalt, tantalum, magnesium, lithium, silicon, manganese, iron or a combination thereof. Most preferred metals include copper, aluminum and aluminum-based materials, tungsten, titanium, zirconium, cobalt, tantalum, niobium or a combination thereof. Examples of contemplated and preferred materials, include aluminum and copper for superfine grained aluminum and copper sputtering targets; aluminum, copper, cobalt, tantalum, zirconium, and titanium for use in 300 mm sputtering targets; and aluminum for use in aluminum sputtering targets that deposit a thin, high conformal "seed" layer

WO 03/000950

PCT/US02/06146

of aluminum onto surface layers. It should be understood that the phrase "and combinations thereof" is herein used to mean that there may be metal impurities in some of the sputtering targets, such as a copper sputtering target with chromium and aluminum impurities, or there may be an intentional combination of metals and other materials that make up the sputtering target, such as those targets
5 comprising alloys, borides, carbides, fluorides, nitrides, silicides, oxides and others.

The term "metal" also includes alloys, metal/metal composites, metal ceramic composites, metal polymer composites, as well as other metal composites. Alloys contemplated herein comprise gold, antimony, arsenic, boron, copper, germanium, nickel, indium, palladium, phosphorus, silicon, cobalt, vanadium, iron, hafnium, titanium, iridium, zirconium, tungsten, silver, platinum, tantalum,
10 tin, zinc, lithium, manganese, rhenium, and/or rhodium. Specific alloys include gold antimony, gold arsenic, gold boron, gold copper, gold germanium, gold nickel, gold nickel indium, gold palladium, gold phosphorus, gold silicon, gold silver platinum, gold tantalum, gold tin, gold zinc, palladium lithium, palladium manganese, palladium nickel, platinum palladium, palladium rhenium, platinum rhodium, silver arsenic, silver copper, silver gallium, silver gold, silver palladium, silver titanium,
15 titanium zirconium, aluminum copper, aluminum silicon, aluminum silicon copper, aluminum titanium, chromium copper, chromium manganese palladium, chromium manganese platinum, chromium molybdenum, chromium ruthenium, cobalt platinum, cobalt zirconium niobium, cobalt zirconium rhodium, cobalt zirconium tantalum, copper nickel, iron aluminum, iron rhodium, iron tantalum, chromium silicon oxide, chromium vanadium, cobalt chromium, cobalt chromium nickel,
20 cobalt chromium platinum, cobalt chromium tantalum, cobalt chromium tantalum platinum, cobalt iron, cobalt iron boron, cobalt iron chromium, cobalt iron zirconium, cobalt nickel, cobalt nickel chromium, cobalt nickel iron, cobalt nickel hafnium, cobalt niobium hafnium, cobalt niobium iron, cobalt niobium titanium, iron tantalum chromium, manganese iridium, manganese palladium platinum, manganese platinum, manganese rhodium, manganese ruthenium, nickel chromium, nickel
25 chromium silicon, nickel cobalt iron, nickel iron, nickel iron chromium, nickel iron rhodium, nickel iron zirconium, nickel manganese, nickel vanadium, tungsten titanium and/or combinations thereof.

As far as other materials that are contemplated herein for sputtering targets 210, the following combinations are considered examples of contemplated sputtering targets 210 (although the list is not exhaustive): chromium boride, lanthanum boride, molybdenum boride, niobium
30 boride, tantalum boride, titanium boride, tungsten boride, vanadium boride, zirconium boride, boron

WO 03/000950

PCT/US02/06146

carbide, chromium carbide, molybdenum carbide, niobium carbide, silicon carbide, tantalum carbide, titanium carbide, tungsten carbide, vanadium carbide, zirconium carbide, aluminum fluoride, barium fluoride, calcium fluoride, cerium fluoride, cryolite, lithium fluoride, magnesium fluoride, potassium fluoride, rare earth fluorides, sodium fluoride, aluminum nitride, boron nitride, 5 niobium nitride, silicon nitride, tantalum nitride, titanium nitride, vanadium nitride, zirconium nitride, chromium silicide, molybdenum silicide, niobium silicide, tantalum silicide, titanium silicide, tungsten silicide, vanadium silicide, zirconium silicide, aluminum oxide, antimony oxide, barium oxide, barium titanate, bismuth oxide, bismuth titanate, barium strontium titanate, chromium oxide, copper oxide, hafnium oxide, magnesium oxide, molybdenum oxide, niobium pentoxide, rare 10 earth oxides, silicon dioxide, silicon monoxide, strontium oxide, strontium titanate, tantalum pentoxide, tin oxide, indium oxide, indium tin oxide, lanthanum aluminate, lanthanum oxide, lead titanate, lead zirconate, lead zirconate-titanate, titanium aluminide, lithium niobate, titanium oxide, tungsten oxide, yttrium oxide, zinc oxide, zirconium oxide, bismuth telluride, cadmium selenide, cadmium telluride, lead selenide, lead sulfide, lead telluride, molybdenum selenide, molybdenum 15 sulfide, zinc selenide, zinc sulfide, zinc telluride and/or combinations thereof.

Thin layers or films produced by the sputtering of atoms from targets discussed herein can be formed on any number or consistency of layers, including other metal layers, substrate layers 220 dielectric layers, hardmask or etchstop layers, photolithographic layers, anti-reflective layers, etc. In some preferred embodiments, the dielectric layer may comprise dielectric materials contemplated, 20 produced or disclosed by Honeywell International, Inc. including, but not limited to: a) FLARE (poly(arylene ether)), such as those compounds disclosed in issued patents US 5959157, US 5986045, US 6124421, US 6156812, US 6172128, US 6171687, US 6214746, and pending applications 09/197478, 09/538276, 09/544504, 09/741634, 09/651396, 09/545058, 09/587851, 09/618945, 09/619237, 09/792606, b) adamantane-based materials, such as those shown in pending 25 application 09/545058 ; Serial PCT/US01/22204 filed October 17, 2001; PCT/US01/50182 filed December 31, 2001; 60/345374 filed December 31, 2001; 60/347195 filed January 8, 2002; and 60/350187 filed January 15, 2002;, c) commonly assigned US Patents 5,115,082; 5,986,045; and 6,143,855; and commonly assigned International Patent Publications WO 01/29052 published April 26, 2001; and WO 01/29141 published April 26, 2001; and (d) nanoporous silica materials and 30 silica-based compounds, such as those compounds disclosed in issued patents US 6022812, US 6037275, US 6042994, US 6048804, US 6090448, US 6126733, US 6140254, US 6204202, US

WO 03/000950

PCT/US02/06146

6208014, and pending applications 09/046474, 09/046473, 09/111084, 09/360131, 09/378705, 09/234609, 09/379866, 09/141287, 09/379484, 09/392413, 09/549659, 09/488075, 09/566287, and 09/214219 all of which are incorporated by reference herein in their entirety and (e) Honeywell HOSP® organosiloxane.

5 Wafer or substrate 220 may comprise any desirable substantially solid material. Particularly desirable substrates 220 would comprise films, glass, ceramic, plastic, metal or coated metal, or composite material. In preferred embodiments, the substrate 220 comprises a silicon or germanium arsenide die or wafer surface, a packaging surface such as found in a copper, silver, nickel or gold plated leadframe, a copper surface such as found in a circuit board or package interconnect trace, a
10 via-wall or stiffener interface ("copper" includes considerations of bare copper and its oxides), a polymer-based packaging or board interface such as found in a polyimide-based flex package, lead or other metal alloy solder ball surface, glass and polymers such as polyimides. In more preferred embodiments, the substrate 220 comprises a material common in the packaging and circuit board industries such as silicon, copper, glass, or a polymer.

15 Substrate layers 220 contemplated herein may also comprise at least two layers of materials. One layer of material comprising the substrate layer 220 may include the substrate materials previously described. Other layers of material comprising the substrate layer 220 may include layers of polymers, monomers, organic compounds, inorganic compounds, organometallic compounds, continuous layers and nanoporous layers.

20 As used herein, the term "monomer" refers to any chemical compound that is capable of forming a covalent bond with itself or a chemically different compound in a repetitive manner. The repetitive bond formation between monomers may lead to a linear, branched, super-branched, or three-dimensional product. Furthermore, monomers may themselves comprise repetitive building blocks, and when polymerized the polymers formed from such monomers are then termed
25 "blockpolymers". Monomers may belong to various chemical classes of molecules including organic, organometallic or inorganic molecules. The molecular weight of monomers may vary greatly between about 40 Dalton and 20000 Dalton. However, especially when monomers comprise

WO 03/000950

PCT/US02/06146

repetitive building blocks, monomers may have even higher molecular weights. Monomers may also include additional groups, such as groups used for crosslinking.

As used herein, the term "crosslinking" refers to a process in which at least two molecules, or two portions of a long molecule, are joined together by a chemical interaction. Such interactions may occur in many different ways including formation of a covalent bond, formation of hydrogen bonds, hydrophobic, hydrophilic, ionic or electrostatic interaction. Furthermore, molecular interaction may also be characterized by an at least temporary physical connection between a molecule and itself or between two or more molecules.

Contemplated polymers may also comprise a wide range of functional or structural moieties, including aromatic systems, and halogenated groups. Furthermore, appropriate polymers may have many configurations, including a homopolymer, and a heteropolymer. Moreover, alternative polymers may have various forms, such as linear, branched, super-branched, or three-dimensional. The molecular weight of contemplated polymers spans a wide range, typically between 400 Dalton and 400000 Dalton or more.

Examples of contemplated inorganic compounds are silicates, aluminates and compounds containing transition metals. Examples of organic compounds include polyarylene ether, polyimides and polyesters. Examples of contemplated organometallic compounds include poly(dimethylsiloxane), poly(vinylsiloxane) and poly(trifluoropropylsiloxane).

The substrate layer 220 may also comprise a plurality of voids if it is desirable for the material to be nanoporous instead of continuous. Voids are typically spherical, but may alternatively or additionally have any suitable shape, including tubular, lamellar, discoidal, or other shapes. It is also contemplated that voids may have any appropriate diameter. It is further contemplated that at least some of the voids may connect with adjacent voids to create a structure with a significant amount of connected or "open" porosity. The voids preferably have a mean diameter of less than 1 micrometer, and more preferably have a mean diameter of less than 100 nanometers, and still more preferably have a mean diameter of less than 10 nanometers. It is further contemplated that the voids may be uniformly or randomly dispersed within the substrate layer. In a preferred embodiment, the voids are uniformly dispersed within the substrate layer 220.

WO 03/000950

PCT/US02/06146

Contemplated benefits of producing and using self-collimating or topologically tailored sputtering targets 210 include simplicity of design, low relative cost, a built-in collimator, better step coverage, and longer relative target life, among other benefits.

5 APPLICATIONS

Sputtering targets 210 described herein can be incorporated into any process or production design that produces, builds or otherwise modifies electronic, semiconductor and communication/data transfer components. Electronic, semiconductor and communication components as contemplated herein, are generally thought to comprise any layered component that can be utilized in an electronic-based, semiconductor-based or communication-based product. Contemplated components comprise micro chips, circuit boards, chip packaging, separator sheets, dielectric components of circuit boards, printed-wiring boards, touch pads, wave guides, fiber optic and photon-transport and acoustic-wave-transport components, any materials made using or incorporating a dual damascene process, and other components of circuit boards, such as capacitors, inductors, and resistors.

Electronic-based, semiconductor-based and communications-based/data transfer-based products can be "finished" in the sense that they are ready to be used in industry or by other consumers. Examples of finished consumer products are a television, a computer, a cell phone, a pager, a palm-type organizer, a portable radio, a car stereo, and a remote control. Also contemplated are "intermediate" products such as circuit boards, chip packaging, and keyboards that are potentially utilized in finished products.

Electronic, semiconductor and communication/data transfer products may also comprise a prototype component, at any stage of development from conceptual model to final scale-up mock-up.

A prototype may or may not contain all of the actual components intended in a finished product, and a prototype may have some components that are constructed out of composite material in order to negate their initial effects on other components while being initially tested.

A method of forming a uniform film or layer on a surface of a component or in order to form a component comprises: a) providing a self-collimating sputtering target 400; b) providing a surface 410; c) placing the surface at a distance from the self-collimating sputtering target 420; d)

WO 03/000950

PCT/US02/06146

bombarding the self-collimating sputtering target with an energy source to form at least one atom 430; and e) coating the surface with the at least one atom 440, as shown in Figure 6. The self-collimating sputtering target comprises the sputtering target 210 described herein that further comprises a surface material 260 and a core material 270, wherein the surface material 260
5 comprises at least two indentations that form a collimating topography. The surface provided is contemplated to be any suitable surface, as discussed herein, including a wafer, substrate, dielectric material, hardmask layer, other metal, metal alloy or metal composite layer, antireflective layer or any other suitable layered material. The distance between the self-collimating sputtering target 210 and the surface 220 is contemplated herein to comprise any suitable distance already utilized in
10 conventional PVD experimental arrangements. The coating, layer or film that is produced on the surface may also be any suitable or desirable thickness – ranging from one atom or molecule thick (less than 1 nanometer) to millimeters in thickness.

Thus, specific embodiments and applications of topologically modified sputtering targets have been disclosed. It should be apparent, however, to those skilled in the art that many more
15 modifications besides those already described are possible without departing from the inventive concepts herein. The inventive subject matter, therefore, is not to be restricted except in the spirit of the appended claims. Moreover, in interpreting both the specification and the claims, all terms should be interpreted in the broadest possible manner consistent with the context. In particular, the terms “comprises” and “comprising” should be interpreted as referring to elements, components, or
20 steps in a non-exclusive manner, indicating that the referenced elements, components, or steps may be present, or utilized, or combined with other elements, components, or steps that are not expressly referenced.

WO 03/000950

PCT/US02/06146

CLAIMS

I claim:

1. A sputtering target, comprising:
a core material; and
5 a surface material coupled to the core material, wherein the surface material comprises at least two indentations that form a collimating topography.
2. The sputtering target of claim 1, wherein the core material and the surface material comprise the same chemical component.
3. The sputtering target of claim 2, wherein the chemical component comprises copper,
10 aluminum, tungsten, titanium, zirconium, cobalt, aluminide, tantalum, magnesium, lithium, silicon, manganese, iron or any combination thereof.
4. The sputtering target of claim 3, wherein the component comprises copper, aluminum, tungsten, titanium, zirconium, cobalt, tantalum, aluminide or a combination thereof.
5. The sputtering target of claim 1, wherein the , at least two indentations comprises a
15 macroscale modification.
6. The sputtering target of claim 5, wherein the macroscale modification comprises a circular wave contour.
7. The sputtering target of claim 1, wherein the at least two indentations comprises at least one microdimple.
- 20 8. The sputtering target of claim 7, wherein the at least one microdimple comprises a circular closed loop opening.
9. The sputtering target of claim 7, wherein the at least one microdimple comprises a hexagonal closed loop opening.
10. The sputtering target of claim 1, wherein the at least two indentations comprises a
25 macroscale modification and at least one microdimple.
11. A method of forming a self-collimating sputtering target, comprising:
providing a core material;

WO 03/000950

PCT/US02/06146

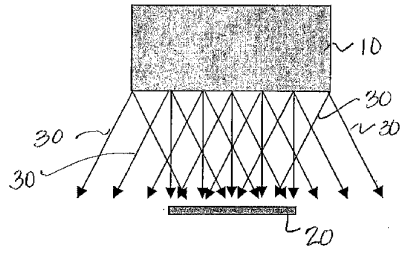
- providing a surface material;
coupling the core material to the surface material to form a sputtering target; and
forming at least two intentional indentations in the surface material, wherein the indentations form a collimating topography.
- 5 12. The method of claim 11, wherein providing the core material and providing the surface material comprise providing the same chemical component.
13. The method of claim 12, wherein the chemical component comprises copper, aluminum, tungsten, titanium, cobalt, aluminide, tantalum, magnesium, lithium, silicon, manganese, iron or any combination thereof.
- 10 14. The method of claim 13, wherein the component comprises copper, aluminum, tungsten, titanium, cobalt, tantalum, aluminide or a combination thereof.
15. The method of claim 11, wherein forming at least two intentional indentations in the surface material comprises forming a macroscale modification.
16. The method of claim 11, wherein forming at least two intentional indentations in the surface material comprises forming a circular wave contour.
- 15 17. The method of claim 11, wherein forming at least two intentional indentations in the surface material comprises forming at least one microdimple.
18. The method of claim 17, wherein forming the at least one microdimple comprises forming a circular closed loop opening.
- 20 19. The method of claim 17, wherein forming the at least one microdimple comprises forming a hexagonal closed loop opening.
20. The method of claim 11, wherein forming at least two intentional indentations in the surface material comprises forming a macroscale modification and at least one microdimple.
- 25 21. A method of forming a uniform film on a surface, comprising:
providing a self-collimating sputtering target;
providing a surface;

WO 03/000950

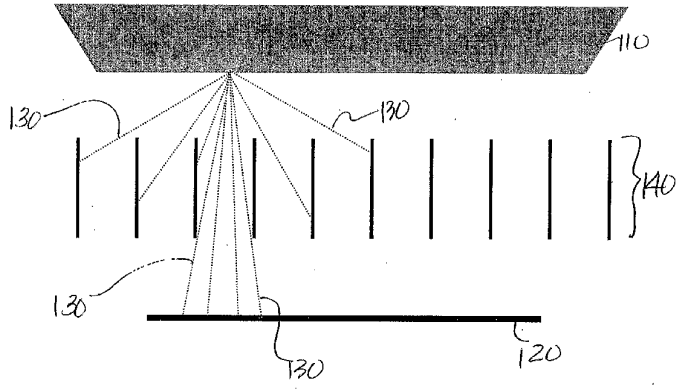
PCT/US02/06146

placing the surface at a distance from the self-collimating sputtering target;
bombarding the self-collimating sputtering target with an energy source to form at least one atom; and
coating the surface with the at least one atom.

- 5 22. A film formed from the sputtering target of claim 11.
23. A film formed by the method of claim 21.
24. A component formed by the sputtering target of claim 11.
25. A component incorporating a film formed by the method of claim 21.
26. A capacitor formed by the sputtering target of claim 11.
10 27. A capacitor incorporating a film formed by the method of claim 21.



Prior Art Figure 1



Prior Art Figure 2

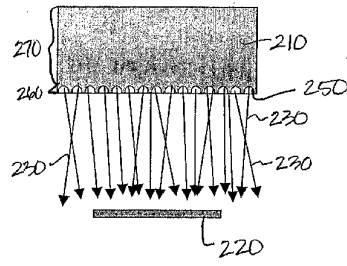


Figure 3

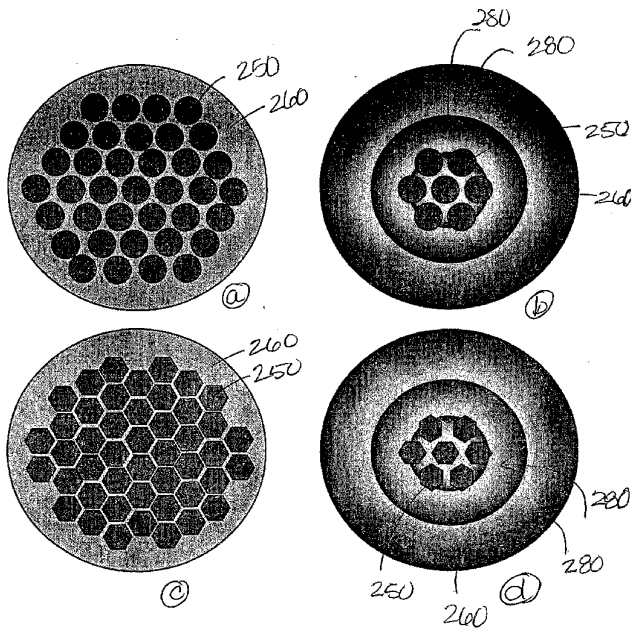


Figure 4

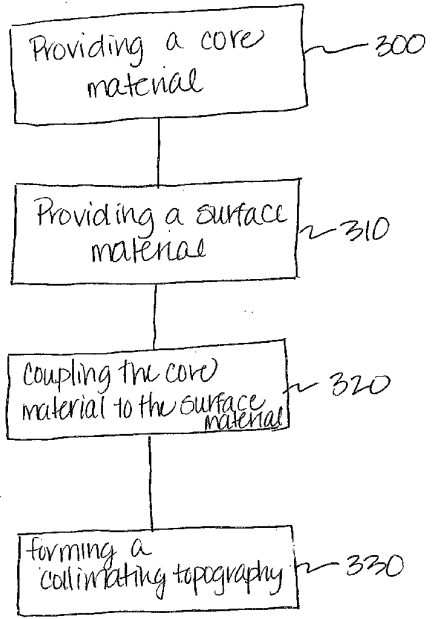


Figure 5

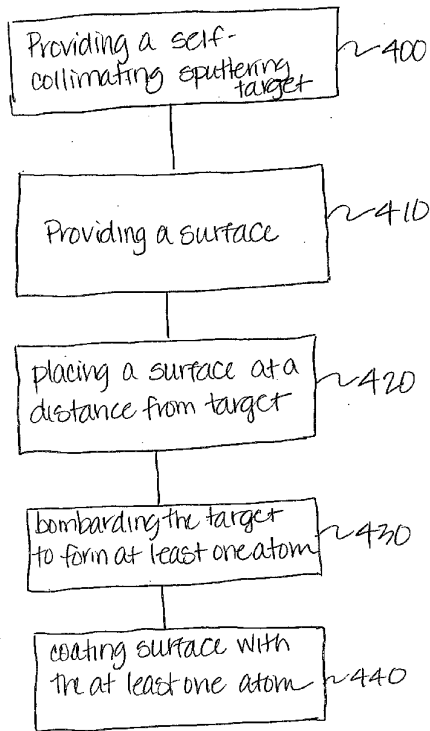


Figure 6

【國際調查報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US02/06146		
A. CLASSIFICATION OF SUBJECT MATTER				
IPC(7) : C23C 14/34 US CL : 204/192.12, 298.12, 298.13; 427/444; 428/411.1 According to International Patent Classification (IPC) or to both national classification and IPC				
B. FIELDS SEARCHED				
Minimum documentation searched (classification system followed by classification symbols) U.S. : 204/192.12, 298.12, 298.13; 427/331, 444, 445; 428/411.1, 437, 543				
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched				
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EAST				
C. DOCUMENTS CONSIDERED TO BE RELEVANT				
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
X, P ---	US 6,299,740 B1 (HIERONYMI et al) 9 October 2001 (09.10.2001), Figure 3A	21 and 23 -----		
Y, P		1-20, 22, and 24-27		
Y	US 5,693,203 A (OHASHI et al) 2 December 1997 (02.12.1997), column 5, line 63 - column 6, line 20	2-4 and 12-14		
X ---	US 5,632,869 A (HURWITT et al) 27 May 1997 (27.05.1997), Figure 2	21 and 23 -----		
Y		1-20, 22, and 24-27		
Y	US 5,230,459 A (MUELLER et al) 27 July 1993 (27.07.1993), column 3, lines 15-45	1-20, 22, and 24-27		
Y	US 4,544,091 A (HIDLER et al) 1 October 1985 (1.10.1985), column 1, lines 15-29	22 and 24-27		
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.				
* Special categories of cited documents: <table border="0" style="width: 100%;"> <tr> <td style="width: 50%; vertical-align: top;"> "A" document defining the general state of the art which is not considered to be of particular relevance "B" earlier application or patent published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td style="width: 50%; vertical-align: top;"> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			"A" document defining the general state of the art which is not considered to be of particular relevance "B" earlier application or patent published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
"A" document defining the general state of the art which is not considered to be of particular relevance "B" earlier application or patent published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family			
Date of the actual completion of the international search 25 June 2002 (25.06.2002)		Date of mailing of the international search report 18 JUL 2002		
Name and mailing address of the ISA/US Commissioner of Patents and Trademarks Box PCT Washington, D.C. 20231 Facsimile No. (703)305-3230		Authorized official S. Versteeg Telephone No. (703) 308-0661		

Form PCT/ISA/210 (second sheet) (July 1998)

フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,CH,CY,DE,DK,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN, TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,ES,FI,GB,GD,GE, GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NO,NZ,OM,PH,P L,PT,RO,RU,SD,SE,SG,SI,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VN,YU,ZA,ZM,ZW

(74)代理人 100124855

弁理士 坪倉 道明

(72)発明者 リー, イール

アメリカ合衆国、カリフォルニア・95035、ミルピタス、エリー・サークル・872

Fターム(参考) 4K029 AA04 AA06 BA03 BA06 BA08 BA16 BA17 BA35 CA05 DC03
DC04 DC12
4M104 BB01 BB02 BB04 BB05 BB06 BB07 BB08 BB09 BB13 BB14
BB16 BB17 BB18 BB24 BB25 BB26 BB27 BB28 BB29 BB30
BB32 BB34 BB35 BB36 DD40