

双面影印

申請日期	89-5-17
案 號	89102715
類 別	H01C 23/60

A4
C4

456020

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	電路裝置製造設備
	英 文	CIRCUIT DEVICE MANUFACTURING EQUIPMENT
二、發明人	姓 名	(1)森田有紀 (2)樋口憲士
	國 籍	日 本
	住、居所	(1)日本國石川縣金澤市大額3-122-1-202 (2)日本國石川縣石川郡野野市町三納510
三、申請人	姓 名 (名稱)	日商・松下電器產業股份有限公司
	國 籍	日 本
	住、居所 (事務所)	日本國大阪府門真市大字門真1006番地
	代 表 人 姓 名	森下洋一

裝

訂

線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準 (CNS) A4規格 (210×297公釐)

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權

日本 1999.02.18. 特願平11-039478 ☒有

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

本發明涉及用以製造含有半導體積體電路的液晶顯示器裝置的製造設備之領域，且更詳而言之，係有關於用以保護半導體裝置免受靜電損害的裝置及相關方法。

電子科技最近的進步已導致所有類型的電子設備和組件加速小型化和更高分辨力(resolution)。並且，隨著經濟的日益資訊化，諸如行動電話和膝上型PC電腦等便於攜帶的資訊處理設備迅速得到普及。相應地，小型化和更高分辨力也導致了諸如廣泛用作為行動設備之顯示器的液晶顯示器裝置這樣的顯示器裝置、和作為液晶顯示器裝置的驅動電路的半導體積體電路等等方面的進步。

由比以往所用架構更精細構造的半導體積體電路製成的小型化電路極易受損，並較以前更易於被製造過程和製造後的處理過程中產生的靜電所損傷。因此，急需開發能夠保護含有半導體積體電路的電子裝置(包括液晶顯示器裝置)的抗靜電方法。

防止在製造過程中靜電對包含半導體積體電路的電子裝置造成損傷的各種方法已被廣範圍地採用。其中一種是將一高導電性金屬置於製造設備的表面上並將其接地。為了防止工廠操作人員身上的靜電荷積累，他們通常穿戴著始終接地的抗靜電腕帶，並且各種製造夾具和工具都是用靜電荷積累作用最少的材料製成的。

第3圖示出了用於製造含有半導體積體電路的液晶顯示器裝置的傳統的製造設備的部分結構。一個液晶顯示面板2設置在製造設備主體1的上工作表面上，該液晶面板中

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(2)

有一用於驅動液晶顯示面板的半導體積體電路4被安裝在其佈線圖型端子3上。一個放電電流限制保護電阻5被插入製造設備主體1和接地點6中間。

如第3圖所示，液晶顯示面板2的佈線圖型端子3上產生的所有靜電荷都即時釋放到位於佈線圖型端子3下方的製造設備主體1的金屬表面。這樣經常就對用於驅動液晶顯示面板的半導體積體電路4中的電路造成了靜電損害。當受到靜電放電損害的電路裝置為數位信號處理電路的一部分時，若只單純對其進行開和關的切換操作，該電路裝置有可能顯得仍會正常運行。然而，其可靠性降低了。如果受損害的積體電路為一個類比信號處理電路的一部分時，例如用於確定液晶顯示器對比度的運算放大器，其所遭損傷則可能會直接降低顯示品質，並在很多情況下令其成為次級品。

為了避免上述缺陷，依據習知技術構成的此製造設備主體1通過一個放電電流限制保護電阻5和接地點6相連。這樣限制了電流從放電渠道到接地點6以及從佈線圖型端子3到製造設備主體1的金屬工作表面流過，從而實現靜電荷逐步緩慢放電。

在液晶顯示器裝置傳統製造設備中，從製造設備到接地點的電流流動可受到限制，但該製造設備的表面具有高導電性且為一十分碩大的金屬表面。對佈線圖型端子3來說，製造設備的大金屬表面看起來就像是有效的接地平面，因為它可以讓積累的靜電荷極輕易地展佈，且因而如同接

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(3)

地一樣。職是之故，即使採用了一個電流限制電阻把製造設備接地，在液晶顯示器裝置的實際製造過程中累積在佈線圖型端子3上的靜電荷仍可能會大體上立即釋放到製造設備的金屬表面，而產生靜電擊穿的問題。

本發明解決了液晶顯示器裝置傳統製造設備中存在的上述問題，並旨在提供一種防止靜電對電路裝置尤其是對含有易因靜電累積及／或放電而受損之半導體積體電路的電路裝置帶來損害的電路裝置製造設備。

依據本發明，係提供用於製造包含易因靜電荷而受損之電路的電子裝置之製造設備，此設備包含有緊密靠近該等電子裝置的一個接地傳導表面；其中之創新處包含了：覆於該傳導表面上之一個保護性介電層，該保護性介電層具有一厚度 $d(\mu m)$ 和一表面電阻值約為 $(55/d)^2 \times (1 \times 10^5 \text{ 至 } 1 \times 10^8)$ 歐姆／平方單位，該保護性介電層被設置成至少于該電子裝置被放置在該製造設備上時介於該電子裝置與該製造設備之間。

本發明的電路裝置製造設備具有一厚度為 $d(\mu m)$ 及表面電阻值為 $(55/d)^2 \times (1 \times 10^5 \text{ 至 } 1 \times 10^8)$ 歐姆／平方單位的保護性電阻層，它被設置在製造設備上電路裝置的佈線圖型端子後表面和面對上述佈線圖型端子後表面的製造設備之一表面之間。

本發明之技術思想亦能由用以製造電子組件之方法來實現，其中，一電子裝置被安置在一製造設備之一電氣接地傳導工作表面上，可防止在把包含半導體組件之一積體

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明(4)

電子電路安裝於該電子裝置上時出現之靜電荷造成損害。依據本發明，係藉著在該電子裝置與該傳導工作間放置具有一厚度為 $d(\mu m)$ 及表面電阻值約為 $(55/d)^2 \times (1 \times 10^5 \text{ 至 } 1 \times 10^8)$ 歐姆／平方單位的一種保護性介電層，而得能防止該種損害。

該保護性電阻層的設置能夠阻止製造設備表面上靜電輕易地擴散，並能防止製造設備的表面有如同接地般的狀態。這樣，在製造電路裝置的過程中就可限制從電路裝置到製造設備表面的放電電流，從而防止電路裝置的靜電擊穿。

第1圖為本發明一較佳實施例中液晶顯示器裝置製造設備部分結構的概要示意圖。

第2圖為本發明較佳實施例中液晶顯示器裝置製造設備另一例的部分結構的概要示意圖。

第3圖為傳統液晶顯示器裝置製造設備部分結構的概要示意圖。

第4圖為本發明較佳實施例的液晶顯示器裝置的佈線圖型端子之部分結構的概要示意圖。

元件標號對照表

1	製造設備(主體)	2	液晶(顯示)面板
3	佈線圖型端子	4	半導體積體電路
5	放電電流限制保護電阻	6	接地點
7	保護性介電(電阻)層	11	銅箔
12、12'	聚醯亞胺薄膜		

(請先閱讀背面之注意事項再填寫本頁)

訂 · 線

五、發明說明(5)

下面參照附圖對本發明一較佳實施例進行說明，附圖中之相同參考標號係用於標示各圖中之相同部位。

第1圖為依據本發明一較佳實施例所構成之用於含有半導體積體電路之液晶顯示器裝置的製造設備之部分結構的概要示意圖。圖中示出一個液晶面板2設置於一部製造設備1之頂部或工作表面上，此表面係為覆有一層保護性介電層7的一個金屬表面。液晶面板2包括有一組佈線圖型端子3，圖中亦顯示出有用以驅動液晶面板2之一個半導體積體電路4在液晶面板2之佈線圖型端子3上。放電電流限制保護電阻5被安插在所述製造設備本體1和接地點6之間。

保護性介電層7為一有表面電阻(或片電阻)值約為 1×10^5 至 1×10^8 歐姆/平方單位、典型厚度約為 $55 \mu\text{m}$ 的層體；較佳地，此層體位於面對佈線圖型端子3的後表面的製造設備本體1的工作表面上。該保護性介電層7可用諸如粘貼或塗敷等的方法設置在製造設備本體1的表面上。

在製造液晶顯示器裝置所需的一系列處理過程中，這種製造設備被廣泛地用於支持該液晶顯示面板，這些處理程序例如有供在其上裝配半導體積體電路的該液晶顯示面板的終端部分上形成一層保護性樹脂、清潔該液晶顯示面板、和在該液晶顯示面板的表面粘貼一層光學薄膜等等。

佈線圖型端子3包括夾在兩聚醯亞胺薄膜12、12'與半導體積體電路4之間形成圖型的銅箔11，如第4圖所示。此種結構被稱為TCP(Tape Carrier Package)(帶載封裝體)。成圖型銅箔11被連接到外部電路的部分(右側)未用聚醯亞胺

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明(6)

薄膜覆蓋。此銅箔11之該暴露的傳導部分形成易於讓靜電電荷放電到製造設備本體1之工作表面的路徑。

在傳統的液晶顯示器裝置製造過程中，積聚在液晶顯示面板2的佈線圖型端子3上的靜電荷會即時地釋放到製造設備本體1的表面。於此種狀況下，由於製造設備本體1表面的低電阻值，造成放電過程中電流過大，即使如前文所述地設置一個限制保護電阻5時亦然。如果為了解決此問題而將一絕緣層放置在該端子3與該製造設備本體1的工作表面間，則二者間之中介電阻大大提高，且因此，靜電荷將會積聚在該製造設備本體1的表面上，而非洩放至地面；這樣便仍會帶來損害。於是，在依據本發明構成的電路裝置製造設備中，除了以接地點6與製造設備本體1之間的放電限流限制保護電阻5來限制這兩部分間的電流量的以外，也設置了一個保護性電阻層7，例如位於製造設備本體1之表面上的介電片或介電帶。藉著適當選擇形成該保護性介電(電阻)層7之介電層材料的電阻率，吾人即可以抑制液晶顯示面板2的佈線圖型端子3與製造設備本體1的表面間的快速放電作用和任何高電流放電作用，且仍可讓其中所積累之任何靜電電荷能緩慢洩放掉。

依據本發明，該保護介電層表面電阻值係保持大於約 1×10^5 歐姆／平方單位，且小於約 1×10^8 歐姆／平方單位。如果保護性介電層7的表面電阻低於 1×10^5 歐姆／平方單位，由於靜電放電電流較大，半導體積體電路4即可能遭到破壞。如果該保護性介電(電阻)層7的表面電阻大於 1×10^8 歐

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

姆／平方單位，靜電電荷易於集聚在保護性電阻層7的表面上，則其防止靜電損害半導體積體電路4的力度便可能變得不夠。

因此，這樣就可以藉著經由保護性電阻層7平穩緩慢釋放形成於佈線圖型端子3上的靜電荷，同時限制放電電流量以避免佈線圖型端子3與製造設備本體1之間的突然大量放電，來預防靜電對驅動液晶顯示面板用半導體積體電路4造成損害。由此，便可以高產量地生產具有高可靠性和高品質的液晶顯示面板。

至此，保護性電阻層7的所需條件由表面電阻範圍表示。然而，上述保護效果基本上取決於多大量值的串聯電阻插入佈線圖型端子3與製造設備本體1之間。在這方面，我們必須考慮對保護性電阻層7的表面垂直測得的電阻。當我們分別指定保護性電阻層7的厚度、片電阻和任意區域為 d_0 、 R_{s0} 和 S 時，垂直於電阻層7的表面的電阻 R_0 表示為 $R_0 = R_{s0} \times d_0^2 / S$ 。只要垂直於電阻層7的表面之電阻保持相同，即使採用具有不同厚度和片電阻值的電阻層7，上述期望的保護效果仍然不變。當電阻層7的厚度和片電阻值大體分別由 d 和 R_s 表示時，串聯電阻即可表示為 $R = R_s \times d^2 / S$ 。設 $R = R_0$ ，我們即可得到關係式 $R_s = (d_0 / d)^2 \times R_{s0}$ 。因此，當厚度為 $55 \mu\text{m}$ 時，表面電阻為 $1 \times 10^5 \sim 1 \times 10^8$ 歐姆／平方單位的這種情況可以針對任意厚度 $d (\mu\text{m})$ 予以歸納為 $(55/d)^2 \times (1 \times 10^5 \text{ 至 } 1 \times 10^8)$ 歐姆／平方單位。

以上所述較佳實施例中的電路裝置製造設備，係被描

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明(8)

述成在液晶顯示面板上裝配了半導體積體電路後用於液晶顯示面板的製造過程中者。然而很明顯的，本發明在將半導體積體電路實際裝配到尚未裝配積體電路的液晶顯示面板的過程中亦是有效的。

較佳實施例也描述了在製造設備本體1的表面上提供表面電阻值為 $(55/d)^2 \times (1 \times 10^5 \text{ 至 } 1 \times 10^8)$ 歐姆／平方單位的固定保護性電阻層7的情形。通過將此保護性電阻層7插入該電路裝置之佈線圖型端子和製造設備之間，作為一可分離層體，如第2圖所示，也可以達到同樣的效果。此層體可呈一自立層體之型態，且在其一側面上有一層黏著劑，供附著到在欲受保護電子裝置下的傳導性工作表面上。

較佳實施例也已將液晶顯示器裝置作為包含半導體積體電路的電路裝置之狀況進行描述。對用於除液晶顯示器以外的包含半導體積體電路的電路裝置的製造設備，也可以達到此同樣效果。

如上所述，本發明的電子裝置製造設備防止了由電路裝置的佈線圖型端子處的靜電荷積聚引起的突然放電，並防止了對位於製造設備上的電子裝置或電路裝置的靜電損害。

本發明亦有在把包含半導體組件之積體電子電路安裝於一電子裝置上之製程期間用於防止由靜電荷引生之損害的一種方法。于此種安裝程序期間，及在以製造設備對敏感裝置(電子裝置)進行其它一般處理時，該等敏感裝置通常是擺放在製造設備的一個電氣接地傳導性工作表面上。

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線

五、發明說明(9)

依據本發明，在把該等敏感裝置放置于製造設備工作表面上之前，可在該等裝置與該傳導工作間放置具有一厚度為 d (μm)及表面電阻值約為 $(55/d)^2 \times (1 \times 10^5 \text{ 至 } 1 \times 10^8)$ 歐姆/平方單位的一種保護性介電層。

如同包括有用以安裝積體電路之一佈線圖型端子的液晶顯示面板之情況，當該等裝置包含有液晶時，此方法即特別有用。于此等狀況下，該保護性介電層係在敏感電子裝置放置於工作表面上之前或同時，被安置到工作表面上之佈線圖型端子的下面。

凡已體認本發明上述技術內容的人士，均將可意會到其中可作多種變化，包括把本發明之技術應用到易因靜電電荷累積或放電而受損之敏感電子裝置須在大型接地傳導機體附近接受處理的狀況，而不論該電子裝置與傳導機體之本質如何。此等變化均應解讀為涵蓋在以下所界定的本發明之範圍內。

(請先閱讀背面之注意事項再填寫本頁)

本
訂
線

四、中文發明摘要 (發明之名稱： 電路裝置製造設備)

諸如製造含有半導體積體電路的液晶顯示器裝置的電子裝置製造設備。此設備包括一個保護性介電層，諸如帶有一個厚度 $d(\mu\text{m})$ 和 $(55/d)^2 \times (1 \times 10^5 \text{ 至 } 1 \times 10^8)$ 歐姆/平方單位的表面電阻值，位於製造設備的一工作表面上，介於該電子裝置與此工作表面間。更廣義而言，本發明亦含藉著將具有厚度 $d(\mu\text{m})$ 和 $(55/d)^2 \times (1 \times 10^5 \text{ 至 } 1 \times 10^8)$ 歐姆/平方單位的表面電阻值之一介電層設置於設備表面與電子裝置間，而於製造過程中保護電子裝置之敏感電子構件免遭靜電荷所生損害的一種方法。

英文發明摘要 (發明之名稱： Circuit Device Manufacturing Equipment)

An electronic device manufacturing equipment such as for manufacturing liquid crystal display devices containing semiconductor integrated circuits. The equipment includes a protective dielectric layer such as with a thickness $d(\mu\text{m})$ and a surface resistance of $(55/d)^2 \times (1 \times 10^5 \text{ to } 1 \times 10^8)$ ohm/square disposed on a working surface of the equipment between the electronic device and the working surface. In broader terms the present invention is also a method for protecting sensitive electronic components of electronic devices during manufacturing from damage due to electrostatic charges by placing a dielectric layer having a thickness $d(\mu\text{m})$ and a surface resistance of $(55/d)^2 \times (1 \times 10^5 \text{ to } 1 \times 10^8)$ ohm/square between the equipment surface and the electronic device.

六、申請專利範圍

1. 一種~~製造設備~~^{之製造設備}用於製造包含易因靜電電荷而受損之電路的電子裝置，該設備包含和該等電子裝置緊密靠近的一個接地傳導表面，其創新處在於包含覆於該傳導表面上的一個保護性介電層，該保護性介電層具有一厚度 $d(\mu m)$ 和一表面電阻值約為 $(55/d)^2 \times (1 \times 10^5 \text{ 至 } 1 \times 10^8)$ 歐姆／平方單位，該保護性介電層被設置成至少于該電子裝置被放置在該製造設備上時介於該電子裝置與該製造設備之間。
2. 如申請專利範圍第1項所述的製造設備，其中，該製造設備包含有供放置該等電子裝置的一個傳導工作表面，且其中該保護性介電層係固定於該工作表面上並覆蓋該傳導工作表面。
3. 如申請專利範圍第2項所述的製造設備，其中，該保護性介電層係可卸除地附著於該工作表面上。
4. 如申請專利範圍第1項所述的製造設備，其中，該傳導工作表面透過一個電流限制電阻而連接至接地點。
5. 一種~~製造設備~~^{之製造設備}用於製造包含易因靜電電荷而受損之半導體積體電路的電子組件，該設備包含有供放置具有一佈線圖型端子之一電子裝置於其上以供接受處理的一個工作表面，該工作表面包含有一個傳導表面和覆於該傳導表面上的一個保護性介電層，該保護性介電層具有一厚度 $d(\mu m)$ 和一表面電阻值 $(55/d)^2 \times (1 \times 10^5 \text{ 至 } 1 \times 10^8)$ 歐姆／平方單位，該保護性介電層被設置成至少介於該佈線圖型端子與該傳導工作表面之間。
6. 如申請專利範圍第5項所述的製造設備，其中，具有厚度 d

(請先閱讀背面之注意事項再填寫本頁)

訂
線

六、申請專利範圍

- μm)和表面電阻值 $(55/d)^2 \times (1 \times 10^5 \text{至} 1 \times 10^8)$ 歐姆／平方單位的該保護性介電層係固定在該製造設備之該傳導工作表面上。
7. 如申請專利範圍第5項所述的製造設備，其中，該製造設備包含有：以一種傳導材料製成的一個主體、以及由具有一表面電阻值 $(55/d)^2 \times (1 \times 10^5 \text{至} 1 \times 10^8)$ 歐姆／平方單位和一厚度 $d(\mu\text{m})$ 之一介電層所製成的一個表面。
 8. 如申請專利範圍第5項所述的製造設備，其中，該保護性介電層係呈可卸除式。
 9. 如申請專利範圍第5項所述的製造設備，其中，該製造設備透過一個電流限制電阻而連接至一個電氣接地點。
 10. 如申請專利範圍第5項所述的製造設備，其中，該工作表面適於在安裝一個半導體積體電路到該佈線圖型端子上之程序期間支撐該佈線圖型端子。
 11. 如申請專利範圍第5項所述的製造設備，其中，有一個半導體積體電路安裝在該電子裝置之該佈線圖型端子上。
 12. 如申請專利範圍第5項所述的製造設備，其中，該電子裝置係為一個液晶顯示器裝置。
 13. 一種防止靜電電荷損害之方法，其係用於在把包含半導體組件之一積體電子電路安裝於一電子裝置上之程序期間防止因靜電電荷引生之損害，其中該電子裝置係放置在一製造設備之一電氣接地傳導工作表面上，該方法包含：在該電子裝置與該傳導工作表面間放置具有一厚度 $d(\mu\text{m})$ 和一表面電阻值約為 $(55/d)^2 \times (1 \times 10^5 \text{至} 1 \times 10^8)$ 歐姆／平方單位

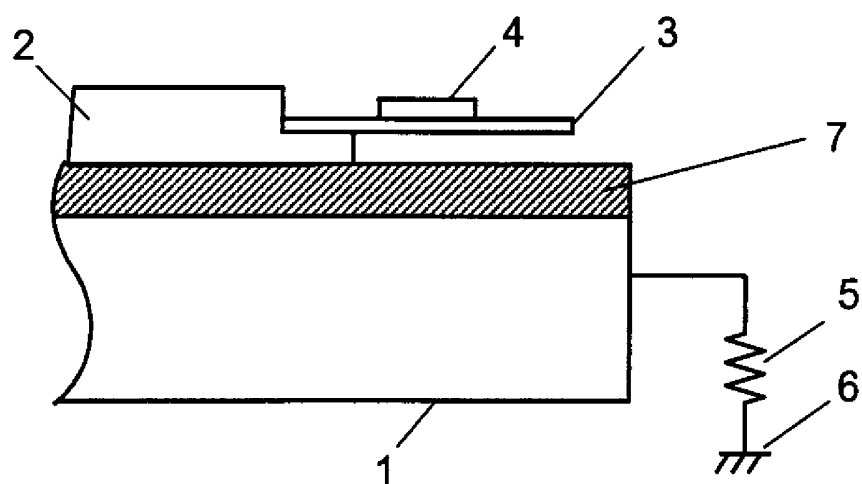
六、申請專利範圍

的一個保護性介電層。

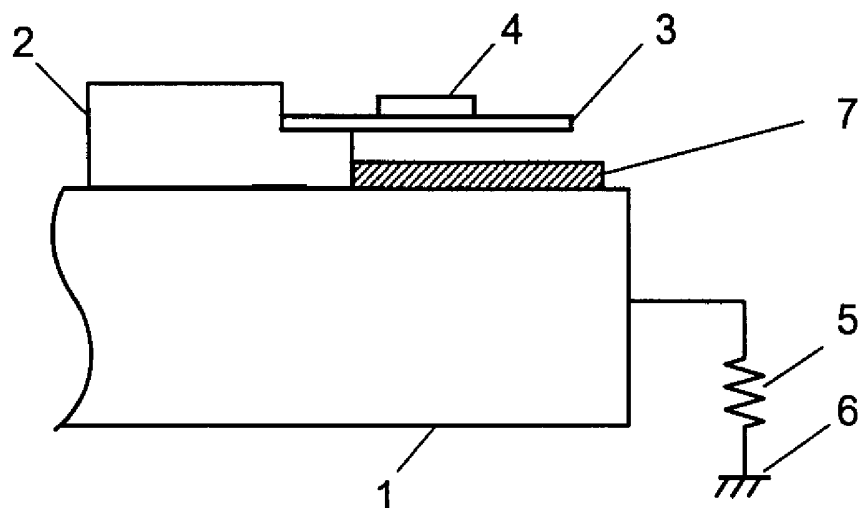
14. 如申請專利範圍第13項所述的方法，其更包含有，在放置該電子裝置到該工作表面上之前，將該介電層永久固定於該工作表面上。
15. 如申請專利範圍第13項所述的方法，其更包含有，在安裝該積體電路到該電子裝置上之前，將該電子裝置放置到該保護性表面上並使之與後者接觸。
16. 如申請專利範圍第13項所述的方法，其中，該電子裝置包含液晶。
17. 如申請專利範圍第16項所述的方法，其中，該電子裝置包括有用以安裝該積體電路的一個佈線圖型端子，且其中，該保護性介電層係放置在該佈線圖型端子下方。

訂
線

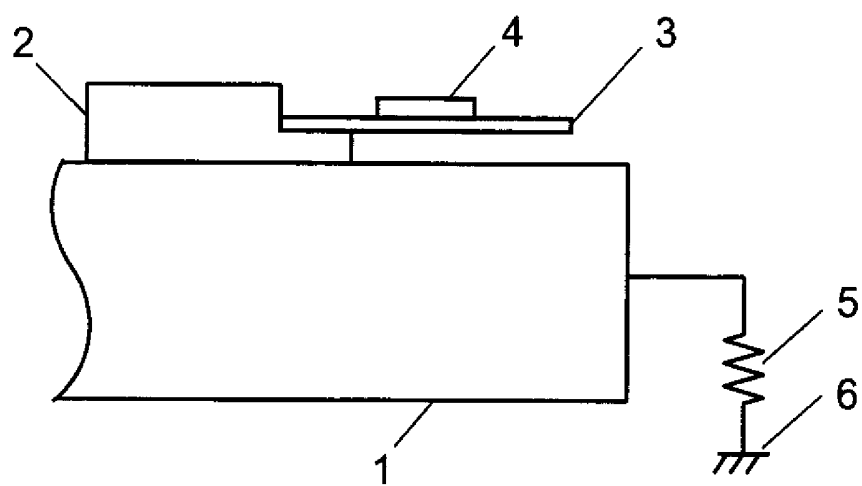
第 1 圖



第 2 圖



第3圖 習知技術



第4圖

