



[12] 发明专利申请公开说明书

[11] CN 85 1 06966 A

CN 85 1 06966 A

[43] 公开日 1987年4月1日

[21] 申请号 85 1 06966

[22] 申请日 85.9.16

[71] 申请人 北方电信有限公司

地址 加拿大魁北克省蒙特利尔

[72] 发明人 伊弗雷姆·阿诺恩

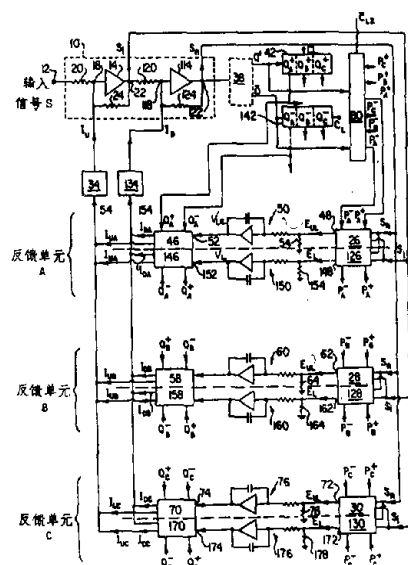
[74] 专利代理机构 中国专利代理有限公司

代理人 吴秉芬

[54] 发明名称 按“非零”状态后的“零”状态动作的判定反馈自适应均衡器

[57] 摘要

本发明能降低用户电话回路中的码间干扰。该均衡器中校正过的数字信号输入到用于检测在校正过数字信号中出现在“非零”状态后的“零”状态的装置中,当出现“零”状态时,相关器即在“零”比特周期内对该信号采样,然后输入积分器。积分器输出信号改变反馈信号系数,反馈信号输入到输入装置与数字信号S相加,输出校正过的信号 S_n 。均衡器可包括几个单元。各单元均用于检测在原始脉冲后不同比特周期内的“零”状态。当输入信号是双极性时,对应每个极性单元回路可完全相同。



1、用于包括有判定系统(38)的数字通信系统的自适应均衡器,能够在—个比特周期内将数字信号与某—阈值相比较,并根据该信号大小是否大于阈值信号输出一个“非零”或一个“零”状态的信号。该均衡器包括以下装置:

a)输入装置(10)。用于将数字输入信号(S)与一个反馈信号(I_u, I_D)相加,从而输出校正过的数字信号(S_n)。该校正过的数字信号输入上述的判定装置(38);

b)序列检测装置(80)。在上述校正过的信号(S_n)中检测由前一个比特周期中的一个“非零”状况和后一个比特周期中至少一个“零”状态组成的脉冲序列,并对每个这样的序列输出一个选通信号(PA, PB, PC)。

c)至少有一个反馈单元。反馈单元包括以下装置:

(i)相关器(26, 126; 28, 128; 30, 130)。接收上述序列检测装置输出的选通信号,在上述相应的后来的比特周期内对上述校正过的信号采样;

(ii)积分器(50, 150, 60, 160; 76, 176)对这些校正过的信号的采样进行积累,输出控制信号(V_L, V_{UL});

(iii)反馈信号装置(46, 146; 58, 158; 70, 170, 34, 134)接收上述用于控制反馈信号的控制信号,以便减少在后来比特周期内的校正过的信号的幅值。

2、根据权项1,自适应均衡器中,

上述的输入装置(10)用来提供排列相的校正过的信号(S_n)和上述校正过的信号的倒相信号(S_i);

由上述序列检测装置输出的每个选通信号对应于前一个比特周期中非

非倒相信号的极性；

而上述相关器装置接收某一极性的选通信号，把上述非倒相校正过的信号输入积分器装置；它还接收相反极性的选通信号，把倒相信号的采样输入积分器装置。

3、根据权项2，在自适应均衡器中，反馈信号装置包括：

(Ⅳ) 控制装置(86, 192; 90, 92) 响应上述积分器控制信号(V_L , V_{UL})，控制反馈信号的幅度；

(Ⅴ) 选通装置(86, 88, 94, 96; 186, 188, 194, 196)。用于在后一个比特周期内控制反馈信号的输入。上述选通装置接收在前一个比特周期内表示“非零”状态极性的信号标志，将反馈信号输入到上述输入装置，以便在后一个比特周期内按照“非零”状态的极性，对上述校正过的信号作相反的幅值变化。

4、根据权项1，在自适应均衡器中，上述反馈单元有两个并行的支路。每个支路都由一个相关装置，一个积分器装置和一个反馈信号装置组成；

第一支路中的上述相关器受某一极性的某一“非零”状态的控制，将上述校正过的信号采样输入对应的第一个积分器；而上述第二支路中的相关器受相反极性的某一“非零”状态的控制，将上述校正过的信号采样输入相应的第二个积分器。

第一支路中的上述反馈信号装置受相应的第一控制信号和表征“非零”状态极性的某一信号标志的控制，在该“非零”状态分别具有第一和第二极性时，使第一和第二反馈信号有选择地输入到上述输入装置。

第2个支路中的上述反馈信号装置的工作情况与上述第一支路的情况相似，但不同的是它受另一个控制信号和上述标志老信号的控制，以便在“非零”状态分别具有第二和第一极性时，有选择地输出第一和第

二反馈信号。

5、根据权项 4，在自适应均衡器中，上述输入装置包括：

第一和第二相加和倒相装置。两个装置彼此串联。上述第一相加和倒相装置的输入端与第一相加点相连，其输出端与第二相加点相连，其输出为上述输入信号的倒相信号；上述第二相加和倒相装置的输入端与上述第二相加点相连，并输出校正过的数字信号；上述每一反馈信号装置的配置要使第二反馈信号输入第一相加点，使第一反馈信号输入第二相加点。

6、根据权利要求 1，在自适应均衡器中，序列检测装置要能输出多个选通信号，每一个信号标志着一个比特周期内的“非零”状态，紧跟其后的是相应的多个后继比特周期中的各不同周期内的“零”状态。上述均衡器进而包括相应数目的反馈单元，每个这样的反馈单元受上述序列检测装置的各个选通信号的控制，在后一些比特周期的相应比特周期内控制反馈信号。

7、根据权利要求 6，在自适应均衡器中，序列检测装置包括有：延迟装置（它用于延迟在一个或多个后来比特周期内判定装置的输出信号）和逻辑回路（它由判定装置的输出或延迟装置的输出控制，用于确定出现的序列）。

8、根据权利要求 1，在自适应均衡器中，反馈信号装置用于在后来比特周期中输出方形脉冲反馈信号。均衡器还包括将方形脉冲转变成正弦波形的装置。

9、根据权利要求 1，在自适应均衡器中，反馈信号装置工作时，仅在后来比特周期的中间时刻内将反馈信号输入到输入装置。

10、根据权利要求 9，在自适应均衡器中，上述部分只是上述半

个比特周期内的情况。

1 1、根据权利要求 1，在自适应均衡器中，相关器装置由一个或多个开关装置组成。每个开关装置受序列检测装置的一个选通信号的控制。将信号采样输入到积分器装置。

1 2、在包括有判定装置的数字通信系统中，用于自适应均衡器间干扰的方法是。在一个比特周期内将数字信号与某一阈值比较。并根据上述数字信号是否大于该阈值，输出“非零”状态或“零”状态。上述方法包括：

将一数字输入信号与一反馈信号相加产生一校正过的数字信号。把该校正过的数字信号输入上述判定装置；

输出一选通信号。该信号表示在上述校正过的信号中存在有一个由前一比特周期中的一“非零”状态和后一些比特周期中一个以上的“零”状态组成的序列；

在上述选通信号的控制下，在后一个比特周期内对上述校正过的信号采样；

对这些校正过的信号采样积分。输出一控制信号；

在上述控制信号操纵下，控制上述反馈信号，以便在后一个比特周期内降低校正过的信号的幅值。

1 3、根据权利要求 1 2，所指的方法包括：

输出上述校正过的信号的非倒相信号；

输出上述的选通信号。该选通信号要与前一比特周期内的非倒相信号的极性相对应；

在某一极性的选通信号控制下，对上述非倒相校正过的信号采样求积分。同时在另一极性的选通信号的控制下，对上述倒相信号的采样求积分。

1 4、根据权利要求 1 3，在自适应均衡器中，上述反馈信号的幅值是受控制信号控制的；

在后比特周期内，输出反馈信号是由在前比特周期中表征“非零”状态极性的标志信号控制的。该反馈信号与数字输入信号相加，以便在后比特周期内按照“非零”状态的极性控制校正过的信号的反向幅值的变化。

1 5、根据权利要求 1 2，在自适应均衡器中，上述输入信号是双极性的。相应于某一极性的“非零”状态，上述校正过的信号的采样被积分，输出第一个控制信号；相应于相反极性的“非零”状态，上述校正过的信号的采样被积分，输出第二个控制信号。在第一个控制信号和表征上述“非零”状态极性的标志信号控制下，当上述“非零”状态分别有第一和第二极性时，上述输入信号有选择地与第一和第二反馈信号相加。在第二控制信号和上述标志信号控制下，当上述“非零”状态分别有第二和第一极性时，上述输入信号有选择地与第一和第二反馈信号相加。

1 6、根据权利要求 1 2，所指的方法中，采用多个选通信号，每个选通信号代表一个由前一比特周期中的某一“非零”状态和相应的后一些比特周期中不同周期内的“零”状态组成的序列。上述采样和积分过程都是在对应的某个选通信号的控制下进行的。这些选通信号在上述后续比特周期中某一相应周期内控制相应的一个反馈信号。

1 7、权利要求 1 6 所指的方法还涉及到对上述判定装置在后来一个或多个比特周期内的输出信号进行延迟和把这些输出信号输入到能确定出现有上述序列的逻辑回路。

1 8、权利要求 1 2 所指的方法中，在下一比特周期内的反馈信号是方形脉冲。而后该方形脉冲又被转变为一般的正弦波形。

19、权利要求12所指的方法中，只有在后一比特周期的中间部分时间内，反馈信号与输入信号相加。

20、权利要求19所指的方法中，上述过程发生在半比特周期内。

按“非零”状态后的“零”状态动作的

判定反馈自适应均衡器

本发明涉及数字通信的自适应均衡器。它特别（但不是单一地）适用于作为判定反馈型自适应均衡器，用来降低用户电话回路中的码间干扰。

信号传输期间，由于传输通道的滤波特性，数字信号受到衰减并产生失真。通常，这类衰减和失真用所谓 $\sqrt{F}$ 均衡器补偿。然而，这类均衡器不能补偿由传输通道的不连续因素，如线规改变或桥接接头，引起的反射或回波。这些回波或反射信号到达通道终点的时间可能滞后于激发它们的脉冲信号几个比特周期。其结果，由于在它的比特周期内存在有前一个（也可能是前几个）脉冲的能量，因此在数字“1”之后的数字“零”将不是真正的“零”。这种情况与主脉冲的衰减，可能使一般的阈值或判定回路难以准确地判断某一特定的码是1还是0。这一码间干扰现象通常称为“闭目”状态。由于回路中通常存在有桥接接头——在回路两端之间与其相连的开端线或线头，因此这种干扰比较严重。

为了降低码间干扰，每个接收器上可加装一个均衡器。典型的该均衡器包括一个横向滤波器。被接收的信号通过该滤波器。选择不同的滤波器输出来标出码间干扰，并作为校正信号反馈到回路，从而可以从输入信号中减去它。

反馈信号的振幅和定时随传输通道或回路的不同而不同，因此最好用有自适应能力的均衡器来补偿各种变量。这已导致自适应均衡器的发展。在这类均衡器中，确定反馈或校正信号的折真系数在信号传输期间被连续选定和最佳化。

在研制数字信号自适应均衡器过程中，将会遇到在不存在码间干扰

时由于寄生振荡或起伏引起的一些问题；由于数/模量化造成的精度有限问题；或由于附加噪声引起的系数值的随机变化问题。而且，这些问题还会受固定偏置和校正不当的影响。解决这些难题将会增加复杂性和费用。

目前，数字回路电话已发展到这一水平。即在普通的二线用户回路中最好能采用数字信号传输。为此需要采用大量的补偿器。因而，需要设计一种自适应均衡器。要求它不仅能够减少上述一些问题，而且结构简单，制造便宜且坚固耐用。本发明在于满足这一要求。

发明概要

按照本发明的第一方面。在具有判定装置的数字通信系统中。用于降低码间干扰的自适应均衡器在每个比特周期内将数字输入信号与阈电平作比较，并根据上述信号是否大于阈电平提供“非零”状态或“零”状态输出。该自适应均衡器由以下几部分组成。

(a) 输入装置。用于将数字输入信号与反馈信号相加，从而给上述判定装置提供校正过的输入信号；

(b) 检测装置。用于在该校正过的信号中检测前一比特周期的“非零”状态和后一个比特周期的“零”状态，并在出现上述状态时输出一个指示信号。

(c) 至少有一个反馈单元。它包括以下装置：

(i) 相关器。它对判定装置的上述输出作出响应。在上述的后一个比特周期内对校正过的信号采样；

(ii) 对校正过的信号采样作积累，输出一个控制信号；

(iii) 反馈信号装置。它响应于上述控制信号，控制上述反馈信号。在上述后一个比特周期内减弱实际校正过的信号。

对校正过的信号采样进行积分的优点是，不需要测定实际的干扰。

且精度较高。优于采用纯数字技术或不连续量化数字模拟变换技术的那些均衡器。

本发明的最佳实施例采用了双极输入信号。其输入装置不仅给出校正过的数字信号，而且给出其倒相信号。这些信号与相应检测装置的输出之间的相关性有助于实际上消除直流偏置和校正不当问题。这样有可能利用反馈回路的高增益。

均衡器可能有多个上述的反馈单元。每一反馈单元对应于“零”状态下的、相应的多个连续的此后比特周期之一，且在那一比特周期产生相应的反馈信号。

按照本发明的第二个方面，是在具有判定装置的数字通信系统中，采用了自适应补偿码间干扰的方法。即采用判定装置。该判定装置在每个比特周期里将数字输入信号与阈电平作比较，并根据上述信号是否大于阈电平提供“非零”或“零”状态输出。该方法包括：

将数字输入信号和反馈信号相加，以便给上述判定装置提供校正过的数字信号；在校正过的信号中探测前一个比特周期“非零”状态和后一个比特周期“零”状态，并在存在上述状态时输出一个指示信号；

按照上述的输出信号，对上述校正过的信号的抽样进行采样，输出控制信号；并且

根据上述的控制信号，控制上述反馈信号以减弱上述后一个比特周期的实际校正过的信号。

附图简介

参照附图，仅以实例介绍本发明的具体装置。附图中，

图1是用于校正数字信号码间干扰的自适应均衡器的总体图；

图2是均衡器的脉冲整形网络；

图3是较详细的反馈单元(A)；

图 4—7 列出了均衡器在正、负脉冲和正、负干涉尾随脉冲情况下的工作情况；

图 8 详细介绍了检测规定序列的检测线路；

图 9 是均衡器信号的定时信号图。

最佳实施说明

图 1 中的自适应均衡器适用于均衡在引起码间干扰的原始比特或数字脉冲之后的三个连续比特周期内的码间干扰。因此它有三个基本上相同的反馈回路单元。每个回路对应于不同的比特周期。不同回路的各相应信号用相同字母。不同后缀字符 (A、B、C) 相区别。

并且，由于本文后面提到的理由，该均衡器采用倒相和非倒相输入信号。它也必须适合于相反极性的输入信号脉冲，而且在每种情况下，干扰尾随脉冲可能有与原始脉冲相同的或相反的极性（见图 4(1)—7(1)）因此均衡器的每个回路包括有两条相类似的平行支路。为了介绍方便起见，每个反馈回路中不同支路上的相同元件用相差为 100 的参考号码相区别。

参照图 1，输入装置 10 产生一个倒相的，校正过的信号 S_i 和一个非倒相的校正过的信号 S_n 。由传输通道（如电话用户回路）提供的双极输入信号 S 被加到输入端 12。典型情况下，该输入信号将由常用的 π 型线性均衡器（图中未列出）提供。

输入装置 10 由加法放大器 14 和反相放大器 114 组成。两者串联连接。放大器 14 的输入端 18 通过电阻器 20 与自适应均衡器输入端 12 相连，而它的输出端 22 通过电阻器 120 与放大器 114 的输入端 118 相连。放大器 14 和 114 各有反馈电阻器 24 和 124。

加法装置 114 和 14 的输出端 122 和 22 分别传输校正过的输入信号 S_n 和它的反相信号 S_i 。输出端 122 和 22 接到三对相关器

的各个相应输入端。该均衡器的三个反馈单元 A、B、C 各有一对相关器。

加法装置的输出端 122 仅充当该均衡器的输出端。它连接到一个阈值或判定回路 38 上。回路 38 依据原始脉冲是否大于决定它是“1”或“0”的特定阈值。提供正脉冲 Q_+ 和负脉冲 Q_- 。判定回路 38 的正、负脉冲输出 Q_+ 和 Q_- 分别输入移位寄存器 42 和 142。移位寄存器起数字延迟作用。每个移位寄存器都有三个输出： Q_A 、 Q_B 、 Q_C ，三者之间有 1 比特时间周期的延迟。

判定回路 38 的输出 Q_+ 和 Q_- 也直接输入序列检测装置 80，序列检测装置 80 由移位寄存器 81 和 181 组成。如图 8 所示。移位寄存器 81 和 181 由时钟脉冲 C_1 控制。每个移位寄存器的三个输出 Q_A^1 、 Q_B^1 、 Q_C^1 与移位寄存器 42 和 142 的输出 Q_A 、 Q_B 和 Q_C 相对应，但是彼此之间有 $1/4$ 比特周期的延迟。

输出 Q_A^{1+} 、 Q_B^{1+} 、和 Q_C^{1+} 与其倒相信号以不同的组合输入门电路 83、85 和 87。门电路的输出经由激励晶体管分别产生选通信号 P_A^+ 、 P_B^+ 、和 P_C^+ 。同样，输出信号 Q_A^{1-} 、 Q_B^{1-} 和 Q_C^{1-} 输入门电路 183、185 和 187 分别输出选通信号 P_A^- 、 P_B^- 和 P_C^- 。

序列检测装置 80 检测任何极性的比特序列 10、100 和 1000 的输入信号。当出现该输入信号时，序列检测装置输出相应极性的输出信号 P_A 、 P_B 和 P_C 。这样，在使用该逻辑阵列判定均衡量之前，它将有效地消除信号中的码相关。由图示的阵列去相关的这种编码方式是 AMI 双极编码。但是对于其它的码也是方便地设计其它阵列。

再看图 1，序列检测装置 80 的输出 P_A^+ 和 P_A^- 选通信号分别输入相关器 26 和 126，相关器 26 和 126 位在该均衡器第一反馈单元的各自支路上。其输出端 48 和 148 分别与积分器 50 和 150 相连。

积分器 50、150 的输出分别为控制信号 V_{UL} 和 V_L 。这些控制信号输入反馈信号装置。反馈信号装置由系数电路 46、146 和脉冲整形电路 34、134 组成。控制信号 V_{UL} 和 V_L 输入到系数电路 46、146 的输入端 52 和 152，并由晶体管 54 和 154 接地。系数电路 46、146 的输入信号 Q_A^+ 、 Q_A^- 来自移位寄存器 42 和 142，其两个输出信号分别为反馈信号分量 I_{VA} 和 I_{DA} ，输入到两个脉冲整形网络 34 和 134。脉冲整形网络 34 的输出端与放大器 14 的输入端 18 相连接。均衡器的输入信号与网络 34 的反馈信号在输入端 18 相加。如图 2 所示。网络 34 是一个低通滤波器。该滤波器包括以下元件：在滤波器输入端和接地端之间并联连接的电阻器 36 和电容器 39；在滤波器的输入和输出端之间与电阻器 44 相串联的，并联连接的电容器 40 和电感 42；与接地端和电阻 44、电容器 40 与电感 42 的结点相连接的电容 46。

再看图 1，脉冲整形网络 34 的输入信号为电流 I_U 。 I_U 等于三个均衡器单元（A、B 和 C）的输出电流之和，其脉冲波形为方形，脉冲持续时间等于半个比特周期时间。 I_U 经网络 34 后，输出“钟”形脉冲。随后在放大器 14 的输入端 18（即相加点）“钟”形脉冲与均衡器的输入信号相加。由于“钟”形脉冲出现在比特周期之中，因此减少了出现检测误差和定时回路误差的可能性。电流 I_U 输入放大器 14 时对非倒相信号 S_N 进行正极性校正。

放大器 114 的信号以类似的方式输入到整形网络 134，网络 134 对也是由三个均衡器单元输出之和形成的另一股电流进行整形。这股电流称做 I_D 。当 I_D 输入到放大器 114 的输入端 118（相加点）时，它对非倒相信号 S_N 进行负极性校正。

序列检测装置 80 输出的选通信号 P_B 以同样的方式输入第二个单

元的相关器 2 8 和 1 2 8。移位寄存器的输出 Q_B 输入到同一单元的系数回路 5 8, 1 5 8。积分器 6 0 和 1 6 0 分别把相关器 2 8 和 1 2 8 的输出端 6 2 和 1 6 2 与系数回路 5 8 和 1 5 8 的对应输入端相连接。输出端 6 2 和 1 6 2 通过电阻器 6 4 和 1 6 4 接地。每个系数回路 5 8 和 1 5 8 的两个输出端彼此连接, 以便把反馈电流分量 I_{UB} 和 I_{DB} 与第三单元的系数回路 7 0 和 1 7 0 的反馈信号分量 I_{UC} 和 I_{DC} 一起, 输入到脉冲整形网络 3 4 和 1 3 4。

序列检测装置 8 0 的第三组选通信号 P_C^+ 和 P_C^- 输入第三单元的相关器 3 0, 1 3 0 和系数回路 7 0、1 7 0。相关器的输出端 7 2 和 1 7 2 分别通过积分器 7 6 和 1 7 6 与系数回路的输入端 7 4 和 1 7 4 相连。输出端 7 2 和 1 7 2 通过电阻器 7 8 和 1 7 8 接地。

图 3 详细地介绍了反馈单元 A。其它反馈单元 B 和 C 与 A 相同。相关器 2 6、1 2 6 由两对模拟开关 8 2、8 4 和 1 8 2、1 8 4 组成。模拟开关由序列检测装置 8 0 的选通信号 P_A 控制。

延迟选通信号 P_A^+ 控制开关 8 2, 8 2 把倒相信号 S_I 的采样作为“不相似”误差信号 E_{UL} 输入积分器 5 0; 信号 P_A^+ 也控制开关 1 8 4, 开关 1 8 4 把非倒相信号 S_N 输入积分器 1 5 0。负选通信号 P_A^- 控制开关 1 8 2, 开关 1 8 2 把部分倒相信号 S_I 作为“相似”误差信号 E_L 输入积分器 1 5 0; 负选通信号 P_A^- 也控制开关 8 4, 开关 8 4 把非倒相信号 S_N 作为“不相似”误差信号 E_{UL} 输入积分器 5 0。

系统工作时, 与原脉冲同极性的干扰尾随脉冲, 将使原始脉冲(由序列检测装置 8 0 输出的选通信号 P^+ 或 P^- 代表)与校正过的信号的采样信号, 在“零”比特周期进行“相似”相关。而后者(或它的倒相信号)输入积分器 1 5 0, 同时使它的输出信号(即控制信号 V_L)产生相应的减弱。

与原始脉冲极性相反的干扰尾随脉冲将使选通信号 P^+ 和 P^- 与 S_n 进行“不相似”相关，致使它的输出（即控制信号 V_{UL} ）减弱。

图 3 详细地示出了系数回路 4 6 和 1 4 6。回路 4 6 由晶体管 8 6、8 8 和 9 0 组成。三个晶体管的发射极都同第四个晶体管 9 2 的收集极相连。晶体管 9 2 的发射极与电源线相连。其基极与电阻器 5 2 相连，接收来自积分器 5 0 的输出信号。晶体管 9 0 的收集极接地，它的基极与一基准电压电源相连。这些晶体管产生单一方向的反馈电流，其振幅由积分器 5 0 的输出信号 V_{UL} 控制。

晶体管 8 6 和 8 8 的收集极分别与输出线 5 4 和 1 5 4 相连。输出线 5 4 和 1 5 4 将电流 I_U 和 I_D 输送到对应的脉冲整形网络 3 4 和 1 3 4。晶体管 8 6 和 8 8 的基极分别与“与非”门 9 4 和 9 6 相连接。“与非”门 9 4 的一个输入端接收正移位寄存器 4 2 的延迟信号 Q^+ ，而“与非”门 9 6 的一个输入端接收负移寄存器 1 4 2 的延迟信号 Q_- 。门 9 4 和 9 6 的另一个输入端接收时钟脉冲。时钟脉冲由判定回路 3 8（图 1）的输出方便地驱动。判定回路 3 8 采用相锁振荡器。

在前半个比特周期内，时钟脉冲能使门 9 4 和 9 6 保持 50% 的工作比。整形网络 3 4 和 1 3 4（图 1）使反馈电流的选通脉冲再延迟 $\frac{1}{2}$ 周期，从而如前所述，使“钟”形脉冲在后一个比特周期的中间时刻输送到相加点（即放大器的输入端 1 8 和 1 1 8）。另一系数回路 1 4 6 具有类似结构，只是在这种情况下 Q_+ 和 Q_- 被移换， Q_+ 控制 I_D 输入到线路 1 5 4， Q_- 控制 I_U 输入到线路 5 4。

系统工作时，积分器 5 0 的控制信号 V_{UL} 控制晶体管 9 0、9 2 产生的电流的幅值。由信号 Q_+ 和 Q_- 激活的门 9 4、9 6 选择它与哪一个整形网络（3 4 和 1 3 4）接通，进而与哪个加法点（1 8 和 1 1 8）接通。另一系数回路 1 4 6 的工作情况与回路 4 6 相似，但是 Q_+ 和 Q_-

信号被移换，以便使码间干扰与正原始脉冲间的“相似”相关将引起反馈电流。 I_D 输入网络 134。相反，“相似”相关负原始脉冲将使反馈信号 (I_D) 输入脉冲整形网络 34。该自适应均衡器必须处理四种基本类型的输入信号。正脉冲和负脉冲，及其各自的正干扰尾随脉冲和负干扰尾随脉冲，如图 4—7 所示。相对应的信号列在表 1 中。为方便起见，图和表中只涉及了第一个反馈单元的情况，因为三个反馈单元的工作情况是类似的。

例如，假设图 4 (i) 中的输入信号由正的原始脉冲（在第一比特周期）和正的干扰脉冲（在随后的“零”比特周期）组成。即在正脉冲方面存在“相似”相关。当这一信号输入判定回路 38 时，将产生一个输出信号 Q^+ 输入正移位寄存器 42，而不会向负移位寄存器 142 输入一输出 Q^- 。相应之下，序列检测装置 80 将输出一个选通信号脉冲 P_A^+ 。

于是，在下一个（第二个）比特周期，正选通脉冲将关闭对应的开关 184，把非倒相的信号 S_N 加到第一个反馈单元的积分器 150。从图 5 (ii) 中可以看到选通信号 P_A^+ 只出现在半比特周期内，并经延迟线出现在第二个比特周期的中间。

因此，如图 4 (N) 所示，输入到积分器 150 的相关信号采样将是位在第二比特周期中间的非倒相输入信号 S_N 的干扰脉冲分量。

由于这一信号是正的，因此积分器 150 的电容器将接收一个小的电荷增量，使得积分器 150 的输出控制信号 V_L 减弱。

V_L 信号减弱使晶体管 192 (图 3) 接通，提高了电流 I_L 的幅值。 Q_A^+ 信号只输入“与非”门 196 则意味着，当选通门 196 被时钟信号启动时，在第二个比特周期的前半周期，电流 I_L 被选通并以方波脉冲 I_{DA} 的形式通过传输线 154。

传输线 154 中的这一电流与均衡器的第二和第三反馈单元产生的电

流（以同样方式，但是由在较早比特周期内的原始脉冲产生的）相加，并且该电流通过整形网络 1 3 4 加到相加点（即放大器 1 1 4 的输入端 1 1 8）作为第二个比特周期中间时刻的“钟形”脉冲。增大进入相加点 1 1 8 的这一电流的目的是为了减弱放大器的输出 S_n ，进而减弱第二个比特周期中的校正过的信号的干扰分量。

再看相关器 2 6、1 2 6；在 S_n 输入积分器 1 5 0 的同时，选通信号 P_A^+ 还使相关器的另一半 2 6 中的开关 8 2 把倒相信号 S_I 输入积分器 5 0。这样，一个负脉冲采样信号即输入积分器 5 0，并使其输出 V_{UL} 增大。其结果使相应的半个系数回路 4 6 中的晶体管 9 2 阻通，减弱该半个回路中的电源 I_{UL} 。电流 I_{UL} 将被晶体管 8 6 选通，被信号 Q_A^+ 启动，输入到网络 3 4，进而到达相关点 1 8。降低输入相关点 1 1 8 的这一电流也往往会使第二比特周期内校正过的信号的干扰减弱。

其它三组原始信号与干扰尾随脉冲的工作情况，如图 5、6 和 7，是类似的，也可以参照表 1 明断。

应该注意到，积分器 5 0、1 5 0；6 0、1 6 0；和 7 6、1 7 6 具有较高的开环增益，例如达 7 0 d B。这样一来，在很多个比特周期内，甚至很小的误差信号也能够在该积分器的电容器上引起大量的电荷，从而使该均衡器得到高精度，且不出现大的过校正。当误差或干扰信号接近零时，它不容易产生“寄生振荡”。该均衡器的另一优点是其积分器消除了信号中的噪声，具有强抗干扰能力。

可以理解，通过采用高增益反馈回路改善均衡器精度的方法将会使直流偏置或校正不当问题更糟。本发明的自适应均衡器工作于非倒相信号及其倒相信号两种状态，其明显优点是这种均衡器还将减小直流偏置和校正不当的误差。由此，假设一个输入信号具有正直流偏置。当对一正

脉冲之后的“零”周期进行采样时，该均衡器将把这一偏置电压作为正原始脉冲之后出现的正干扰误差进行处理，并将增加“相似”相关积分器 150 中电容器上的电荷量。当均衡器在一个负脉冲之后的下一个“零”比特周期内采样时，倒相信号 S- 将输入到积分器 150。然而，直流偏置电压已被倒相，由此该电容器上的电荷量相应减少。其结果，在若干个比特周期内消除了直流偏置电压。

应该注意，在大量的比特周期内对信号积分会使均衡器即使在高误差率式干扰强度时也发生收敛。这是因为该回路采用判定回路或限幅器输出信号。该信号虽然只是近似的，但平均说来是正确的。

本发明的实施例通过检测“非零”电平后出现的“零”电平，并直接在该“零”间隔时间对该信号采样确定不需要的相关，从而去除相关。其优点是不需要直接测量误差信号。

对于上述电话用户回路这一特定应用领域来说，对三个比特周期的校正已足以满足要求。但是对于其它应用而言，需要校正的比特周期可能多一些或少一些，为此要采用相应数目的反馈单元。

应该看到，该均衡器在二进制信号（不是双极信号）情况下工作时，各种回路可能省略一半。

虽然以上叙述是专用于电话系统的，但是本发明也包括了用于其它对码间干扰敏感的数字通信系统的自适应均衡器。

表 一

信 号	图 4	图 5	图 6	图 7
原始信号 S_n	+	-	+	-
尾随脉冲 T_n	+	-	-	+
Q_A	+	-	+	-
P_A	+	-	+	-

$E_L (150)$	+	+	-	-
$E_L (50)$	-	-	+	+
V_L	减弱	减弱	增强	增强
V_{UL}	增强	增强	减弱	减弱
I_L	增强	增强	减弱	减弱
I_{UL}	减弱	减弱	增强	增强
I_D	增强	减弱	减弱	增强
I_V	减弱	增强	增强	减弱
I_N 尾随脉冲	更负	更正	更正	更负

勘 误 表

PEL855446

文件名称	页	行	补 正 前	补 正 后
说 明 书	2	1 3	由……组成:	包括……;
		倒 4	对……积累,	积分器装置,用于对上 述校正过的信号样本积 分,
	4	倒 6	由加法放大器 1 4 ……组成	包括加法和反相放大器 1 4 和 1 1 4,
	5	1 0	由……组成。	包括……。
	6	2—3	由……组成。	包括……。
	7	1 3	由……组成。	包括……。
	8	3—4	由……组成。	包括……。
	9	8—9	由……组成。	包括……。
	6	4	并由晶体管……	并通过电阻
	6	9	网络 3 4 是……。	网络 3 4 包括……。
	9	3	(I_D)	(I_u)
		9	干扰脉冲	干扰尾随脉冲
		倒 8	干扰脉冲	干扰尾随脉冲
		倒 9	相关信号	校正过信号
	10	1 1	相关点 1 8。	相加点 1 8。
		倒 5	强扰干扰能力	强抗干扰能力
	11	8	差率式干扰强度	差率或干扰强度
权利要求书	1	1	判定系统	判定装置
		8—10	由……组成的脉冲 序列	包括……的脉冲序列

勘 误 表

文件名称	页	行	补 正 前	补 正 后
权利要求书	1	倒 8	进行积累	进行积分
		倒 3	…用来……校正过	…配置成用来提供非倒相的校正过……
	2	14—15	由……组成；	包括……；
	3	1 0	标志着……	标志前……
		倒 2	后来……中间时刻	后一……中间部分
		倒末	上述部分……情况。	上述的部分实际上包括
	4	1		上述比特周期的一半。
	4	2—3	由……组成	包括……。
		1 1—13	由……组成	包括……。
		5	用于……器间	一种自适应地均衡码间
	5	倒 8—9	由……后一些比特 周期中不同……组 成的序列	包括……一些后续比特 周期中一不同……的序 列。
		倒 4—5	涉及到……延迟…	包括将上述判定装置的 输出延迟一个或多个比 特周期……
	6	3	上述……周期内	上述部分时间实际上是 所述比特周期的一半。

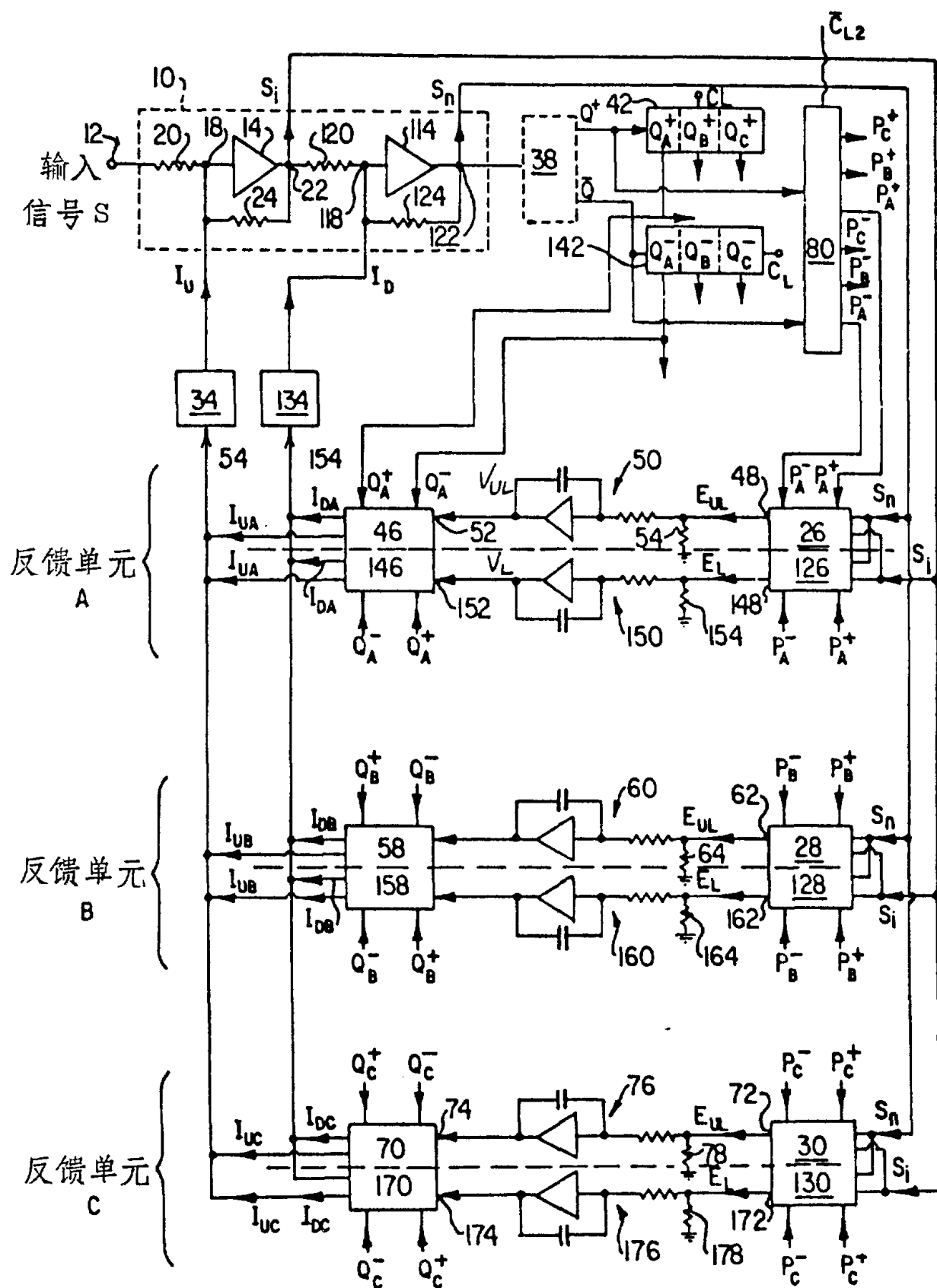


图 1

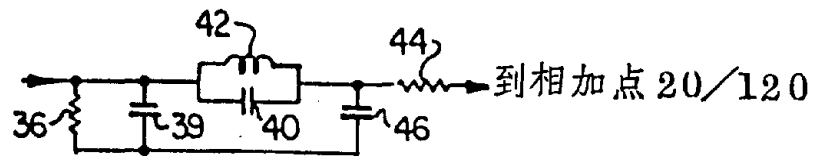


图 2

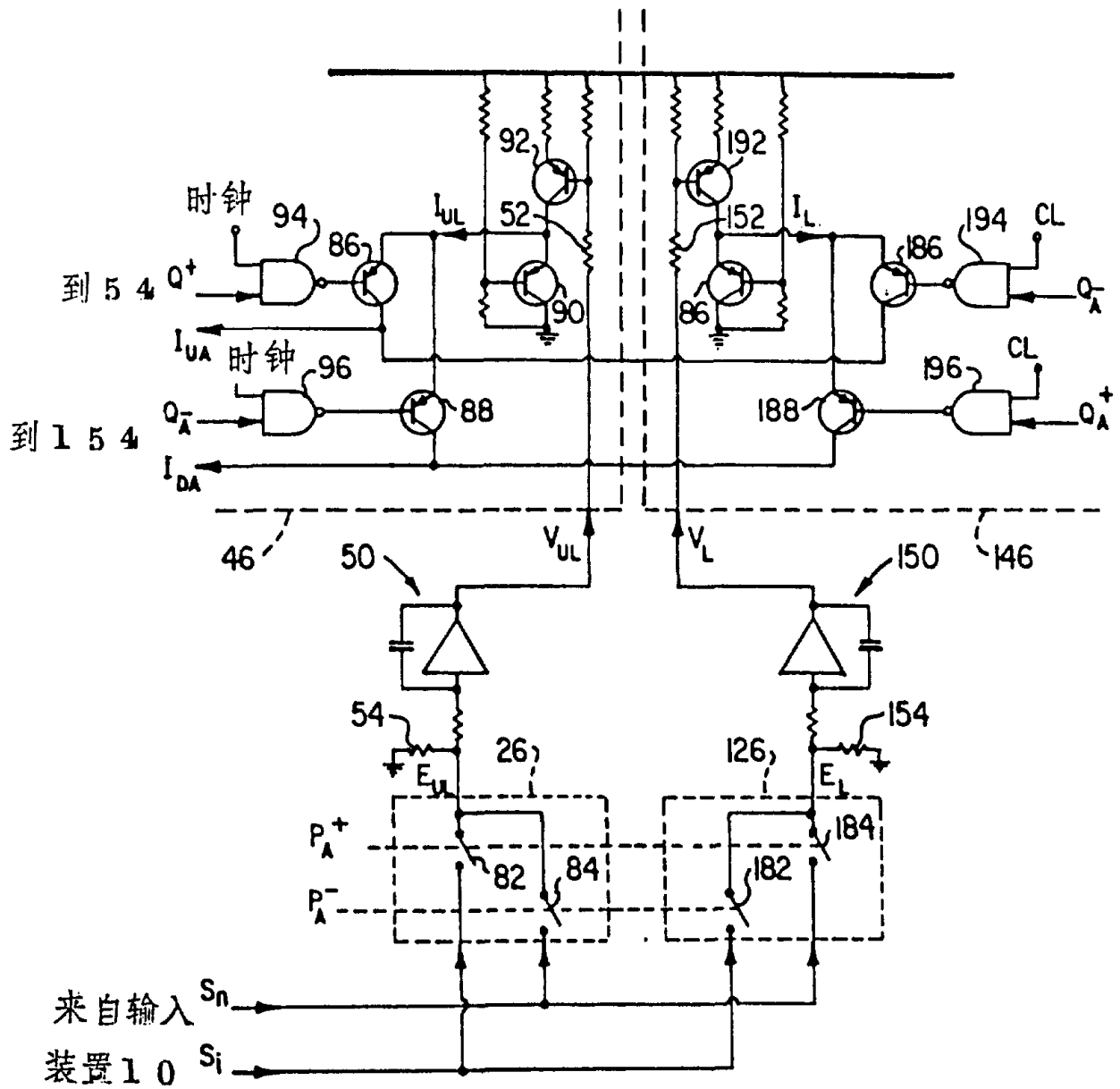


图 3

2 / 5

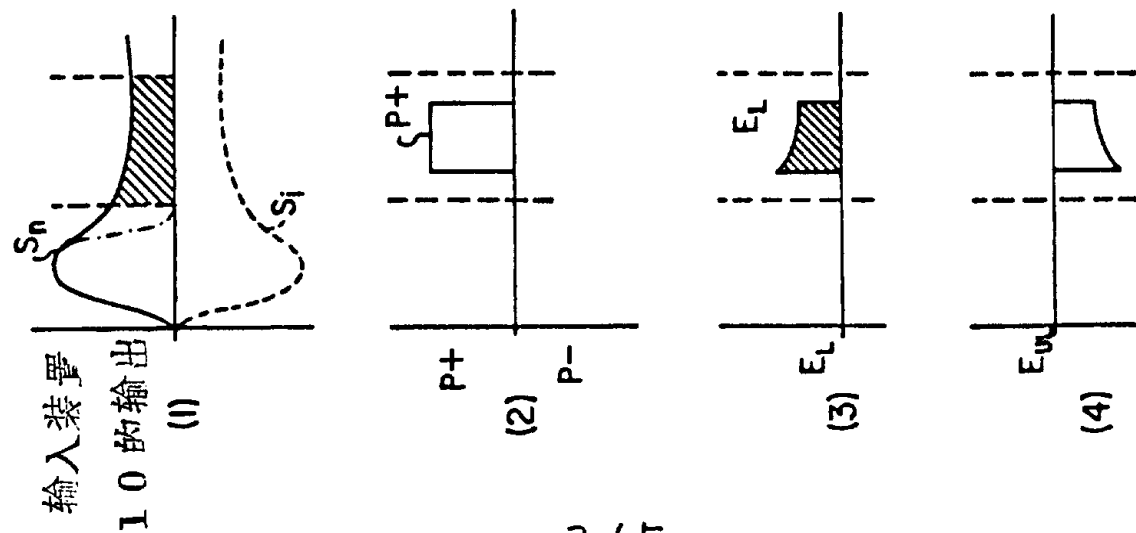


图 4

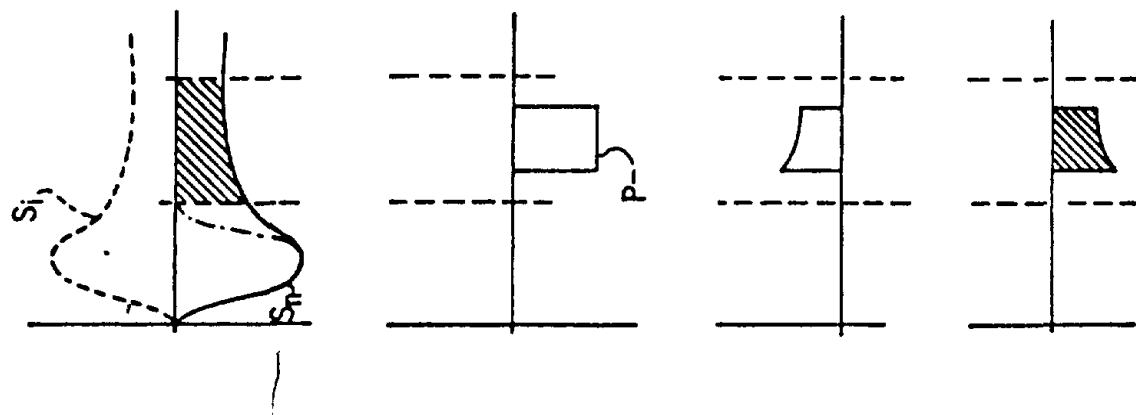


图 5

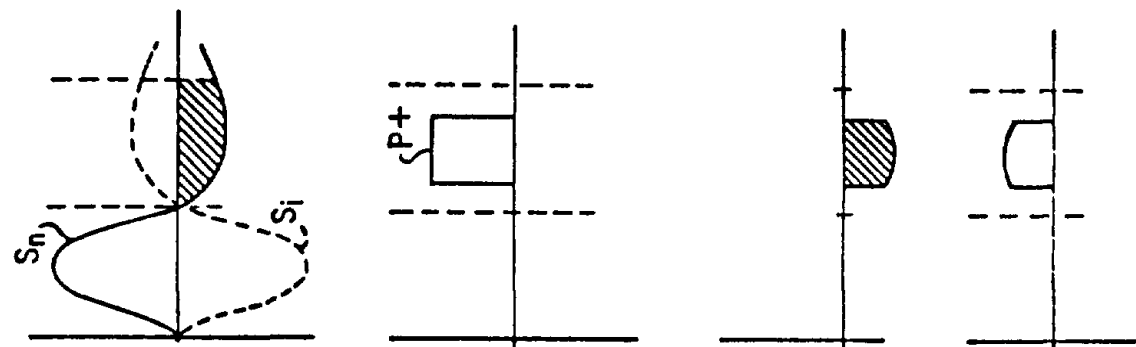


图 6

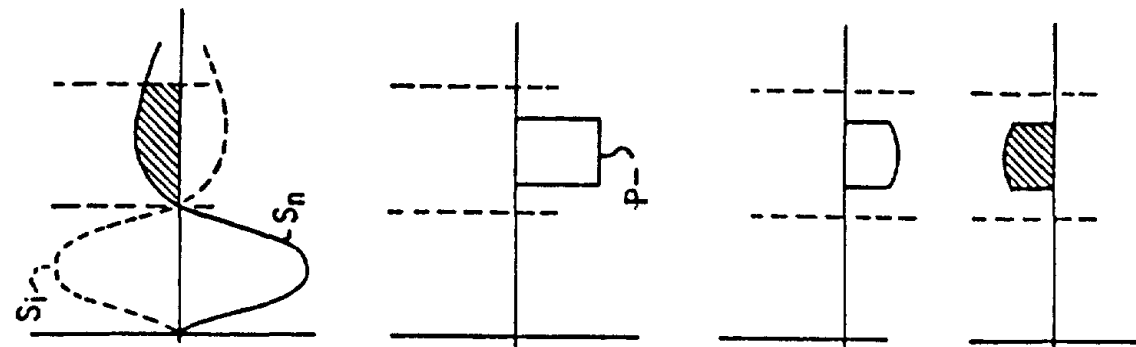


图 7

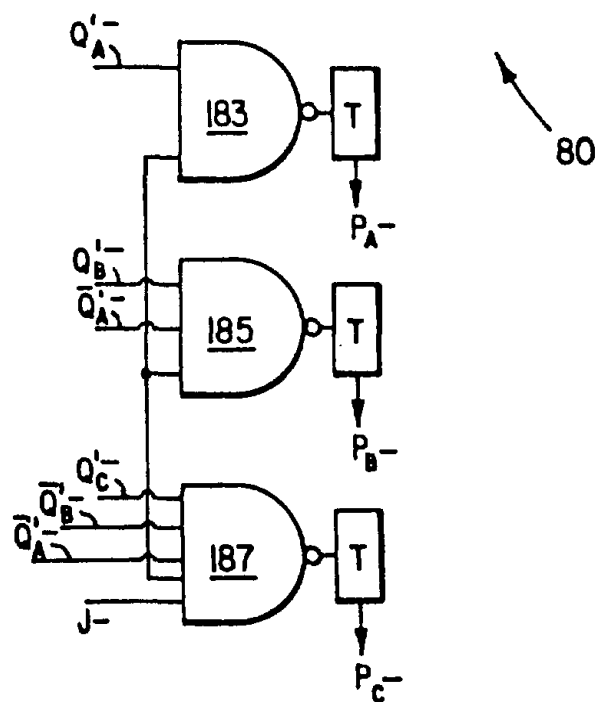
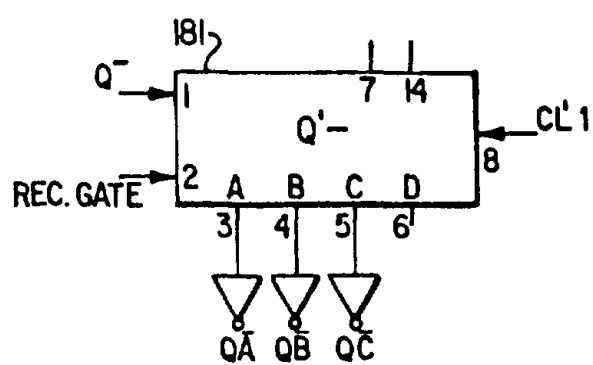
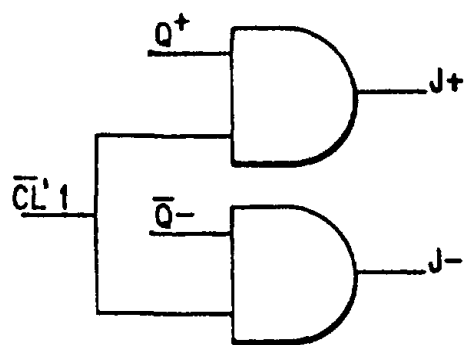


图 8

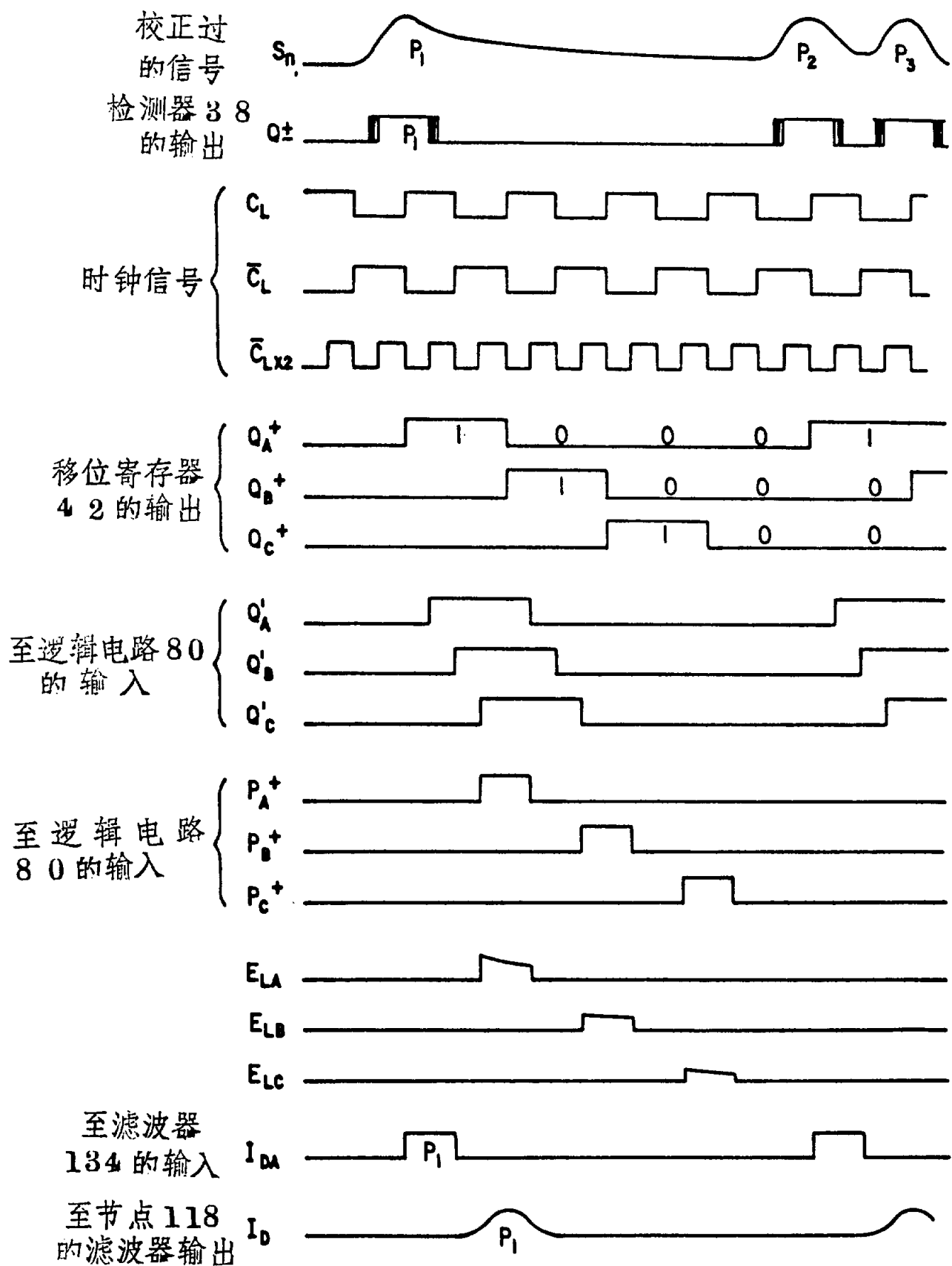


图 9