(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2017 年 3 月 23 日 (23.03.2017)

WIPO | PCT

(10) 国际公布号
WO 2017/045224 A1

(51) 国际专利分类号:
G02F 1/1343 (2006.01)

(21) 国际申请号: PCT/CN2015/090789

(22) 国际申请日: 2015 年 9 月 25 日 (25.09.2015)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201510585499.1 2015 年 9 月 15 日 (15.09.2015) CN

(71) 申请人: **深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: **甘启明 (GAN, Qiming)**; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: **深圳市铭粤知识产权代理有限公司 (MING & YUE INTELLECTUAL PROPERTY LAW FIRM)**; 中国广东省深圳市南山区登良路 21 号南油第二工业区 206 栋 6 层 611 室（恒裕中心 B 座）, Guangdong 518054 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第 21 条(3))。

(54) **Title**: ARRAY SUBSTRATE AND LIQUID CRYSTAL DISPLAY PANEL

(54) **发明名称** : 阵列基板以及液晶面板

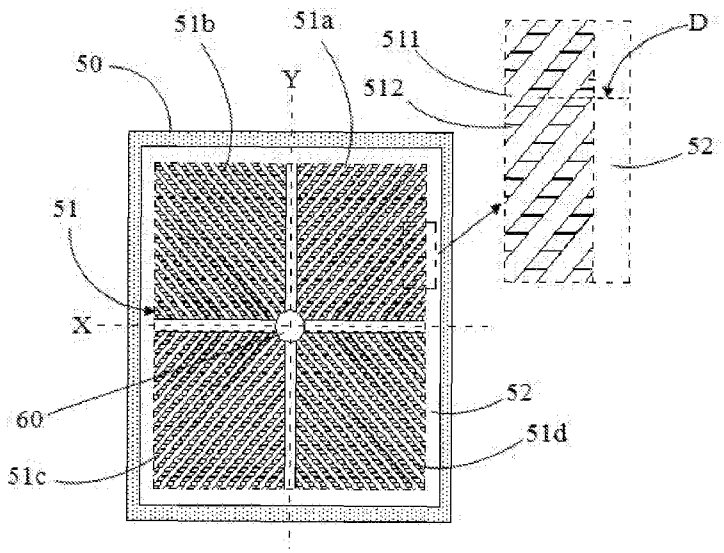


图 6

(57) **Abstract**: An array substrate (100) and a liquid crystal display panel comprising the array substrate (100) are provided. The array substrate (100) comprises multiple pixel structures (20); each pixel structure (20) comprises a thin-film transistor (30) arranged on a glass substrate (10) and a pixel electrode; a passivation layer (50) is arranged between the thin-film transistor (30) and the pixel electrode (40); the pixel electrode (40) is electrically connected to the thin-film transistor (30) through a via hole (60) arranged in the passivation layer (50); a grooved structure (51) is arranged in the passivation layer (50) and comprises multiple recesses (511) arrayed periodically and projections (512) arranged at each interval of two adjacent recesses (511); a second groove (52) is arranged in the passivation layer (50) and surrounds the grooved structure (51); the multiple recesses (511) are communicated with each other by means of the second groove (52); the pixel electrode (40) covers the whole surface of the recesses (511) and the projections (512); and the edge of the pixel electrode (40) extends into the second groove (52).

(57) **摘要**:

[见续页]

WO 2017/045224 A1

一种阵列基板（100）以及包括该阵列基板（100）的液晶面板，该阵列基板（100）包括多个像素结构（20），每一像素结构（20）包括设置于玻璃基板（10）上的薄膜晶体管（30）以及像素电极，所述薄膜晶体管（30）与所述像素电极（40）之间设置有钝化层（50），所述像素电极（40）通过设置于所述钝化层（50）中的过孔（60）电性连接到所述薄膜晶体管（30），其中，所述钝化层（50）中设置有沟槽结构（51），所述沟槽结构（51）包括周期性排列的多个凹陷部（511）以及间隔每两个相邻凹陷部（511）的凸起部（512）；所述钝化层（50）中还设置有一第二沟槽（52），所述第二沟槽（52）环绕于所述沟槽结构（51）的四周，所述第二沟槽（52）将多个凹陷部（511）相互连通；所述像素电极（40）呈一整面地覆设于所述凹陷部（511）和所述凸起部（512）上，并且，所述像素电极（40）的边缘延伸至所述第二沟槽（52）中。

说 明 书

阵列基板以及液晶面板

技术领域

本发明涉及液晶显示技术领域, 尤其涉及一种阵列基板，还涉及包含该阵列基板的液晶面板。

背景技术

液晶显示器（Liquid Crystal Display，LCD），为平面超薄的显示设备，液晶面板是液晶显示器的重要组成部分。常用的液晶面板至少包括相对设置的阵列基板（array substrate）和滤光基板（color filter substrate）以及位于阵列基板和滤光基板之间的液晶层。

现有技术中，垂直取向（Vertical Alignment，VA）模式的液晶显示器使用表现出负介电各项异性的液晶来构成液晶层。在垂直取向模式的液晶显示器不施加电压的情况下，液晶分子垂直于导电玻璃排列；在垂直取向模式的液晶显示器施加电压的情况下，液晶分子趋向于垂直电场的方向排列。但是，垂直取向模式的液晶显示器，大视角下会发生严重的色偏（color washout）问题，目前只要采用多畴（multi domain）显示的像素结构设计，来改善这一问题。

参阅图 1 和图 2，现有的一种像素结构，其包括钝化层 1 和设置于钝化层 1 上的像素电极 2。具体地，所述钝化层 1 中设置有沟槽结构 3，所述沟槽结构 3 包括周期性排列的多个凹陷部 3a 以及间隔每两个相邻凹陷部 3a 的凸起部 3b，所述像素电极 2 呈一整面连续地覆设于所述凹陷部 3a 和所述凸起部 3b 上。其中，如图 1 所示，所述钝化层 1 中，以其中心为原点，设置 X 轴和 Y 轴，X 轴和 Y 轴将所述钝化层 1 分为第一畴 1a、第二畴 1b、第三畴 1c 和第四畴 1d。所述沟槽结构 3 的凸起部 3a 和凹陷部 3b 在第一畴 1a、第二畴 1b、第三畴 1c 和第四畴 1d 中分别具有不同的倾斜角度。相应的，覆设于所述凹陷部 3a 和所述凸起部 3b 上的像素电极 2，在第一畴 1a、第二畴 1b、第三畴 1c 和第四畴 1d 中也分别形成具有不同的倾斜角度的条状电极，由此可以改善大视角下发生的色偏问题。

但是，在如上的像素结构中，在像素电极2的边缘部分，参阅图3和图4，由于像素电极2具有与凹陷部3a和凸起部3b相似的形状，不管是沿X方向还是沿Y方向，像素电极2的边缘都是突变的台阶结构，这样会使得像素结构边缘的液晶分子倒向紊乱。在液晶面板中，均匀稳定的液晶倒向行为应该是从像素结构的中心开始，逐渐推动外围的液晶分子倾倒。如果像素结构边缘的液晶分子倒向紊乱，则倒向紊乱的带动力与从像素结构中心开始的倒向推动力相遇，容易在像素结构中促使液晶分子紊乱，产生不规则的暗纹区，降低了液晶面板的光线透过率。

发明内容

鉴于现有技术存在的不足，本发明首先提供了一种阵列基板，通过对阵列基板中的像素结构进行改进，以使像素结构中可以得到更加均匀稳定的液晶分子倒向，提高了液晶面板的光线透过率。

为了实现上述目的，本发明采用了如下的技术方案：

一种阵列基板，包括多个像素结构，每一像素结构包括设置于玻璃基板上的薄膜晶体管以及像素电极，所述薄膜晶体管与所述像素电极之间设置有钝化层，所述像素电极通过设置于所述钝化层中的过孔电性连接到所述薄膜晶体管，其中，所述钝化层中设置有沟槽结构，所述沟槽结构包括周期性排列的多个凹陷部以及间隔每两个相邻凹陷部的凸起部；所述钝化层中还设置有一第二沟槽，所述第二沟槽环绕于所述沟槽结构的四周，所述第二沟槽将多个凹陷部相互连通；所述像素电极呈一整面地覆设于所述凹陷部和所述凸起部上，并且，所述像素电极的边缘延伸至所述第二沟槽中。

其中，所述过孔设置于所述沟槽结构的中心。

其中，以所述过孔为原点，设置 X 轴和 Y 轴，将所述沟槽结构所在区域分为第一畴、第二畴、第三畴和第四畴，所述凸起部和所述凹陷部在第一畴、第二畴、第三畴和第四畴内均相对于 X 轴倾斜；其中，第一畴和第二畴的凸起部和凹陷部与第三畴和第四畴内的凸起部和凹陷部关于 X 轴对称，第一畴和第四畴内的凸起部和凹陷部与第二畴和第三畴内的凸起部和凹陷部关于 Y 轴对称。

其中，所述第一畴中的凸起部和凹陷部相对于 X 轴呈 45°倾斜，所述第二畴中的凸起部和凹陷部相对于 X 轴呈 135°倾斜，所述第三畴中的凸起部和凹陷部

相对于 X 轴呈-135°倾斜，所述第四畴中的凸起部和凹陷部相对于 X 轴呈-45°倾斜。

其中，所述凸起部和所述凹陷部的宽度相等。

其中，所述凹陷部的深度小于钝化层的厚度。

其中，所述第二沟槽与所述凹陷部的深度相等，所述第二沟槽的宽度大于所述凹陷部的宽度。

其中，所述像素电极的材料为 ITO。

其中，所述钝化层的材料为 SiN_x 或 SiO_x。

本发明还提供了一种液晶面板，包括相对设置的阵列基板和滤光基板以及位于所述阵列基板和滤光基板之间的液晶层，其中，所述阵列基板采用了如上所述的阵列基板。

相比于现有技术，本发明实施例提供的阵列基板以及液晶面板，通过对阵列基板中的像素结构进行改进，在钝化层中的沟槽结构四周还设置有第二沟槽，像素电极呈一整面连续地覆设于沟槽结构上，并且像素电极的边缘延伸至第二沟槽中，像素电极的边缘不管是沿 X 方向还是沿 Y 方向，均连续平滑地延伸一定的长度。因此，像素结构边缘的液晶分子不会发生倒向紊乱，使得像素结构中可以得到更加均匀稳定的液晶分子倒向，提高了液晶面板的光线透过率。

附图说明

图 1 是现有的一种像素结构中钝化层的俯视图。

图 2 是如图 1 中 A 部分的剖面图，图中还示出了位于钝化层上的像素电极。

图 3 是如图 1 中 B 部分的剖面图，图中还示出了位于钝化层上的像素电极。

图 4 是如图 1 中 C 部分的剖面图，图中还示出了位于钝化层上的像素电极。

图 5 是本发明实施例提供的阵列基板的结构示意图。

图 6 是本发明实施例的像素结构中钝化层的俯视图。

图 7 是如图 6 中 D 部分的剖面图，图中还示出了位于钝化层上的像素电极。

图 8 是本发明实施例提供的液晶面板的结构示意图。

图 9 是本发明实施例提供的液晶面板的光线透过率曲线图。

具体实施方式

下面将结合附图以及具体实施例，对本发明实施例中的技术方案进行详细地描述，显然，所描述的实施例仅仅是本发明一部分实例，而不是全部实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护范围。

参阅图 5，本实施例提供的一种阵列基板，该阵列基板 100 包括玻璃基板 10 以及形成在所述玻璃基板 10 上的多个像素结构 20（附图中仅示例性示出了其中的一个像素结构 20 的局部剖面图）。每一像素结构 20 包括设置于玻璃基板 10 上的薄膜晶体管 30 以及像素电极 40，所述薄膜晶体管 30 与所述像素电极 40 之间设置有钝化层 50。具体地，如图 5 所示的，所述薄膜晶体管 30 包括栅极 31、栅极绝缘层 32、有源层 33、源极 34 以及漏极 35，所述像素电极 40 通过设置于所述钝化层 50 中的过孔 60 电性连接到所述薄膜晶体管 30 的漏极 35（在另外的一些实施例中也可以是连接到源极 34）。其中，所述像素电极 40 的材料可以选择为 ITO，所述钝化层 50 的可以选择材料为 SiN_x 或 SiO_x。

其中，参阅图 6 和图 7，所述钝化层 50 中设置有沟槽结构 51，所述沟槽结构 51 包括周期性排列的多个凹陷部 511 以及间隔每两个相邻凹陷部 511 的凸起部 512。所述钝化层 50 中还设置有一第二沟槽 52，所述第二沟槽 52 环绕于所述沟槽结构 51 的四周，所述第二沟槽 52 将多个凹陷部 511 相互连通。所述像素电极 40 呈一整面地覆设于所述凹陷部 511 和所述凸起部 512 上，并且，所述像素电极 40 的边缘延伸至所述第二沟槽 52 中。

其中，如图 6 所示，所述过孔 60 设置于所述沟槽结构 51 的中心。以所述过孔 60 为原点，设置 X 轴和 Y 轴，X 轴和 Y 轴将所述沟槽结构 51 所在区域分为第一畴 51a、第二畴 51b、第三畴 51c 和第四畴 51d。所述沟槽结构 51 中凸起部 512 和凹陷部 511 在第一畴 51a、第二畴 51b、第三畴 51c 和第四畴 51d 内均相对于 X 轴倾斜；并且，第一畴 51a 和第二畴 51b 的凸起部 512 和凹陷部 511 与第三畴 51c 和第四畴 51d 内的凸起部 512 和凹陷部 511 关于 X 轴对称，第一畴 51a 和第四畴 51d 内的凸起部 512 和凹陷部 511 与第二畴 51b 和第三畴 51c 内的凸起部 512 和凹陷部 511 关于 Y 轴对称。具体到本实施例中，所述第一畴 51a 中的凸起部 512 和凹陷部 511 相对于 X 轴呈 45°倾斜，所述第二畴 51b 中的

凸起部 512 和凹陷部 511 相对于 X 轴呈 135°倾斜，所述第三畴 51c 中的凸起部 512 和凹陷部 511 相对于 X 轴呈-135°倾斜，所述第四畴 51d 中的凸起部 512 和凹陷部 511 相对于 X 轴呈-45°倾斜。

如上提供的像素结构中，覆设于所述凹陷部 511 和所述凸起部 512 上的像素电极 40，在第一畴 51a、第二畴 51b、第三畴 51c 和第四畴 51d 中分别形成具有不同的倾斜角度的条状电极，由此可以改善大视角下发生的色偏问题。进一步地，像素电极 40 的边缘延伸至第二沟槽 52 中，像素电极 40 的边缘不管是沿 X 方向还是沿 Y 方向，均连续平滑地延伸一定的长度。因此，像素结构边缘的液晶分子不会发生倒向紊乱，使得像素结构中可以得到更加均匀稳定的液晶分子倒向，提高了液晶面板的光线透过率。所述钝化层 50 需经黄光制程进行图案化处理以得到沟槽结构 51 和第二沟槽 52，所述像素电极 40 连续不间断的覆盖于所述沟槽结构 51 和第二沟槽 52 上，其无需黄光制程，而是直接沉积于钝化层 50 的沟槽结构 51 和第二沟槽 52 上。

进一步地，如图 7 所示的，所述沟槽结构 51 中，所述凹陷部 511 的深度 h1 小于钝化层 50 的厚度 h2，所述凹陷部 511 的深度值 h1 不固定，可根据所述钝化层 50 的厚度 h2 和设计需求进行优化调整。所述凹陷部 511 的宽度值 d1 和相邻的凸起部 512 的宽度值 d2 不固定，可根据设计需要进行变更调整，在本实施例中优选设计为 d1=d2。进一步地，第二沟槽 52 的深度 h3 也小于钝化层 50 的厚度 h2，第二沟槽 52 的深度 h3 可大于或小于或等于凹陷部 511 的深度 h1，可根据设计需要进行变更调整，在本实施例中优选设计为 h3=h1。所述第二沟槽 52 的宽度 d3 优选设计为大于所述凹陷部 511 的宽度，以使像素电极 40 的边缘具有较大的连续平滑延伸的长度，宽度 d3 的具体数值也不做具体限定，可根据设计需要进行变更调整。基于以上，本发明的像素结构无需高精细的沟槽结构 51 和第二沟槽 52。

本实施例中还提供了一种液晶面板，如图 8 所示，该液晶面板包括如上所述的阵列基板 100 和与该阵列基板 100 相对设置的滤光基板 200，还包括位于所述阵列基板 100 和滤光基板 200 之间的液晶层 300。

图 9 是液晶面板的光线透过率曲线图。其中，曲线 x-x 是采用了本实施例提供的阵列基板的液晶面板，曲线 y-y 是采用了现有的阵列基板的液晶面板。从图中可以看出，本发明实施例提供的阵列基板，对像素结构进行改善之后，提高了液晶面板的光线透过率。

需要说明的是，在本文中，诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来，而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

以上所述仅是本申请的具体实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本申请原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本申请的保护范围。

权 利 要 求 书

1、一种阵列基板，包括多个像素结构，每一像素结构包括设置于玻璃基板上的薄膜晶体管以及像素电极，所述薄膜晶体管与所述像素电极之间设置有钝化层，所述像素电极通过设置于所述钝化层中的过孔电性连接到所述薄膜晶体管，其中，所述钝化层中设置有沟槽结构，所述沟槽结构包括周期性排列的多个凹陷部以及间隔每两个相邻凹陷部的凸起部；所述钝化层中还设置有一第二沟槽，所述第二沟槽环绕于所述沟槽结构的四周，所述第二沟槽将多个凹陷部相互连通；所述像素电极呈一整面连续地覆设于所述凹陷部和所述凸起部上，并且，所述像素电极的边缘延伸至所述第二沟槽中。

2、根据权利要求 1 所述的阵列基板，其中，所述过孔设置于所述沟槽结构的中心。

3、根据权利要求 2 所述的阵列基板，其中，以所述过孔为原点，设置 X 轴和 Y 轴，将所述沟槽结构所在区域分为第一畴、第二畴、第三畴和第四畴，所述凸起部和所述凹陷部在第一畴、第二畴、第三畴和第四畴内均相对于 X 轴倾斜；其中，第一畴和第二畴的凸起部和凹陷部与第三畴和第四畴内的凸起部和凹陷部关于 X 轴对称，第一畴和第四畴内的凸起部和凹陷部与第二畴和第三畴内的凸起部和凹陷部关于 Y 轴对称。

4、根据权利要求 3 所述的阵列基板，其中，所述第一畴中的凸起部和凹陷部相对于 X 轴呈 45°倾斜，所述第二畴中的凸起部和凹陷部相对于 X 轴呈 135°倾斜，所述第三畴中的凸起部和凹陷部相对于 X 轴呈-135°倾斜，所述第四畴中的凸起部和凹陷部相对于 X 轴呈-45°倾斜。

5、根据权利要求 1 所述的阵列基板，其中，所述凸起部和所述凹陷部的宽度相等。

6、根据权利要求 1 所述的阵列基板，其中，所述凹陷部的深度小于所述钝化层的厚度。

7、根据权利要求 6 所述的阵列基板，其中，所述第二沟槽与所述凹陷部的深度相等，所述第二沟槽的宽度大于所述凹陷部的宽度。

8、根据权利要求 1 所述的阵列基板，其中，所述像素电极的材料为 ITO。

9、根据权利要求 1 所述的阵列基板，其中，所述钝化层的材料为 SiN_x 或 SiO_x。

10、一种液晶面板，包括相对设置的阵列基板和滤光基板以及位于所述阵列基板和滤光基板之间的液晶层，其中，所述阵列基板包括多个像素结构，每一像素结构包括设置于玻璃基板上的薄膜晶体管以及像素电极，所述薄膜晶体管与所述像素电极之间设置有钝化层，所述像素电极通过设置于所述钝化层中的过孔电性连接到所述薄膜晶体管，其中，所述钝化层中设置有沟槽结构，所述沟槽结构包括周期性排列的多个凹陷部以及间隔每两个相邻凹陷部的凸起部；所述钝化层中还设置有一第二沟槽，所述第二沟槽环绕于所述沟槽结构的四周，所述第二沟槽将多个凹陷部相互连通；所述像素电极呈一整面连续地覆设于所述凹陷部和所述凸起部上，并且，所述像素电极的边缘延伸至所述第二沟槽中。

11、根据权利要求 10 所述的液晶面板，其中，所述过孔设置于所述沟槽结构的中心。

12、根据权利要求 11 所述的液晶面板，其中，以所述过孔为原点，设置 X 轴和 Y 轴，将所述沟槽结构所在区域分为第一畴、第二畴、第三畴和第四畴，所述凸起部和所述凹陷部在第一畴、第二畴、第三畴和第四畴内均相对于 X 轴倾斜；其中，第一畴和第二畴的凸起部和凹陷部与第三畴和第四畴内的凸起部和凹陷部关于 X 轴对称，第一畴和第四畴内的凸起部和凹陷部与第二畴和第三畴内的凸起部和凹陷部关于 Y 轴对称。

13、根据权利要求 12 所述的液晶面板，其中，所述第一畴中的凸起部和凹陷部相对于 X 轴呈 45°倾斜，所述第二畴中的凸起部和凹陷部相对于 X 轴呈 135°倾斜，所述第三畴中的凸起部和凹陷部相对于 X 轴呈-135°倾斜，所述第四畴中的凸起部和凹陷部相对于 X 轴呈-45°倾斜。

14、根据权利要求 10 所述的液晶面板，其中，所述凸起部和所述凹陷部的宽度相等。

15、根据权利要求 10 所述的液晶面板，其中，所述凹陷部的深度小于所述钝化层的厚度。

16、根据权利要求 15 所述的液晶面板，其中，所述第二沟槽与所述凹陷部的深度相等，所述第二沟槽的宽度大于所述凹陷部的宽度。

17、根据权利要求 10 所述的液晶面板，其中，所述像素电极的材料为 ITO。

18、根据权利要求 10 所述的液晶面板，其中，所述钝化层的材料为 SiN_x 或 SiO_x。

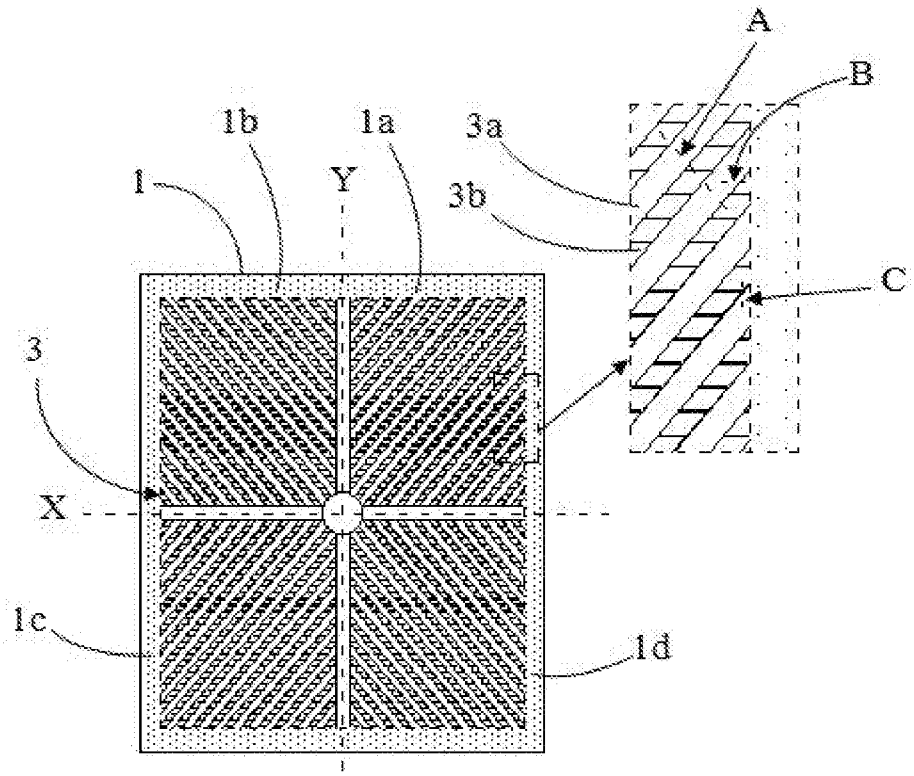


图 1

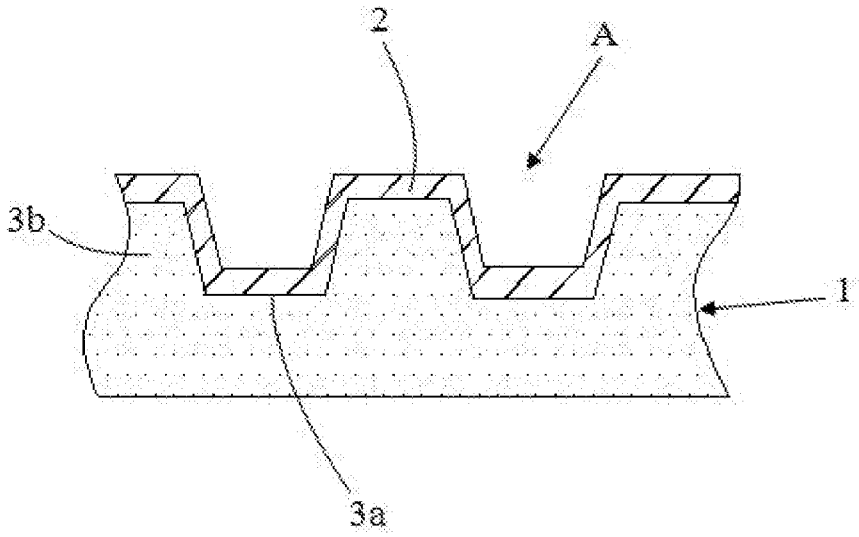


图 2

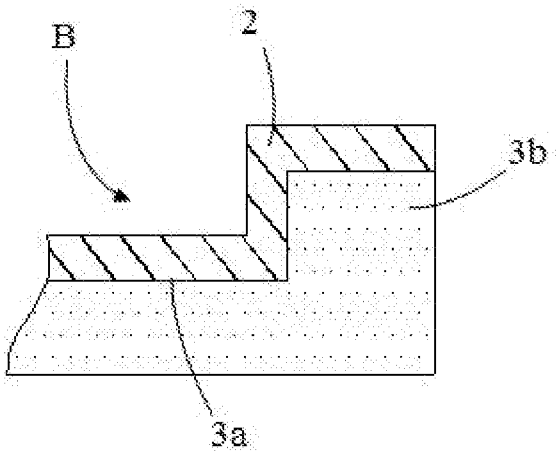


图 3

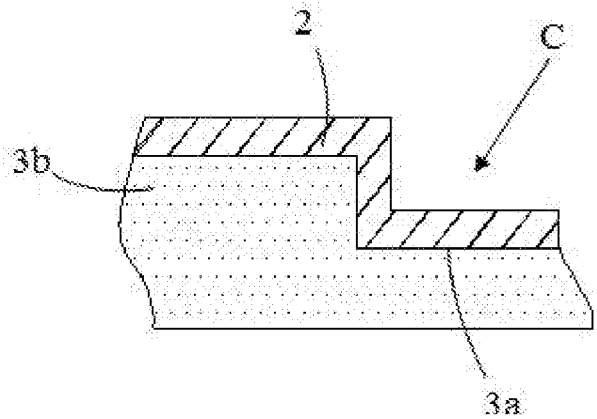


图 4

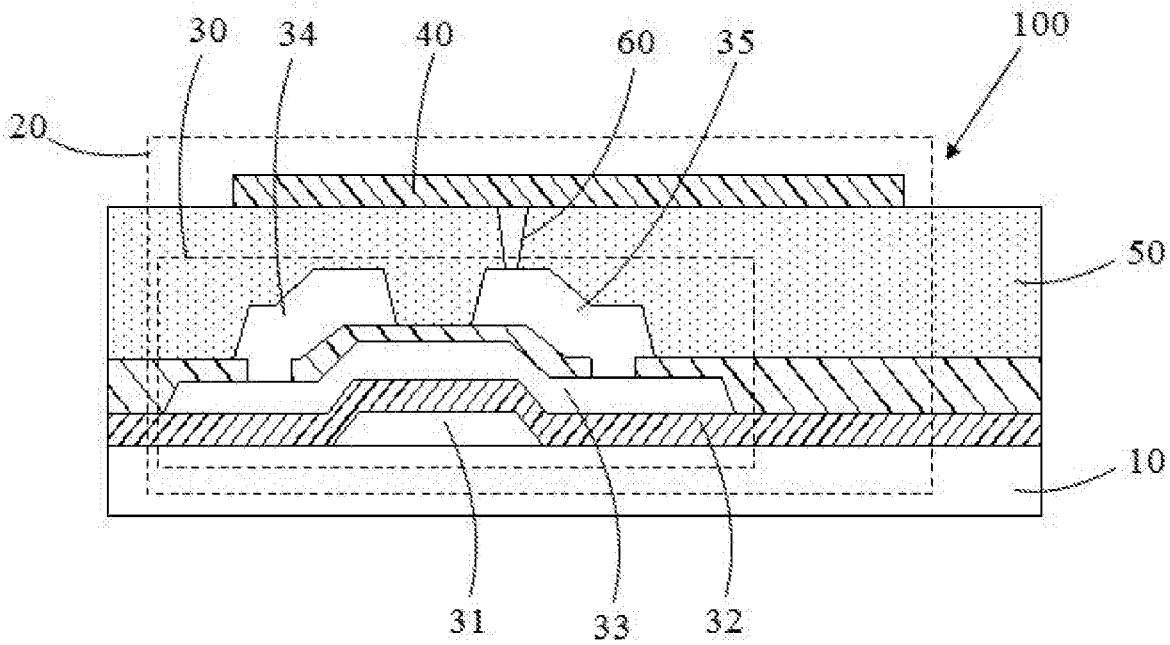


图 5

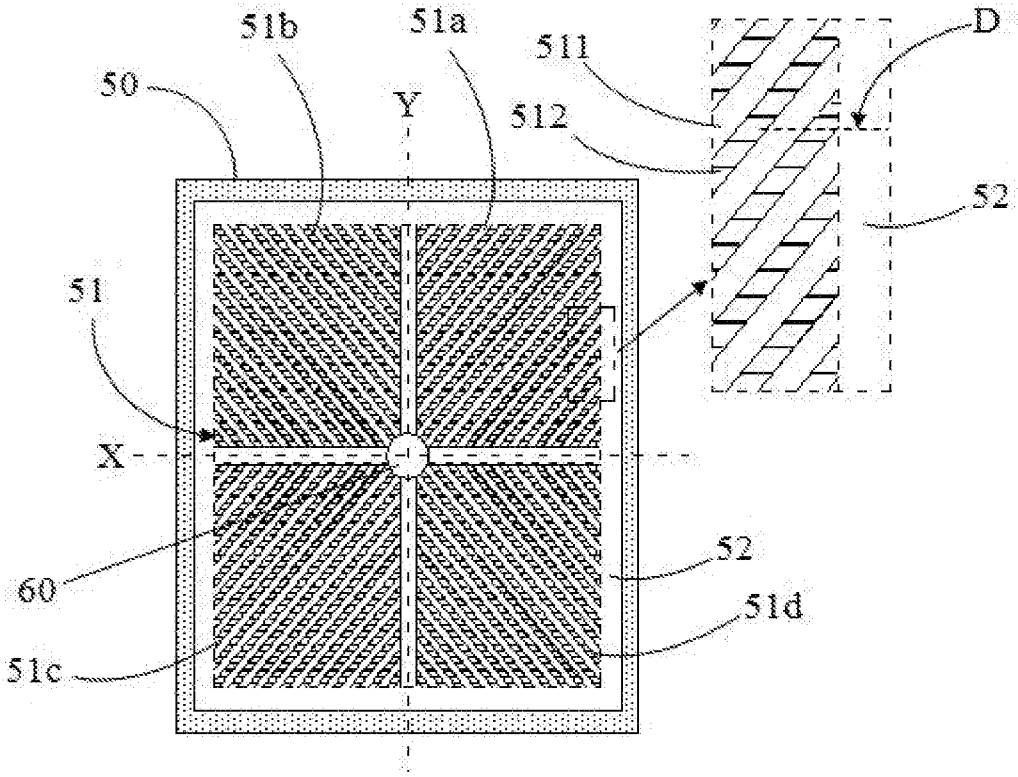

51b
51a
D
511
50
Y
512
52
51
X
60
52
51d
51c

图 6

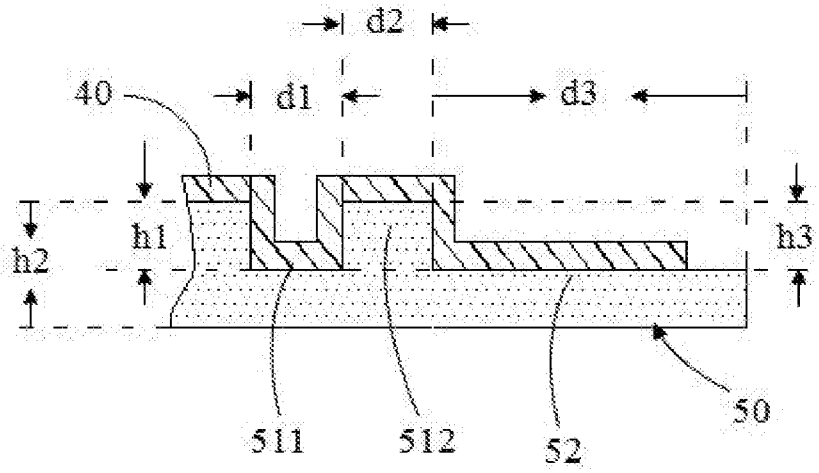

d2
40
d1
d3
h1
h2
h3
511
512
52
50

图 7


200
300
100

图 8

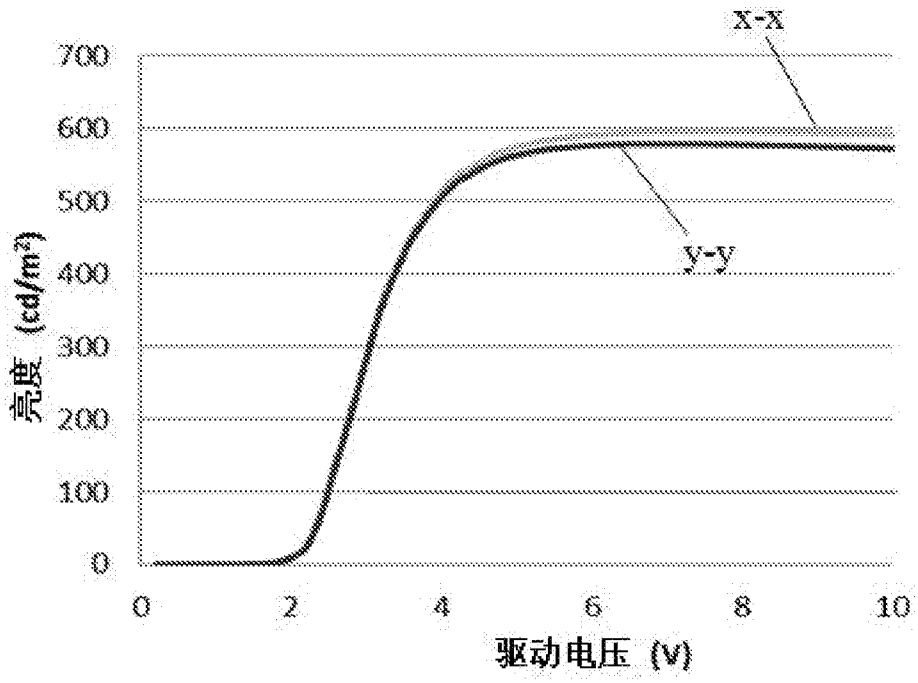

x-x
y-y
700
600
500
400
300
200
100
0
亮度 (cd/m²)
0
2
4
6
8
10
驱动电压 (V)

图 9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2015/090789

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1343 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNPAT, WPI, EPODOC: multi w domain, concave and convex, array substrate, display device; GAN, Qiming; RATIO, WIDTH, LENGTH, TRANSISTOR, TFT; CHINA STAR OPTOELECTRONICS; BOE; AU; liquid crystal, extension, SLIT, PASSIVATION, CONCAVE, GROOVE, PIXEL W ELECTRODE

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 104503155 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 08 April 2015 (08.04.2015), description, paragraphs 0047-0049, and figures 6-8	1-18
Y	CN 104698697 A (AU OPTRONICS CORP.), 10 June 2015 (10.06.2015), description, paragraphs 0066-0072, and figures 1A-1D	1-18
A	JP 2004302382 A (SEIKO EPSON CORP.), 28 October 2004 (28.10.2004), the whole document	1-18
A	CN 103792738 A (AU OPTRONICS CORP.), 14 May 2014 (14.05.2014), the whole document	1-18
A	US 2001004274 A1 (NEC CORPORATION), 21 June 2001 (21.06.2001), the whole document	1-18

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
01 June 2016 (01.06.2016)	**15 June 2016 (15.06.2016)**
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer **MIU, Gujin** Telephone No.: (86-10) **62413458**

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/090789

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104503155 A	08 April 2015	WO 2016078229 A1	26 May 2016
CN 104698697 A	10 June 2015	None	
JP 2004302382 A	28 October 2004	None	
CN 103792738 A	14 May 2014	US 2015070644 A1	12 March 2015
		TW I505004 B	21 October 2015
		TW 201510631 A	16 March 2015
		US 9329440 B2	03 May 2016
US 20**010**04274 A1	21 June 2001	JP 3407707 B2	19 May 2003
		US 6750934 B2	15 June 2004
		KR 20010062564 A	07 July 2001
		KR 100451893 B1	08 October 2004
		TW 573172 B	21 January 2004
		JP 2001174821 A	29 June 2001

国际检索报告

国际申请号
PCT/CN2015/090789

A. 主题的分类

G02F 1/1343(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNKI,CNPAT,WPI,EPODOC: 多畴，multi w domain,像素电极，凹 and 凸，阵列基板,显示装置，甘启明，RATIO, WIDTH,LENGTH,TRANSISTOR,TFT,华星光电，京东方，友达，液晶，延伸，狭缝,SLIT,PASSIVATION,CONCAVE,GROOVE, PIXEL W ELECTRODE

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
Y	CN 104503155 A (深圳市华星光电技术有限公司) 2015年 4月 8日 (2015-04-08) 说明书第0047-0049段，附图6-8	1-18
Y	CN 104698697 A (友达光电股份有限公司) 2015年 6月 10日 (2015-06-10) 说明书第0066-0072段，附图1A-1D	1-18
A	JP 2004302382 A (SEIKO EPSON CORP.) 2004年 10月 28日 (2004-10-28) 全文	1-18
A	CN 103792738 A (友达光电股份有限公司) 2014年 5月 14日 (2014-05-14) 全文	1-18
A	US 2001004274 A1 (NEC CORPORATION) 2001年 6月 21日 (2001-06-21) 全文	1-18

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2016年 6月 1日	2016年 6月 15日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	缪顾进
传真号 (86-10)62019451	电话号码 (86-10)62413458

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2015/090789

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104503155	A	2015年 4月 8日	WO	2016078229	A1	2016年 5月 26日
CN	104698697	A	2015年 6月 10日		无		
JP	2004302382	A	2004年 10月 28日		无		
CN	103792738	A	2014年 5月 14日	US	2015070644	A1	2015年 3月 12日
				TW	I505004	B	2015年 10月 21日
				TW	201510631	A	2015年 3月 16日
				US	9329440	B2	2016年 5月 3日
US	2001004274	A1	2001年 6月 21日	JP	3407707	B2	2003年 5月 19日
				US	6750934	B2	2004年 6月 15日
				KR	20010062564	A	2001年 7月 7日
				KR	100451893	B1	2004年 10月 8日
				TW	573172	B	2004年 1月 21日
				JP	2001174821	A	2001年 6月 29日