

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5801054号
(P5801054)

(45) 発行日 平成27年10月28日(2015.10.28)

(24) 登録日 平成27年9月4日(2015.9.4)

(51) Int.Cl. F I
HO 4 N 19/70 (2014.01) HO 4 N 19/70
HO 4 N 19/147 (2014.01) HO 4 N 19/147
HO 4 N 19/174 (2014.01) HO 4 N 19/174
HO 4 N 19/176 (2014.01) HO 4 N 19/176
HO 4 N 19/192 (2014.01) HO 4 N 19/192

請求項の数 12 (全 23 頁)

(21) 出願番号	特願2010-512150 (P2010-512150)	(73) 特許権者	501263810
(86) (22) 出願日	平成20年5月29日(2008.5.29)		トムソン ライセンシング
(65) 公表番号	特表2010-529811 (P2010-529811A)		Thomson Licensing
(43) 公表日	平成22年8月26日(2010.8.26)		フランス国, 92130 イッシー レ
(86) 国際出願番号	PCT/US2008/006806		ムーリノー, ル ジャンヌ ダルク,
(87) 国際公開番号	W02008/156548		1-5
(87) 国際公開日	平成20年12月24日(2008.12.24)		1-5, rue Jeanne d' A
審査請求日	平成23年4月12日(2011.4.12)		rc, 92130 ISSY LES
(31) 優先権主張番号	60/943,406		MOULINEAUX, France
(32) 優先日	平成19年6月12日(2007.6.12)	(74) 代理人	100107766
(33) 優先権主張国	米国 (US)		弁理士 伊東 忠重
前置審査		(74) 代理人	100070150
			弁理士 伊東 忠彦
		(74) 代理人	100091214
			弁理士 大貫 進介

最終頁に続く

(54) 【発明の名称】 スライスデータ用のマルチパスビデオのシンタックス構造をサポートする方法及び装置

(57) 【特許請求の範囲】

【請求項 1】

あるピクチャの少なくとも 1 部の少なくとも 2 つのパーティションに関連する少なくとも 1 つのシンタックスデータエレメントをエンコードするエンコーダを有する装置であって、

前記少なくとも 1 つのシンタックスデータエレメントは、第 1 のデータクラスとして、マクロブロック及びサブマクロブロックの符号化モードをエンコードする第 1 のループを含む複数の連続的な符号化ループによってエンコードされ、

後の符号化ループは、前記符号化モードに基づき、第 2 のデータクラスのシンタックスデータエレメントをエンコードし、

参照ピクチャ情報は、前記符号化モード及び前記第 2 のデータクラスのシンタックスデータエレメントに基づいて、前記後の符号化ループの後の符号化ループにおいて条件付きでエンコードされ、

前記複数の連続的な符号化ループの使用は、高水準シンタックスエレメントにおける少なくとも 1 つのシンタックスデータフィールドを使用して有効又は無効にされる、ことを特徴とする装置。

【請求項 2】

前記エンコーダは、既存のビデオ符号化規格又はビデオ符号化勧告の既存のエンコーダの拡張されたバージョンである、

請求項 1 記載の装置。

【請求項 3】

前記複数の連続的な符号化ループは、スライスシンタックス符号化のために使用される

、
請求項 1 記載の装置。

【請求項 4】

あるピクチャの少なくとも 1 部の少なくとも 2 つのパーティションに関連する少なくとも 1 つのシンタックスデータエレメントをエンコードするステップを含む方法であって、

前記少なくとも 1 つのシンタックスデータエレメントは、第 1 のデータクラスとして、マクロブロック及びサブマクロブロックの符号化モードをエンコードする第 1 のループを含む複数の連続的な符号化ループによってエンコードされ、

10

後の符号化ループは、前記符号化モードに基づき、第 2 のデータクラスのシンタックスデータエレメントをエンコードし、

参照ピクチャ情報は、前記符号化モード及び前記第 2 のデータクラスのシンタックスデータエレメントに基づいて、前記後の符号化ループの後の符号化ループにおいて条件付きでエンコードされ、

前記複数の連続的な符号化ループの使用は、高水準シンタックスエレメントにおける少なくとも 1 つのシンタックスデータフィールドを使用して有効又は無効にされる、

ことを特徴とする方法。

【請求項 5】

当該方法は、既存のビデオ符号化規格又はビデオ符号化勧告の既存のエンコーダの拡張されたバージョンであるエンコーダにより実行される、

20

請求項 4 記載の方法。

【請求項 6】

前記複数の連続的な符号化ループは、スライスシンタックス符号化のために使用される

、
請求項 4 記載の方法。

【請求項 7】

あるピクチャの少なくとも 1 部の少なくとも 2 つのパーティションに関連する少なくとも 1 つのシンタックスデータエレメントをデコードするデコーダを有する装置であって、

前記少なくとも 1 つのシンタックスデータエレメントは、第 1 のデータクラスとして、マクロブロック及びサブマクロブロックの符号化モードをデコードする第 1 のループを含む複数の連続的な復号化ループによってデコードされ、

30

後の復号化ループは、前記符号化モードに基づき、第 2 のデータクラスのシンタックスデータエレメントをデコードし、

参照ピクチャ情報は、前記符号化モード及び前記第 2 のデータクラスのシンタックスデータエレメントに基づいて、前記後の復号化ループ後の復号化ループにおいてデコードされ、

前記複数の連続的な復号化ループの使用は、高水準シンタックスエレメントにおける少なくとも 1 つのシンタックスデータフィールドを使用して有効又は無効にされる、

ことを特徴とする装置。

40

【請求項 8】

前記デコーダは、既存のビデオ符号化規格又はビデオ符号化勧告の既存のデコーダの拡張されたバージョンである、

請求項 7 記載の装置。

【請求項 9】

前記複数の連続的な復号化ループは、スライスシンタックス復号化のために使用される

、
請求項 7 記載の装置。

【請求項 10】

あるピクチャの少なくとも 1 部の少なくとも 2 つのパーティションに関連する少なくと

50

も 1 つのシンタックスデータエレメントをデコードするステップを含む方法であって、

前記少なくとも 1 つのシンタックスデータエレメントは、第 1 のデータクラスとして、マクロブロック及びサブマクロブロックの符号化モードをデコードする第 1 のループを含む複数の連続的な復号化ループによってデコードされ、

後の復号化ループは、前記符号化モードに基づき、第 2 のデータクラスのシンタックスデータエレメントをデコードし、

参照ピクチャ情報は、前記符号化モード及び前記第 2 のデータクラスのシンタックスデータエレメントに基づいて、前記後の復号化ループ後の復号化ループにおいてデコードされ、

前記複数の連続的な復号化ループの使用は、高水準シンタックスエレメントにおける少なくとも 1 つのシンタックスデータフィールドを使用して有効又は無効にされる、

ことを特徴とする方法。

【請求項 1 1】

当該方法は、既存のビデオ符号化規格又はビデオ符号化勧告の既存のデコーダの拡張されたバージョンであるデコーダにより実行される、

請求項 1 0 記載の方法。

【請求項 1 2】

前記複数の連続的な復号化ループは、スライスシンタックス復号化のために使用される

、

請求項 1 0 記載の方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、ビデオ符号化及び復号化に関し、より詳細には、スライスデータ用のマルチパスビデオのシンタックス構造をサポートする方法及び装置に関する。

本出願は、2007年6月12日に提出された米国特許仮出願第60/943,406号の利益を特許請求するものである。

【背景技術】

【0 0 0 2】

幾つかの符号化方式において、(マクロブロック、サブブロック及び/又はブロックのような)フレーム分割におけるシンタックスエレメントの符号化は、(符号化スキニング順序に従って因果的又は非因果的に)全体の近傍からのシンタックスエレメントに割り当てられるデータが条件とされるか、又は該データに依存する。たとえば、I S O / I E C (International Organization for Standardization/International Electrotechnical Commission) M P E G - 4 (Moving Picture Experts Group-4) P a r t 1 0

A V C (Advanced Video Coding) 規格 / I T U - T (International Telecommunication Union, Telecommunication Sector) H . 2 6 4 勧告 (以下、MPEG-4規格) で実行されるような典型的なマクロブロックデータの符号化は、スキニング順序における後のマクロブロックからのデータは利用可能ではないので、係る符号化方式の使用を損なう。

【0 0 0 3】

MPEG-4 AVC規格は、3つのカテゴリにおけるスライスデータの分割を提案するものであり、データは、以下のように基本的に分割される。カテゴリ A は、全てのデータであるが残差データであり、カテゴリ B は、残差データのパート 1 であり、カテゴリ C は、残差データのパート 2 である。データ分割の目的は、誤り耐性である。デコーダで、3つのカテゴリのシンタックスを 1 つの完全なケースにマージし、スキニング順序に基づいて 1 つのパス分析を実行する。MPEG-4 AVC規格は、全体のマクロブロック及び/又はブロックの近傍のモードデータに関して動きデータの条件付き及び/又は従属符号化 (conditional and/or dependent coding) を可能にしない。また、MPEG-4 AVC規格は、モードデータ及び動きデータでの他のシンタックスデータクラスの挿入を可能にしない。

10

20

30

40

50

【 0 0 0 4 】

第一の従来技術のアプローチに係るリーフマージング (leaf merging) のような実用的な用途は、アルゴリズムにフォーカスするのみであり、適切なデータのシステムティックな符号化の順序付けされた方式を供給するものではない。

【 0 0 0 5 】

リーフマージングパラダイムは、画像符号化の分野において、幾何学的な画像の特徴を表現するクワッドツリースキームが最適な指数関数的に減衰するレート歪みの挙動を得るために使用不可能であることが最近示されているという事実依存する。この問題は、リーフマージングステップによるレート歪み (R-D) の最適なツリーの切り取りに従うことで修正される。同じことを考慮して、第一の従来技術のアプローチは、ビデオ圧縮のクワッドツリーに基づく動き表現は、リーフマージングにより更に克服される同じ基本的な問題に苦しむことを述べている。これらの考察に基づいて、第一の従来技術のアプローチは、MPEG-4 AVC規格により使用される既存のモデルへの非反復的な拡張を提案するものであり、第一のツリーの分解後、近傍のブロックは、ジョイントコーディングのために適応的にマージされる。これにより、予測が符号化されるブロックの間で一連の因果的及び非因果的な依存関係 (causal and non-causal dependency)、それらの符号化モード及びマージングの副情報が生成される。この目的のため、スキヤニング順序に関する非因果的なやり方におけるデータの幾つかのクラスへのアクセスが必要である。しかし、第一の従来技術のアプローチは、リーフマージングのために必要なデータクラスを符号化ストリームに符号化するシステムチック且つ順序付けされたやり方を供給しない。確かに、各ブロックについて、マージングの仮説が検査される。圧縮効率が隣接ブロックとのマージングにより改善される場合、マージングは、選択されたターゲットブロックでマージされるべきブロックについてイネーブルにされる。所与のブロックについて可能なマージングターゲットは、隣接ブロックのモードに依存し、マージング候補のブロックの特定のモードに依存する。したがって、マージングの副情報は、全ての隣接ブロックモードに依存し、マージング候補のブロックの特定のモードに依存する。最終的に、予測符号化は、あるブロックについて隣接ブロックのマージングの副情報に依存し、同時に、隣接ブロックのマージングの副情報、並びにローカル及び隣接符号化モードに依存する。

【 0 0 0 6 】

図 1 を参照して、MPEG-4 AVC規格に従ってビデオ符号化を実行可能なビデオエンコーダは、参照符号 1 0 0 により一般的に示される。

【 0 0 0 7 】

ビデオエンコーダ 1 0 0 は、結合手段 1 8 5 の非反転入力と信号通信する出力を有するフレームオーダリングバッファ 1 1 0 を含む。結合手段 1 8 5 の出力は、変換器及び量子化器 1 2 5 の第一の入力と信号通信で接続される。変換器及び量子化器 1 2 5 の出力は、エントロピーコーダ 1 4 5 の第一の入力と逆変換器及び逆量子化器 1 5 0 の第一の入力と信号通信で接続される。エントロピーコーダ 1 4 5 の出力は、結合手段 1 9 0 の第一の非反転入力と信号通信で接続される。結合手段 1 9 0 の出力は、出力バッファ 1 3 5 の第一の入力と信号通信で接続される。

【 0 0 0 8 】

エンコーダコントローラ 1 0 5 の第一の出力は、フレームオーダリングバッファ 1 1 0 の第二の入力、逆変換器及び逆量子化器 1 5 0 の第二の入力、ピクチャタイプ判定モジュール 1 1 5 の入力、マクロブロックタイプ (MB タイプ) 判定モジュール 1 2 0 の入力、イントラ予測モジュール 1 6 0 の第二の入力、デブロッキングフィルタ 1 6 5 の第二の入力、動き補償器 1 7 0 の第一の入力、動き予測器 1 7 5 の第一の入力、及び参照画像バッファ 1 8 0 の第二の入力と信号通信で接続される。

【 0 0 0 9 】

エンコーダコントローラ 1 0 5 の第二の出力は、S E I (Supplement Enhancement Information) 挿入器 1 3 0 の第一の入力、変換器及び量子化器 1 2 5 の第二の入力、エントロピーコーダ 1 4 5 の第二の入力、出力バッファ 1 3 5 の第二の入力、及び S P S (Se

10

20

30

40

50

quence Parameter Set) 及び PPS (Picture Parameter Set) 挿入器 140 の入力
と信号通信で接続される。

【0010】

ピクチャタイプ判定モジュール 115 の第一の出力は、フレームオーダリングバッファ
110 の第三の入力と信号通信で接続される。ピクチャタイプ判定モジュール 115 の第
二の出力は、マクロブロックタイプの判定モジュール 120 の第二の入力と信号通信で接
続される。

【0011】

SPS (Sequence Parameter Set) 及び PPS (Picture Parameter Set) 挿入器
140 の出力は、結合手段 190 の第三の非反転入力と信号通信で接続される。

10

【0012】

逆量子化器と逆変換器 150 の出力は、結合手段 127 の第一の非反転入力と信号通信
で接続される。結合手段 127 の出力は、イントラ予測モジュール 160 の第一の入力と
デブロッキングフィルタ 165 の第一の入力と信号通信で接続される。デブロッキングフ
ィルタ 165 の出力は、参照画像バッファ 180 の第一の入力と信号通信で接続される。
参照画像バッファ 180 の出力は、動き予測器 175 の第二の入力と信号通信で接続され
る。動き予測器 175 の第一の出力は、動き補償器 170 の第二の入力と信号通信で接続
される。動き予測器 175 の第二の出力は、エントロピーコード 145 の第三の入力と信
号通信で接続される。

【0013】

20

動き補償器 170 の出力は、スイッチ 197 の第一の入力と信号通信で接続される。イ
ントラ予測モジュール 160 の出力は、スイッチ 197 の第二の入力と信号通信で接続さ
れる。マクロブロックタイプの判定モジュール 120 の出力は、スイッチ 197 の第三の
入力と信号通信で接続される。スイッチ 197 の出力は、結合手段 127 の第二の非反転
入力と信号通信で接続される。フレームオーダリングバッファ 110 及びエンコーダコン
トローラ 105 の入力は、入力画像 101 を受信するため、エンコーダ 100 の入力とし
て利用可能である。さらに、SEI (Supplemental Enhancement Information) 挿入器
130 の入力、出力バッファ 135 の出力は、ビットストリームを出力するため、エン
コーダ 100 の出力として利用可能である。

【0014】

30

図 2 を参照して、MPEG-4 AVC 規格に従ってビデオ復号化を実行可能なビデオデコーダ
は、参照符号 200 により一般的に示される。

【0015】

ビデオデコーダ 200 は、エントロピーデコーダ 245 の第一の入力と信号通信で接続
される出力を有する入力バッファ 210 を含む。エントロピーデコーダ 245 の第一の出
力は、逆変換器及び逆量子化 250 の第一の入力と信号通信で接続される。逆変換器及び
逆量子化器 250 の出力は、結合手段 225 の第二の非反転入力と信号通信で接続される
。結合手段 225 の出力は、デブロッキングフィルタ 265 の第二の入力とイントラ予測
モジュール 260 の第一の入力と信号通信で接続される。デブロッキングフィルタ 265
の第二の入力は、参照画像バッファ 280 の第一の入力と信号通信で接続される。参照画
像バッファ 280 の出力は、動き補償器 270 の第二の入力と信号通信で接続される。

40

【0016】

エントロピーデコーダ 245 の第二の出力は、動き補償器 270 の第三の入力及びデブ
ロッキングフィルタ 265 の第一の入力と信号通信で接続される。エントロピーデコーダ
245 の第三の出力は、デコーダコントローラ 205 の入力と信号通信で接続される。デ
コーダコントローラ 205 の第一の出力は、エントロピーデコーダ 245 の第二の入力と
信号通信で接続される。デコーダコントローラ 205 の第二の出力は、逆変換器及び逆量
子化器 250 の第二の入力と信号通信で接続される。デコーダコントローラ 205 の第三
の出力は、デブロッキングフィルタ 265 の第三の入力と信号通信で接続される。デコー
ダコントローラ 205 の第四の出力は、イントラ予測モジュール 260 の第二の入力、動

50

き補償器 270 の第一の入力、参照画像バッファ 280 の第二の入力と信号通信で接続される。

【0017】

動き補償器 270 の出力は、スイッチ 297 の第一の入力と信号通信で接続される。イントラ予測モジュール 260 の出力は、スイッチ 297 の第二の入力と信号通信で接続される。スイッチ 297 の出力は、結合手段 225 の第一の非反転入力と信号通信で接続される。

【0018】

入力バッファ 210 の入力、入力ビットストリームを受信するため、デコーダ 400 の入力として利用可能である。デブロッキングフィルタ 265 の第一の出力は、出力画像を出力するため、デコーダ 200 の出力として利用可能である。

【発明の概要】

【課題を解決するための手段】

【0019】

従来技術のこれらの問題点及び他の問題点は、スライスデータのマルチパスビデオシンタックス構造をサポートする方法及び装置に向けられる本発明の原理により対処される。

【0020】

本発明の態様によれば、装置が提供され、当該装置は、あるピクチャの少なくとも 1 部の少なくとも 2 つのパーティションに関連される少なくとも 1 つのシンタックスデータエレメントをエンコードするエンコーダを含む。少なくとも 1 つのシンタックスエレメントは、マルチパスシンタックス構造 (multi-pass syntax structure) でエンコードされる。少なくとも 1 つのシンタックスエレメントは、所与のデータのクラスに属する。エンコーダは、次のデータのクラスをエンコードする前にピクチャの少なくとも 1 部の全てのパーティションに関して、少なくとも 1 つのシンタックスデータエレメントをエンコードし、次のクラスを含めて、後に符号化されるデータクラスは、次のクラスよりも前に符号化された前に符号化されたデータクラスに関して、因果的な依存関係及び非因果的な依存関係の少なくとも 1 つの明示的な符号化及び暗黙的な符号化の少なくとも 1 つを有する。

【0021】

本発明の別の態様によれば、方法が提供され、当該方法は、あるピクチャの少なくとも 1 部の少なくとも 2 つのパーティションに関連される少なくとも 1 つのシンタックスデータエレメントをエンコードするステップを含む。少なくとも 1 つのシンタックスエレメントは、マルチパスシンタックス構造でエンコードされる。少なくとも 1 つのシンタックスエレメントは、所与のデータのクラスに属する。エンコードするステップは、次のデータのクラスをエンコードする前にピクチャの少なくとも 1 部の全てのパーティションに関して、少なくとも 1 つのシンタックスデータエレメントをエンコードし、次のクラスを含めて、後に符号化されるデータクラスは、次のクラスよりも前に符号化された前に符号化されたデータクラスに関して、因果的な依存関係及び非因果的な依存関係の少なくとも 1 つの明示的な符号化及び暗黙的な符号化の少なくとも 1 つを有する。

【0022】

本発明の更に別の態様によれば、装置が提供され、当該装置は、あるピクチャの少なくとも 1 部の少なくとも 2 つのパーティションに関連される少なくとも 1 つのシンタックスデータエレメントをデコードするデコーダを含む。少なくとも 1 つのシンタックスエレメントは、マルチパスシンタックス構造からデコードされる。少なくとも 1 つのシンタックスエレメントは、所与のデータのクラスに属する。デコーダは、次のデータのクラスをデコードする前にピクチャの少なくとも 1 部の全てのパーティションに関して、少なくとも 1 つのシンタックスデータエレメントをデコードし、次のクラスを含めて、後に復号化されるデータクラスは、次のクラスよりも前に復号化された前に復号化されたデータクラスに関して、因果的な依存関係及び非因果的な依存関係の少なくとも 1 つの明示的な復号化及び暗黙的な復号化の少なくとも 1 つを有する。

【0023】

本発明の更なる態様によれば、方法が提供され、当該方法は、あるピクチャの少なくとも1部の少なくとも2つのパーティションに関連される少なくとも1つのシンタックスデータエレメントをデコードするステップを含む。少なくとも1つのシンタックスエレメントは、マルチパスシンタックス構造からデコードされる。少なくとも1つのシンタックスエレメントは、所与のデータのクラスに属する。デコードするステップは、次のデータのクラスをデコードする前にピクチャの少なくとも1部の全てのパーティションに関して、少なくとも1つのシンタックスデータエレメントをデコードし、次のクラスを含めて、後に復号化されるデータクラスは、次のクラスよりも前に復号化された前に復号化されたデータクラスに関して、因果的な依存関係及び非因果的な依存関係の少なくとも1つの明示的な復号化及び暗黙的な復号化の少なくとも1つを有する。

10

【0024】

本発明の原理のこれらの態様、特徴及び利点、並びに他の態様、特徴及び利点は、添付図面と共に読まれることとなる例示的な実施の形態の以下の詳細な記載から明らかとなるであろう。

【図面の簡単な説明】

【0025】

本発明の原理は、以下の例示的な図面に従って良好に理解される。

【図1】MPEG-4 AVC規格に従ってビデオ符号化を実行可能なビデオエンコーダのブロック図である。

【図2】MPEG-4 AVC規格に従ってビデオ復号化を実行可能なビデオデコーダのブロック図である。

20

【図3】本発明の実施の形態に係る、本発明との使用向けに拡張される、MPEG-4 AVC規格に従ってビデオ符号化を実行可能な例示的なビデオエンコーダのブロック図である。

【図4】本発明の実施の形態に係る、本発明との使用向けに拡張される、MPEG-4 AVC規格に従ってビデオ復号化を実行可能な例示的なビデオデコーダのブロック図である。

【図5】本発明の実施の形態に係る、スライスデータのマルチパスのシンタックス符号化の例示的な方法のフローダイアグラムである。

【図6】本発明の実施の形態に係る、スライスデータのマルチパスのシンタックス復号化の例示的な方法のフローダイアグラムである。

【図7】本発明の実施の形態に係る、スライスデータのマルチパスのシンタックス符号化における1つのマクロブロックの動きベクトル及び残差を符号化する例示的な方法のフローダイアグラムである。

30

【図8】本発明の実施の形態に係る、スライスデータのマルチパスのシンタックス復号化における1つのマクロブロックの動きベクトル及び残差を復号化する例示的な方法のフローダイアグラムである。

【発明を実施するための最良の形態】

【0026】

本発明は、スライスデータのマルチパスのビデオシンタックスをサポートする方法及び装置に向けられる。

本実施の形態は、本発明の原理を説明する。当業者であれば、本実施の形態で明示的に記載又は図示されていないが、本発明を実施し且つ本発明の精神及び範囲に含まれる様々なアレンジメントを創作することができることを理解されたい。

40

【0027】

本実施の形態で参照される全ての例及び条件付言語は、当該技術分野を促進するために本発明者により寄与される本発明の原理及び概念を理解することにおいて教育的な目的のために読者を支援することが意図され、係る特定の参照される例及び条件に限定されることがないものと解釈される。

【0028】

さらに、本発明の原理、態様及び実施の形態を参照する全ての説明は、本発明の特定の例と同様に、本発明の構造的且つ機能的に等価な概念を包含することが意図される。さら

50

に、係る等価な概念は、現在公知の概念と同様に、将来的に開発される等価な概念、すなわち構造に係らず、同じ機能を実行する開発されたエレメントを含むことが意図される。

【 0 0 2 9 】

したがって、たとえば、当業者であれば、本実施の形態で与えられるブロック図は、本発明を実施する例示的な回路の概念図を表すことを理解されるであろう。同様に、フローチャート、フローダイアグラム、状態遷移図、擬似コード等は、コンピュータ読取り可能なメディアで実質的に表現され、コンピュータ又はプロセッサが明示的に示されるか否かに係らず、コンピュータ又はプロセッサにより実行される様々なプロセスを表すことを理解されるであろう。

【 0 0 3 0 】

図示される様々なエレメントの機能は、専用ハードウェアの使用と同様に、適切なソフトウェアと関連してソフトウェアを実行可能なハードウェアを通して提供される場合がある。プロセッサにより提供されたとき、機能は、1つの専用プロセッサにより提供されるか、1つの共有プロセッサにより提供されるか、又は、そのうちの幾つかが共有される複数の個々のプロセッサにより提供される。さらに、用語「プロセッサ」又は「コントローラ」の明示的な使用は、ソフトウェアを実行可能なハードウェアを排他的に示すように解釈されるべきではなく、限定されることなしに、デジタルシグナルプロセッサ(DSP)ハードウェア、ソフトウェアを記憶するリードオンリメモリ(ROM)、ランダムアクセスメモリ(RAM)及び不揮発性ストレージを暗黙に含む場合がある。

【 0 0 3 1 】

コンベンショナル及び/又はカスタムである他のハードウェアが含まれる場合もある。同様に、図示されるスイッチは、概念的なものである。それらの機能は、プログラムロジックの動作を通して、専用ロジックを通して、プログラム制御及び専用ロジックのインタラクションを通して、更には手動的に実行される場合があり、特定の技術は、文脈から更に詳細に理解されるように実現者により選択可能である。

【 0 0 3 2 】

本発明の請求項では、特定の機能を実行する手段として表現されるエレメントは、たとえばa)その機能を実行する回路エレメントの組み合わせ、又はb)機能を実行するためにそのソフトウェアを実行する適切な回路と組み合わせされるファームウェア、マイクロコード等を含む任意の形式のソフトウェアを含む機能を実行する任意のやり方を包含することが意図される。係る請求項により定義される本発明の原理は、様々な参照される手段により提供される機能が結合され、請求項が要求するやり方で纏められる事実にある。したがって、それらの機能を提供する任意の手段は本実施の形態で図示されるものに等価であるとみなされる。

【 0 0 3 3 】

本発明の「1実施の形態」又は「実施の形態」への明細書における参照は、実施の形態と共に記載される特定の特徴、構造、特性等は、本発明の少なくとも1つの実施の形態に含まれることを意味する。したがって、明細書を通して様々な位置に現れるフレーズ「1実施の形態では」又は「実施の形態では」の出現は、必ずしも同じ実施の形態を全て参照するものではない。

【 0 0 3 4 】

たとえば、「A及び/又はB」及び「A及びBの少なくとも1つ」の場合における用語「及び/又は」及び「少なくとも1つ」の使用は、最初に列挙されたオプション(A)のみの選択、又は第二の列挙されたオプション(B)のみの選択、又は両方のオプションA及びBの選択を包含することが意図される。更なる例として、「A、B及び/又はC」及び「A、B及びCの少なくとも1つ」の場合では、係るフレーズは、最初に列挙されたオプション(A)のみの選択、第二に列挙されたオプション(B)のみの選択、又は、第三の列挙されたオプション(C)のみの選択、或いは、第一及び第二の列挙されたオプション(A及びB)の選択、或いは、第一及び第三の列挙されたオプション(A及びC)のみの選択、或いは、第二及び第三の列挙されたオプション(B及びC)のみの選択、或いは

10

20

30

40

50

、全ての３つのオプション（Ａ及びＢ及びＣ）の選択を包含する。これは、当業者により容易に明らかであるように、列挙される多数のアイテムについて拡張される場合がある。

【００３５】

図３を参照して、MPEG-4 AVC規格に従ってビデオ符号化を実行可能なビデオエンコーダは、参照符号３００により一般的に示される。

【００３６】

ビデオエンコーダ３００は、結合手段３８５の非反転入力と信号通信で出力を有するフレームオーダリングバッファ３１０を含む。結合手段３８５の出力は、変換器及び量子化器３２５の第一の入力と信号通信で接続される。変換器及び量子化器３２５の出力は、マルチパスシンタックス３４５によるエントロピーコードの第一の入力、逆変換器及び逆量子化器３５０の第一の入力と信号通信で接続される。マルチパスシンタックス３４５によるエントロピーコードの出力は、結合手段３９０の第一の非反転入力と信号通信で接続される。結合手段３９０の出力は、出力バッファ３３５の第一の入力と信号通信で接続される。

10

【００３７】

マルチパスシンタックス３０５によるエンコーダコントローラの第一の出力は、フレームオーダリングバッファ３１０の第二の入力、逆変換器及び逆量子化器３５０の第二の入力、ピクチャタイプ判定モジュール３１５の入力、マクロブロックタイプ（ＭＢタイプ）判定モジュール３２０、イントラ予測モジュール３６０の第二の入力、デブロッキングフィルタ３６５の第二の入力、動き補償器３７０の第一の入力、動き予測器３７５の第一の入力、及び参照画像バッファ３８０の第二の入力と信号通信で接続される。

20

【００３８】

マルチパスシンタックス３０５によるエンコーダコントローラの第二の入力は、ＳＥＩ（Supplemental Enhancement Information）挿入器３３０の第一の入力、変換器及び量子化器３２５の第二の入力、マルチパスシンタックス３４５によるエントロピーコードの第二の入力、出力バッファ３３５の第二の入力、及びＳＰＳ（Sequence Parameter Set）及びＰＰＳ（Picture Parameter Set）挿入器３４０の入力と信号通信で接続される。

【００３９】

ピクチャタイプ判定モジュール３１５の第一の出力は、フレームオーダリングバッファ３１０の第三の入力と信号通信で接続される。ピクチャタイプ判定モジュール３１５の第二の出力は、マクロブロックタイプ判定モジュール３２０の第二の入力と信号通信で接続される。

30

【００４０】

ＳＰＳ（Sequence Parameter Set）及びＰＰＳ（Picture Parameter Set）挿入器３４０の出力は、結合手段３９０の第三の非反転入力と信号通信で接続される。

【００４１】

逆量子化器及び逆変換器３５０の出力は、結合手段３２７の第一の非反転入力と信号通信で接続される。結合手段３２７の出力は、イントラ予測モジュール３６０の第一の入力と、デブロッキングフィルタ３６５の第一の入力と信号通信で接続される。デブロッキングフィルタ３６５の出力は、参照画像バッファ３８０の第一の入力と信号通信で接続される。参照画像バッファ３８０の出力は、動き予測器３７５の第二の入力と信号通信で接続される。動き予測器３７５の第一の出力は、動き補償器３７０の第二の入力と信号通信で接続される。動き予測器３７５の第二の出力は、マルチパスシンタックス３４５によるエントロピーコードの第三の入力と信号通信で接続される。

40

【００４２】

動き補償器３７０の出力は、スイッチ３９７の第一の入力と信号通信で接続される。イントラ予測モジュール３６０の出力は、スイッチ３９７の第二の入力と信号通信で接続される。マクロブロックタイプ判定モジュール３２０の出力は、スイッチ３９７の第三の入力と信号通信で接続される。スイッチ３９７の出力は、結合手段３２７の第二の非反転入

50

力と信号通信で接続される。

【 0 0 4 3 】

マルチパスシンタックス 3 0 5 によるエンコーダコントローラの第三の出力は、ブロックマーキング判定ユニット 3 3 3 の第二の入力と信号通信で接続される。マクロブロックタイプ判定モジュール 3 2 0 の第二の出力は、ブロックマーキング判定ユニット 3 3 3 の第一の入力と信号通信で接続される。ブロックマーキング判定ユニット 3 3 3 の第一の出力は、マルチパスシンタックス 3 4 5 によるエントロピーコーダの第四の入力と信号通信で接続される。ブロックマーキング判定ユニット 3 3 3 の第二の出力は、動き予測器 3 7 5 の第三の入力と信号通信で接続される。

【 0 0 4 4 】

フレームオーダリングバッファ 3 1 0 及びマルチパスシンタックスによるエンコーダコントローラ 3 0 5 の入力は、入力画像 3 0 1 を受信するため、エンコーダ 3 0 0 の入力として利用可能である。さらに、S E I (Supplemental Enhancement Information) 挿入器 3 3 0 の入力は、メタデータを受信するため、エンコーダ 3 0 0 の入力として利用可能である。出力バッファ 3 3 5 の出力は、ビットストリームを出力するため、エンコーダ 3 0 0 の出力として利用可能である。

【 0 0 4 5 】

図 4 を参照して、MPEG-4 規格に従ってビデオ復号化を実行可能なビデオデコーダは、参照符号 4 0 0 により一般的に示される。

【 0 0 4 6 】

ビデオデコーダ 4 0 0 は、マルチパスシンタックスによるエントロピーデコーダ 4 4 5 の第一の入力と信号通信で接続される出力を有する入力バッファ 4 1 0 を有する。マルチパスシンタックスによるエントロピーデコーダ 4 4 5 の第一の出力は、逆変換器及び逆量子化器 4 5 0 の第一の入力と信号通信で接続される。逆変換及び逆量子化器 4 5 0 の出力は、結合手段 4 2 5 の第二の非反転入力と信号通信で接続される。結合手段 4 2 5 の出力は、デブロッキングフィルタ 4 6 5 の第二の入力及びイントラ予測モジュール 4 6 0 の第一の入力と信号通信で接続される。デブロッキングフィルタ 4 6 5 の第二の出力は、参照画像バッファ 4 8 0 の第一の入力と信号通信で接続される。参照画像バッファ 4 8 0 の出力は、動き補償器 4 7 0 の第二の入力と信号通信で接続される。

【 0 0 4 7 】

マルチパスシンタックスによるエントロピーデコーダ 4 4 5 の第二の出力は、動き補償器 4 7 0 の第三の入力及びデブロッキングフィルタ 4 6 5 の第一の入力と信号通信で接続される。マルチパスシンタックスによるエントロピーデコーダの第三の出力は、マルチパスシンタックスによるデコーダコントローラ 4 0 5 の入力と信号通信で接続される。マルチパスシンタックスによるデコーダコントローラ 4 0 5 の第一の出力は、マルチパスシンタックスによるエントロピーデコーダ 4 4 5 の第二の入力と信号通信で接続される。マルチパスシンタックスによるデコーダコントローラ 4 0 5 の第二の出力は、逆変換器及び逆量子化器 4 5 0 の第二の入力と信号通信で接続される。マルチパスシンタックスによるデコーダコントローラ 4 0 5 の第三の出力は、デブロッキングフィルタ 4 6 5 の第三の入力と信号通信で接続される。マルチパスシンタックスによるデコーダコントローラ 4 0 5 の第四の出力は、イントラ予測モジュール 4 6 0 の第二の入力、動き補償器 4 7 0 の第一の入力、参照画像バッファ 4 8 0 の第二の入力、及びブロックマーキングユニット 4 3 3 の入力と信号通信で接続される。ブロックマーキングユニット 4 3 3 の第一の出力は、マルチパスシンタックスによるエントロピーデコーダ 4 4 5 の第三の入力と信号通信で接続される。ブロックマーキングユニット 4 3 3 の第二の出力は、動き補償器 4 7 0 の第四の入力と信号通信で接続される。

【 0 0 4 8 】

動き補償器 4 7 0 の出力は、スイッチ 4 9 7 の第一の入力と信号通信で接続される。イントラ予測モジュール 4 6 0 の出力は、スイッチ 4 9 7 の第二の入力と信号通信で接続される。スイッチ 4 9 7 の出力は、結合手段 4 2 5 の第一の非反転入力と信号通信で接続さ

10

20

30

40

50

れる。

【 0 0 4 9 】

入力バッファ 4 1 0 の入力は、入力ビットストリームを受信するため、デコーダ 4 0 0 の入力として利用可能である。デブロッキングフィルタ 4 6 5 の第一の出力は、出力画像を出力するため、デコーダ 4 0 0 の出力として利用可能である。

【 0 0 5 0 】

上述されたように、本発明は、スライスデータ用のマルチパスビデオのシンタックス構造をサポートする方法及び装置に向けられる。

【 0 0 5 1 】

実施の形態によれば、スライスデータのシンタックスにおけるマクロブロックデータを幾つかのクラスに分割し、それぞれのクラスのデータは、次のクラスのデータを出力する前に、全てのマクロブロックについて出力される。これにより、所与のシンタックスクラスに関して後にエンコードされた他のシンタックスデータクラスの条件付き及び／又は従属符号化について、所与のシンタックスクラスの完全なマクロブロックの近傍において既に復号化されたデータの使用が可能となる。実施の形態では、たとえば、上述された第一の従来技術のアプローチに関連するリーフマージング技術に基づいたデータの条件付き符号化の使用が可能となる。確かに、マージ情報を示すフルマクロブロックの近傍及び専用のエクストラシンタックスからのマクロブロックのモードデータに基づいて（両方の種類のデータは、スライスシンタックスの異なるパスにおいて符号化される）、動きのようなデータ及び／又は参照画像は、条件付きで符号化される。

【 0 0 5 2 】

したがって、実施の形態によれば、スライスデータ符号化のためのマルチパスのシンタックス構造を提案する。提案されるスライスデータ符号化用のマルチパス構造は、そのマクロブロック及び／又はブロックの完全な近傍（因果的及び非因果的）を考慮して、マクロブロックのシンタックスの要素及び／又はブロックのシンタックスの要素の、条件付き及び／又は従属的な符号化及び／又は分析を可能にする。

【 0 0 5 3 】

1 実施の形態では、マルチパスシンタックス構造は、スライスデータ符号化のために利用される。はじめに、全てのマクロブロックについて全てのモード及び／又はサブモードに関連するデータ、後に、残差に関連するデータによる予測に関連するデータの順序で符号化するため、幾つかの連続的な符号化ループはスライスデータ内で使用される。残差に関連するデータは、MPEG-4 AVC規格のデータカテゴリに従って更に分割される。さらに、副情報を使用して予測の条件付き符号化を挿入するため、更なるデータクラスは、更なるデータパスの形式でスライスデータパスに挿入される。

【 0 0 5 4 】

上述されたように、マルチパススライスデータのシンタックス構造の実施の形態は、リーフマージング符号化技術に向けられる。実施の形態では、はじめに、あるスライス内の全てのモードデータは、マクロブロック及びサブマクロブロックの通常のスキニング順序で符号化される。次いで、第二のシンタックスパスは、全てのマクロブロック及びサブマクロブロックについて全てのマージング情報をエンコードする。この第二のパスは、第一のパスのモードデータからの周囲全体に及ぶ近傍の情報に基づいて、現在のブロックについてマージング情報の条件付き及び／又は暗黙の符号化について多くの符号化ルールを導出する。第三のパスは、（たとえば、実施の形態では、全てのマクロブロックからのモード及びマージ情報といった）既に利用可能なデータに依存して予測データを条件付きで（及び／又は暗黙的に）エンコードする。

【 0 0 5 5 】

図 5 を参照して、スライスデータ用のマルチパスシンタックス符号化の例示的な方法は、参照符号 5 0 0 により一般的に示される。

【 0 0 5 6 】

本方法 5 0 0 は、開始ブロック 5 0 5 を含み、このブロックは、ループリミットブロッ

10

20

30

40

50

ク 5 1 0 に制御を移す。ループリミットブロック 5 1 0 は、（処理されている）現在のスライスにおける各マクロブロックを通してループを実行し、制御を機能ブロック 5 1 5 に移す。機能ブロック 5 1 5 は、マクロブロック及びサブマクロブロック符号化モードをエンコードし、制御をループリミットブロック 5 2 0 に移す。ループリミットブロック 5 2 0 は、現在のスライスにおける各マクロブロックを通してループを終了し、制御をループリミットブロック 5 2 5 に移す。ループリミットブロック 5 2 5 は、現在のスライスにおける各マクロブロックを通してループを実行し、制御を機能ブロック 5 3 0 に移す。機能ブロック 5 3 0 は、（第一の符号化されたデータクラスについて）現在のマクロブロックに関して因果的及び／又は非因果的な近傍からのモード情報に基づいて、（第二の符号化されたデータクラスについて）マクロブロック及びサブマクロブロックのマーキングシンタックスを明示的及び暗黙的にエンコードし、制御をループリミットブロック 5 3 5 に移す。機能ブロック 5 3 5 は、現在のスライスにおける各マクロブロックを通してループを終了し、制御をループリミットブロック 5 4 0 に移す。ループリミットブロック 5 4 0 は、現在のスライスにおける各マクロブロックを通してループを実行し、制御を機能ブロック 5 4 5 に移す。機能ブロック 5 4 5 は、現在のマクロブロックに関して因果的及び／又は非因果的な近傍からの（第一の符号化されたデータクラスについて）マクロブロック及びサブマクロブロックモード並びに（第二の符号化されたデータクラスについて）マクロブロック及びサブマクロブロックマーキングシンタックスが条件とされる（第三の符号化されたデータクラスについて）動きデータを明示的又は暗黙的にエンコード及び残差を符号化し、制御をループリミットブロック 5 5 0 に移す。ループリミットブロック 5 5 0 は、現在のスライスにおける各マクロブロックを通してループを終了し、制御を終了ブロック 5 9 9 に移す。

【 0 0 5 7 】

図 6 を参照して、スライスデータ用のマルチパスシンタックス復号化の例示的な方法は、参照符号 6 0 0 により一般的に示される。

【 0 0 5 8 】

本方法 6 0 0 は、開始ブロック 6 0 5 を含み、このブロックは、制御をループリミットブロック 6 1 0 に移す。ループリミットブロック 6 1 0 は、（処理されている）現在のスライスにおける各マクロブロックを通してループを実行し、制御を機能ブロック 6 1 5 に移す。機能ブロック 6 1 5 は、マクロブロック及びサブマクロブロックの符号化モードをデコードし、制御をループリミットブロック 6 2 0 に制御を移す。ループリミットブロック 6 2 0 は、現在のスライスにおける各マクロブロックを通してループを終了し、制御をループリミットブロック 6 2 5 に移す。ループリミットブロック 6 2 5 は、現在のスライスにおける各マクロブロックを通してループを実行し、制御を機能ブロック 6 3 0 に移す。機能ブロック 6 3 0 は、現在のマクロブロックに関して因果的及び／又は非因果的な近傍からの（第一の符号化されたデータクラスについて）モード情報に基づいて（第二の符号化されたデータクラスについて）マクロブロック及びサブブロックのマーキングシンタックスを明示的又は暗黙的にデコードし、制御をループリミットブロック 6 3 5 に移す。機能ブロック 6 3 5 は、現在のスライスにおいて各マクロブロックを通してループを終了し、制御をループリミットブロック 6 4 0 に移す。ループリミットブロック 6 4 0 は、現在のスライスにおいて各マクロブロックを通してループを実行し、制御を機能ブロック 6 4 5 に移す。機能ブロック 6 4 5 は、（第一の符号化されたデータクラスについて）マクロブロック及びサブブロックモード、並びに、因果的及び／又は非因果的な近傍及び残差の符号化からの（第二の符号化されたデータクラスについて）マクロブロック及びサブブロックのマーキングシンタックスが条件とされる（第三の符号化されたデータクラスについて）動きデータを明示的又は暗黙的にデコードし、制御をループリミットブロック 6 5 0 に移す。ループリミットブロック 6 5 0 は、現在のスライスにおける各マクロブロックを通してループを終了し、制御を終了ブロック 6 9 9 に移す。

【 0 0 5 9 】

図 7 を参照して、スライスデータのマルチパスシンタックスの符号化における、1 つの

10

20

30

40

50

マクロブロックの動きベクトル及び残差を符号化する例示的な方法は、参照符号 7 0 0 により一般的に示される。

【 0 0 6 0 】

本方法 7 0 0 は、開始ブロック 7 0 5 を含み、このブロックは、制御をループリミットブロック 7 1 0 に移す。ループリミットブロック 7 1 0 は、現在のマクロブロックにおける各ブロックを通してループを実行し、制御を判定ブロック 7 1 5 に移す。判定ブロック 7 1 5 は、現在のブロックがマージされていないか、又はマージされたセグメントからの第一のブロックであるかを判定する。そうである場合、制御を機能ブロック 7 2 0 に移す。さもなければ、制御をループリミットブロック 7 2 5 に移す。

【 0 0 6 1 】

機能ブロック 7 2 0 は、動き情報をエンコードし、制御をループリミットブロック 7 2 5 に移す。

【 0 0 6 2 】

ループリミットブロック 7 2 5 は、現在のマクロブロックにおける各ブロックを通してループを終了し、制御を機能ブロック 7 3 0 に移す。機能ブロック 7 3 0 は、残差の符号化を実行し、制御を終了ブロック 7 9 9 に移す。

【 0 0 6 3 】

図 8 を参照して、スライスデータのマルチパスのシンタックス復号化における、1 つのマクロブロックの動きベクトル及び残差を復号化する例示的な方法は、参照符号 8 0 0 により一般的に示される。

【 0 0 6 4 】

本方法 8 0 0 は、開始ブロック 8 0 5 を含み、このブロックは、ループリミットブロック 8 1 0 に制御を移す。ループリミットブロック 8 1 0 は、現在のマクロブロックにおける各ブロックを通してループを実行し、制御を判定ブロック 8 1 5 に移す。判定ブロック 8 1 5 は、現在のブロックがマージされていないか、又はマージされたセグメントからの第一のブロックであるかを判定する。そうである場合、制御を機能ブロック 8 2 0 に移す。さもなければ、制御をループリミットブロック 8 2 5 に移す。

【 0 0 6 5 】

機能ブロック 8 2 0 は、動き情報をデコードし、制御をループリミットブロック 8 2 5 に移す。

【 0 0 6 6 】

ループリミットブロック 8 2 5 は、現在のマクロブロックにおける各マクロブロックを通してループを終了し、制御を機能ブロック 8 3 0 に移す。機能ブロック 8 3 0 は、残差の復号化を実行し、制御を終了ブロック 8 9 9 に移す。

【 0 0 6 7 】

以下の表は、リーフマージング及び副情報のマージを使用した予測データの条件付き及び / 又は従属符号化のマルチパススライスのシンタックスデータの符号化の実施の形態を明示的に記述する。

【 0 0 6 8 】

表 1 は、本発明の実施の形態に係る、マルチパススライスのシンタックスデータの符号化の slice_data() 機能のシンタックスを示す。

【 0 0 6 9 】

10

20

30

40

【表 1】

表1

slice_data() {	C	記述子
if(entropy_coding_mode_flag)		
while(lbyte_aligned())		
cabac_alignment_one_bit	2	f(1)
CurrMbAddr = first_mb_in_slice * (1 + MbaffFrameFlag)		
LastMbInSliceAddr = CurrMbAddr		
moreDataFlag = 1		
prevMbSkipped = 0		
do {		
if(slice_type != I && slice_type != SI)		
if(!entropy_coding_mode_flag) {		
mb_skip_run	2	ue(v)
prevMbSkipped = (mb_skip_run > 0)		
for(l=0; l<mb_skip_run; l++)		
CurrMbAddr = NextMbAddress(CurrMbAddr)		
moreDataFlag = more_rbsp_data()		
} else {		
mb_skip_flag	2	ae(v)
moreDataFlag = lmb_skip_flag		
}		
if(moreDataFlag) {		
if(MbaffFrameFlag && (CurrMbAddr % 2 == 0 (CurrMbAddr % 2 == 1 && prevMbSkipped)))		
mb_field_decoding_flag	2	u(1) ae(v)
macroblock_layer_getMBmode_only()	2	
}		
if(!entropy_coding_mode_flag)		
moreDataFlag = more_rbsp_data()		
else {		
if(slice_type != I && slice_type != SI)		
prevMbSkipped = mb_skip_flag		
if(MbaffFrameFlag && CurrMbAddr % 2 == 0)		
moreDataFlag = 1		
else {		
end_of_slice_flag	2	ae(v)
moreDataFlag = lend_of_slice_flag		
}		
}		
CurrMbAddr = NextMbAddress(CurrMbAddr)		
if(moreDataFlag) LastMbInSliceAddr = CurrMbAddr		
} while(moreDataFlag)		
CurrMbAddr = first_mb_in_slice * (1 + MbaffFrameFlag)		
moreDataFlag = 1		
do{		
macroblock_layer_getMergeInfo_only()	2	
CurrMbAddr = NextMbAddress(CurrMbAddr)		
moreDataFlag = !(LastMbInSliceAddr < CurrMbAddr)		
}while(moreDataFlag)		
CurrMbAddr = first_mb_in_slice * (1 + MbaffFrameFlag)		
moreDataFlag = 1		
do{		
macroblock_layer_getPredictionData&Residual_only()	2 3 4	
CurrMbAddr = NextMbAddress(CurrMbAddr)		
moreDataFlag = !(LastMbInSliceAddr < CurrMbAddr)		
}while(moreDataFlag)		
}		

表 2 は、本発明の実施の形態に係る、マルチパススライスのシンタックスデータの符号

化のmacroblock_layer_getMBmode_only()機能のシンタックスを示す。

【 0 0 7 0 】

【 表 2 】

表2

macroblock_layer_getMBmode_only(){		
mb_type	2	$ue(v) / ae(v)$
if(mb_type != I_PCM){		
noSubMbPartSizeLessThan8x8Flag = 1		
if(mb_type != I_NxN && MbPartPredMode(mb_type, 0) != Intra_16x16 && NumMbPart(mb_type) == 4){		
sub_mb_pred_subMBMode_only(mb_type)	2	
for(mbPartIdx = 0; mbPartIdx < 4; mbPartIdx++)		
if(sub_mb_type[mbPartIdx] != B_Direct_8x8){		
if(NumSubMbPart(sub_mb_type[mbPartIdx]) > 1)		
noSubMbPartSizeLessThan8x8Flag = 0		
} else if(!direct_8x8_inference_flag)		
noSubMbPartSizeLessThan8x8Flag = 0		
}		
}		

10

20

表 3 は、本発明の実施の形態に係る、マルチパススライスのシンタックスデータの符号化のmacroblock_layer_getMergeInfo_only()機能のシンタックスを示す。

【 0 0 7 1 】

【 表 3 】

表3

macroblock_layer_getMergeInfo_only(){		
if(mb_type != I_PCM && mb_type != I_NxN && MbPartPredMode(mb_type, 0) != Intra_16x16 && NumMbPart(mb_type) == 4){		
sub_mb_get_mergeinfo(mb_type)	2	
}else{		
if((mb_type != SKIP (mb_type == SKIP && getNumberOfEnteringMergedLeafs(CurrMbAddr)>0)) && getNumberOfPossibleMergeTargets(mb_type, CurrMbAddr)!=0)){		
get_mergeinfo(mb_type)	2	
}		
}		
}		

30

表 4 は、本発明の実施の形態に係る、マルチパススライスのシンタックスデータの符号化のmacroblock_layer_getPredictionData&Residual_only()機能のシンタックスを示す。

【 0 0 7 2 】

40

【表 4】

表4

macroblock_layer_getPredictionData&Residual_only(){		
if(mb_type == I_PCM){		
while(lbyte_aligned())		
pcm_alignment_zero_bit	2	$f(1)$
for(i = 0; i < 256; i++)		
pcm_sample_luma[i]	2	$u(v)$
for(i = 0; i < 2 * MbWidthC * MbHeightC; i++)		
pcm_sample_chroma[i]	2	$u(v)$
} else {		
if(mb_type != I_NxN && MbPartPredMode(mb_type, 0) != Intra_16x16 && NumMbPart(mb_type) == 4) {		
sub_mb_pred_PredictionData_only(mb_type)	2	
} else {		
if(transform_8x8_mode_flag && mb_type == I_NxN)		
transform_size_8x8_flag	2	$u(1) ae(v)$
mb_pred(mb_type)	2	
}		
if(MbPartPredMode(mb_type, 0) != Intra_16x16) {		
coded_block_pattern	2	$me(v) ae(v)$
if(CodedBlockPatternLuma > 0 && transform_8x8_mode_flag && mb_type != I_NxN && noSubMbPartSizeLessThan8x8Flag && (mb_type != B_Direct_16x16 direct_8x8_inference_flag))		
transform_size_8x8_flag	2	$u(1) ae(v)$
}		
if(CodedBlockPatternLuma > 0 CodedBlockPatternChroma > 0 MbPartPredMode(mb_type, 0) == Intra_16x16) {		
mb_qp_delta	2	$se(v) ae(v)$
residual()	3/4	
}		
}		
}		

10

20

表 5 は、本発明の実施の形態に係る、マルチパススライスのシンタックスデータの符号化のsub_mb_pred subMBMode_only (mb_type)機能のシンタックスを示す。

30

【 0 0 7 3 】

【表 5】

表5

sub_mb_pred subMBMode_only (mb_type) {	C	記述子
for(mbPartIdx = 0; mbPartIdx < 4; mbPartIdx++)		
sub_mb_type[mbPartIdx]	2	$ue(v) ae(v)$
}		

表 6 は、本発明の実施の形態に係る、マルチパススライスのシンタックスデータの符号化のsub_mb_pred_PredictionData_only(mb_type)機能のシンタックスを示す。

40

【 0 0 7 4 】

【表 6】

表6

sub_mb_pred_PredictionData_only(mb_type) {	C	記述子
for(mbPartIdx = 0; mbPartIdx < 4; mbPartIdx++)		
if((num_ref_idx_l0_active_minus1 > 0 mb_field_decoding_flag) && mb_type != P_8x8ref0 && sub_mb_type[mbPartIdx] != B_Direct_8x8 && SubMbPredMode(sub_mb_type[mbPartIdx]) != Pred_L1)		
ref_idx_l0[mbPartIdx]	2	te(v) ae(v)
for(mbPartIdx = 0; mbPartIdx < 4; mbPartIdx++)		
if((num_ref_idx_l1_active_minus1 > 0 mb_field_decoding_flag) && sub_mb_type[mbPartIdx] != B_Direct_8x8 && SubMbPredMode(sub_mb_type[mbPartIdx]) != Pred_L0)		
ref_idx_l1[mbPartIdx]	2	te(v) ae(v)
for(mbPartIdx = 0; mbPartIdx < 4; mbPartIdx++)		
if(sub_mb_type[mbPartIdx] != B_Direct_8x8 && SubMbPredMode(sub_mb_type[mbPartIdx]) != Pred_L1)		
for(subMbPartIdx = 0; subMbPartIdx < NumSubMbPart(sub_mb_type[mbPartIdx]); subMbPartIdx++)		
for(compIdx = 0; compIdx < 2; compIdx++)		
if(isFirstBlockofMergedSegment(mb_type, CurrMbAddr, mbPartIdx, subMbPartIdx))		
mvd_l0[mbPartIdx][subMbPartIdx][compIdx]	2	se(v) ae(v)
for(mbPartIdx = 0; mbPartIdx < 4; mbPartIdx++)		
if(sub_mb_type[mbPartIdx] != B_Direct_8x8 && SubMbPredMode(sub_mb_type[mbPartIdx]) != Pred_L0)		
for(subMbPartIdx = 0; subMbPartIdx < NumSubMbPart(sub_mb_type[mbPartIdx]); subMbPartIdx++)		
for(compIdx = 0; compIdx < 2; compIdx++)		
if(isFirstBlockofMergedSegment(mb_type, CurrMbAddr, mbPartIdx, subMbPartIdx))		
mvd_l1[mbPartIdx][subMbPartIdx][compIdx]	2	se(v) ae(v)
}		

10

20

表 7 は、本発明の実施の形態に係る、マルチパススライスのシンタックスデータの符号化のmb_pred(mb_type)機能のシンタックスを示す。

【 0 0 7 5 】

30

【表 7】

表 7

mb_pred(mb_type) {	C	記述子
if(MbPartPredMode(mb_type, 0) == Intra_4x4 MbPartPredMode(mb_type, 0) == Intra_8x8 MbPartPredMode(mb_type, 0) == Intra_16x16) {		
if(MbPartPredMode(mb_type, 0) == Intra_4x4)		
for(luma4x4BlkIdx=0; luma4x4BlkIdx<16; luma4x4BlkIdx++) {		
prev_intra4x4_pred_mode_flag [luma4x4BlkIdx]	2	u(1) ae(v)
if(!prev_intra4x4_pred_mode_flag[luma4x4BlkIdx])		
rem_intra4x4_pred_mode [luma4x4BlkIdx]	2	u(3) ae(v)
}		
if(MbPartPredMode(mb_type, 0) == Intra_8x8)		
for(luma8x8BlkIdx=0; luma8x8BlkIdx<4; luma8x8BlkIdx++) {		
prev_intra8x8_pred_mode_flag [luma8x8BlkIdx]	2	u(1) ae(v)
if(!prev_intra8x8_pred_mode_flag[luma8x8BlkIdx])		
rem_intra8x8_pred_mode [luma8x8BlkIdx]	2	u(3) ae(v)
}		
if(chroma_format_idc != 0)		
intra_chroma_pred_mode	2	ue(v) ae(v)
} else if(MbPartPredMode(mb_type, 0) != Direct) {		
for(mbPartIdx = 0; mbPartIdx < NumMbPart(mb_type); mbPartIdx++)		
if((num_ref_idx_l0_active_minus1 > 0 mb_field_decoding_flag) && MbPartPredMode(mb_type, mbPartIdx) != Pred_L1)		
ref_idx_l0 [mbPartIdx]	2	te(v) ae(v)
for(mbPartIdx = 0; mbPartIdx < NumMbPart(mb_type); mbPartIdx++)		
if((num_ref_idx_l1_active_minus1 > 0 mb_field_decoding_flag) && MbPartPredMode(mb_type, mbPartIdx) != Pred_L0)		
ref_idx_l1 [mbPartIdx]	2	te(v) ae(v)
for(mbPartIdx = 0; mbPartIdx < NumMbPart(mb_type); mbPartIdx++)		
if(MbPartPredMode(mb_type, mbPartIdx) != Pred_L1)		
for(compIdx = 0; compIdx < 2; compIdx++)		
if(isFirstBlockofMergedSegment(mb_type, CurrMbAddr, mbPartIdx))		
mvd_l0 [mbPartIdx][0][compIdx]	2	se(v) ae(v)
for(mbPartIdx = 0; mbPartIdx < NumMbPart(mb_type); mbPartIdx++)		
if(MbPartPredMode(mb_type, mbPartIdx) != Pred_L0)		
for(compIdx = 0; compIdx < 2; compIdx++)		
if(isFirstBlockofMergedSegment(mb_type, CurrMbAddr, mbPartIdx))		
mvd_l1 [mbPartIdx][0][compIdx]	2	se(v) ae(v)
}		
}		

表 8 は、本発明の実施の形態に係る、マルチパススライスのシンタックスデータの符号化のsub_mb_get_mergeinfo(mb_type)機能のシンタックスを示す。

【 0 0 7 6 】

10

20

30

40

【表 8】

表8

sub_mb_get_mergeinfo (mb_type) {	C	記述子
for(mbPartIdx = 0; mbPartIdx < 4; mbPartIdx++)		
if((sub_mb_type[mbPartIdx] != B_Direct_8x8 (sub_mb_type[mbPartIdx] == B_Direct_8x8 && getNumberOfEnteringMergedLeafs(CurrMbAddr)>0)))		
for(subMbPartIdx = 0;		
subMbPartIdx < NumSubMbPart(sub_mb_type[mbPartIdx]);		
subMbPartIdx++)		
if(getNumberOfPossibleMergeTargets(mb_type, CurrMbAddr, mbPartIdx,		
subMbPartIdx)!=0) {		
mergeflag[mbPartIdx][subMbPartIdx]	2	f(1)
if(mergeflag[mbPartIdx][subMbPartIdx] &&		
getNumberOfPossibleMergeTargets(mb_type, CurrMbAddr, mbPartIdx, subMbPartIdx)>1){		
mergedirection[mbPartIdx][subMbPartIdx]	2	se(v) ae(v)
}		
}		
}		
}		

10

表 9 は、本発明の実施の形態に係る、マルチパススライスのシンタックスデータの符号化のget_mergeinfo(mb_type)機能のシンタックスを示す。

【 0 0 7 7 】

【表 9】

20

表9

get_mergeinfo (mb_type) {	C	記述子
for(mbPartIdx = 0; mbPartIdx < NumMbPart(mb_type); mbPartIdx++)		
if(getNumberOfPossibleMergeTargets(mb_type, mbPartIdx , CurrMbAddr)!=0) {		
mergeflag[mbPartIdx]	2	se(v) ae(v)
if(mergeflag[mbPartIdx] && getNumberOfPossibleMergeTargets(mb_type,		
CurrMbAddr, mbPartIdx)>1){		
mergedirection[mbPartIdx]	2	se(v) ae(v)
}		
}		
}		

30

本発明の多くの付随する利点 / 特徴の幾つかに関する説明が以下に与えられ、そのうちの幾つかは、上述された。たとえば、1つの利点 / 特徴は、あるピクチャの少なくとも1部の少なくとも2つのパーティションに関連する少なくとも1つのシンタックスデータエレメントを符号化するエンコーダを含む装置であり、少なくとも1つのシンタックスエレメントは、マルチパスシンタックスの構造でエンコードされる。少なくとも1つのシンタックスエレメントは、所与のデータのクラスに属する。エンコーダは、次のデータのクラスを符号化する前に、そのピクチャの少なくとも1部の全てのパーティションに関して少なくとも1つのシンタックスデータエレメントをエンコードする。後に符号化されたデータクラスは、次のクラスを含めて、次のクラスよりも先に符号化された先に符号化されたデータクラスに関して、因果的な依存関係及び非因果的な依存関係の少なくとも1つの明示的な符号化及び暗黙的な符号化の少なくとも1つを有する。

40

【 0 0 7 8 】

別の利点 / 特徴は、上述されたエンコーダを有する装置であり、当該エンコーダは、既存のビデオ符号化規格又はビデオ符号化勧告の既存のエンコーダの拡張されたバージョンである。

【 0 0 7 9 】

更に別の利点 / 特徴は、上述されたエンコーダを有する装置であり、スライスシンタックス符号化についてマルチパスシンタックス構造が使用される。

50

【 0 0 8 0 】

更に別の利点／特徴は、上述されたエンコードを有する装置であり、マルチパスシンタックス構造の使用は、ハイレベルシンタックスエレメントにおける少なくとも1つのシンタックスデータを使用してイネーブルにされるか、又はディスエーブルにされる。

【 0 0 8 1 】

さらに、別の利点／特徴は、上述されたエンコードを有する装置であり、少なくとも2つのパーティションについてモードデータ及び予測データは、異なるデータクラスに関連する。

【 0 0 8 2 】

さらに、別の利点／特徴は、上述されたエンコードを有する装置であり、データをモードデータ及び動きデータを含み、リーフマーキングに基づく符号化の特定のデータのクラスは、モードデータ及び動きデータに挿入される。

10

【 0 0 8 3 】

本発明のこれらの特徴及び利点、並びに他の特徴及び利点は、本実施の形態での教示に基づいて当業者により容易に確かめられる。本発明の教示は、ハードウェア、ソフトウェア、ファームウェア、特定用途向けプロセッサ、又はその組み合わせの様々な形式で実現される場合があることを理解されたい。

【 0 0 8 4 】

より詳細には、本発明の教示は、ハードウェア及びソフトウェアの組み合わせとして実現される。さらに、ソフトウェアは、プログラムストレージユニットで実施されるアプリケーションプログラムとして実現される。アプリケーションプログラムは、適切なアーキテクチャを有するコンピュータにアップロードされるか、該コンピュータにより実行される場合がある。好ましくは、コンピュータは、1以上の中央処理装置（CPU）、ランダムアクセスメモリ（RAM）、及び入力／出力（I/O）インタフェースのようなハードウェアを有するコンピュータプラットフォームで実現される。コンピュータプラットフォームは、オペレーティングシステム及びマイクロインストラクションコードを含む。本実施の形態で記載される様々なプロセス及び機能は、CPUにより実行される、マイクロインストラクションコードの一部又はアプリケーションプログラムの一部、或いはその組み合わせの何れかである場合がある。さらに、様々な周辺装置は、更なるデータストレージユニット及びプリンティングユニットのようなコンピュータプラットフォームに接続される場合がある。

20

30

【 0 0 8 5 】

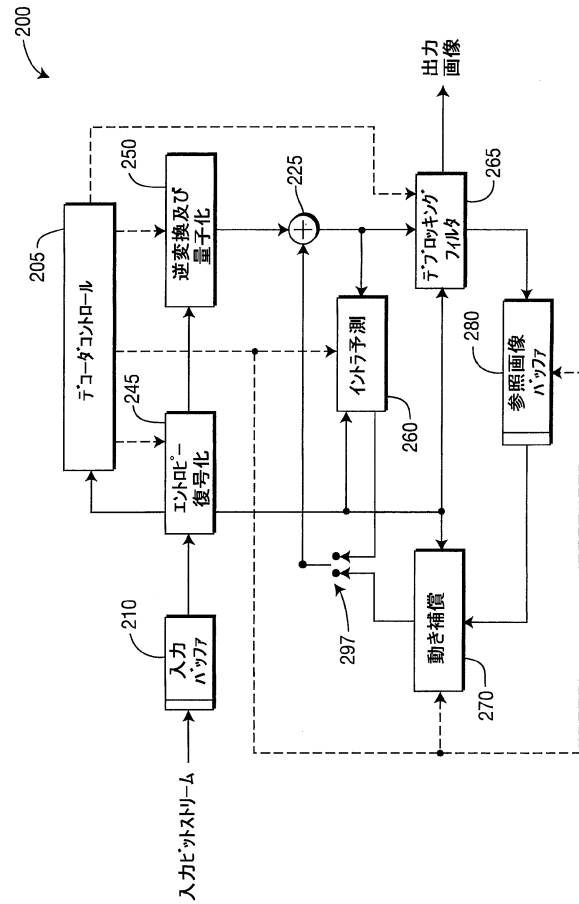
添付図面に示される構成システムコンポーネント及び方法の幾つかはソフトウェアで好適に実現されるので、システムコンポーネント又はプロセスの機能ブロック間の実際の接続は、本発明がプログラムされるやり方に依存して異なることを理解されたい。本実施の形態での教示が与えられると、当業者であれば、本発明のこれらの実現又はコンフィギュレーション、或いは類似の実現又はコンフィギュレーションを考えることができる。

【 0 0 8 6 】

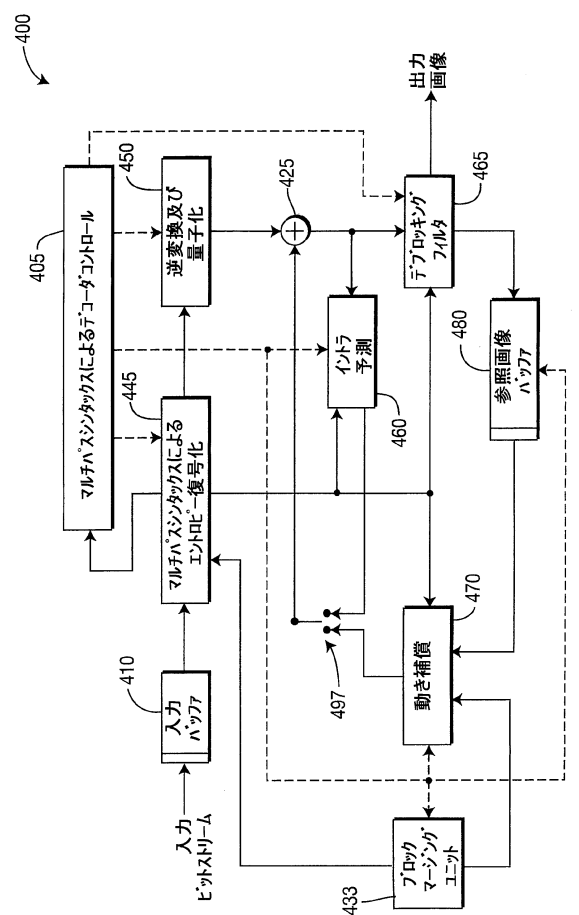
例示的な実施の形態は添付図面を参照して本実施の形態で記載されたが、本発明はそれら正確な実施の形態に限定されないこと、及び様々な変形及び変更が本発明の範囲又は精神から逸脱することなしに当業者により実施される場合があることを理解されたい。全ての係る変形及び変更は、特許請求の範囲に述べたように本発明の範囲に含まれることが意図される。

40

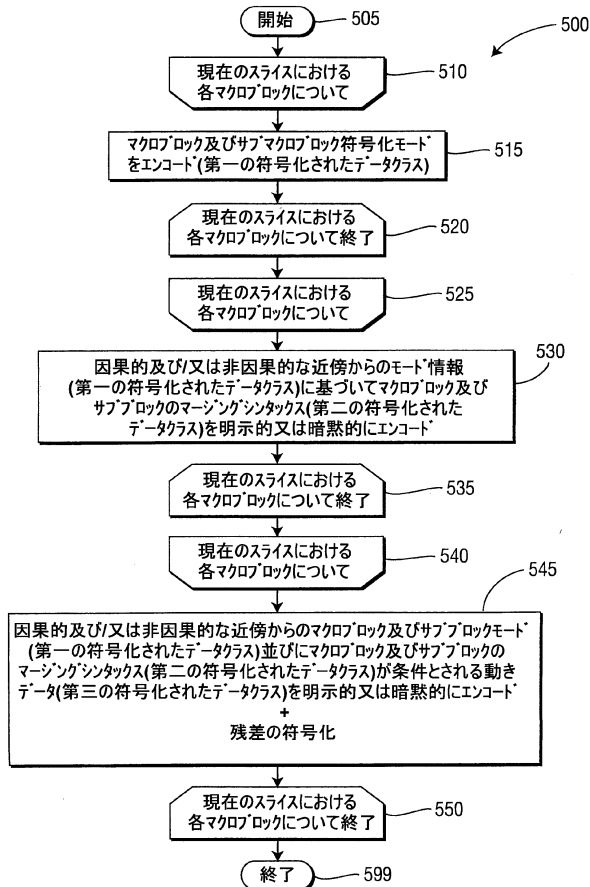
【 図 2 】



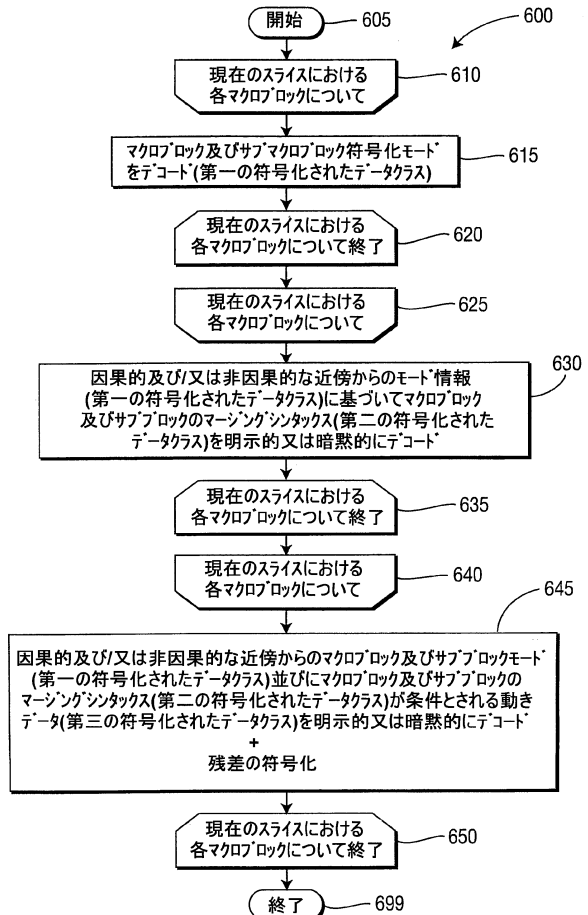
【 図 4 】



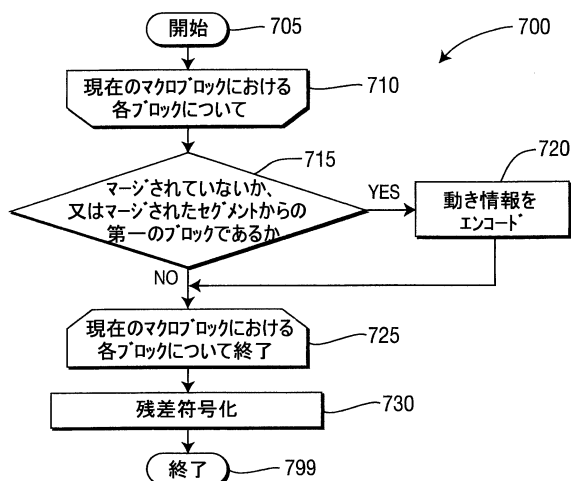
【図 5】



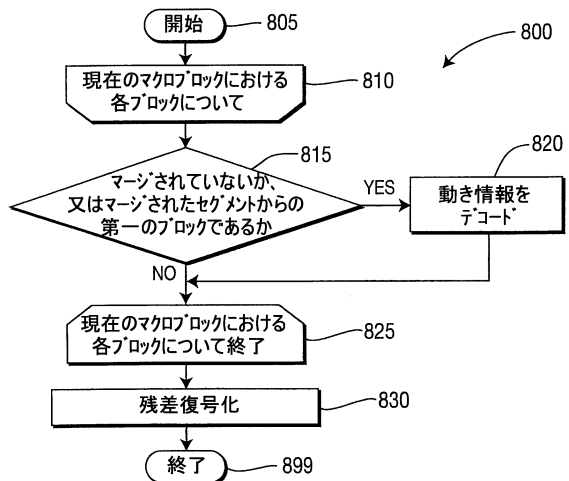
【図 6】



【図 7】



【図 8】



フロントページの続き

- (72)発明者 ディヴォラ エスコダ, オスカー
アメリカ合衆国, ニュージャージー州 08540, プリンストン, セイアー・ドライヴ 120
1
- (72)発明者 イン, ペン
アメリカ合衆国, ニュージャージー州 08550, ウエスト・ウィンザー, ウォーウィック・ロ
ード 65
- (72)発明者 パンディット, パーヴィン, ピパス
アメリカ合衆国, ニュージャージー州 08823, フランクリン・パーク, ペア・トゥリー・レ
ーン 23

審査官 岩井 健二

- (56)参考文献 特開2007-116351(JP, A)
特表2005-524319(JP, A)
国際公開第2008/127597(WO, A2)
国際公開第2008/027192(WO, A2)
Raffaele De Forni and David S. Taubman, On the Benefits of Leaf Merging in Quad-Tree M
otion Models, IEEE International Conference on Image Processing (ICIP 2005), IEEE, 2
005年 9月11日, Volume 2, pp.11 - 858-861

- (58)調査した分野(Int.Cl., DB名)
H04N 19/00 - 19/98