

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成18年3月9日(2006.3.9)

【公開番号】特開2004-7424(P2004-7424A)

【公開日】平成16年1月8日(2004.1.8)

【年通号数】公開・登録公報2004-001

【出願番号】特願2003-39934(P2003-39934)

【国際特許分類】

<i>H 01 P</i>	<i>3/08</i>	<i>(2006.01)</i>
<i>H 01 P</i>	<i>1/203</i>	<i>(2006.01)</i>
<i>H 01 P</i>	<i>5/18</i>	<i>(2006.01)</i>
<i>H 01 P</i>	<i>11/00</i>	<i>(2006.01)</i>
<i>H 05 K</i>	<i>1/02</i>	<i>(2006.01)</i>

【F I】

<i>H 01 P</i>	<i>3/08</i>	
<i>H 01 P</i>	<i>1/203</i>	
<i>H 01 P</i>	<i>5/18</i>	<i>F</i>
<i>H 01 P</i>	<i>11/00</i>	<i>G</i>
<i>H 01 P</i>	<i>11/00</i>	<i>K</i>
<i>H 05 K</i>	<i>1/02</i>	<i>P</i>

【手続補正書】

【提出日】平成18年1月24日(2006.1.24)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

図1及び図2において、シリコン基板1には所定の深さを有する逆矩形錐台形状の凹部1aが形成され、当該凹部1aの表面に、並びにその表面から例えば符号2aで示すごとくシリコン基板1の表面に延在して、インダクタデバイスのQ値を上げるために、Auにてなる接地導体膜2が形成されている。シリコン基板1及びその凹部1aの直上であって空隙20を介して、Si<sub>x</sub>N<sub>y</sub>(0 < x < 3, 2 < y < 5)にてなる誘電体支持膜3が形成され、さらに、当該誘電体支持膜3上にAuにてなるミアンダ形状のストリップ導体であって、高周波においてインダクタを構成する配線導体膜4が形成されている。当該配線導体膜4の一端4aは他の高周波回路と接続される端子として形成され、その他端4bの位置において、誘電体支持膜3をその厚さ方向に貫通するスルーホール5にスルーホール導体5cが充填され、これにより、当該他端4bは、スルーホール導体5cを介して、その直下の接地導体膜2aに接続されて接地される。すなわち、当該インダクタデバイスの一端は接地されている。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

以上の実施の形態1においては、シリコン基板1を用いているが、本発明はこれに限らず、その他の半導体基板や、ガラス基板などの誘電体基板を用いてもよい。また、上記の

誘電体支持膜3の材料はSi<sub>x</sub>N<sub>y</sub>に限定するものでなく、誘電体支持膜3をシリコン酸化膜やポリイミド膜などで形成してもよい。さらに、配線導体膜4や接地導体膜2の材料はAuに限らず、Cuなどの低い抵抗値を有する金属導体膜であればよい。これらの変形例については、他の実施の形態においても適用することが可能である。

#### 【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0081

【補正方法】変更

【補正の内容】

#### 【0081】

まず最初に、シリコン基板101と誘電体支持膜105との構造体の製造工程について、図30及び図31を参照して説明する。まず、図30(a)に示すように、例えばチヨク<sub>ク</sub>ラルスキーフ法などの公知の方法を用いて、上表面が平坦化されたシリコン基板101を形成する。次いで、図30(b)に示すように、シリコン基板101の表面上に、例えばフォトリソグラフィ法などを用いて、感光樹脂等のレジスト又はSiO<sub>2</sub>膜からなるマスクパターン層113を形成する。そして、図30(c)に示すように、例えばKOHなどのアルカリ水溶液を用いて、シリコン基板101の表面を6μmの深さまでエッティングし、逆矩形錐台形状の凹部103を形成する。さらに、図30(d)に示すように、スパッタリング法と写真製版法を用いてAuからなる接地導体膜104を、凹部103の表面全体に、かつ凹部103の斜面を介してシリコン基板101の一部に延在するように形成する。また、図30(e)に示すように、レジスト犠牲層114を凹部103内に充填した後、当該レジスト犠牲層114の露出面が接地導体膜104のシリコン基板101の表面に延在した面と同一平面になるように、CMP法を用いてレジスト犠牲層114を平坦化する。

#### 【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0084

【補正方法】変更

【補正の内容】

#### 【0084】

次いで、シリコン基板102の製造工程について、図32(a)乃至図32(d)を参照して以下に説明する。なお、図32(a)乃至図32(d)においては、シリコン基板101との配置関係で、上下反転して図示しているが、実際の製造工程では、上下反転したシリコン基板102に対して処理を実行した後、シリコン基板101と接合する直前に、シリコン基板102を上下反転してシリコン基板101に接合する。