



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0141925
(43) 공개일자 2016년12월12일

(51) 국제특허분류(Int. Cl.)

H01L 33/10 (2010.01)

(52) CPC특허분류

H01L 33/10 (2013.01)

H01L 2924/12041 (2013.01)

(21) 출원번호 10-2015-0077462

(22) 출원일자 2015년06월01일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 삼성로 129 (매탄동)

(72) 발명자

김명하

경기도 화성시 노작로3길 11 202호 (반송동)

임찬목

경기도 성남시 분당구 수내로 201 401동 203호 (분당동, 샛별마을삼부아파트)

(74) 대리인

특허법인씨엔에스

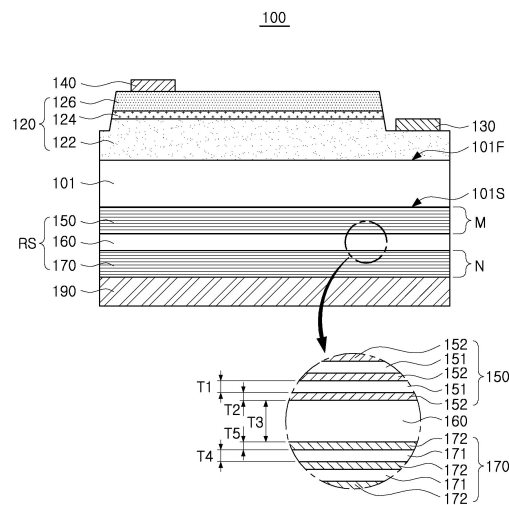
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 반도체 발광소자

(57) 요약

본 발명의 실시예에 따른 반도체 발광소자는, 서로 대향하는 제1 및 제2 면을 갖는 기관, 기관의 제1 면 상에 배치되며, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물, 및 기관의 제2 면 상에 순차적으로 배치되는 제1 브래그층, 분리층 및 제2 브래그층을 포함하는 반사부를 포함한다. 제1 및 제2 브래그층들 각각은 서로 다른 굴절률을 가지며 교대로 적층된 복수의 층들을 포함하고, 분리층은 각각의 복수의 층들보다 두꺼운 두께를 갖는다.

대표도 - 도1



명세서

청구범위

청구항 1

서로 대향하는 제1 및 제2 면을 갖는 기판;

상기 기판의 상기 제1 면 상에 배치되며, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물; 및

상기 기판의 상기 제2 면 상에 순차적으로 배치되는 제1 브래그층, 분리층 및 제2 브래그층을 포함하는 반사부를 포함하고,

상기 제1 및 제2 브래그층들 각각은 서로 다른 굴절률을 가지며 교대로 적층된 복수의 층들을 포함하고, 상기 분리층은 각각의 상기 복수의 층들보다 두꺼운 두께를 갖는 반도체 발광소자.

청구항 2

제1 항에 있어서,

상기 분리층은 상기 기판의 상기 제2 면에 수직한 방향에서 상기 제1 브래그층과 상기 제2 브래그층의 사이에 배치되는 반도체 발광소자.

청구항 3

제1 항에 있어서,

상기 제1 브래그층은 제1 굴절률을 갖는 제1 층 및 상기 제1 굴절률보다 높은 제2 굴절률을 갖는 제2 층을 포함하며, 상기 제2 브래그층은 제3 굴절률을 갖는 제3 층 및 상기 제3 굴절률보다 높은 제4 굴절률을 갖는 제4 층을 포함하고,

상기 분리층은 상기 제2 굴절률 및 상기 제4 굴절률보다 낮은 굴절률을 갖는 반도체 발광소자.

청구항 4

제3 항에 있어서,

상기 분리층은 상기 제1 층 또는 상기 제3 층과 동일한 물질을 포함하는 반도체 발광소자.

청구항 5

제3 항에 있어서,

상기 분리층은 상기 제2 층과 상기 제4 층의 사이에서 상기 제2 층 및 상기 제4 층과 접하도록 배치되는 반도체 발광소자.

청구항 6

제1 항에 있어서,

상기 분리층은 $0.8 \lambda/n$ 내지 $1.5 \lambda/n$ 의 범위의 두께(여기서, λ 는 광 파장, n 은 굴절률임)를 갖는 반도체 발

광소자.

청구항 7

제1 항에 있어서,

상기 복수의 층들 각각은 $0.2 \lambda/n$ 내지 $0.6 \lambda/n$ 의 범위의 두께(여기서, λ 는 광 파장, n 은 굴절률)를 갖는 반도체 발광소자.

청구항 8

제1 항에 있어서,

상기 복수의 층들은 상기 반사부 내에서 일정한 두께를 갖는 반도체 발광소자.

청구항 9

제1 항에 있어서,

상기 복수의 층들은 상기 기판으로부터 멀어질수록 두께가 증가하는 반도체 발광소자.

청구항 10

제9 항에 있어서,

상기 제1 브래그층을 이루는 상기 복수의 층들의 수가 상기 제2 브래그층을 이루는 상기 복수의 층들의 수보다 많은 반도체 발광소자.

청구항 11

제1 항에 있어서,

상기 복수의 층들은 상기 기판으로부터 멀어질수록 두께가 감소하는 반도체 발광소자.

청구항 12

제11 항에 있어서,

상기 제1 브래그층을 이루는 상기 복수의 층들의 수가 상기 제2 브래그층을 이루는 상기 복수의 층들의 수보다 적은 반도체 발광소자.

청구항 13

제1 항에 있어서,

상기 분리층은 1 내지 1.5의 범위의 굴절률을 갖는 반도체 발광소자.

청구항 14

제1 항에 있어서,

상기 제1 및 제2 브래그층들은 서로 다른 파장 영역의 광을 반사하는 반도체 발광소자.

청구항 15

제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물; 및

상기 발광구조물의 일 면 상에 배치되며, $0.8 \lambda/n$ 보다 큰 두께(여기서, λ 는 광 파장, n 은 굴절률)를 갖는 적어도 하나의 분리층 및 상기 적어도 하나의 분리층에 의해 서로 이격되어 배치되는 복수의 브래그층들을 포함하는 반도체 발광소자.

청구항 16

제15 항에 있어서,

상기 복수의 브래그층들 각각은 교대로 적층되며 제1 굴절률을 갖는 제1 층들 및 상기 제1 굴절률보다 높은 제2 굴절률을 갖는 제2 층들을 포함하고,

상기 분리층의 두께는 상기 제1 층들 및 상기 제2 층들 각각보다 큰 반도체 발광소자.

청구항 17

제16 항에 있어서,

상기 분리층의 굴절률은 상기 제2 굴절률보다 상기 제1 굴절률에 가까운 반도체 발광소자.

청구항 18

제16 항에 있어서,

상기 분리층은 상기 제2 층들 사이에 배치되는 반도체 발광소자.

청구항 19

제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물;

상기 발광구조물의 일 면 상에 배치되며, 서로 다른 굴절률을 가지며 교대로 적층된 복수의 층들을 포함하는 브래그층; 및

상기 브래그층 내에 삽입되어 상기 브래그층을 두 개 이상의 영역으로 분리하며, 각각의 상기 복수의 층들보다 두꺼운 두께를 갖는 분리층을 포함하는 반도체 발광소자.

청구항 20

제19 항에 있어서,

상기 브래그층 및 상기 분리층은 유전 물질로 이루어지는 반도체 발광소자.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 발광소자에 관한 것이다.

배경 기술

[0002] 반도체 발광소자는 전류가 가해지면 전자와 정공의 재결합 원리를 이용하여 광을 방출하며, 낮은 소비전력, 고 휘도, 소형화 등의 여러 장점 때문에 광원으로 널리 사용되고 있다. 특히, 질화물계 발광소자가 개발된 후에는 활용범위가 더욱 확대되어 백라이트 유닛, 가정용 조명장치, 자동차 조명 등으로 채용되고 있다.

[0003] 반도체 발광소자의 활용범위가 넓어짐에 따라 고전류/고출력 분야의 광원 분야로 그 활용범위가 확대되고 있다. 이와 같이 반도체 발광소자가 고전류/고출력 분야에서 요구됨에 따라 당 기술 분야에서는 발광 효율의 향상을 위한 연구가 계속되어 왔다. 특히, 외부 광추출 효율 향상을 위해, 반사기를 구비하는 반도체 발광소자 및 그 제조 기술이 제안되었다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 기술적 사상이 이루고자 하는 기술적 과제 중 하나는, 광추출 효율이 향상된 반도체 발광소자를 제공하는 것이다.

과제의 해결 수단

[0005] 본 발명의 일 실시예에 따른 반도체 발광소자는, 서로 대향하는 제1 및 제2 면을 갖는 기판, 상기 기판의 상기 제1 면 상에 배치되며, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물, 및 상기 기판의 상기 제2 면 상에 순차적으로 배치되는 제1 브래그층, 분리층 및 제2 브래그층을 포함하는 반사부를 포함하고, 상기 제1 및 제2 브래그층들 각각은 서로 다른 굴절률을 가지며 교대로 적층된 복수의 층들을 포함하고, 상기 분리층은 각각의 상기 복수의 층들보다 두꺼운 두께를 가질 수 있다.

[0006] 일 예로, 상기 분리층은 상기 기판의 상기 제2 면에 수직한 방향에서 상기 제1 브래그층과 상기 제2 브래그층의 사이에 배치될 수 있다.

[0007] 일 예로, 상기 제1 브래그층은 제1 굴절률을 갖는 제1 층 및 상기 제1 굴절률보다 높은 제2 굴절률을 갖는 제2 층을 포함하며, 상기 제2 브래그층은 제3 굴절률을 갖는 제3 층 및 상기 제3 굴절률보다 높은 제4 굴절률을 갖는 제4 층을 포함하고, 상기 분리층은 상기 제2 굴절률 및 상기 제4 굴절률보다 낮은 굴절률을 가질 수 있다.

[0008] 일 예로, 상기 분리층은 상기 제1 층 또는 상기 제3 층과 동일한 물질을 포함할 수 있다.

[0009] 일 예로, 상기 분리층은 상기 제2 층과 상기 제4 층의 사이에서 상기 제2 층 및 상기 제4 층과 접하도록 배치될 수 있다.

[0010] 일 예로, 상기 분리층은 $0.8 \lambda/n$ 내지 $1.5 \lambda/n$ 의 범위의 두께(여기서, λ 는 광 파장, n 은 굴절률)를 가질 수 있다.

[0011] 일 예로, 상기 복수의 층들 각각은 $0.2 \lambda/n$ 내지 $0.6 \lambda/n$ 의 범위의 두께(여기서, λ 는 광 파장, n 은 굴절률)를 가질 수 있다.

[0012] 일 예로, 상기 복수의 층들은 상기 반사부 내에서 일정한 두께를 가질 수 있다.

[0013] 일 예로, 상기 복수의 층들은 상기 기판으로부터 멀어질수록 두께가 증가할 수 있다.

[0014] 일 예로, 상기 제1 브래그층을 이루는 상기 복수의 층들의 수가 상기 제2 브래그층을 이루는 상기 복수의 층들의 수보다 많을 수 있다.

[0015] 일 예로, 상기 복수의 층들은 상기 기판으로부터 멀어질수록 두께가 감소할 수 있다.

[0016] 일 예로, 상기 제1 브래그층을 이루는 상기 복수의 층들의 수가 상기 제2 브래그층을 이루는 상기 복수의 층들

의 수보다 적을 수 있다.

- [0017] 일 예로, 상기 분리층은 1 내지 1.5의 범위의 굴절률을 가질 수 있다.
- [0018] 일 예로, 상기 제1 및 제2 브래그층들은 서로 다른 파장 영역의 광을 반사할 수 있다.
- [0019] 본 발명의 일 실시예에 따른 반도체 발광소자는, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물, 및 상기 발광구조물의 일 면 상에 배치되며, $0.8 \lambda/n$ 보다 큰 두께(여기서, λ 는 광 파장, n 은 굴절률)를 갖는 적어도 하나의 분리층 및 상기 적어도 하나의 분리층에 의해 서로 이격되어 배치되는 복수의 브래그층들을 포함하는 반사부를 포함할 수 있다.
- [0020] 일 예로, 상기 복수의 브래그층들 각각은 교대로 적층되며 제1 굴절률을 갖는 제1 층들 및 상기 제1 굴절률보다 높은 제2 굴절률을 갖는 제2 층들을 포함하고, 상기 분리층의 두께는 상기 제1 층들 및 상기 제2 층들 각각보다 클 수 있다.
- [0021] 일 예로, 상기 분리층의 굴절률은 상기 제2 굴절률보다 상기 제1 굴절률에 가까울 수 있다.
- [0022] 일 예로, 상기 분리층은 상기 제2 층들 사이에 배치될 수 있다.
- [0023] 본 발명의 일 실시예에 따른 반도체 발광소자는, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물, 상기 발광구조물의 일 면 상에 배치되며, 서로 다른 굴절률을 가지며 교대로 적층된 복수의 층들을 포함하는 브래그층, 및 상기 브래그층 내에 삽입되어 상기 브래그층을 두 개 이상의 영역으로 분리하며, 각각의 상기 복수의 층들보다 두꺼운 두께를 갖는 분리층을 포함할 수 있다.
- [0024] 일 예로, 상기 브래그층 및 상기 분리층은 유전 물질로 이루어질 수 있다.

발명의 효과

- [0025] 분리층을 포함하는 반사부를 배치함으로써, 광추출 효율이 향상된 반도체 발광소자가 제공될 수 있다.
- [0026] 본 발명의 다양하면서도 유익한 장점과 효과는 상술한 내용에 한정되지 않으며, 본 발명의 구체적인 실시예를 설명하는 과정에서 보다 쉽게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0027] 도 1은 본 발명의 일 실시예에 따른 반도체 발광소자의 개략적인 단면도이다.
- 도 2 및 도 3은 본 발명의 일 실시예에 따른 반사부의 개략적인 단면도들이다.
- 도 4는 본 발명의 일 실시예에 따른 반도체 발광소자의 특성을 설명하기 위한 그래프이다.
- 도 5 내지 도 7은 본 발명의 일 실시예에 따른 반도체 발광소자의 개략적인 단면도들이다.
- 도 8 및 도 9는 본 발명의 일 실시예에 따른 반도체 발광소자를 패키지에 적용한 예를 나타낸다.
- 도 10은 본 발명의 일 실시예에 따른 백라이트 유닛의 개략적인 단면도이다.
- 도 11은 본 발명의 일 실시예에 따른 백라이트 유닛의 개략적인 단면도이다.
- 도 12는 본 발명의 일 실시예에 따른 조명 장치로서 통신 모듈을 포함하는 램프를 개략적으로 나타내는 분해 사시도이다.
- 도 13은 본 발명의 일 실시예에 따른 조명 장치로서 바(bar) 타입의 램프를 개략적으로 나타내는 분해 사시도이다.
- 도 14는 본 발명의 일 실시예에 따른 광원 모듈이 채용된 조명 장치를 개략적으로 나타낸다.

발명을 실시하기 위한 구체적인 내용

- [0028] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예들을 다음과 같이 설명한다.

- [0029] 본 발명의 실시예는 여러 가지 다른 형태로 변형되거나 여러 가지 실시예가 조합될 수 있으며, 본 발명의 범위가 이하 설명하는 실시예로 한정되는 것은 아니다. 또한, 본 발명의 실시예는 당해 기술분야에서 평균적인 지식을 가진 자에게 본 발명을 더욱 완전하게 설명하기 위해서 제공되는 것이다. 따라서, 도면에서의 요소들의 형상 및 크기 등은 보다 명확한 설명을 위해 과장될 수 있으며, 도면 상의 동일한 부호로 표시되는 요소는 동일한 요소이다.
- [0030] 본 명세서에서 사용된 용어는 특정 실시예를 설명하기 위해 사용된 것이며, 본 발명을 한정하기 위한 것이 아니다. 단수의 표현은 문맥상 명백하게 다르게 지적하는 것이 아니라면, 복수의 표현을 포함한다. 본 명세서에서 사용되는 경우 "포함하다", "구비하다", 또는 "가지다" 등과 같은 용어는 명세서에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들의 조합이 존재함을 특정하려는 것이며, 하나 이상의 다른 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들의 조합의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 해석되어야 한다. 용어 "및/또는"은 해당 열거된 항목 중 어느 하나 및 하나 이상의 모든 조합을 포함한다.
- [0031] 본 명세서에서 제1, 제2 등의 용어가 다양한 부재, 부품, 영역, 층들 및/또는 부분들을 설명하기 위하여 사용되지만, 이들 부재, 부품, 영역, 층들 및/또는 부분들은 이들 용어에 의해 한정되어서는 안됨은 자명하다. 이들 용어는 하나의 부재, 부품, 영역, 층 또는 부분을 다른 영역, 층 또는 부분과 구별하기 위하여만 사용된다. 따라서, 이하 상술할 제1 부재, 부품, 영역, 층 또는 부분은 본 발명의 가르침으로부터 벗어나지 않고서도 제2 부재, 부품, 영역, 층 또는 부분을 지칭할 수 있다.
- [0032] 도 1은 본 발명의 일 실시예에 따른 반도체 발광소자의 개략적인 단면도이다.
- [0033] 도 1을 참조하면, 반도체 발광소자(100)는 제1 및 제2 면(101F, 101S)을 갖는 기판(101), 기판(101)의 제1 면(101F) 상에 배치된 발광구조물(120) 및 기판(101)의 제2 면(101S) 상에 배치된 반사부(RS)를 포함한다. 발광구조물(120)은 제1 도전형 반도체층(122), 활성층(124) 및 제2 도전형 반도체층(126)을 포함하고, 반사부(RS)는 제1 및 제2 브래그층(150, 170) 및 분리층(160)을 포함할 수 있다. 또한, 반도체 발광소자(100)는, 전극 구조인 제1 및 제2 전극(130, 140) 및 반사부(RS)의 하부에 배치되는 금속층(190)을 더 포함할 수 있다.
- [0034] 기판(101)은 반도체 성장용 기판으로 제공될 수 있다. 기판(101)은 사파이어, SiC, MgAl₂O₄, MgO, LiAlO₂, LiGaO₂, GaN 등과 같이 절연성, 도전성, 반도체 물질을 이용할 수 있다. 사파이어의 경우, 육각-롬보형(Hexa-Rhombo, R3c) 대칭성을 갖는 결정체로서 c축 및 a축 방향의 격자상수가 각각 13.001 Å 과 4.758 Å 이며, C(0001)면, A(11-20)면, R(1-102)면 등을 갖는다. 이 경우, 상기 C면은 비교적 질화물 박막의 성장이 용이하며, 고온에서 안정하기 때문에 질화물 성장용 기판으로 주로 사용된다. 특히, 본 실시예에서, 기판(101)은 투광성 기판일 수 있다.
- [0035] 한편, 도면에는 도시되지 않았으나, 기판(101)의 제1 면(101F), 즉, 반도체층들의 성장면에는 다수의 요철 구조가 형성될 수 있으며, 이러한 요철 구조에 의하여 발광구조물(120)을 이루는 반도체층들의 결정성과 발광 효율 등이 향상될 수 있다.
- [0036] 일 실시예에서, 기판(101) 상에는 발광구조물(120)을 이루는 반도체층들의 결정성을 향상시키기 위한 버퍼층이 더 배치될 수 있다. 상기 버퍼층은 예를 들어, 도핑 없이 저온에서 성장된 알루미늄 갈륨 질화물(Al_xGa_{1-x}N)로 이루어질 수 있다.
- [0037] 일 실시예에서, 기판(101)은 제거되어 생략될 수도 있다. 이 경우, 반사부(RS)가 발광구조물(120)과 접촉되도록 배치될 수 있다.
- [0038] 발광구조물(120)은 제1 도전형 반도체층(122), 활성층(124) 및 제2 도전형 반도체층(126)을 포함할 수 있다. 제1 및 제2 도전형 반도체층(122, 126)은 각각 n형 및 p형 불순물이 도핑된 반도체로 이루어질 수 있으나, 이에 한정되지 않고 반대로 각각 p형 및 n형 반도체로 이루어질 수도 있다. 제1 및 제2 도전형 반도체층(122, 126)은 질화물 반도체, 예컨대, Al_xIn_yGa_{1-x-y}N(0≤x≤1, 0≤y≤1, 0≤x+y≤1)의 조성을 갖는 물질로 이루어질 수 있으며, 각각의 층은 단일층으로 이루어질 수도 있지만, 도핑 농도, 조성 등의 특성이 서로 다른 복수의 층을 구비할 수도 있다. 다만, 제1 및 제2 도전형 반도체층(122, 126)은 질화물 반도체 외에도 AlInGaP나 AlInGaAs 계

열의 반도체를 이용할 수도 있을 것이다. 본 실시예에서, 제1 도전형 반도체층(122)은 예를 들어, 실리콘(Si) 또는 탄소(C)가 도핑된 n형 갈륨 질화물(n-GaN)이고, 제2 도전형 반도체층(126)은 마그네슘(Mg) 또는 아연(Zn)이 도핑된 p형 갈륨 질화물(p-GaN)일 수 있다.

[0039] 제1 및 제2 도전형 반도체층(122, 126)의 사이에 배치된 활성층(124)은 전자와 정공의 재결합에 의해 소정의 에너지를 갖는 광을 방출하며, 인듐 갈륨 질화물(InGaN) 등의 단일 물질로 이루어진 층일 수도 있으나, 양자장벽 층과 양자우물층이 서로 교대로 배치된 단일(SQW) 또는 다중 양자우물(MQW) 구조, 예컨대, 질화물 반도체일 경우, 갈륨 질화물(GaN)/인듐 갈륨 질화물(InGaN) 구조가 사용될 수 있다. 활성층(124)이 인듐 갈륨 질화물(InGaN)을 포함하는 경우, 인듐(In)의 함량을 증가시킴으로써 격자 부정합에 의한 결정 결함이 감소될 수 있으며, 반도체 발광소자(100)의 내부 양자 효율이 증가될 수 있다. 또한, 활성층(144) 내의 인듐(In)의 함량에 따라, 발광 파장이 조절될 수 있다.

[0040] 제1 및 제2 전극(130, 140)은 각각 제1 및 제2 도전형 반도체층(122, 126) 상에 배치되어 전기적으로 접속될 수 있다. 제1 및 제2 전극(130, 140)은 도전성 물질의 단일층 또는 다층 구조로 이루어질 수 있다. 예컨대, 제1 및 제2 전극(130, 140)은 금(Au), 은(Ag), 구리(Cu), 아연(Zn), 알루미늄(Al), 인듐(In), 티타늄(Ti), 실리콘(Si), 게르마늄(Ge), 주석(Sn), 마그네슘(Mg), 탄탈륨(Ta), 크롬(Cr), 텅스텐(W), 루테튬(Ru), 로듐(Rh), 이리듐(Ir), 니켈(Ni), 팔라듐(Pd), 백금(Pt) 등의 물질 또는 그 합금 중 하나 이상을 포함할 수 있다. 일 실시예에서, 제1 및 제2 전극(130, 140) 중 적어도 하나는 투명 전극일 수 있으며, 예를 들어, ITO(Indium tin Oxide), AZO(Aluminium Zinc Oxide), IZO(Indium Zinc Oxide), 아연 산화물(ZnO), GZO(ZnO:Ga), 인듐 산화물(In₂O₃), 주석 산화물(SnO₂), 카드뮴 산화물(CdO), 카드뮴 주석 산화물(CdSnO₄), 또는 갈륨 산화물(Ga₂O₃)일 수 있다.

[0041] 도 1에 도시된 제1 및 제2 전극(130, 140)의 위치 및 형상은 일 예이며, 실시예에 따라 다양하게 변화될 수 있다. 일 실시예에서, 오믹전극층이 제2 도전형 반도체층(126) 상에 더 배치될 수 있으며, 상기 오믹전극층은 예를 들어, 고농도의 p형 불순물을 포함하는 p-GaN을 포함할 수 있다. 또는, 상기 오믹전극층은 금속 물질 또는 투명 전도성 산화물로 형성될 수 있다.

[0042] 반사부(RS)는, 기관(101)에서 발광구조물(120)이 배치되는 제1 면(101F)에 대향하는 제2 면(101S) 상에 배치되며, 제1 및 제2 브래그층(150, 170) 및 분리층(160)을 포함할 수 있다. 반사부(RS)는 활성층(124)으로부터 생성된 빛 중 기관(101)을 투과하여 진행하는 광을 발광구조물(120)의 상부를 향하여 리디렉션(redirection)하기 위한 반사 구조물일 수 있다. 본 실시예의 반사부(RS)는 분리부(160)가 제1 및 제2 브래그층(150, 170)의 사이에 배치됨으로써, 반사 효율을 더욱 향상시킬 수 있다. 이에 대해서는 하기에 도 4를 참조하여 더욱 상세히 설명한다.

[0043] 제1 및 제2 브래그층(150, 170)은 분산 브래그 반사층(Distributed Bragg Reflector, DBR)일 수 있다. 제1 및 제2 브래그층(150, 170)은 서로 다른 굴절률을 가지며 교대로 적층된 복수의 층들로 이루어질 수 있다. 제1 브래그층(150)은 저굴절률층인 제1 층(151) 및 고굴절률층인 제2 층(152)을 포함할 수 있으며, 제2 브래그층(170)은 저굴절률층인 제3 층(171) 및 고굴절률층인 제4 층(172)을 포함할 수 있다. 제1 및 제2 층(151, 152)과 제3 및 제4 층(171, 172)은 각각 적어도 1회 교대하여 배치될 수 있으며, 제1 및 제2 브래그층(150, 170)은 각각 두 층 이상의 제1 내지 제4 층(151, 152, 171, 172)이 교대하여 배치된 구조뿐만 아니라, 각각 한 층의 제1 내지 제4 층(151, 152, 171, 172)이 1회 교대하여 배치된 구조를 가질 수도 있다.

[0044] 제1 및 제2 브래그층(150, 170)은 유전물질로 이루어질 수 있다. 제1 층(151) 및 제3 층(171)은 예를 들어, SiO₂ (굴절률: 약 1.46), Al₂O₃ (굴절률: 약 1.68) 및 MgO(굴절률: 약 1.7) 중 어느 하나의 물질을 포함할 수 있으며, 제1 층(151) 및 제3 층(171)은 동일한 물질로 이루어질 수도 있다. 제2 층(152) 및 제4 층(172)은 예를 들어, TiO₂(굴절률: 약 2.3), Ta₂O₅(굴절률: 약 1.8), ITO(굴절률: 약 2.0), ZrO₂(굴절률: 약 2.05) 및 Si₃N₄를 (굴절률: 약 2.02) 중 어느 하나의 물질을 포함할 수 있으며, 제2 층(152) 및 제4 층(172)은 동일한 물질로 이루어질 수도 있다.

[0045] 제1 내지 제4 층(151, 152, 171, 172)은 예를 들어, 활성층(124)에서 생성되는 빛의 파장을 λ 라고 하고 n을 해당 층의 굴절률이라 할 때, $0.2 \lambda/n$ 내지 $0.6 \lambda/n$ 의 범위의 두께, 예를 들어 $\lambda/4n$ 의 두께를 갖도록 형성될

수 있으나 이에 한정되지는 않는다. 본 실시예에서, 제1 및 제2 층(151, 152)은 제1 브래그층(150) 내에서 일정한 두께를 가질 수 있으며, 제3 및 제 4층(171, 172)은 제2 브래그층(170) 내에서 일정한 두께를 가질 수 있다. 제1 층(151)의 두께(T1)는 제2 층(151)의 두께(T2)보다 두꺼울 수 있으며, 제3 층(171)의 두께(T4)는 제4 층(172)의 두께(T5)보다 두꺼울 수 있으나 이에 한정되지는 않는다.

[0046] 분리층(160)은 제1 및 제2 브래그층(150, 170)의 사이에 배치될 수 있으며, 제1 및 제2 브래그층(150, 170)의 반사율을 향상시키는 역할을 수행할 수 있다. 분리층(160)에 의해, 기관(101)의 제2 면(101S)에 수직인 방향에서 제1 및 제2 브래그층(150, 170)이 서로 이격되어 배치될 수 있다. 특히, 분리층(160)은 제1 및 제2 브래그층(150, 170)의 고굴절률층인 제2 층(152)과 제4 층(172)의 사이에서 제2 층(152) 및 제4 층(172)과 접하여 배치될 수 있다.

[0047] 분리층(160)은 상대적으로 낮은 굴절률을 갖는 유전 물질을 포함할 수 있으며, 예를 들어 1 내지 1.5의 범위의 굴절률을 가질 수 있다. 분리층(160)은 고굴절률층인 제2 층(152)과 제4 층(172)보다 낮은 굴절률을 가질 수 있으며, 저굴절률층인 제1 층(151) 또는 제3 층(171)과 동일하거나 유사한, 예를 들어, 10 % 이내의 범위의 굴절률을 가질 수 있다. 예를 들어, 분리층(160)은 SiO_2 , Al_2O_3 및 MgO 중 어느 하나의 물질을 포함할 수 있으며, 제1 층(151) 또는 제3 층(171)과 동일한 물질로 이루어질 수도 있다.

[0048] 분리층(160)은 활성층(124)에서 생성되는 빛의 파장을 λ 라고 하고 n 을 해당 층의 굴절률이라 할 때, $0.8 \lambda/n$ 내지 $1.5 \lambda/n$ 의 범위의 두께를 가질 수 있다. 상기 범위보다 작은 두께를 갖는 경우, 반사율을 상승하는 효과가 크지 않을 수 있으며, 상기 범위보다 두꺼운 두께를 갖는 경우, 공정 효율 및 방열 특성이 감소될 수 있다. 분리층(160)의 두께(T3)는 제1 내지 제4 층(151, 152, 171, 172) 각각의 두께(T1, T2, T4, T5)보다 클 수 있다.

[0049] 반사부(RS)를 이루는 제1 및 제2 브래그층(150, 170)은 각각 서로 동일하거나 다른 파장 영역의 광을 반사하도록 설계될 수 있다. 일 실시예에서, 제1 및 제2 브래그층(150, 170)은 동일한 구조를 가질 수 있다. 제1 브래그층(150)이 총 M 개의 제1 및 제2 층(151, 152)으로 이루어지고, 제2 브래그층(170)이 총 N 개의 제3 및 제4 층(171, 172)으로 이루어진 경우, M과 N은 동일하거나 다를 수 있다. 따라서, 분리층(160)을 중심으로 상부의 제1 브래그층(150)의 두께와 하부의 제2 브래그층(170)의 두께도 다양하게 선택될 수 있다.

[0050] 반사부(RS)는 활성층(124)에서 생성된 빛의 파장에 대해서 약 95% 이상의 높은 반사율을 갖도록 제1 내지 제4 층(151, 152, 171, 172) 및 분리층(160)의 굴절률과 두께가 선택되어 설계될 수 있다. 또한, 높은 반사율을 확보할 수 있도록 제1 내지 제4 층(151, 152, 171, 172)의 반복 횟수가 결정될 수 있다.

[0051] 본 실시예에서, 반사부(RS)는 기관(101)의 제2 면(101S) 상에 배치되지만, 반사부(RS)의 위치는 실시예에 따라 다양하게 변경될 수 있다. 예를 들어, 일 실시예에서, 반사부(RS)는 기관(101)의 제1 면(101F) 상에서, 기관(101)과 발광구조물(120)의 사이에 배치될 수도 있을 것이다.

[0052] 금속층(190)은 반사부(RS)의 하부에 배치되며, 반사부(RS)와 결합되어 반사 성능을 더욱 향상시킬 수 있다. 또한, 금속층(190)은 반도체 발광소자(100)가 패키지 기관 등에 실장될 때 반사부(RS)를 보호하는 역할을 할 수 있다. 금속층(190)은 알루미늄(Al), 은(Ag), 니켈(Ni), 로듐(Rh), 팔라듐(Pd), 이리듐(Ir), 루테튬(Ru), 마그네슘(Mg), 아연(Zn), 백금(Pt), 금(Au) 또는 이의 합금을 포함할 수 있다. 일 실시예에서, 금속층(190)은 생략되는 것도 가능하다.

[0053] 도 2 및 도 3은 본 발명의 일 실시예에 따른 반사부의 개략적인 단면도들이다. 도 2 및 도 3에서는 도 1의 반사부(RS)에 대응되는 구성을 도시한다.

[0054] 도 2를 참조하면, 반사부(RSa)는 제1 및 제2 브래그층(150a, 170a) 및 분리층(160a)을 포함할 수 있다. 제1 브래그층(150a)은 저굴절률층인 제1 층(151a) 및 고굴절률층인 제2 층(152a)을 포함할 수 있으며, 제2 브래그층(170a)은 저굴절률층인 제3 층(171a) 및 고굴절률층인 제4 층(172a)을 포함할 수 있다.

[0055] 본 실시예에서, 제1 내지 제4 층(151a, 152a, 171a, 172a)은 각각 기관(101)(도 1 참조)과 접하는 상부로부터

하부로 향할수록 두께가 증가할 수 있다. 또한, 제3 층(171a)은 제1 층(151a)과 연속적으로 두께가 증가할 수 있으며, 제4 층(172a)은 제2 층(152a)과 연속적으로 두께가 증가할 수 있다. 예를 들어, 입사되는 빛의 파장을 λ 라고 하고 n 을 해당 층의 굴절률이라 할 때, 제1 층(151a) 및 제3 층(171a)은 $0.2 \lambda/n$ 내지 $0.6 \lambda/n$ 의 범위에서 두께가 점차 증가될 수 있으며, 제2 층(152a) 및 제4 층(172a)도 $0.2 \lambda/n$ 내지 $0.6 \lambda/n$ 의 범위에서 두께가 점차 증가될 수 있다.

[0056] 구체적으로, 제1 브래그층(150a)에서 제1 및 제2 층(151a, 152a)의 상부에서의 두께(T6, T7)는 각각 하부에서의 두께(T8, T9)보다 작을 수 있다. 제2 브래그층(170a)에서 제3 및 제4 층(171a, 172a)의 상부에서의 두께(T10, T11)는 각각 하부에서의 두께(T12, T13)보다 작을 수 있다. 또한, 제3 및 제4 층(171a, 172a)의 상부에서의 두께(T10, T11)는 제1 및 제2 층(151a, 152a)의 하부에서의 두께(T8, T9)보다 클 수 있다.

[0057] 분리층(160b)은 제1 및 제2 브래그층(150a, 170a)의 사이에 배치될 수 있으며, 특히, 제1 및 제2 브래그층(150a, 170a)의 고굴절률층인 제2 층(152a)과 제4 층(172a)의 사이에 배치될 수 있다.

[0058] 분리층(160a)은 입사되는 빛의 파장을 λ 라고 하고 n 을 해당 층의 굴절률이라 할 때, $0.8 \lambda/n$ 내지 $1.5 \lambda/n$ 의 범위의 두께를 가질 수 있다. 분리층(160a)의 두께는 제1 내지 제4 층(151a, 152a, 171a, 172a) 중 가장 두꺼운 제3 및 제4 층(171a, 172a)의 하부에서의 두께(T12, T13)보다 클 수 있다.

[0059] 제1 브래그층(150a)은 총 M_a 개의 제1 및 제2 층(151a, 152a)으로 이루어지고, 제2 브래그층(170a)은 총 N_a 개의 제3 및 제4 층(171a, 172a)으로 이루어진 경우, M_a 는 N_a 보다 클 수 있다. 시뮬레이션 결과, 도 1과 같이 제1 내지 제4 층(151, 152, 171, 172)의 두께가 일정한 구조의 반사부(RS)에서는 $M:N$ 에 따른 반사율의 차이가 거의 없었으나, 본 실시예의 경우 $M_a:N_a$ 가 1보다 큰 경우 반사율의 개선되었다. 예를 들어, $M_a:N_a$ 는 4:1 이상일 수 있으며, 제1 내지 제4 층(151a, 152a, 171a, 172a) 및 분리층(160a)이 총 40개의 층으로 이루어지는 경우, 분리층(160a)은 상부로부터 33번째 또는 그 이후의 층이 될 수 있다.

[0060] 도 3을 참조하면, 반사부(RSb)는 제1 및 제2 브래그층(150b, 170b) 및 분리층(160b)을 포함할 수 있다. 제1 브래그층(150b)은 저굴절률층인 제1 층(151b) 및 고굴절률층인 제2 층(152b)을 포함할 수 있으며, 제2 브래그층(170b)은 저굴절률층인 제3 층(171b) 및 고굴절률층인 제4 층(172b)을 포함할 수 있다.

[0061] 본 실시예에서, 제1 내지 제4 층(151b, 152b, 171b, 172b)은 도 2의 실시예의 반사부(RSa)와 반대로, 각각 기판(101)(도 1 참조)과 접하는 상부로부터 하부로 향할수록 두께가 감소할 수 있다. 또한, 제3 층(171b)은 제1 층(151b)과 연속적으로 두께가 감소할 수 있으며, 제4 층(172b)은 제2 층(152b)과 연속적으로 두께가 감소할 수 있다.

[0062] 구체적으로, 제1 브래그층(150b)에서 제1 및 제2 층(151b, 152b)의 상부에서의 두께(T14, T15)는 각각 하부에서의 두께(T16, T17)보다 클 수 있다. 제2 브래그층(170b)에서 제3 및 제4 층(171b, 172b)의 상부에서의 두께(T18, T19)는 각각 하부에서의 두께(T20, T21)보다 클 수 있다. 또한, 제3 및 제4 층(171b, 172b)의 상부에서의 두께(T18, T19)는 제1 및 제2 층(151b, 152b)의 하부에서의 두께(T16, T17)보다 작을 수 있다.

[0063] 분리층(160b)은 제1 및 제2 브래그층(150b, 170b)의 사이에 배치될 수 있으며, 특히, 제1 및 제2 브래그층(150b, 170b)의 고굴절률층인 제2 층(152b)과 제4 층(172b)의 사이에 배치될 수 있다.

[0064] 분리층(160b)은 입사되는 빛의 파장을 λ 라고 하고 n 을 해당 층의 굴절률이라 할 때, $0.8 \lambda/n$ 내지 $1.5 \lambda/n$ 의 범위의 두께를 가질 수 있다. 분리층(160b)의 두께는 제1 내지 제4 층(151b, 152b, 171b, 172b) 중 가장 두꺼운 제1 및 제2 층(151b, 152b)의 상부에서의 두께(T14, T15)보다 클 수 있다.

[0065] 제1 브래그층(150b)은 총 M_b 개의 제1 및 제2 층(151b, 152b)으로 이루어지고, 제2 브래그층(170b)은 총 N_b 개의 제3 및 제4 층(171b, 172b)으로 이루어진 경우, M_b 는 N_b 보다 작을 수 있다. 시뮬레이션 결과, 본 실시예의 경우 $M_b:N_b$ 가 1보다 작은 경우 반사율의 개선되었다. 예를 들어, $M_b:N_b$ 는 1:4 이하일 수 있으며, 제1 내지 제4 층(151b, 152b, 171b, 172b) 및 분리층(160b)이 총 40개의 층으로 이루어지는 경우, 분리층(160b)은 상부로부터 8번째 이내의 층이 될 수 있다.

- [0066] 도 4는 본 발명의 일 실시예에 따른 반도체 발광소자의 특성을 설명하기 위한 그래프이다.
- [0067] 단일 DBR 구조의 비교예와 도 2를 참조하여 상술한 반사부(RSa) 구조의 실시예에 대하여, 450 nm 파장의 광에 대한 입사각에 따른 반사율을 시뮬레이션한 결과가 도시된다. 실시예의 경우, 제1 층(151a) 및 제3 층(171a)이 SiO₂, 제2 층(152a) 및 제4 층(172a)이 TiO₂로 이루어지고, 분리층(160a)이 300 nm 두께의 SiO₂로 이루어지며, 반사부(RSa)가 총 39개의 층을 포함하고 Ma:Na가 7:1인 구조를 이용하여 시뮬레이션 하였다.
- [0068] 도 4를 참조하면, 비교예의 경우 입사각이 약 35도 내지 55도인 영역에서 반사율이 감소되는 영역이 나타난다. 이는 입사각이 브루스터 각(Brewster angle)에 해당하는 영역일 수 있으며, 본 명세서에서는 반사율이 감소되는 이러한 영역을 브루스터 영역으로 지칭한다. 브루스터 영역은 DBR 구조에서 나타나는 현상으로, 브루스터 영역에서의 반사율 감소를 개선하기 위해서는 DBR을 이루며 교대로 적층되는 저굴절률층과 고굴절률층의 반복 횟수를 증가시켜야 한다.
- [0069] 하지만, 도 4에 도시된 것과 같이, 본 발명의 실시예에서는 저굴절률층과 고굴절률층의 반복 횟수를 증가시키지 않고도 분리층(160a)을 삽입함으로써 브루스터 영역의 반사율을 개선시킬 수 있다. 특히, 본 실시예의 경우, 입사각이 약 45도 내지 55도인 영역에서의 반사율이 개선된 것을 알 수 있으며, 분리층(160a)의 두께 및 개수를 조절함으로써 반사율이 개선되는 영역을 조절할 수 있었다.
- [0070] 도 5 내지 도 7은 본 발명의 일 실시예에 따른 반도체 발광소자의 개략적인 단면도들이다. 도 5 내지 도 7에 대한 설명에서, 도 1에 대한 설명과 중복되는 설명은 생략한다.
- [0071] 도 5를 참조하면, 반도체 발광소자(100a)는 기판(101), 기판(101)의 제1 면(101F) 상에 배치된 발광구조물(120) 및 기판(101)의 제2 면(101S) 상에 배치된 반사부(RSc)를 포함한다. 발광구조물(120)은 제1 도전형 반도체층(122), 활성층(124) 및 제2 도전형 반도체층(126)을 포함하고, 반사부(RSc)는 제1 내지 제3 브래그층(150c, 170c, 180) 및 제1 및 제2 분리층(162, 164)을 포함할 수 있다. 또한, 반도체 발광소자(100a)는, 전극 구조인 제1 및 제2 전극(130, 140) 및 반사부(RSc)의 하부에 배치되는 금속층(190)을 더 포함할 수 있다.
- [0072] 본 실시예에서, 반사부(RSc)는 두 개의 분리층들(162, 164)을 포함할 수 있으며, 이에 의해 세 개의 브래그층들(150c, 170c, 180)이 서로 이격되어 배치될 수 있다. 제1 브래그층(150c)은 저굴절률층인 제1 층(151c) 및 고굴절률층인 제2 층(152c)을 포함할 수 있으며, 제2 브래그층(170c)은 저굴절률층인 제3 층(171c) 및 고굴절률층인 제4 층(172c)을 포함할 수 있고, 제3 브래그층(180)은 저굴절률층인 제5 층(181) 및 고굴절률층인 제6 층(182)을 포함할 수 있다.
- [0073] 제1 및 제2 분리층(162, 164)은 제1 내지 제3 브래그층(150c, 170c, 180)의 고굴절률층인 제2 층(152c)과 제4 층(172c)의 사이 및 제4 층(172c)과 제6 층(182)의 사이에 각각 배치될 수 있다. 제1 및 제2 분리층(162, 164)의 두께(T22, T23)는 서로 동일하거나 다를 수 있다. 또한, 제1 내지 제3 브래그층(150c, 170c, 180)을 이루는 제1 내지 제6 층(151c, 152c, 171c, 172c, 181, 182)의 반복 횟수는 다양하게 선택될 수 있다.
- [0074] 본 실시예에서는 분리층들(162, 164)이 두 개인 경우를 설명하였으나, 본 발명에서 분리층들(162, 164)의 수는 다양하게 선택될 수 있으며, 이에 따라 브래그층들(150c, 170c, 180)의 수도 다양하게 변경될 수 있다.
- [0075] 도 6을 참조하면, 반도체 발광소자(100b)는 기판(101), 기판(101)의 제1 면(101F) 상에 배치된 나노 발광구조물(120a) 및 기판(101)의 제2 면(101S) 상에 배치된 반사부(RS)를 포함한다. 나노 발광구조물(120a)은 제1 도전형 반도체 코어(122a), 활성층(124a) 및 제2 도전형 반도체층(126a)을 포함하고, 반사부(RS)는 제1 및 제2 브래그층(150, 170) 및 분리층(160)을 포함할 수 있다. 또한, 반도체 발광소자(100b)는, 기판(101)과 나노 발광구조물(120a)의 사이에 배치되는 베이스층(110)과 절연층(116), 나노 발광구조물(120a)을 덮는 투명전극층(142)과 충전층(118), 전극 구조인 제1 및 제2 전극(130, 140a) 및 반사부(RS)의 하부에 배치되는 금속층(190)을 더 포함할 수 있다.
- [0076] 본 실시예에서, 기판(101)은 성장면에 요철을 가질 수 있다. 베이스층(110)은 기판(101)의 제1 면(101F) 상에 배치될 수 있다. 베이스층(110)은 III-V족 화합물일 수 있으며, 예컨대 GaN일 수 있다. 베이스층(110)은 예컨대 n형으로 도핑된 n-GaN일 수 있다. 본 실시예에서, 베이스층(110)은 제1 도전형 반도체 코어(122a)를 성장시

키기 위한 결정면을 제공할 뿐만 아니라, 나노 발광구조물들(120a)의 일 측에 공통적으로 연결되어 콘택 전극의 역할을 수행할 수도 있다.

- [0077] 절연층(116)이 베이스층(110) 상에 배치될 수 있다. 절연층(116)은 실리콘 산화물 또는 실리콘 질화물로 이루어질 수 있으며, 예를 들어, SiO_x , SiO_xN_y , Si_xN_y , Al_2O_3 , TiN , AlN , ZrO , TiAlN , TiSiN 중 적어도 하나로 이루어질 수 있다. 절연층(116)은 베이스층(110)의 일부를 노출하는 복수의 개구부들을 포함한다. 상기 복수의 개구부들의 크기에 따라 나노 발광구조물(120a)의 직경, 길이, 위치 및 성장 조건이 결정될 수 있다. 상기 복수의 개구부들은 원형, 사각형, 육각형 등 다양한 형태를 가질 수 있다.
- [0078] 복수의 나노 발광구조물들(120a)이 상기 복수의 개구부들에 해당하는 위치에 각각 배치될 수 있다. 나노 발광구조물(120a)은 상기 복수의 개구부에 의해 노출된 베이스층(110)으로부터 성장된 제1 도전형 반도체 코어(122a)와, 제1 도전형 반도체 코어(122a)의 표면에 순차적으로 형성된 활성층(124a) 및 제2 도전형 반도체층(126a)을 포함하는 코어-셸(core-shell) 구조를 가질 수 있다.
- [0079] 반도체 발광소자(100b)가 포함하는 나노 발광구조물(120a)의 개수는 도면에 도시된 것에 한정되지 않으며, 반도체 발광소자(100b)는 예를 들어, 수십 내지 수백만 개의 나노 발광구조물들(120a)을 포함할 수 있다. 본 실시예의 나노 발광구조물(120a)은 하부의 육각기둥 영역과 상부의 육각 피라미드 영역으로 이루어질 수 있다. 실시예에 따라, 나노 발광구조물(120a)은 피라미드형 또는 기둥형일 수 있다. 나노 발광구조물(120a)은 이와 같은 3차원 형상을 가지므로, 발광 표면적이 상대적으로 넓어 광효율이 증가될 수 있다.
- [0080] 투명전극층(142)은 나노 발광구조물(120a)의 상면 및 측면을 덮으며, 인접하는 나노 발광구조물들(120a) 사이에서 서로 연결되도록 배치될 수 있다. 투명전극층(142)은 예를 들어, ITO(Indium tin Oxide), AZO(Aluminium Zinc Oxide), IZO(Indium Zinc Oxide), ZnO , $\text{GZO}(\text{ZnO}:\text{Ga})$, In_2O_3 , SnO_2 , CdO , CdSnO_4 , 또는 Ga_2O_3 일 수 있다.
- [0081] 충전층(118)은 인접한 나노 발광구조물들(120a) 사이에 충전되며, 나노 발광구조물(120a) 및 나노 발광구조물(120a) 상의 투명전극층(142)을 덮도록 배치될 수 있다. 충전층(118)은 투광성 절연 물질로 이루어질 수 있으며, 예를 들어, SiO_2 , SiN_x , Al_2O_3 , HfO , TiO_2 또는 ZrO 를 포함할 수 있다.
- [0082] 제1 및 제2 전극(130, 140a)은 각각 베이스층(110) 및 제2 도전형 반도체층(124a)과 전기적으로 연결되도록 베이스층(110) 및 투명전극층(142) 상에 배치될 수 있다.
- [0083] 도 7을 참조하면, 반도체 발광소자(100c)는 기판(101), 기판(101) 상에 배치된 발광구조물(120b) 및 발광구조물(120b) 상에 배치된 반사부(RSd)를 포함한다. 발광구조물(120b)은 제1 도전형 반도체층(122b), 활성층(124b) 및 제2 도전형 반도체층(126b)을 포함하고, 반사부(RSd)는 제1 및 제2 브래그층(150d, 170d) 및 분리층(160d)을 포함할 수 있다. 또한, 반도체 발광소자(100c)는, 전극 구조인 제1 및 제2 전극(130, 140b)과 제1 및 제2 패드 전극(192, 194)을 더 포함할 수 있다.
- [0084] 본 실시예에서, 반사부(RSd)는 기판(101)의 하면이 아니라, 기판(101)의 상부에서 발광구조물(120b) 상에 배치될 수 있다. 반사부(RSd)는 절연성 물질로 이루어질 수 있으며, 반사부(RSd)에 의해 발광구조물(120b)이 제1 및 제2 패드 전극(192, 194)과 전기적으로 분리될 수 있다. 반사부(RSd)의 두께 또는 제1 및 제2 브래그층(150d, 170d)을 이루는 층들의 개수는, 발광구조물(120b)의 두께 또는 발광구조물(120b)의 상면으로부터의 제1 전극(130)의 깊이 등을 고려하여 선택될 수 있다.
- [0085] 제1 및 제2 패드 전극(192, 194)은 각각 제1 및 제2 전극(130, 140b)과 일부 영역에서 연결되며 반사부(RSd) 상으로 연장되도록 배치될 수 있다. 반도체 발광소자(100c)는 제1 및 제2 패드 전극(192, 194)이 패키지 기판과 같은 외부 기판을 향하도록 실장될 수 있으며, 활성층(124b)으로부터 방출된 광은 기판(101)을 향하여 방출될 수 있다.
- [0086] 본 실시예에서, 제1 및 제2 전극(130, 140b)과 제1 및 제2 패드 전극(192, 194)의 배치 및 구조는 예시적인 것으로, 실시예에 따라 다양하게 변경될 수 있다. 예를 들어, 일 실시예에서, 제1 전극(130)은 발광구조물(120b)을 관통하는 비아의 형태를 가질 수도 있을 것이다.
- [0087] 도 8 및 도 9는 본 발명의 일 실시예에 따른 반도체 발광소자를 패키지에 적용한 예를 나타낸다.

- [0088] 도 8을 참조하면, 반도체 발광소자 패키지(1000)는 반도체 발광소자(1001), 패키지 본체(1002) 및 한 쌍의 제1 및 제2 리드 프레임(1003, 1005)을 포함하며, 반도체 발광소자(1001)는 제1 및 제2 리드 프레임(1003, 1005)에 실장되어 와이어(W)를 통하여 제1 및 제2 리드 프레임(1003, 1005)과 전기적으로 연결될 수 있다. 실시예에 따라, 반도체 발광소자(1001)는 제1 및 제2 리드 프레임(1003, 1005) 아닌 다른 영역, 예컨대, 패키지 본체(1002)에 실장될 수도 있을 것이다. 또한, 패키지 본체(1002)는 빛의 반사 효율이 향상되도록 컵 형상을 가질 수 있으며, 이러한 반사컵에는 반도체 발광소자(1001)와 와이어(W) 등을 봉지하도록 투광성 물질로 이루어진 봉지부(1007)가 형성될 수 있다.
- [0089] 본 실시예에서, 반도체 발광소자 패키지(1000)는 도 1에 도시된 반도체 발광소자(100)와 유사한 구조를 가지는 반도체 발광소자(1001)를 포함하는 것으로 도시되었으나, 도 5 및 도 6을 참조하여 상술한 다른 실시예의 반도체 발광소자(100a, 100b)를 포함할 수도 있을 것이다.
- [0090] 도 9를 참조하면, 반도체 발광소자 패키지(2000)는 반도체 발광소자(2001), 실장 기관(2010), 파장변환부(2040) 및 봉지부(2050)를 포함할 수 있다.
- [0091] 반도체 발광소자(2001)는 실장 기관(2010)에 실장되어 제1 및 제2 회로 전극(2022, 2024) 및 제1 및 제2 범프(2032, 2034)를 통하여 실장 기관(2010)과 전기적으로 연결될 수 있다. 반도체 발광소자(2001)는 도 7에 도시된 반도체 발광소자(100c)일 수 있으나, 이에 한정되지 않으며 본 발명의 실시예들에 따른 반사부를 구비한 반도체 발광소자일 수 있다.
- [0092] 실장 기관(2010)은 PCB, MCPCB, MPCB, FPCB 등의 기관으로 제공될 수 있으며, 실장 기관(2010)의 구조는 다양한 형태로 응용될 수 있다.
- [0093] 파장변환부(2040)는 반도체 발광소자(2001)에서 방출된 광에 의해 여기되어 다른 파장의 광을 방출하는 형광체가 적어도 일 종 이상 함유될 수 있다.
- [0094] 봉지부(2050)는 상면이 볼록한 돔 형상의 렌즈 구조로 형성될 수 있지만, 실시예에 따라, 표면을 볼록 또는 오목한 형상의 렌즈 구조로 형성함으로써 봉지부(2050) 상면을 통해 방출되는 빛의 지향각을 조절하는 것이 가능하다.
- [0095] 도 10은 본 발명의 일 실시예에 따른 백라이트 유닛의 개략적인 단면도이다.
- [0096] 도 10을 참조하면, 백라이트 유닛(3000)은 도광판(3040) 및 도광판(3040) 양측면에 제공되는 광원모듈(3010)을 포함할 수 있다. 또한, 백라이트 유닛(3000)은 도광판(3040)의 하부에 배치되는 반사판(3020)을 더 포함할 수 있다. 본 실시예의 백라이트 유닛(3000)은 에지형 백라이트 유닛일 수 있다.
- [0097] 실시예에 따라, 도광판(3040)은 광원모듈(3010)의 일 측면에만 제공되거나, 다른 측면 상에 추가적으로 제공될 수도 있다. 광원모듈(3010)은 인쇄회로기판(3001) 및 인쇄회로기판(3001) 상면에 실장된 복수의 발광장치들(3005)을 포함할 수 있으며, 발광장치(3005)는 도 1 및 도 5 내지 도 7의 반도체 발광소자(100, 100a, 100b, 100c) 또는 도 8 및 도 9의 반도체 발광소자 패키지(1000, 2000)를 포함할 수 있다.
- [0098] 도 11은 본 발명의 일 실시예에 따른 백라이트 유닛의 개략적인 단면도이다.
- [0099] 도 11을 참조하면, 백라이트 유닛(3100)은 광확산판(3140) 및 광확산판(3140) 하부에 배열된 광원모듈(3110)을 포함할 수 있다. 또한, 백라이트 유닛(3100)은 광확산판(3140) 하부에 배치되며, 광원모듈(3110)을 수용하는 바텀케이스(3160)를 더 포함할 수 있다. 본 실시예의 백라이트 유닛(3100)은 직하형 백라이트 유닛일 수 있다.
- [0100] 광원모듈(3110)은 인쇄회로기판(3101) 및 인쇄회로기판(3101) 상면에 실장된 복수의 발광장치들(3105)을 포함할 수 있으며, 발광장치(3105)는 도 1 및 도 5 내지 도 7의 반도체 발광소자(100, 100a, 100b, 100c) 또는 도 8 및 도 9의 반도체 발광소자 패키지(1000, 2000)를 포함할 수 있다.
- [0101] 도 12는 본 발명의 일 실시예에 따른 조명 장치로서 통신 모듈을 포함하는 램프를 개략적으로 나타내는 분해 사

시도이다.

- [0102] 도 12를 참조하면, 조명 장치(4000)는 소켓(4010), 전원부(4020), 방열부(4030), 광원모듈(4040) 및 커버부(4070)를 포함할 수 있다. 조명 장치(4000)는 반사판(4050) 및 통신 모듈(4060)을 더 포함할 수 있다.
- [0103] 조명 장치(4000)에 공급되는 전력은 소켓(4010)을 통해서 인가될 수 있다. 소켓(4010)은 기존의 조명 장치와 대체 가능하도록 구성될 수 있다. 도시된 것과 같이, 전원부(4020)는 제1 전원부(4021) 및 제2 전원부(4022)로 분리되어 조립될 수 있다. 방열부(4030)는 내부 방열부(4031) 및 외부 방열부(4032)를 포함할 수 있다. 내부 방열부(4031)는 광원모듈(4040) 및/또는 전원부(4020)와 직접 연결될 수 있고, 이를 통해 외부 방열부(4032)로 열이 전달되게 할 수 있다. 커버부(4070)는 광원모듈(4040)이 방출하는 빛을 고르게 분산시키도록 구성될 수 있다.
- [0104] 광원모듈(4040)은 전원부(4020)로부터 전력을 공급받아 커버부(4070)로 빛을 방출할 수 있다. 광원모듈(4040)은 하나 이상의 발광소자(4041), 회로기판(4042) 및 컨트롤러(4043)를 포함할 수 있고, 컨트롤러(4043)는 발광소자(4041)들의 구동 정보를 저장할 수 있다. 발광소자(4041)는 도 1 및 도 5 내지 도 7의 반도체 발광소자(100, 100a, 100b, 100c) 또는 도 8 및 도 9의 반도체 발광소자 패키지(1000, 2000)를 포함할 수 있다.
- [0105] 광원 모듈(4040)의 상부에 반사판(4050)이 포함되어 있으며, 반사판(4050)은 광원으로부터의 빛을 측면 및 후방으로 고르게 퍼지게 하여 눈부심을 줄일 수 있다. 반사판(4050)의 상부에는 통신 모듈(4060)이 장착될 수 있으며 통신 모듈(4060)을 통하여 홈-네트워크(home-network) 통신을 구현할 수 있다. 예를 들어, 통신 모듈(4060)은 지그비(Zigbee), 와이파이(WiFi) 또는 라이파이(LiFi)를 이용한 무선 통신 모듈일 수 있으며, 스마트폰 또는 무선 컨트롤러를 통하여 조명 장치의 온(on)/오프(off), 밝기 조절 등과 같은 가정 내외에 설치되어 있는 조명을 컨트롤 할 수 있다. 또한, 상기 가정 내외에 설치되어 있는 조명 장치의 가시광 파장을 이용한 라이파이 통신 모듈을 이용하여 TV, 냉장고, 에어컨, 도어락, 자동차 등 가정 내외에 있는 전자 제품 및 자동차 시스템의 컨트롤을 할 수 있다. 반사판(4050)과 통신 모듈(4060)은 커버부(4070)에 의해 커버될 수 있다.
- [0106] 도 13은 본 발명의 일 실시예에 따른 조명 장치로서 바(bar) 타입의 램프를 개략적으로 나타내는 분해 사시도이다.
- [0107] 도 13을 참조하면, 조명 장치(5000)는 방열 부재(5100), 커버(5200), 광원 모듈(5300), 제1 소켓(5400) 및 제2 소켓(5500)을 포함할 수 있다.
- [0108] 방열 부재(5100)의 내부 또는/및 외부 표면에 다수의 방열 핀들(5110, 5120)이 요철 형태로 형성될 수 있으며, 방열 핀(5110, 5120)은 다양한 형상 및 간격을 갖도록 설계될 수 있다. 방열 부재(5100)의 내측에는 돌출 형태의 지지대(5130)가 형성되어 있다. 지지대(5130)에는 광원 모듈(5300)이 고정될 수 있다. 방열 부재(5100)의 양 끝단에는 걸림 턱(5140)이 형성될 수 있다.
- [0109] 커버(5200)에는 걸림 홈(5210)이 형성되어 있으며, 걸림 홈(5210)에는 방열 부재(5100)의 걸림 턱(5140)이 후크 결합 구조로 결합될 수 있다. 걸림 홈(5210)과 걸림 턱(5140)이 형성되는 위치는 서로 바뀔 수도 있다.
- [0110] 광원 모듈(5300)은 발광소자 어레이를 포함할 수 있다. 광원 모듈(5300)은 인쇄회로기판(5310), 광원(5320) 및 컨트롤러(5330)를 포함할 수 있다. 광원(5320)은 도 1 및 도 5 내지 도 7의 반도체 발광소자(100, 100a, 100b, 100c) 또는 도 8 및 도 9의 반도체 발광소자 패키지(1000, 2000)를 포함할 수 있다. 컨트롤러(5330)는 광원(5320)의 구동 정보를 저장할 수 있다. 인쇄회로기판(5310)에는 광원(5320)을 동작시키기 위한 회로 배선들이 형성되어 있으며, 광원(5320)을 동작시키기 위한 구성 요소들이 포함될 수도 있다.
- [0111] 제1, 2 소켓(5400, 5500)은 한 쌍의 소켓으로서 방열 부재(5100) 및 커버(5200)로 구성된 원통형 커버 유닛의 양단에 결합되는 구조를 갖는다. 예를 들어, 제1 소켓(5400)은 전극 단자(5410) 및 전원 장치(5420)를 포함할 수 있고, 제2 소켓(5500)에는 더미 단자(5510)가 배치될 수 있다. 또한, 제1 소켓(5400) 또는 제2 소켓(5500) 중의 어느 하나의 소켓에 광센서 및/또는 통신 모듈이 내장될 수 있다. 예를 들어, 더미 단자(5510)가 배치된 제2 소켓(5500)에 광센서 및/또는 통신 모듈이 내장될 수 있다. 다른 예로서, 전극 단자(5410)가 배치된 제1 소켓(5400)에 광센서 및/또는 통신 모듈이 내장될 수도 있다.
- [0112] 도 14는 본 발명의 일 실시예에 따른 광원 모듈이 채용된 조명 장치를 개략적으로 나타낸다. 본 실시예에 따른

조명 장치는, 예를 들어, 자동차의 리어 램프(rear lamp)를 포함할 수 있다.

[0113] 도 14를 참조하면, 조명 장치(6000)는 광원 모듈(6010)이 지지되는 하우징(6020), 광원 모듈(6010)을 보호하도록 하우징(6020)을 덮는 커버(6030)를 포함하며, 광원 모듈(6010) 상에는 리플렉터(6040)가 배치될 수 있다. 리플렉터(6040)는 복수의 반사면(6042) 및 반사면(6042) 각각의 바닥면에 구비되는 복수의 관통홀(6041)을 포함하며, 광원 모듈(6010)의 복수의 발광 유닛(6200)은 각각 관통홀(6041)을 통해 반사면(6042)으로 노출될 수 있다.

[0114] 조명 장치(6000)는 자동차의 코너 부분의 형상에 대응하여 전체적으로 완만한 곡면 구조를 가질 수 있으며, 따라서 발광 유닛(6200)은 조명 장치(6000)의 곡면 구조에 맞도록 프레임(6100)에 조립되어 곡면 구조에 대응하는 스텝 구조를 갖는 광원 모듈(6010)을 형성할 수 있다. 이러한 광원 모듈(6010)의 구조는 조명 장치(6000), 즉 리어 램프의 설계 디자인에 따라서 다양하게 변형될 수 있다. 또한, 이에 따라 조립되는 발광 유닛(6200)의 개수도 다양하게 변경될 수 있다.

[0115] 본 실시예에서는 조명 장치(6000)가 자동차의 리어 램프인 경우를 예시하고 있으나, 본 발명은 이에 한정되지 않는다. 예를 들어, 조명 장치(6000)는 자동차의 헤드 램프 및 자동차의 도어 미러에 장착되는 방향 지시등을 포함할 수 있으며, 이 경우 광원 모듈(6010)은 헤드 램프 및 방향 지시등의 곡면에 대응하는 다단의 스텝 구조를 갖도록 형성될 수 있다.

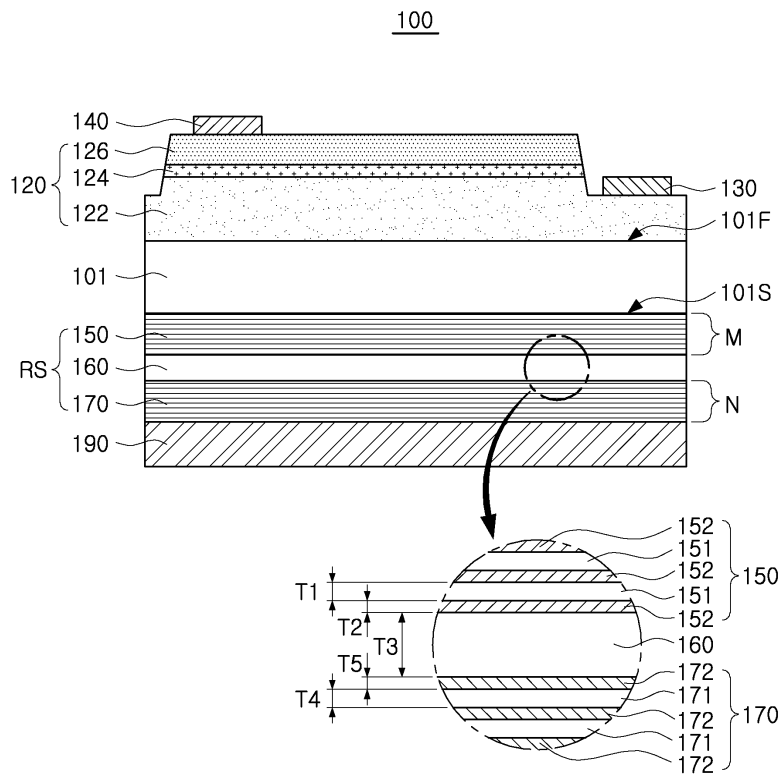
[0116] 본 발명은 상술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니며 첨부된 청구범위에 의해 한정하고자 한다. 따라서, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 당 기술분야의 통상의 지식을 가진 자에 의해 다양한 형태의 치환, 변형 및 변경이 가능할 것이며, 이 또한 본 발명의 범위에 속한다고 할 것이다.

부호의 설명

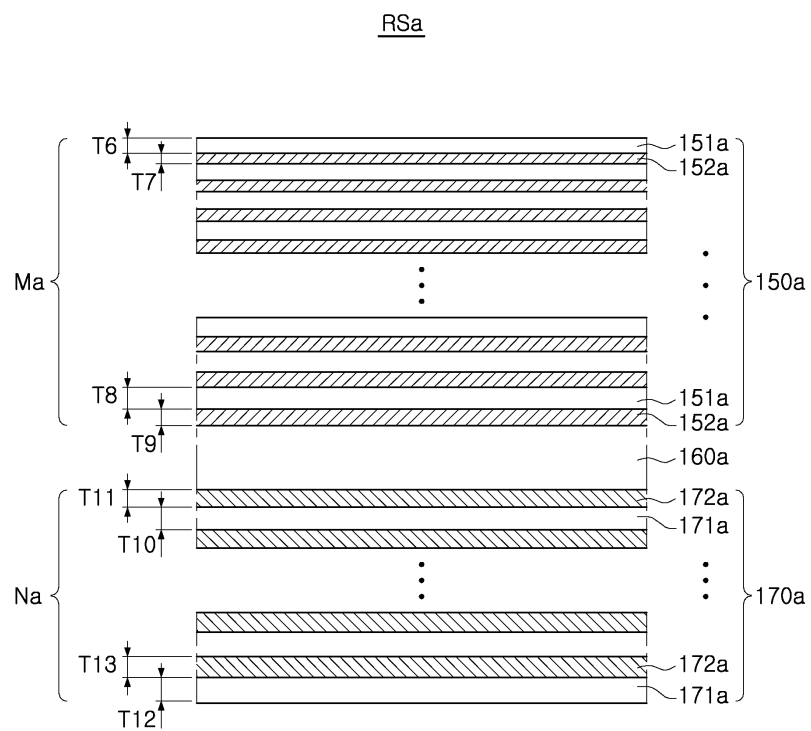
[0117] 100, 100a, 100b, 100c: 반도체 발광소자
101: 기판 120: 발광구조물
122: 제1 도전형 반도체층 124: 활성층
126: 제2 도전형 반도체층 130: 제1 전극
140: 제2 전극 150: 제1 브래그층
151: 제1 층 152: 제2 층
160: 분리층 170: 제2 브래그층
171: 제3 층 172: 제4 층
190: 금속층

도면

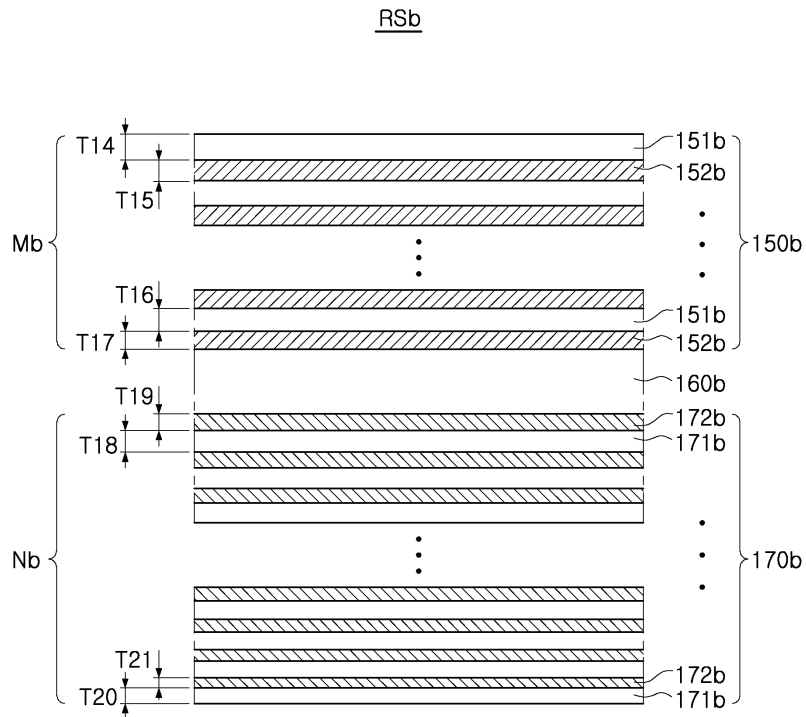
도면1



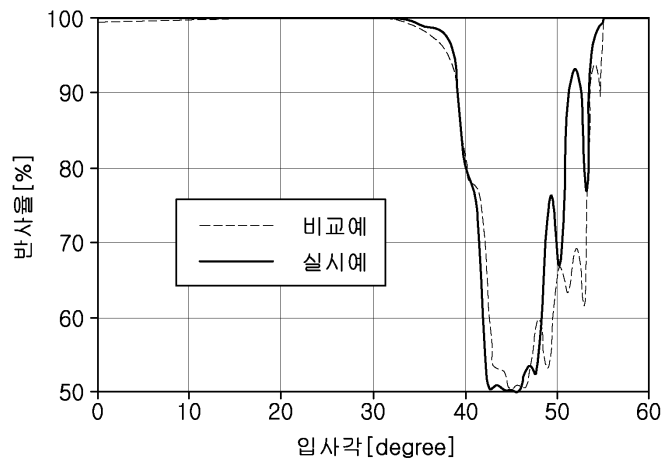
도면2



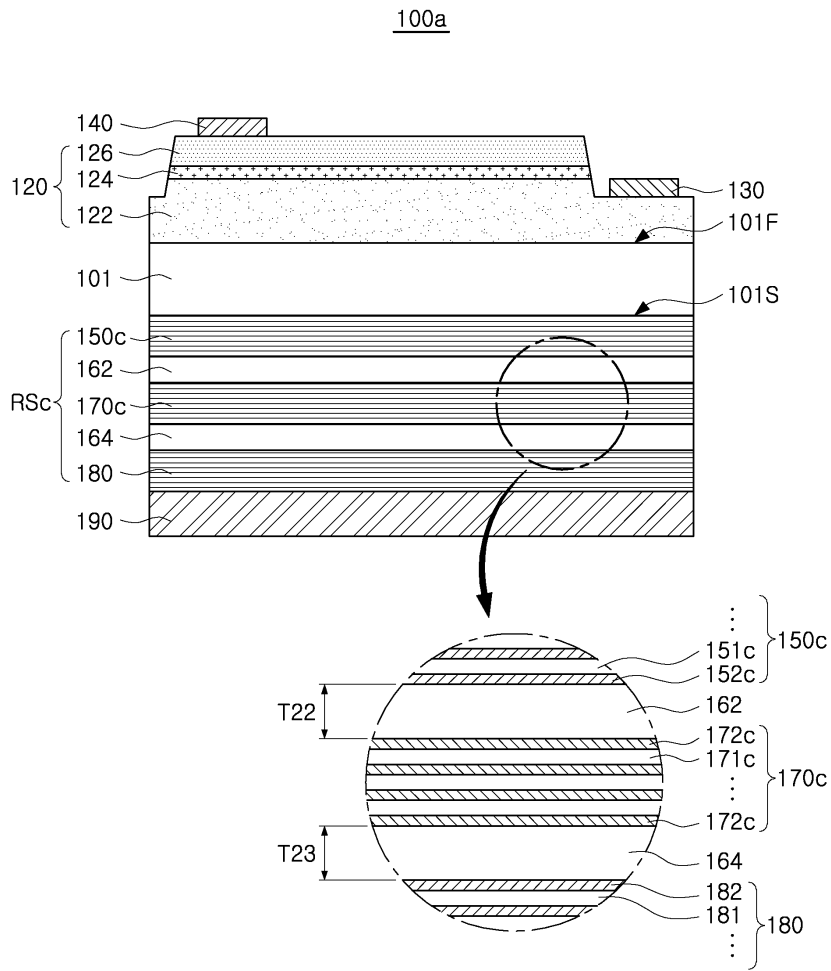
도면3



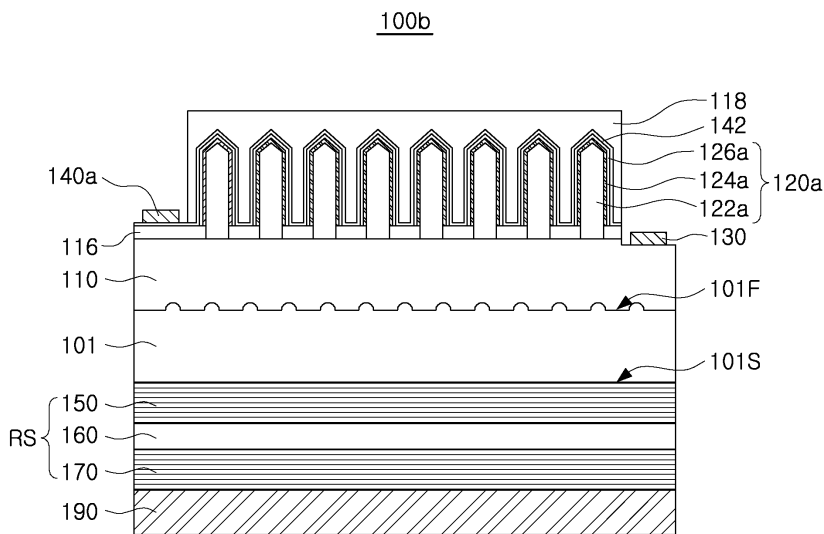
도면4



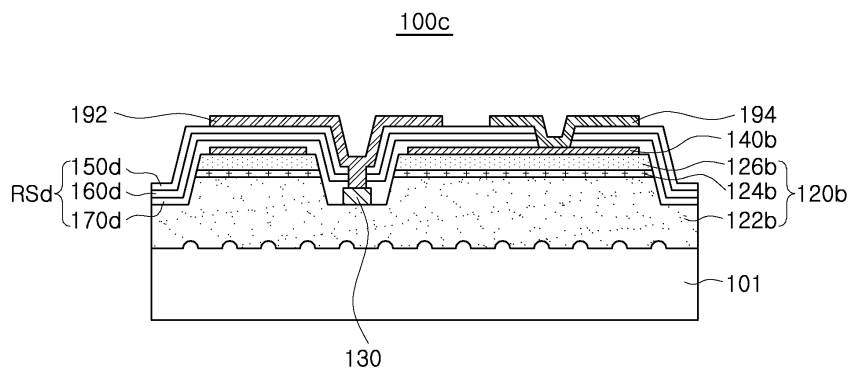
도면5



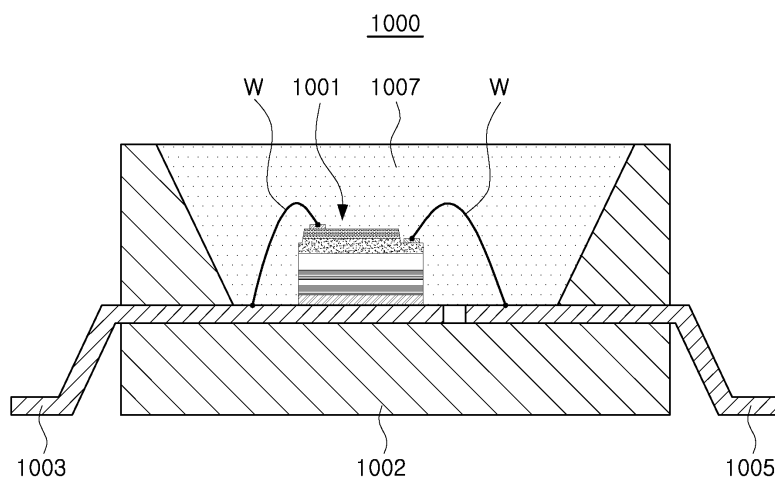
도면6



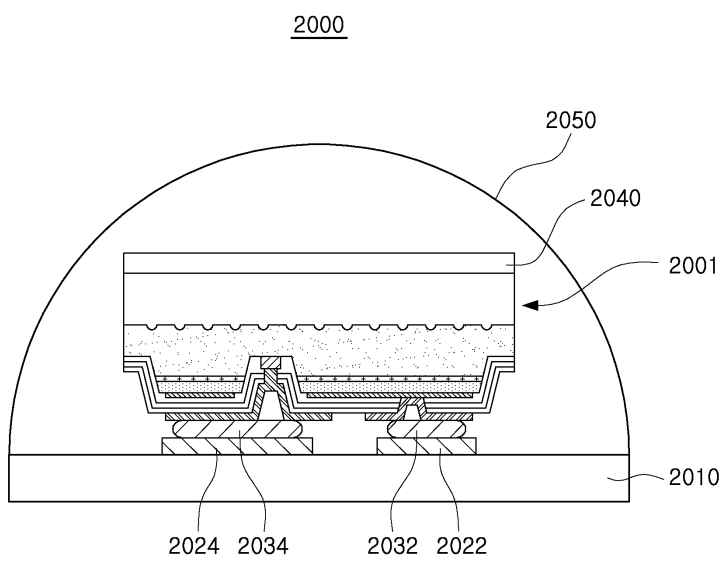
도면7



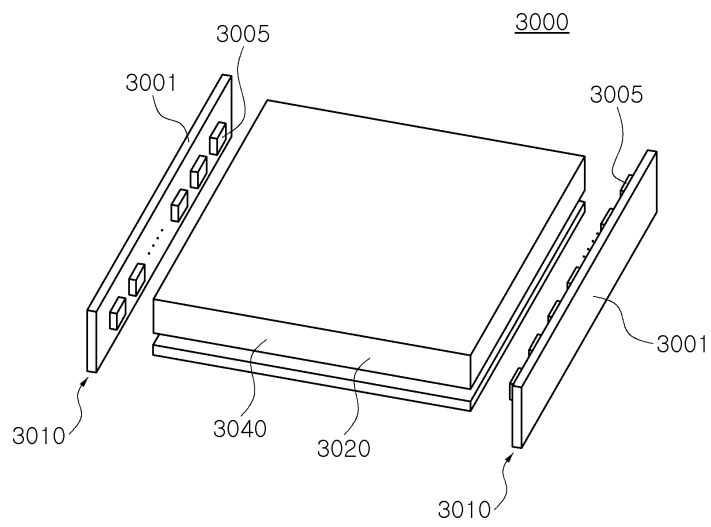
도면8



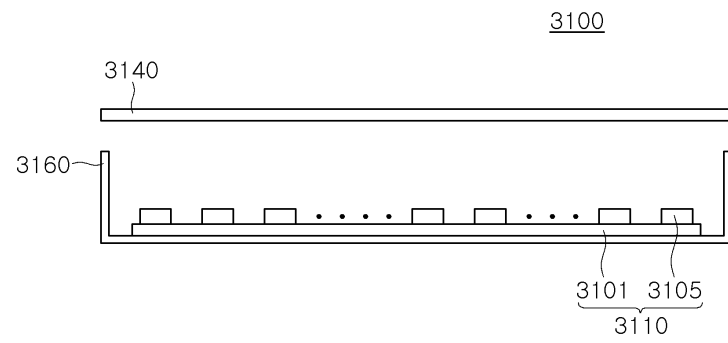
도면9



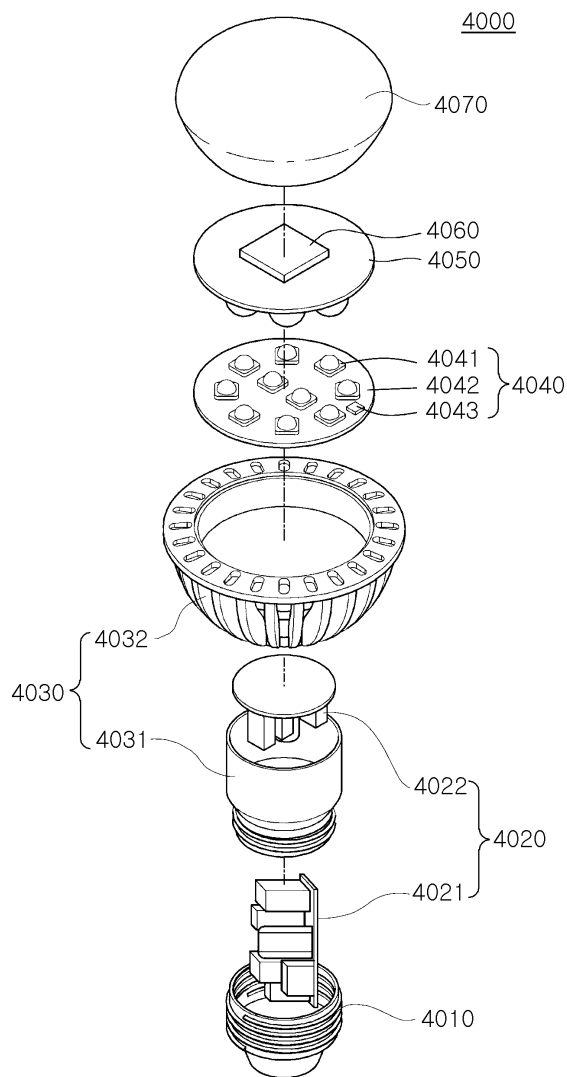
도면10



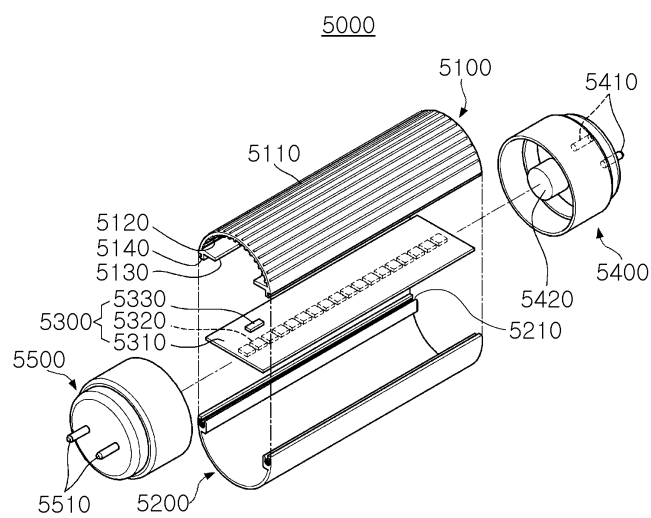
도면11



도면12



도면13



도면14

