



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 319 423**

51 Int. Cl.:
H03M 5/08 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **04722600 .6**

96 Fecha de presentación : **23.03.2004**

97 Número de publicación de la solicitud: **1606885**

97 Fecha de publicación de la solicitud: **21.12.2005**

54 Título: **Modulador de oscilación controlado por ancho de impulso digital.**

30 Prioridad: **24.03.2003 SE 2003100780**

45 Fecha de publicación de la mención BOPI:
07.05.2009

45 Fecha de la publicación del folleto de la patente:
07.05.2009

73 Titular/es: **Bang & Olufsen IcePower A/S**
Gl. Lundetoftevej 1 B, Stuen
2800 Lyngby, DK

72 Inventor/es: **Nielsen, Ole, Nies**

74 Agente: **Elzaburu Márquez, Alberto**

ES 2 319 423 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Modulador de oscilación controlado por ancho de impulso digital.

5 Campo técnico

El presente invento se refiere en general a un modulador de anchura de impulsos digitales, y a un sistema de conversión de potencia que realiza tal modulador. Más específicamente, el invento se refiere a un sistema de conversión de señales digitales muestreadas tal como las Señales Moduladas por Codificación de Impulsos (PCM) en una Señal Modulada por Anchura de Impulsos (PWM), también conocido como conversión PCM-PWM.

Antecedentes técnicos

Los moduladores digitales PWM de la técnica anterior generan una señal modulada por anchura de impulsos con una frecuencia de portadora de como mínimo dos veces la frecuencia de la señal para cumplir los criterios de Nyquist. El objetivo de tal aplicación del sistema es conseguir artefactos de ruido y de distorsión más bajos que el ruido de cuantificación de las señales muestreadas, que es una tarea que es una tarea interesante al operar con señales de audio muestreadas con una resolución de 24 bits. El resultado es un sistema complejo y caro.

En la técnica hay sistemas bien conocidos, a partir del documento WO 97/37433. Tal sistema está ilustrado en la figura 1, y comprende un convertidor de tasa de muestras 1, un sobremuestreador 2, un configurador de ruido 4 y una unidad de algoritmo de corrección de errores 3.

Este enfoque de la técnica anterior adolece de varios inconvenientes.

Primero, la frecuencia de la portadora depende de la frecuencia de la muestra, lo que hace necesario el uso de un convertidor de tasa de muestras 1. Especialmente, como los medios de audio vienen en formatos muy diferentes, la conversión de tasa se hace obligatoria. El convertidor de tasa de muestras 1 puede ser complejo de aplicar debido al filtrado de orden más elevado. Los errores de cuantificación y de frecuencia virtual se introducirán dando lugar a intervalos dinámicos reducidos.

Además, con el fin de aumentar el intervalo dinámico, tienen que estar comprendidos en el diseño un algoritmo de corrección de errores 3 y un configurador de ruido 4, dando lugar a complejidad y costes innecesarios.

También, el configurador de ruido 3 está limitado en anchura de banda, ya que la ganancia del bucle máxima para suprimir el ruido de cuantificación está limitado por la estabilidad del bucle de configuración de ruido. Por lo tanto, el configurador de ruido 4 todavía no consigue un intervalo dinámico satisfactorio.

Los moduladores analógicos PWM en los que una señal analógica de entrada es convertida en una señal PWM son también conocidos a partir de los sistemas de la técnica anterior. Con el fin de obtener un sistema estable y conformar las características de bucle estables, tales sistemas de la técnica anterior a menudo requieren compensadores avance, retardo, avance-retardo o retardo-avance adicionales en la estructura de control.

Los sistemas moduladores de la técnica anterior basados en la modulación triangular no oscilante están en gran medida reducidos en cuanto a ganancia del bucle por las necesarias demandas de márgenes de fase para que el bucle se mantenga estable. Los sistemas autooscilantes, descritos por ejemplo en el documento WO 02/25357, no necesitan un margen de fase y tendrán una mayor ganancia del bucle para suprimir errores y componentes de ruido. Sin embargo, los moduladores autooscilantes todavía no han sido aplicados con éxito en el campo digital.

50 Objeto del invento

El objeto del presente invento es superar o al menos atenuar los anteriores problemas, y proporcionar un sistema no complejo capaz de recibir una señal digital de entrada muestreada y convertirla al campo PWM.

55 Resumen del invento

De acuerdo con un primer aspecto del invento, éste y otros objetos se consiguen mediante un modulador de anchura de impulsos que comprende una pluralidad de integradores con las ganancias del integrador dispuestas en serie, un comparador para comparar la salida del último integrador con una referencia, y de este modo crear la señal PWM, medios para realizar la autooscilación a una frecuencia de conmutación deseada, y una ruta de retroalimentación conectada a un punto aguas abajo de dicho comparador y que proporciona una pluralidad de puntos de adición, precediendo cada uno a uno de dichos integradores. La señal PWM es cuantificada en tiempo por la frecuencia de reloj del modulador, y las ganancias del integrador son adaptadas para reducir cualquier ruido de cuantificación.

Eligiendo un número de integradores apropiado, teniendo cada uno una ganancia apropiada, la ganancia del bucle se fija de esta forma para reducir el ruido generado por la cuantificación en el sistema. Al mismo tiempo, el sistema puede proporcionar una anchura de banda de ganancia del bucle mejorada que corresponde a la frecuencia de conmutación, dando lugar a anchuras de banda de control mucho más anchas en comparación con los sistemas anteriores.

ES 2 319 423 T3

Esto conduce a incluso una mayor supresión de de ruido y de los componentes distorsión dentro de la anchura de banda del modulador, ya que la relación entre la frecuencia de conmutación y la anchura de banda del modulador puede ser menor que en los sistemas de la técnica anterior. A pesar de que ha sido mencionado específicamente el ruido de cuantificación, está claro que cualquier ruido introducido en el modulador será reducido por el invento.

5 De acuerdo con el invento el ruido puede ser reducido a niveles que corresponden a la resolución de la señal digital de entrada, normalmente una señal de 24 bits. El efecto del bucle de retroalimentación múltiple y de los integradores con ganancia es similar a la del configurador de ruido de la técnica anterior, pero la naturaleza autooscilante del sistema tiene la ventaja de una mayor ganancia del bucle en el bucle del modulador en comparación con la que puede ser obtenida por un configurador de ruido. El intervalo dinámico que se puede obtener es por tanto mayor que el de la técnica anterior, y al mismo tiempo se elimina el uso de los configuradores de ruido.

10 Además, debido a su naturaleza autooscilante, el modulador es independiente del formato de la señal de entrada, especialmente con respecto a la frecuencia de muestreo el modulador de acuerdo con el invento no necesita ser sincronizado con la fuente de la señal. Esto tiene una gran ventaja y elimina el uso de los convertidores de la tasa de muestra y de los sobremuestreadores.

15 La eliminación de los configuradores de ruido, convertidores de tasa de muestra y sobremuestreadores, juntamente con el hecho de que solamente se usan los integradores para configuración de bucle, se consigue una complejidad del sistema muy baja. De hecho, es posible aplicar un sistema completo de acuerdo con el invento sin el uso de circuitos de memoria. Un modulador de acuerdo con el invento puede ser aplicado en menos del 10% del área de silicio requerida para un modulador de la técnica anterior. La eficiencia es mejorada y el coste se reduce de forma espectacular.

20 El modulador de acuerdo con el invento proporciona además una frecuencia de portadora (igual a la frecuencia de conmutación) que varía con el índice de modulación. Tal Modulación de Anchura de Impulsos de Frecuencia de Portadora (VFPWM) es conocida a partir de los sistemas autooscilantes analógicos, y es muy ventajosa para la eficacia de la etapa de salida, EMI y esfuerzo del componente de conmutación. Hasta ahora, no ha habido una tecnología equivalente adaptada al campo digital.

25 De acuerdo con una realización, la ruta de retroalimentación está conectada directamente con la salida del comparador. Esto da lugar a un modulador que está separado funcionalmente de cualquier amplificación de la etapa de conmutación o de otros elementos suministrados con la señal PWM.

30 Las ganancias del integrador pueden seleccionarse de forma que la función de transferencia del sistema sea un filtro de paso bajo, en el que la ganancia del bucle es igual a la respuesta de frecuencia reflejada en torno a la frecuencia de interrupción. Tal diseño es especialmente ventajoso para aplicaciones de audio.

35 En particular, la función de transferencia del sistema puede ser aplicada como un filtro de paso bajo Bessel o Butterworth. Estas aplicaciones de filtros proporcionan unas características de frecuencia y de funciones de sensibilidad muy adecuadas que proporcionarán un sistema estable y muy sólido. Además será fácil conformar las características generales del sistema.

40 De acuerdo con una realización del invento, las ganancias del integrador se seleccionan de acuerdo con $G_0 = \frac{G_{n-1}}{2^M}$, en donde G_n es la ganancia del integrador n , y $M \in [0, \infty]$, de forma que las ganancias son iguales o separadas por un factor 2. Tales ganancias pueden ser fácilmente obtenidas como una función de desplazamiento, con una complejidad muy reducida.

45 Un limitador de amplitud de la señal puede ser proporcionado siguiendo cada ganancia de integrador, preferiblemente con una limitación que corresponde a un intervalo dinámico de la señal de entrada. Los limitadores de amplitud sirven para estabilizar los bucles de retroalimentación en el caso de aplicaciones de bucle agresivas, aplicaciones para conseguir una alta calidad de funcionamiento con muy pocos integradores.

50 La autooscilación puede conseguirse con una retroalimentación positiva del comparador. Este diseño da lugar a un bucle de histéresis que lleva el sistema a una oscilación controlada y de esta forma genera la señal portadora del modulador. La frecuencia de conmutación está determinada por la ganancia del integrador que inmediatamente precede al comparador.

55 La autooscilación puede conseguirse alternativamente mediante un filtro o demora de tiempo que precede al comparador, estando dicho filtro o demora de tiempo dispuesto para dar al sistema un retardo de fase de bucle abierto de 180 grados en la frecuencia de conmutación deseada. El retardo de fase dará lugar a una oscilación sin histéresis, generando así la señal portadora del modulador.

60 Un segundo aspecto del invento es un sistema de conversión de potencia que comprende un modulador de acuerdo con el primer aspecto del invento, una etapa de conmutación conectada al control de oscilación y un filtro de salida conectado a la etapa de conmutación.

ES 2 319 423 T3

Tal convertidor de potencia es muy adecuado en todos los tipos de aplicaciones de conversión CC-CA de precisión tales como la amplificación de audio, las aplicaciones en motores o en impulsión de transductores electrodinámicos o en activadores de líneas de transmisión.

5 Breve descripción de los dibujos

Éstos y otros aspectos del presente invento se describirán a continuación haciendo referencia a las figuras anejas que muestran las realizaciones actuales preferidas del invento.

10 La Figura 1 es un diagrama de bloques esquemático de un sistema de conversión PCM-PWM de la técnica anterior.

La Figura 2 es un diagrama de bloques esquemático de un modulador de acuerdo con una primera realización preferida del invento.

15 La Figura 3 muestra la introducción del ruido de cuantificación en el modulador mostrado en la Figura 2.

La Figura 4 es un diagrama de bloques esquemático del modulador mostrado en la Figura 2, que comprende limitación de voltaje de las salidas del integrador.

20 La Figura 5 es un diagrama de bloques esquemático del modulador mostrado en la Figura 2, que comprende oscilación con histéresis.

La Figura 6 es un diagrama de bloques esquemático del modulador mostrado en la Figura 2, que comprende oscilación sin histéresis.

La Figura 7 es un diagrama de bloques de una aplicación digital del modulador mostrado en la Figura 5, $N=2$.

30 La Figura 8 es un diagrama de bloques esquemático de un sistema de conversión de potencia de acuerdo con una segunda realización preferida del invento.

La Figura 9 muestra la respuesta de frecuencia de un modulador con configuraciones Butterworth de hasta el quinto orden ($N=5$).

35 La Figura 10 muestra la respuesta de sensibilidad de un modulador con configuraciones Butterworth de hasta el quinto orden ($N=5$).

La Figura 11 es una tabla de coeficientes de ganancia normalizados para realizar un sistema Butterworth o Bessel de hasta el quinto orden ($N=5$).

40 La Figura 12 es una tabla de coeficientes de ganancia normalizados de acuerdo con una realización adicional del invento.

45 Descripción detallada de las realizaciones preferidas

La Figura 2 es un diagrama de bloques general de un modulador 10 de acuerdo con una primera realización preferida del invento. El modulador comprende una cadena de integradores 11 conectados en serie, con integradores de ganancias 12 asociados, estando la salida de esta cadena conectada a un control de oscilación 13. Obsérvese que 50 las ganancias 12 del integrador se muestran como elementos independientes. En la práctica, y como se mostrará con referencia a la Figura 7, el integrador tiene una ganancia inherente, y por tanto se proporciona un ajuste adicional de esta ganancia. El ajuste puede muy bien ser una atenuación de la ganancia del integrador.

El control de oscilación 13 está dispuesto para provocar la autooscilación del modulador e incluye un comparador 17 (véanse las figuras 5 y 6) para comparar la salida del último integrador 11' en la cadena del integrador con una referencia. Preferiblemente, el comparador 17 es un simple detector de signo, en cuyo caso la referencia es el nivel del suelo. El resultado de esta comparación es la señal PWM, la cual puede ser suministrada a una etapa de potencia del amplificador de conmutación, como se ha ilustrado en la Figura 8. Una ruta de retroalimentación 14 está conectada a un punto aguas abajo del control de oscilación y dispuesta para proporcionar una señal de retroalimentación negativa 60 a los puntos de adición 15 dispuestos inmediatamente precediendo a cada integrador 11.

El sistema se aplica como un sistema de paso bajo de orden N seleccionando las ganancias 12 del integrador de una forma apropiada, en el que el número de integradores N es igual al orden del sistema. La portadora de salida se crea para deliberadamente hacer que el bucle sea inestable, y la frecuencia de oscilación resultante sea la frecuencia 65 de la portadora, típicamente en la zona de 500 KHz.

La generación de la señal PWM está cuantificada en tiempo por el reloj de frecuencia del sistema digital, típicamente en la zona de 100-200 MHz. Con una frecuencia (conmutación) de portadora de alrededor de 500 KHz esto da

ES 2 319 423 T3

una resolución de tiempo de cada ciclo de portadora de alrededor de 200-400, o 7-9 bits. Esta cuantificación da lugar a un ruido de cuantificación de la misma forma que en el caso del sobremuestreador de la técnica anterior. La Figura 3 ilustra esquemáticamente cómo se introduce en el sistema el ruido de cuantificación.

5 Configurando la función del bucle por medio de las ganancias 12 del integrador, el ruido de cuantificación puede ser suprimido hasta casi un nivel infinitesimal en la banda de audio total.

Como se muestra en la Figura 4, los limitadores de voltaje pueden estar dispuestos en la salida de cada ganancia 12 del integrador.

10

La Figura 5 ilustra cómo el control de oscilación 13 de la Figura 2 puede ser aplicado como un control de histéresis 13a. Una retroalimentación positiva 15 es proporcionada desde la salida del comparador 17 a un punto de adición 18 que precede al comparador. El control de oscilación de histéresis 13a tiene la función de transferencia liberalizada $O(s)=1$. Una expresión liberalizada de la función de transferencia del sistema total puede escribirse de la siguiente forma:

15

$$H(s) = \frac{\prod_{k=1}^N G_k}{\sum_{m=1}^N \left(S^{m-1} \prod_{k=1}^{N+1-m} G_k \right) + S^N} \quad (1)$$

20

en donde G_k es la ganancia de integrador del integrador k. La persona experta verá que la función de transferencia es una función de paso bajo general, y ajustando las ganancias del integrador la configuración de polaridad puede fijarse para formar por ejemplo una característica de filtro Butterworth o Bessel.

25

En el caso de una autooscilación controlada de la histéresis, como está ilustrado en la Figura 3, la frecuencia de conmutación está determinada por la ganancia G_1 del primer integrador 11' y puede ser calculada fácilmente de la siguiente forma:

30

$$F_{sw} = \frac{G_1}{4} \text{ [Hz]} \quad (2)$$

35

Esta limitación, que la ganancia G_1 del integrador 11' preceda inmediatamente al control de oscilación 13a esté fijada, hará que la configuración polar obligue a que la frecuencia de interrupción sea más baja a medida que suba el orden. En la práctica esto no es un problema debido a que el orden necesario para un intervalo dinámico satisfactorio está muy por debajo del orden en el que comienza la limitación de la respuesta de frecuencia.

40

La Figura 9 muestra la respuesta de frecuencia del sistema de la Figura 5 con una configuración Butterworth, de orden $N = 1, 2, 3, 4$ y 5. Está claro que la frecuencia de interrupción está mucho más allá del intervalo de audio. También está claro que la frecuencia de interrupción está cayendo en orden creciente, como se explicó anteriormente.

45

Al aplicar bucles de orden mayor, la ganancia de bucle alta suprime los errores que resultan de la aplicación. La función de sensibilidad puede escribirse así:

50

$$S(s) = \frac{S^N}{\sum_{m=1}^N \left(S^{m-1} \prod_{k=1}^{N+1-m} G_k \right) + S^N} \quad (3)$$

55

La Figura 10 muestra la respuesta de sensibilidad $S(s)$ del sistema de la Figura 5 con configuración Butterworth, de orden $N = 1, 2, 3, 4$ y 5. El diagrama muestra la reducción del ruido de cuantificación y de otros componentes de distorsión. Por ejemplo, para un sistema de quinto orden, cualesquiera errores se reducirán hasta 69 dB a 20 KHz.

60

La respuesta de frecuencia y la respuesta de sensibilidad vista en las Figuras 9 y 10 se han obtenido usando los coeficientes de ganancia para las características Butterworth dadas en la Figura 11, en donde están dados coeficientes de filtro diferentes para órdenes $N=1-5$. Los coeficientes de ganancia k_N en la Figura 11 están normalizados con respecto a G_1 . La relación entre G_1 y la frecuencia de conmutación dada anteriormente (Ecuación 2) da lugar a una ganancia de integrador G_1 de acuerdo con la siguiente expresión:

65

$$G_1 = 4 * F_{SM} \quad (4)$$

ES 2 319 423 T3

La Figura 6 ilustra cómo el control de oscilación 13 de la Figura 2 puede ser aplicado como un control sin histéresis 13b. El control de oscilación 13b incluye ahora un bloque de control 20 para crear un retardo de fase de bucle abierto. La autooscilación puede conseguirse proporcionando un retardo de fase de 180 grados o una demora correspondiente a un retardo de fase de 180 grados en la frecuencia de portadora preferida. El fin de este bloque de control 20 es por tanto proporcionar el retardo de fase necesario para llevar el bucle a oscilación, y así puede cumplirse usando una demora pura, integrando las funciones o los sistemas de filtro locales.

El bloque de control 20 de la Figura 6 es un filtro local $O(s)$ de un tipo de filtro de todo paso. Se prefiere este tipo de filtro debido a que tiene una ganancia absoluta de 1, lo que significa que esta aplicación tiene la misma función de transferencia $H(s)$ que el sistema con histéresis (véase la Ecuación 1). El filtro de todo paso de orden P es básicamente una aproximación Padé de una demora de tiempo ideal, con una función de transferencia que puede expresarse así:

$$O(s) = \frac{S^P - \sum_{m=1}^P \left(S^{m-1} \prod_{k=1}^{P+1-m} G_k \right)}{S^P + \sum_{m=1}^P \left(S^{m-1} \prod_{k=1}^{P+1-m} G_k \right)}, \quad P = \text{orden} \quad (5)$$

Las diferentes aplicaciones (figuras 5 y 6) del control de oscilación 13a, 13b tienen igual calidad de funcionamiento del sistema. Sin embargo, serán necesarios unos integradores adicionales P para el filtro 20 en el caso del enfoque sin histéresis para la misma calidad de funcionamiento. La ganancia del bucle se determina por el número de integradores en el bucle global. La ventaja de un control sin histéresis (figura 4) es la posibilidad de una característica de fase muy inclinada alrededor de la frecuencia de portadora para conseguir una baja variación de la frecuencia de portadora como función del índice de modulación. Esta propiedad puede ser valiosa en algunas aplicaciones.

De acuerdo con una realización adicional preferida del invento las ganancias del integrador son seleccionadas para tener una relación de un múltiplo de 2. Las ganancias del integrador G_n pueden entonces escribirse como:

$$G_n = \frac{G_{n-1}}{2^M}, \quad \text{donde } M \in [0, \infty]$$

A continuación de este enfoque las ganancias G_n del integrador serán multiplicaciones con un factor dos, y pueden ser realizadas con la ayuda de una función de desplazamiento, lo que da lugar a una complejidad reducida. Las características del sistema estarán por supuesto limitadas por las combinaciones que proporcionen un sistema estable o una fase lineal dependiente de los requerimientos. Ejemplos de coeficientes de ganancia normalizados k_n están dados en la tabla de la Figura 12.

La Figura 7 muestra una aplicación más detallada de un modulador de 2º orden de acuerdo con la Figura 5, que usa la técnica de desplazamiento anteriormente descrita para conseguir las ganancias.

Antes de todo, el punto de adición 18 y el comparador 17 de la Figura 3 están incorporados por un adicionador 21, que tiene una salida de bit de signo 22. La salida 22 tiene niveles de señal de $\bullet V$, en donde V es el valor pico de la señal PWM. Los puntos de adición 15 de la Figura 5 están además incorporados por dos adicionadores 23a, 23b, y los integradores 11 de la Figura 5 están incorporados por dos adicionadores 24a, 24b.

Finalmente, las ganancias 12 del integrador de la Figura 5 están incorporadas parcialmente por la ganancia de los adicionadores 24a, 24b, y parcialmente por dos registros de desplazamiento 25a, 25b. Los registros de desplazamiento 25a, 25b actúan para ajustar la ganancia de los adicionadores 24a, 24b para conseguir el filtrado necesario. El ajuste puede realizarse desplazando a la derecha, es decir atenuando la ganancia de los adicionadores 24a, 24b. Por ejemplo, el primer registro de desplazamiento 25a, que es la ganancia que inmediatamente precede al comparador 21, puede ser dispuesto para realizar una operación de desplazamiento menos que el registro 25b con el fin de realizar una primera ganancia G_1 del integrador igual a dos veces la segunda ganancia G_2 del integrador. De una manera similar, posteriores coeficientes de ganancia de acuerdo con, por ejemplo la Figura 12, pueden conseguirse mediante más adicionadores y registros de desplazamiento.

El modulador tiene además una ruta de retroalimentación 26 conectada a la salida 22 del adicionador 21. Esta retroalimentación 26 tiene dos objetivos independientes: en primer lugar, proporciona un control de oscilación disponiendo una retroalimentación 27 a sí mismo. Esto corresponde al bucle de control de histéresis 16 de la Figura 5. En segundo lugar, proporciona una retroalimentación 28 de la salida 22 a los dos adicionadores 23a, 23b, que corresponden al bucle de retroalimentación múltiple 14 de la Figura 5.

Un bloque de interfaz 29 está dispuesto para recibir un flujo de datos en serie y colocar una muestra en un registro en paralelo, aquí un registro de 24 bits, que está conectado al adicionador 23b.

ES 2 319 423 T3

La sincronización de un o de una pluralidad de moduladores puede conseguirse aplicando bucles 30 de fase cerrados a cada uno de los moduladores. Mediante esto se puede obtener la sincronización por control de fase de los moduladores.

5 En la Figura 8 se muestra una realización preferida de un convertidor de potencia de acuerdo con el invento, en la que una etapa 31 de potencia de salida de conmutación se proporciona al modulador 10 como se muestra en la Figura 2. La señal de conmutación es filtrada en un filtro de salida 32, y es conectada a una carga 33, por ejemplo un altavoz de audio.

10 En el ejemplo ilustrado, la ruta de retroalimentación 14 es movida aguas abajo, y es conectada a la salida de la etapa de conmutación 31. La ventaja de este enfoque es reducir los errores añadidos por la etapa de salida tales como los errores de demora de supresión. El THD y el ruido introducido por la etapa de salida serán multiplicados por la función de sensibilidad y por lo tanto llevados a un nivel muy bajo.

15 Las personas expertas son conscientes de que se puede aplicar una retroalimentación desde el filtro de salida 32 añadiendo una compensación de al menos N-1 polos del filtro de salida 32, en donde N es el orden del filtro.

El invento puede ser ventajosamente usado en cualesquiera sistemas de conversión digital a analógico también donde se requieran un alto intervalo dinámico y una alta linealidad como, por ejemplo, los sistemas de audio y, en particular, en conmutación de amplificadores de potencia para uso de audio o en cualquier otro sistema de conversión. Además, el invento puede usarse para conversión CC/CA en general.

20

25

30

35

40

45

50

55

60

65

REIVINDICACIONES

- 5 1. Un modulador de anchura de impulsos (10) que tiene una frecuencia de reloj para convertir una señal digital en una señal PWM que está cuantificada en tiempo por dicha frecuencia de reloj, que comprende:
- una pluralidad de integradores (11) con las ganancias (12) del integrador dispuestas en serie,
- 10 un comparador (17) para comparar la salida del último integrador (11') con una referencia, y de esta manera crear la señal PWM,
- una ruta de retroalimentación (14) conectada a un punto aguas abajo de dicho comparador y llevar a una pluralidad de puntos de adición, precediendo cada uno de ellos a uno de dichos integradores, y
- 15 en el que las ganancias (12) del integrador están adaptadas para reducir cualquier ruido de cuantificación a niveles correspondientes a una resolución de la señal digital,
- medios (13, 13a, 13b) para realizar una autooscilación en una frecuencia de conmutación deseada.
- 20 2. Un modulador de acuerdo con la reivindicación 1, en el que dicha ruta de retroalimentación (14) está conectada a la salida del comparador.
3. Un modulador de acuerdo con las reivindicaciones 1 ó 2, en el que las ganancias (12) del integrador se seleccionan para obtener un comportamiento de filtro de paso bajo.
- 25 4. Un modulador de acuerdo con cualquiera de las anteriores reivindicaciones, en el que las ganancias del integrador se seleccionan de acuerdo con $G_n = \frac{G_{n-1}}{2^M}$, en donde G_n es la ganancia del integrador n, y $M \in [0, \infty]$.
- 30 5. Un modulador de acuerdo con cualquiera de las anteriores reivindicaciones, que además comprende un limitador (19) de amplitud de la señal después de cada ganancia (12) del integrador.
6. Un modulador de acuerdo con la reivindicación 5, en el que la limitación de la amplitud de la señal se corresponde con un intervalo dinámico de la señal de entrada.
- 35 7. Un modulador de acuerdo con cualquiera de las anteriores reivindicaciones, en el que los medios (13a) de autooscilación comprenden una retroalimentación positiva (16) del comparador (17).
8. Un modulador de acuerdo con las reivindicaciones 1-7, en el que los medios (13b) de autooscilación comprenden un filtro (20) o intervalo de tiempo que precede al comparador (17), estando dicho filtro (20) o intervalo de tiempo dispuesto para dar al sistema un retardo de fase de bucle abierto de 180 grados en la frecuencia de conmutación deseada.
- 40 9. Un sistema de conversión de potencia que comprende un modulador (10) de acuerdo con cualquiera de las anteriores reivindicaciones, una etapa de conmutación (31) conectada al control de oscilación, y un filtro de salida (32) conectado a la etapa de conmutación.
10. Un sistema de acuerdo con la reivindicación 9, en el que la ruta de retroalimentación (14) está conectada a la salida de la etapa de conmutación (31).
- 50 11. Un sistema de acuerdo con la reivindicación 9, en el que la ruta de retroalimentación (14) está conectada a la salida del filtro de salida (32).
12. Un sistema de acuerdo con una de las reivindicaciones 9-11, aplicado como un convertidor CC-CA para uso de audio o activadores de líneas de transmisión.
- 55

60

65

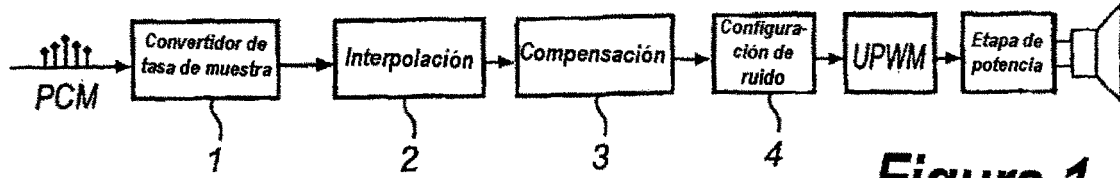


Figura 1

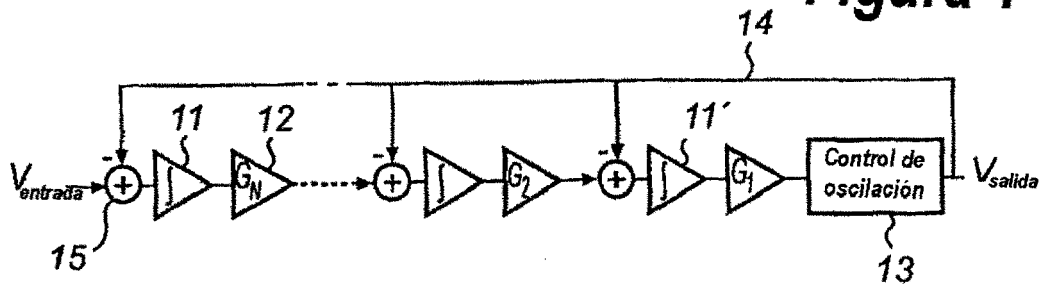


Figura 2

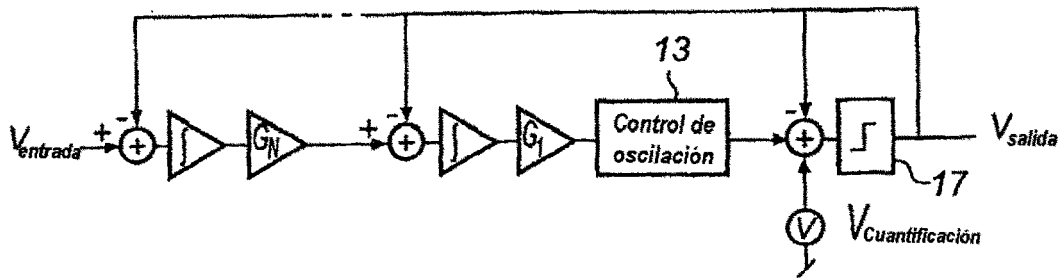


Figura 3

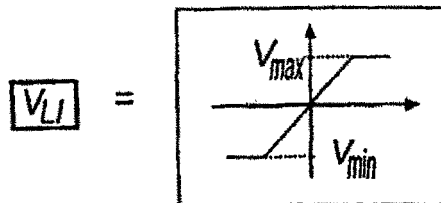
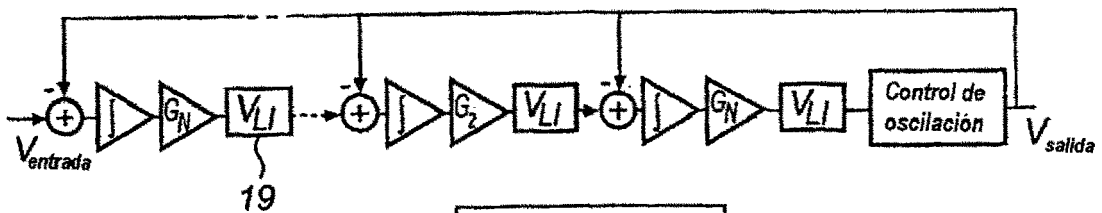


Figura 4

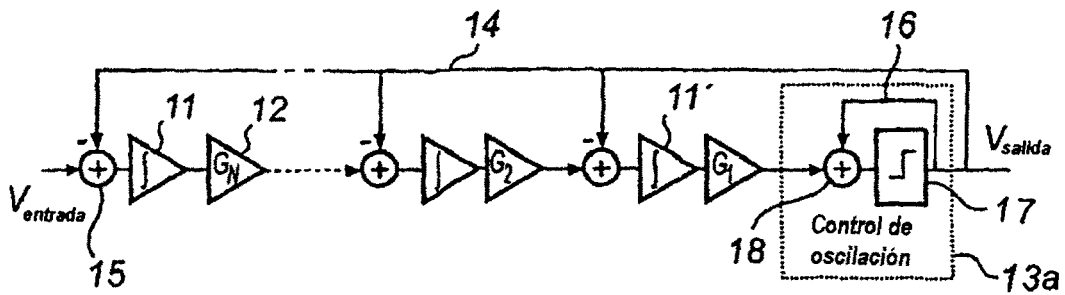


Figura 5

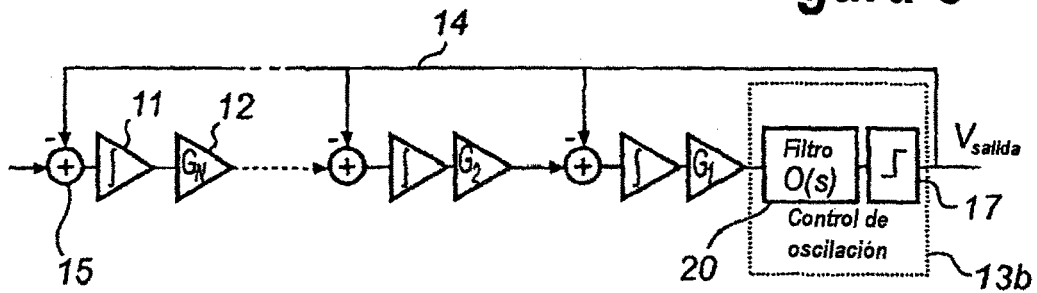


Figura 6

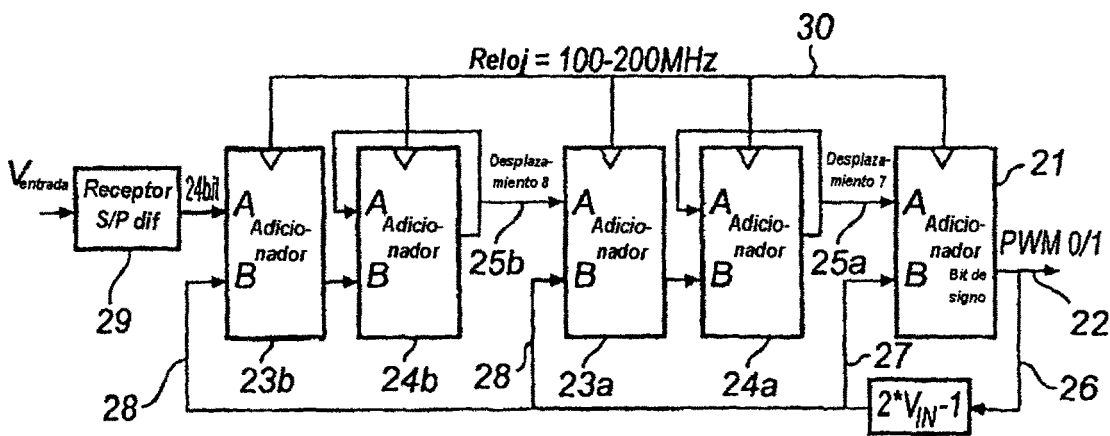


Figura 7

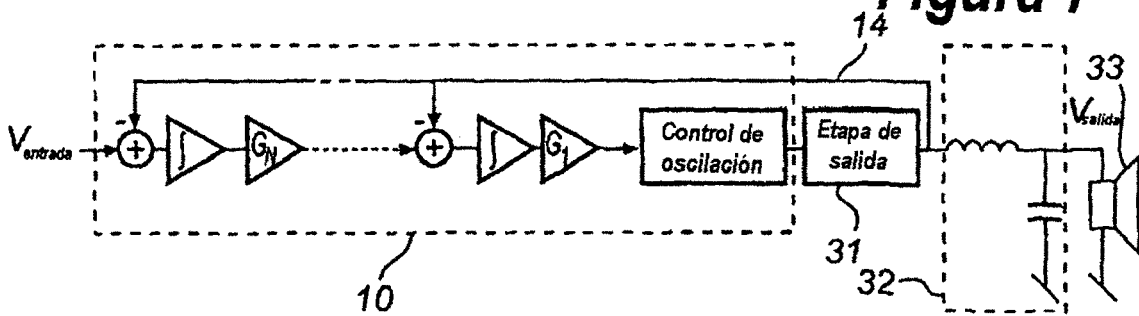
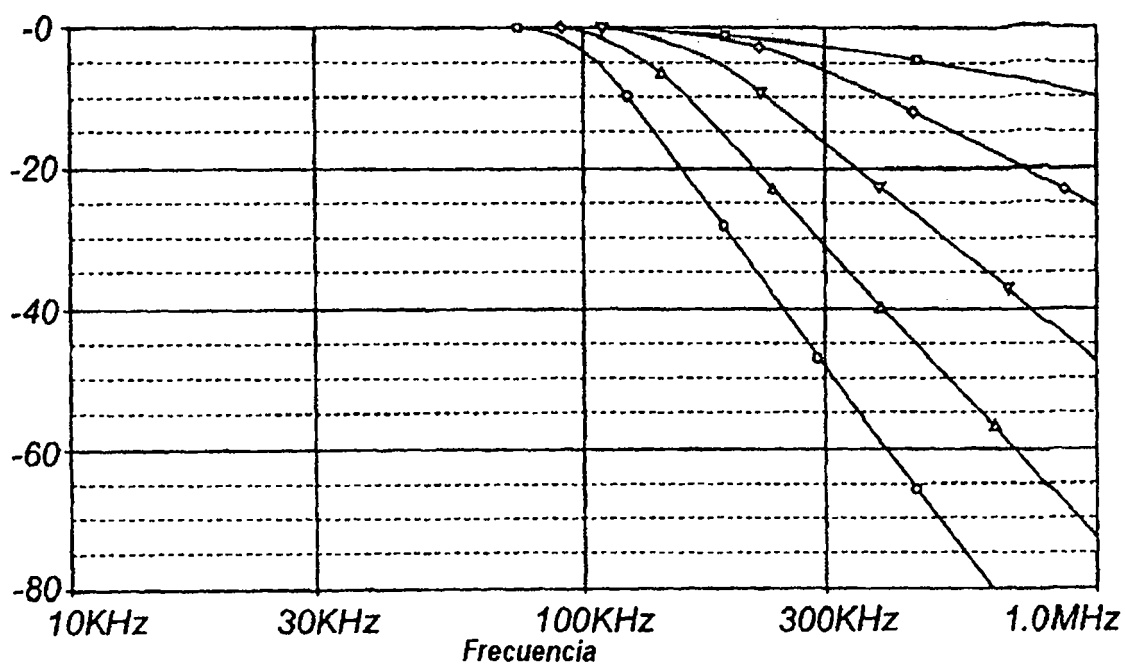
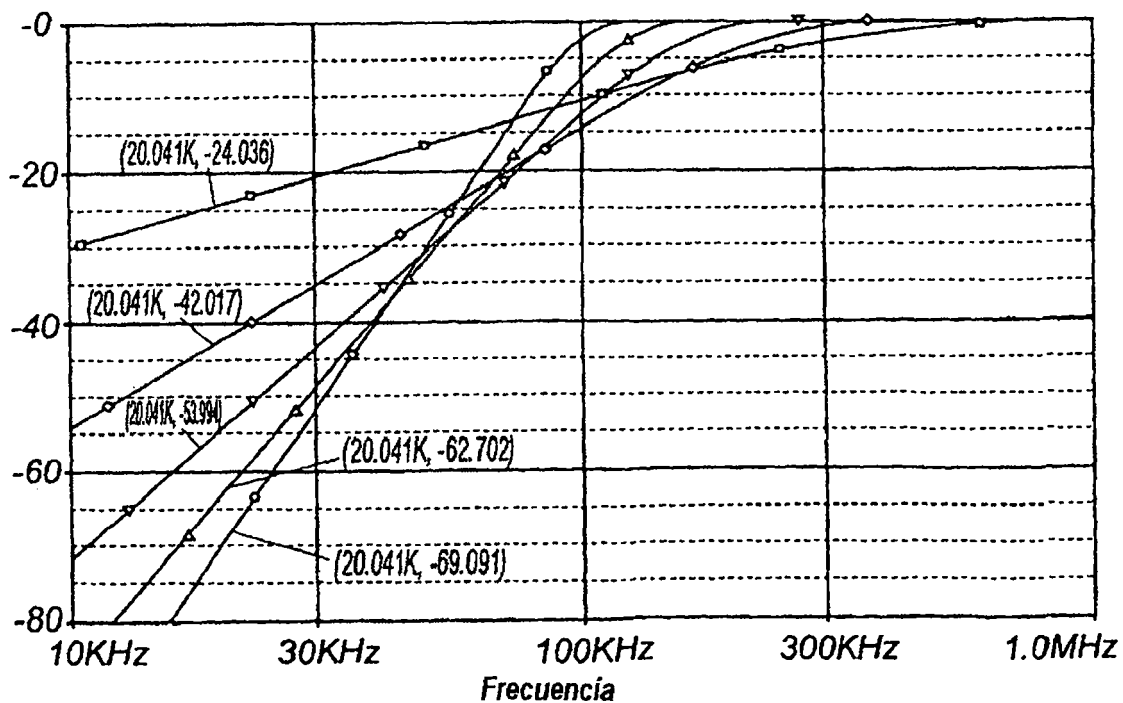


Figura 8



- DB(V(orden1salida)) ▽ DB(V(orden3salida)) ○ DB(V(orden5salida))
- ◇ DB(V(orden2salida)) △ DB(V(orden4salida))

Figura 9



- DB(V(orden1salida)) ▽ DB(V(orden3salida)) ○ DB(V(orden5salida))
- ◇ DB(V(orden2salida)) △ DB(V(orden4salida))

Figura 10

Orden	k_1	k_2	k_3	k_4	k_5
Butterworth					
1	1	-	-	-	-
2	1	0.50000	-	-	-
3	1	0.50000	0.25000	-	-
4	1	0.50000	0.29292	0.14645	-
5	1	0.50000	0.30901	0.19099	0.095488
Bessel					
1	1	-	-	-	-
2	1	0.33333	-	-	-
3	1	0.41667	0.16667	-	-
4	1	0.45002	0.23333	0.09999	-
5	1	0.46667	0.26667	0.15000	0.066667

Figura 11

Orden	k_1	k_2	k_3	k_4	k_5
Relación de coeficientes en múltiplos de 2					
3	1	0.25	0.25	-	-
3	1	0.5	0.25	-	-
3	1	1	0.25	-	-
4	1	0.50000	0.50000	0.12500	-
4	1	1	0.50000	0.25000	-
4	1	1	0.25000	0.12500	-
4	1	0.50000	0.25000	0.12500	-
5	1	0.50000	0.25000	0.12500	0.12500
5	1	1	0.25000	0.12500	0.12500

Figura 12