

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3926056号  
(P3926056)

(45) 発行日 平成19年6月6日(2007.6.6)

(24) 登録日 平成19年3月9日(2007.3.9)

(51) Int. Cl. F I  
**GO2F 1/1337 (2006.01)** GO2F 1/1337 505  
**GO2F 1/1335 (2006.01)** GO2F 1/1335 505  
**GO2F 1/1343 (2006.01)** GO2F 1/1343

請求項の数 10 (全 15 頁)

<p>(21) 出願番号 特願平11-70345                  (22) 出願日 平成11年3月16日(1999.3.16)                  (65) 公開番号 特開2000-267079(P2000-267079A)                  (43) 公開日 平成12年9月29日(2000.9.29)                  審査請求日 平成18年3月3日(2006.3.3)</p>	<p>(73) 特許権者 000005049                  シャープ株式会社                  大阪府大阪市阿倍野区長池町22番22号                  (74) 代理人 100101683                  弁理士 奥田 誠司                  (72) 発明者 谷口 洋二                  神奈川県川崎市中原区上小田中4丁目1番                  1号 富士通株式会社内                  審査官 井口 猶二</p>
---	---

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

ある間隔を隔てて相互に平行に配置された第1及び第2の基板と、  
 前記第1及び第2の基板の間に充填され、負の誘電率異方性を有する液晶材料と、  
 前記液晶材料内の液晶分子を、無電界状態の時にホメオトロピック配向させる配向手段と、  
 前記第1の基板の対向面上に形成され、行方向と列方向に規則的に配置される画素を画定し、スリットが形成された画素電極と、  
 前記第2の基板の対向面上に形成された共通電極と、  
 前記画素の各々に、赤、緑、青のいずれかの色を対応付けるカラーフィルタと、  
 前記第2の基板の対向面上に形成された突起パターンであって、基板法線方向から見たとき、該突起パターンが前記画素内の領域を複数の小領域に分割するように配置された前記突起パターンと  
 を有し、  
 前記画素電極のスリットが、基板法線方向から見たとき、前記突起パターンからある間隔を隔てて配置され、該突起パターンと共に画素内を複数のドメインに分割し、赤色、緑色、青色の各画素群のうち少なくとも一つの画素群に属する画素のスリット幅が、他の画素群に属する画素のスリット幅と異なる液晶表示装置。

【請求項2】

さらに、前記第1及び第2の基板の外側に配置され、電圧無印可時に黒色表示になるよう

に偏光軸の向きを調整された一对の偏光板と、  
電圧印可時の赤色、緑色、青色の各画素の、当該画素に対応付けられた色の波長域における光透過率の差が、前記画素電極に形成されるスリットの幅を同一としたときの各画素のそれよりも小さくなるように、前記スリット幅が調整されている請求項 1 に記載の液晶表示装置。

【請求項 3】

前記画素が行列状に配置された画像表示領域の周辺部において、赤色、緑色、青色の各画素のうち少なくとも一つの画素のスリット幅が、他の画素のスリット幅と異なり、内奥部においては、各画素のスリット幅が相互にほぼ等しい請求項 1 または 2 に記載の液晶表示装置。

10

【請求項 4】

青色画素のスリット幅が、赤色画素及び緑色画素のスリット幅よりも広い請求項 1 ~ 3 のいずれかに記載の液晶表示装置。

【請求項 5】

ある間隔を隔てて相互に平行に配置された第 1 及び第 2 の基板と、  
前記第 1 及び第 2 の基板の間に充填され、負の誘電率異方性を有する液晶材料と、  
前記液晶材料内の液晶分子を、無電界状態の時にホメオトロピック配向させる配向手段と

、  
前記第 1 の基板の対向面上に形成され、行方向と列方向に規則的に配置される画素を画定する画素電極と、

20

前記第 2 の基板の対向面上に形成された共通電極と、

前記画素の各々に、赤、緑、青のいずれかの色に対応付けるカラーフィルタと、

前記第 2 の基板の対向面上に形成された突起パターンであって、基板法線方向から見たとき、該突起パターンが前記画素内の領域を複数の小領域に分割するように配置された前記突起パターンと、

前記第 1 の基板の対向面上に形成され、基板法線方向から見たとき、前記突起パターンからある間隔を隔てて配置されたドメイン境界規制手段であって、前記画素電極と共通電極との間に電圧を印可したとき、前記突起パターンと協働して、前記液晶分子の傾く方向が揃うドメインの境界を画定する前記ドメイン境界規制手段と、

前記第 2 の基板の対向面上に形成された他の突起パターンであって、赤、緑、青の画素群のうち、一つもしくは 2 つの画素群に属する画素についてのみ、基板法線方向から見たとき画素電極の縁の一部に沿って延在するように配置された前記他の突起パターンとを有する液晶表示装置。

30

【請求項 6】

前記画素が行列状に配置された画像表示領域の主として周辺部の画素に前記他の突起パターンが配置されている請求項 5 に記載の液晶表示装置。

【請求項 7】

青色の画素群に属する画素についてのみ、前記他の突起パターンが配置されている請求項 5 または 6 に記載の液晶表示装置。

【請求項 8】

40

ある間隔を隔てて相互に平行に配置された第 1 及び第 2 の基板と、

前記第 1 及び第 2 の基板の間に充填され、負の誘電率異方性を有する液晶材料と、

前記液晶材料内の液晶分子を、無電界状態の時にホメオトロピック配向させる配向手段と

、  
前記第 1 の基板の対向面上に形成され、行方向と列方向に規則的に配置される画素を画定する画素電極と、

前記第 2 の基板の対向面上に形成された共通電極と、

前記画素の各々に、赤、緑、青のいずれかの色に対応付けるカラーフィルタと、

前記第 2 の基板の対向面上に形成された突起パターンであって、基板法線方向から見たとき、該突起パターンが前記画素内の領域を複数の小領域に分割するように配置され、赤、

50

緑、青の画素群のうち少なくとも一つの画素群に属する画素内における高さが、他の画素群の画素内における高さとは異なる前記突起パターンと、  
前記第1の基板の対向面上に形成され、基板法線方向から見たとき、前記突起パターンからある間隔を隔てて配置されたドメイン境界規制手段であって、前記画素電極と共通電極との間に電圧を印可したとき、前記突起パターンと協働して、前記液晶分子の傾く方向が揃うドメインの境界を画定する前記ドメイン境界規制手段と  
を有する液晶表示装置。

【請求項9】

青色画素内における前記突起パターンの高さが、他の画素内における前記突起パターンの高さとは異なる請求項8に記載の液晶表示装置。

10

【請求項10】

前記画素が行列状に配置された画像表示領域の主として周辺部において、赤、緑、青の画素群のうち少なくとも一つの画素群に属する画素内における前記突起パターンの高さが、他の画素群の画素内におけるそれとは異なる請求項8または9に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置に関し、特に電界無印加時に液晶分子が両基板間で垂直配向（ホメオトロピック配向）し、かつ1画素内を複数のドメインに分割したカラー液晶表示装置に関する。

20

【0002】

【従来の技術】

図10(A)～(C)は、それぞれ従来のホメオトロピック配向の液晶表示装置の黒表示状態、中間調表示状態、及び白表示状態における断面図を示す。1対の基板100、101の間に、誘電率異方性が負の液晶分子102を含む液晶材料が充填されている。基板100と101の外側に、偏光板が偏光軸を相互に直交させる向きに配置されている。

【0003】

図10(A)に示すように、電圧無印加時には、液晶分子102が基板100及び101に対して垂直に配列し、黒表示となる。基板間に電圧を印加し、図10(C)に示すように液晶分子102を基板に平行に配列させると、液晶層を通過する光の偏光方向が旋回し、白表示になる。

30

【0004】

図10(B)に示すように、白表示状態の電圧よりも低い電圧を印加すると、液晶分子102は、基板に対して斜めに配列する。基板に垂直な方向に進む光L1により、中間色が得られる。図の右下から左上に向かう光L2に対しては、液晶層がほとんど複屈折効果を発揮しない。このため、左上から表示画面を見ると、黒く見える。逆に、図の左下から右上に向かう光L3に対しては、液晶層が大きな複屈折効果を発揮する。このため、右上から表示画面を見ると、白に近い色に見える。このように、通常ホメオトロピック型液晶表示装置においては、中間調表示状態のときの視角特性が悪い。

【0005】

視角特性を改善するために、1画素内を複数のドメインに分割したマルチドメイン型のものが提案されている。マルチドメイン型の液晶表示装置では、中間調表示状態におけるドメイン内の液晶分子の傾きの方向が揃い、ドメイン間で相互に異っている。図11を参照して、マルチドメイン型ホメオトロピック配向（マルチドメインパーチカルアラメント型（MVA型））の液晶表示装置の構造及び動作原理の一例について説明する。

40

【0006】

図11(A)は、電圧無印加状態における液晶表示装置の断面図を示す。ガラス基板1の対向面上に、第1の突起パターン16が形成され、対向基板36の対向面上に第2の突起パターン18が形成されている。第1の突起パターン16と第2の突起パターン18とは、互い違いに配置されている。TFTが形成されたガラス基板1及び対向基板36の対向

50

面上に、突起パターン 16 及び 18 を覆うように、垂直配向膜 28 が形成されている。TFT が形成されたガラス基板 1 と対向基板 36 との間に、液晶分子 30 を含む液晶材料 29 が充填されている。液晶分子 30 は、負の誘電率異方性を有する。ガラス基板 1 及び対向基板 36 の外側に、それぞれ偏光板 31 及び 32 がクロスニコル配置されている。

#### 【0007】

電圧無印加時には、液晶分子 30 は基板表面に対して垂直に配向する。第 1 及び第 2 の突起パターン 16 及び 18 の斜面上の液晶分子 30 a は、その斜面上に対して垂直に配向しようとする。このため、第 1 及び第 2 の突起パターン 16 及び 18 の斜面上の液晶分子 30 a は、基板表面に対して斜めに配向する。しかし、画素内の広い領域で液晶分子 30 が垂直に配向するため、良好な黒表示状態が得られる。

10

#### 【0008】

図 11 (B) は、液晶分子 30 が斜めになる程度の電圧を印加した状態、すなわち中間調表示状態における断面図を示す。図 11 (A) に示すように、予め傾斜している液晶分子 30 a は、その傾斜方向により大きく傾く。その周囲の液晶分子 30 も、液晶分子 30 a の傾斜に影響を受けて同一方向に傾斜する。このため、第 1 の突起パターン 16 と第 2 の突起パターン 18 との間の液晶分子 30 は、その長軸 (ディレクタ) が図において右上がりになるように配列する。第 1 の突起パターン 16 よりも左側の液晶分子 30 及び第 2 の突起パターン 18 よりも右側の液晶分子 30 は、その長軸が図において右下がりになるように配列する。

#### 【0009】

このように、1 画素内に、液晶分子の傾斜方向の異なるドメインが、複数個画定される。第 1 及び第 2 の突起パターン 16 及び 18 が、ドメインの境界を画定する。第 1 及び第 2 の突起パターン 16 及び 18 を、基板面内に関して相互に平行に配置することにより、2 種類のドメインを形成することができる。これらの突起パターンを 90° 折り曲げることにより、合計 4 種類のドメインが形成される。1 画素内に複数のドメインが形成されることにより、中間調表示状態における視角特性を改善することができる。

20

#### 【0010】

##### 【発明が解決しようとする課題】

MVA 型液晶表示装置は、図 10 (C) で説明したように、液晶材料の複屈折効果により白色表示を行っている。この複屈折効果は波長分散を有するため、白表示状態における赤 (R)、緑 (G)、青 (B) の各画素の透過率に差が生じ、色つきが生じる。

30

#### 【0011】

図 12 は、RGB の各々の画素の透過率とセルギャップとの関係を示す。横軸はセルギャップを単位  $\mu\text{m}$  で表し、縦軸は透過率を単位 % で表す。この場合の透過率は、偏光板を含めた液晶パネル全体の透過率である。なお、RGB の各画素の開口率はすべて等しい。セルギャップを、G 画素の透過率が最大値を示す  $4 \sim 4.5 \mu\text{m}$  としたとき、B 画素の透過率が RG 画素の透過率に比べて低いことがわかる。このため、白表示状態の時に、表示画面全体が黄色づいてしまう。

#### 【0012】

本発明の目的は、白表示状態の時の表示画面の色付きを軽減することができる液晶表示装置を提供することである。

40

#### 【0013】

##### 【課題を解決するための手段】

本発明の一観点によると、ある間隔を隔てて相互に平行に配置された第 1 及び第 2 の基板と、前記第 1 及び第 2 の基板の間に充填され、負の誘電率異方性を有する液晶材料と、前記液晶材料内の液晶分子を、無電界状態の時にホメオトロピック配向させる配向手段と、前記第 1 の基板の対向面上に形成され、行方向と列方向に規則的に配置される画素を画定し、スリットが形成された画素電極と、前記第 2 の基板の対向面上に形成された共通電極と、前記画素の各々に、赤、緑、青のいずれかの色を対応付けるカラーフィルタと、前記第 2 の基板の対向面上に形成された突起パターンであって、基板法線方向から見たとき、

50

該突起パターンが前記画素内の領域を複数の小領域に分割するように配置された前記突起パターンとを有し、前記画素電極のスリットが、基板法線方向から見たとき、前記突起パターンからある間隔を隔てて配置され、該突起パターンと共に画素内を複数のドメインに分割し、赤色、緑色、青色の各画素群のうち少なくとも一つの画素群に属する画素のスリット幅が、他の画素群に属する画素のスリット幅と異なる液晶表示装置が提供される。

【0014】

スリット幅を変えると透過率が変化する。この透過率の変化により、波長分散に起因する透過率の差を補償することができる。各色の画素の透過率の差を小さくすることにより、白表示時における色付きを軽減することができる。

【0015】

本発明の他の観点によると、ある間隔を隔てて相互に平行に配置された第1及び第2の基板と、前記第1及び第2の基板の間に充填され、負の誘電率異方性を有する液晶材料と、前記液晶材料内の液晶分子を、無電界状態の時にホメオトロピック配向させる配向手段と、前記第1の基板の対向面上に形成され、行方向と列方向に規則的に配置される画素を画定する画素電極と、前記第2の基板の対向面上に形成された共通電極と、前記画素の各々に、赤、緑、青のいずれかの色を対応付けるカラーフィルタと、前記第2の基板の対向面上に形成された突起パターンであって、基板法線方向から見たとき、該突起パターンが前記画素内の領域を複数の小領域に分割するように配置された前記突起パターンと、前記第1の基板の対向面上に形成され、基板法線方向から見たとき、前記突起パターンからある間隔を隔てて配置されたドメイン境界規制手段であって、前記画素電極と共通電極との間に電圧を印可したとき、前記突起パターンと協働して、前記液晶分子の傾く方向が揃うドメインの境界を画定する前記ドメイン境界規制手段と、前記第2の基板の対向面上に形成された他の突起パターンであって、赤、緑、青の画素群のうち、1つもしくは2つの画素群に属する画素についてのみ、基板法線方向から見たとき画素電極の縁の一部に沿って延在するように配置された前記他の突起パターンとを有する液晶表示装置が提供される。

【0016】

画素電極の縁の近傍では、液晶分子の配向が乱れる場合がある。この部分に他の突起パターンを配置して液晶分子の配向の乱れを防止し透過率を高めることができる。この透過率の向上により、波長分散に起因する透過率の差を補償することができる。各色の画素の透過率の差を小さくすることにより、白表示時における色付きを軽減することができる。

【0017】

本発明の他の観点によると、ある間隔を隔てて相互に平行に配置された第1及び第2の基板と、前記第1及び第2の基板の間に充填され、負の誘電率異方性を有する液晶材料と、前記液晶材料内の液晶分子を、無電界状態の時にホメオトロピック配向させる配向手段と、前記第1の基板の対向面上に形成され、行方向と列方向に規則的に配置される画素を画定する画素電極と、前記第2の基板の対向面上に形成された共通電極と、前記画素の各々に、赤、緑、青のいずれかの色を対応付けるカラーフィルタと、前記第2の基板の対向面上に形成された突起パターンであって、基板法線方向から見たとき、該突起パターンが前記画素内の領域を複数の小領域に分割するように配置され、赤、緑、青の画素群のうち少なくとも一つの画素群に属する画素内における高さが、他の画素群の画素内における高さとは異なる前記突起パターンと、前記第1の基板の対向面上に形成され、基板法線方向から見たとき、前記突起パターンからある間隔を隔てて配置されたドメイン境界規制手段であって、前記画素電極と共通電極との間に電圧を印可したとき、前記突起パターンと協働して、前記液晶分子の傾く方向が揃うドメインの境界を画定する前記ドメイン境界規制手段とを有する液晶表示装置が提供される。

【0018】

突起パターンの高さを変えると透過率が変化する。この透過率の変化により、波長分散に起因する透過率の差を補償することができる。各色の画素の透過率の差を小さくすることにより、白表示時における色付きを軽減することができる。

【0019】

10

20

30

40

50

### 【発明の実施の形態】

図1は、第1の実施例によるMVA型液晶表示装置の平面図を示す。ガラス基板の表面上に、複数のゲートバスライン5が図の行方向（横方向）に延在する。ゲートバスライン5をゲート絶縁膜が覆う。このゲート絶縁膜の上に、図の列方向（縦方向）に延在する複数のドレインバスライン7が配置されている。

#### 【0020】

ゲートバスライン5とデータバスライン7との交差箇所に対応して、薄膜トランジスタ(TFT)10が設けられている。TFT10のドレイン電極は、対応するドレインバスライン7に接続されている。ゲートバスライン5が、対応するTFT10のゲート電極を兼ねる。

10

#### 【0021】

ドレインバスライン7とTFT10とを保護絶縁膜が覆う。2本のゲートバスライン5と2本のデータバスライン7とに囲まれた領域内に、画素電極12が配置されている。各画素電極12は、対応するTFT10のソース電極に接続されている。赤色画素の画素電極12R、緑色画素の画素電極12G、及び青色画素の画素電極12Bが、行方向にこの順番で配列し、一つの絵素を構成する。

#### 【0022】

TFTが形成されたガラス基板に、ある間隔を隔てて対向基板が配置される。対向基板の対向面上に、列方向に延在するジグザグパターンに沿って突起パターン18が形成されている。突起パターン18は行方向に等間隔で配列し、ゲートバスライン5と交差する位置、及び2本のゲートバスライン5の中央で約90°折れ曲がっている。

20

#### 【0023】

各画素電極12に、スリット17が形成されている。スリット17は、基板法線方向から見たとき、突起パターン18を、その配列ピッチの半分だけ行方向にずらせて得られる仮想的なジグザグパターンに沿って配置されている。各画素電極12の行方向及び列方向の長さは、それぞれ100 $\mu$ m、300 $\mu$ mである。R画素の画素電極12R及びG画素の画素電極12Gに形成されたスリット17のスリット幅は7 $\mu$ mであり、B画素の画素電極12Bに形成されたスリット17のスリット幅は10 $\mu$ mである。なお、対向基板上に形成されている突起パターン18の幅は10 $\mu$ m、高さは1.5 $\mu$ mである。

#### 【0024】

スリット17により、その近傍に、基板面に対して斜め方向に電界が発生する。この斜め方向の電界が液晶分子を特定の方向にチルトさせるため、スリット17が、図11(B)に示す第1の突起パターン16と同様に、ドメイン境界を規定する。

30

#### 【0025】

図2は、図1の一点鎖線A2-A2におけるTFT部分の断面図を示し、図3は、図1の一点鎖線A3-A3における画素電極部分の断面図を示す。TFT基板35と対向基板36とが、相互にある間隙を隔てて平行に配置されている。

#### 【0026】

まず、TFT基板35の構成について説明する。ガラス基板1の対向面上に、ゲートバスライン5が形成されている。ゲートバスライン5は、厚さ100nmのAl膜と厚さ50nmのTi膜とをスパッタリングにより堆積した後、この2層をパターンニングして形成される。Al膜とTi膜のエッチングは、BCl<sub>3</sub>とCl<sub>2</sub>との混合ガスを用いた反応性イオンエッチングにより行う。

40

#### 【0027】

ゲートバスライン5を覆うように、ガラス基板1の上にゲート絶縁膜40が形成されている。ゲート絶縁膜40は、厚さ400nmのSiN膜であり、プラズマ励起型化学気相成長(PE-CVD)により形成される。

#### 【0028】

ゲート絶縁膜40の表面上に、ゲートバスライン5を跨ぐように活性領域41が形成されている。活性領域41は、厚さ30nmのノンドープアモルファスSi膜であり、PE-

50

CVDにより形成される。活性領域41の表面のうち、ゲートバスライン5の上方の領域上にチャンネル保護膜42が形成されている。チャンネル保護膜42は、厚さ140nmのSiN膜である。チャンネル保護膜42は、図1においてTFT10のチャンネル領域を覆うようにパターニングされている。

**【0029】**

チャンネル保護膜42の形成は下記の方法で行う。まず、SiN膜の表面をフォトレジスト膜で覆う。ゲートバスライン5をフォトマスクとして用い、ガラス基板1の背面から露光することにより、レジストパターンの図1の行方向に平行な縁を画定することができる。図1の列方向に平行な縁は、通常のフォトマスクを用いて露光することにより画定する。

**【0030】**

フォトレジスト膜を現像した後、緩衝フッ酸系のエッチャントを用いてエッチングすることにより、SiN膜をパターニングする。なお、フッ素系ガスを用いたRIEにより、SiN膜をパターニングしてもよい。SiN膜のパターニング後、レジストパターンを除去する。

**【0031】**

活性領域41の上面のうち、チャンネル保護膜42の両側の領域上に、それぞれソース電極44及びドレイン電極46が形成されている。ソース電極44及びドレイン電極46は、共に厚さ30nmのn<sup>+</sup>型アモルファスSi膜、厚さ20nmのTi膜、厚さ75nmのAl膜、及び厚さ80nmのTi膜がこの順番に積層された積層構造を有する。ゲートバスライン5、ゲート絶縁膜40、活性領域41、ソース電極44、及びドレイン電極46によりTFT10が構成される。

**【0032】**

活性領域41、ソース電極44及びドレイン電極46は、一つのエッチングマスクを用いてパターニングされる。これらの膜のエッチングは、BCl<sub>3</sub>とCl<sub>2</sub>との混合ガスを用いたRIEにより行う。このとき、ゲートバスライン5の上方においては、チャンネル保護膜42がエッチング停止層として働く。

**【0033】**

保護絶縁膜48の上に、画素電極12が形成されている。画素電極12は、厚さ70nmのインジウム錫オキシド(ITO)膜であり、保護絶縁膜48を貫通するコンタクトホール50を經由してソース電極44に接続されている。画素電極12には、図3に示すようにスリット17が形成されている。ITO膜の成膜は、DCマグネトロンスパッタリングにより行う。ITO膜のパターニングは、しゅう酸系のエッチャントを用いたウェットエッチングにより行う。画素電極12及び保護絶縁膜48を、配向膜28が覆う。

**【0034】**

次に、対向基板36の構成について説明する。ガラス基板27の対向面上に、カラーフィルタ51が形成されている。カラーフィルタ51の表面の、TFT10に対向する領域上にCr等からなる遮光膜52が形成されている。遮光膜52を覆うように、カラーフィルタ51の表面上にITOからなる共通電極54が形成されている。共通電極54の表面上に、突起パターン18が形成されている。突起パターン18は、例えばポリイミド系のフォトレジストにより形成される。突起パターン18及び共通電極54の表面を、配向膜28が覆う。

**【0035】**

図4は、画素電極12に形成されたスリット17の幅と透過率との関係を示す。横軸は、スリット幅を単位μmで表し、縦軸は、透過率を単位%で表す。なお、この透過率は、図11に示す偏光板31及び32を配置した液晶パネルの白表示状態の時のものである。

**【0036】**

スリット幅が約10μmのときに、透過率が最大になる。スリット幅を10μmよりも広くしたときに透過率が低下するのは、開口率の低下が原因と考えられる。また、スリット幅を10μmよりも細くしたときに透過率が低下するのは、液晶分子に対する配向規制力が弱くなるためと考えられる。

10

20

30

40

50

## 【0037】

第1の実施例においては、図1に示すように、B画素の画素電極12Bに形成されたスリット17の幅が $10\mu\text{m}$ に設定され、R及びG画素の画素電極12R及び12Gに形成されたスリット17の幅が $7\mu\text{m}$ に設定されている。すなわち、B画素の透過率を最大にするように、スリット幅が設定されている。

## 【0038】

セルギャップを $4\sim 4.5\mu\text{m}$ とした場合には、図12で説明したように、B画素の透過率が相対的に低くなる。第1の実施例では、R及びG画素のスリット幅を最適値からずらしている。このように、R及びG画素の透過率をB画素の透過率に比べて相対的に低下させることにより、複屈折効果の波長分散によるB画素の透過率の低下を補償している。これにより、RGB画素の透過率の差が縮小し、白表示時の色付きを軽減することができる。

10

## 【0039】

次に、図5及び図6を参照して、第2の実施例について説明する。第1の実施例では、画素電極に形成するスリットの幅を調整することにより、透過率を変化させた。第2の実施例では、スリットの幅は、RGBのすべての画素について一定であり、対向基板に形成される突起パターンの配置を工夫することにより、透過率を変化させる。

## 【0040】

図5は、第2の実施例による液晶表示装置の平面図を示す。以下では、図1に示す第1の実施例による液晶表示装置の構成と異なる点について説明する。第2の実施例では、B画素の画素電極12Bに形成されたスリット17の幅が、RG画素のスリット17の幅と等しい。対向基板の対向面上に、突起パターン18から分岐した突起パターン18aが形成されている。突起パターン18aは、画素電極12Bの縁のうち、スリット17と鋭角で交わる部分に沿って配置されている。

20

## 【0041】

図6(A)は、図5の一点鎖線A6-A6における概略断面図を示す。TFT側のガラス基板1の対向面上に画素電極12Bが形成されている。対向基板側には、共通電極54の表面上に突起パターン18aが形成されている。ここでは、保護絶縁膜、配向膜等の記載は省略している。

## 【0042】

突起パターン18aの誘電率は、液晶材料29の誘電率よりも低い。このため、画素電極12Bの図の右端から共通電極54に向かう電気力線E1は、突起パターン18aを避けるように、共通電極54に近づくに従って図の左側に向かって湾曲する。また、スリット17側の端部から共通電極54に向かう電気力線E2も、共通電極54に近づくに従って図の左側に向かって湾曲する。このため、図6(A)に現れているスリット17と突起パターン18aとの間の液晶分子は、図の断面内に関して右上がりにチルトする。

30

## 【0043】

図6(B)は、突起パターン18aを形成しない場合の、図6(A)と同じ位置における断面図を示す。この場合には、画素電極12Bの図の右端から共通電極54に向かう電気力線E3は、共通電極54に近づくに従って右方に湾曲する。従って、画素電極12Bの図の右端近傍の液晶分子は、左上がりにチルトする。

40

## 【0044】

スリット17の近傍の液晶分子と、図に現れた画素電極12Bの右端近傍の液晶分子とのチルト方向が反対になる。このため、液晶分子の配向に乱れが生ずる。液晶分子の配向の乱れは、白表示時の透過率の低下につながる。

## 【0045】

第2の実施例のように、突起パターン18aを設けることにより、液晶分子の配向の乱れを防止し、透過率を高めることができる。図5に示すように、第2の実施例では、B画素についてのみ突起パターン18aを配置している。このため、白表示時のB画素の透過率を高め、RG画素の透過率に近づけることができる。これにより、白表示時の色付きを軽

50



減することが可能になる。

【0046】

次に、図7～図9を参照して、第3の実施例について説明する。第1の実施例では、画素電極に形成するスリットの幅を調整することにより、透過率を変化させた。第3の実施例では、対向基板に形成される突起パターンの高さを変化させることにより、透過率を変化させる。

【0047】

図7は、第3の実施例による液晶表示装置の平面図を示す。以下では、図1に示す第1の実施例による液晶表示装置の構成と異なる点について説明する。第3の実施例では、第2の実施例の場合と同様にB画素の画素電極12Bに形成されたスリット17の幅が、RG画素のスリット17の幅と等しい。第1の実施例では、突起パターン18の高さは一定であったが、第3の実施例では、突起パターン18のうちB画素内の部分が他の部分よりも高くなっている。

10

【0048】

図8は、図7の一点鎖線A8-A8における断面図を示す。TFT側のガラス基板1の対向面上に、ゲート絶縁膜40が形成されている。ゲート絶縁膜40の上に、ドレインバスライン7が形成されている。ドレインバスライン7及びゲート絶縁膜40の表面を保護絶縁膜48が覆う。保護絶縁膜48の上に、画素電極12R、12G、12Bが形成されている。これらの画素電極の表面を配向膜28が覆う。

【0049】

共通電極側のガラス基板27の対向面上に、カラーフィルタ51R、51G、51Bが形成されている。カラーフィルタ51R、51G、51Bの表面上に共通電極54が形成されている。共通電極54の表面上に突起パターン18及び18aが形成されている。B画素内の突起パターン18aの高さは1.5 $\mu$ mであり、RG画素内の突起パターン18の高さは1.2 $\mu$ mである。共通電極54及び突起パターン18、18aを配向膜28が覆う。

20

【0050】

B画素内の突起パターン18aは、レジスト膜をパターニングしてRG画素内の突起パターン18を形成した後、より厚いレジスト膜を形成してパターニングすることにより形成することができる。

30

【0051】

図9は、突起パターンの高さと透過率との関係を示す。横軸は突起パターンの高さを単位 $\mu$ mで表し、縦軸は透過率を単位%で表す。突起パターンを高くするに従って透過率が高くなっていることがわかる。第3の実施例では、B画素内の突起パターンを高くしているため、B画素の透過率が他の画素の透過率よりも高くなる。これにより、図12で説明したB画素の透過率の低下を補償し、白表示時の色付きを軽減することが可能になる。

【0052】

上記実施例では、B画素の透過率をRG画素の透過率に比べて相対的に高めることにより、白表示時の色付きを軽減している。対角線が10インチ以上の画像表示領域を有する液晶表示装置においては、周辺部のセルギャップが中央部のセルギャップよりも厚くなる傾向にある。セルギャップが厚くなると、RGB画素間のリタレーションの差が大きくなり、色付きが生じやすくなる。このため、画面中央部よりも、周辺部において色付きが生じやすい。例えば、画面の縁から3cm程度内側までの領域において色付きが生じやすい。

40

【0053】

このため、B画素の透過率を相対的に高めるための上記実施例による構成を、画面周辺部にのみ適用してもよい。第1及び第3の実施例では、B画素の透過率を相対的に高めるために、RG画素内のスリット幅や突起パターンの高さを最適値からずらしている。このため、RG画素の透過率は、最適化したときの最大透過率よりも低くなる。B画素の透過率を高める構成を画面周辺部にのみ適用することにより、画面中央部においては、各画素の透過率を最大にすることが可能になる。

50

## 【 0 0 5 4 】

例えば、第 1 の実施例の場合に、周辺部においては、画素のスリット幅を異ならせ、内奥部においては画素のスリット幅をほぼ等しくする。ここで、「ほぼ等しく」とは、製造上のばらつきを考慮した誤差範囲を含むことを意味する。

## 【 0 0 5 5 】

例えば、第 2 の実施例の場合には、主として周辺部の画素に、図 5 に示す突起パターン 1 8 a を配置する。例えば、第 3 の実施例の場合には、主として周辺部の画素において突起パターンの高さを異ならせる。ここで、「主として」とは、B 画素の透過率を相対的に高める構成を採用することの作用効果を奏する程度に、周辺部の比較的多くの画素にその構成を採用することを意味する。内奥部においては、その構成を採用しないが、または採用

10

## 【 0 0 5 6 】

以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

## 【 0 0 5 7 】

## 【 発明の効果 】

以上説明したように、本発明によると、R G B の各画素の透過率の差を少なくし、白表示時の色付きを軽減することができる。

## 【 図面の簡単な説明 】

【 図 1 】 第 1 の実施例による液晶表示装置の部分平面図である。

20

【 図 2 】 第 1 の実施例による液晶表示装置の T F T 部分の断面図である。

【 図 3 】 第 1 の実施例による液晶表示装置の画素電極部分の断面図である。

【 図 4 】 画素電極に形成するスリットの幅と透過率との関係を示すグラフである。

【 図 5 】 第 2 の実施例による液晶表示装置の部分平面図である。

【 図 6 】 図 6 ( A ) は、第 2 の実施例による液晶表示装置の画素電極端部の概略断面図であり、図 6 ( B ) は、従来例による液晶表示装置の画素電極端部の概略断面図である。

【 図 7 】 第 3 の実施例による液晶表示装置の部分平面図である。

【 図 8 】 第 3 の実施例による液晶表示装置の部分断面図である。

【 図 9 】 共通電極側の基板に設けられた突起パターンの高さとの関係を示すグラフである。

30

【 図 1 0 】 従来のホメオトロピック型液晶表示装置を視角特性を説明するための液晶表示装置の概略断面図である。

【 図 1 1 】 突起パターンの効果を説明するための、液晶表示装置の断面図である。

【 図 1 2 】 セルギャップと透過率との関係を、R G B 画素ごとに示すグラフである。

## 【 符号の説明 】

1、2 7 ガラス基板

5 ゲートバスライン

7 ドレインバスライン

1 0 T F T

1 2 R、1 2 G、1 2 B 画素電極

40

1 6 スリット

1 8 突起パターン

2 8 配向膜

2 9 液晶材料

3 5 T F T 基板

3 6 対向基板

4 0 ゲート絶縁膜

4 1 活性領域

4 2 チャンネル保護膜

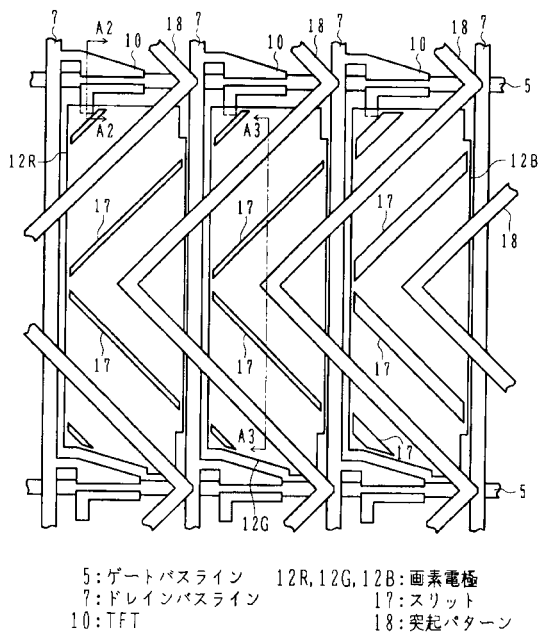
4 4 ソース電極

50

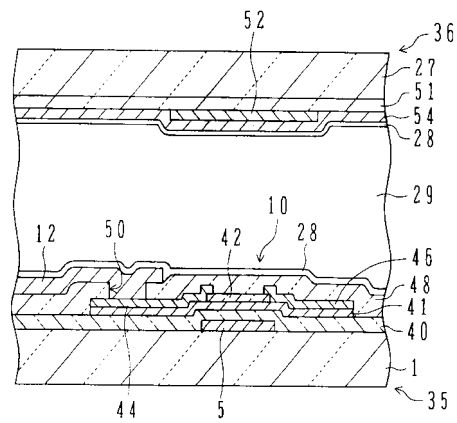
- 46 ドレイン電極
- 48 保護絶縁膜
- 50 コンタクトホール
- 51 カラーフィルタ
- 52 遮光膜
- 54 共通電極

【図1】

第1の実施例

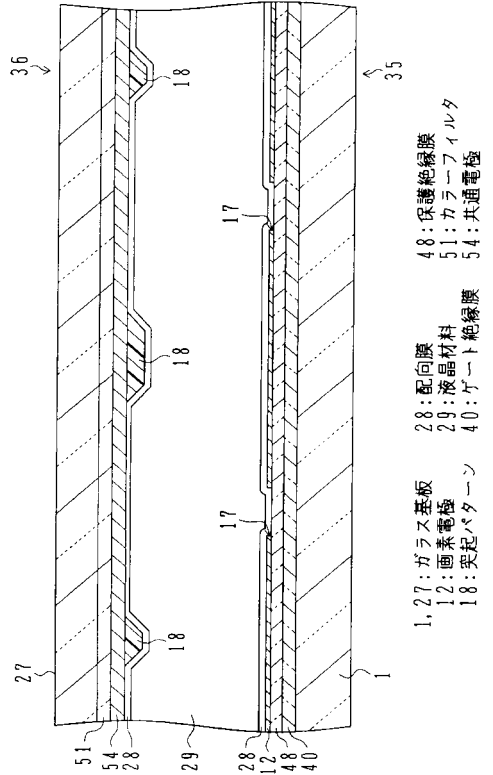


【図2】

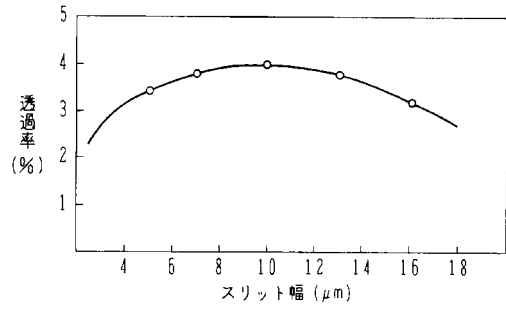


- |              |             |
|--------------|-------------|
| 1, 27: ガラス基板 | 40: ゲート絶縁膜  |
| 5: ゲートバスライン  | 41: 活性領域    |
| 28: 配向膜      | 44: ソース電極   |
| 29: 液晶材料     | 46: ドレイン電極  |
| 35: TFT基板    | 48: 保護絶縁膜   |
| 36: 対向基板     | 51: カラーフィルタ |
|              | 54: 共通電極    |

【図3】

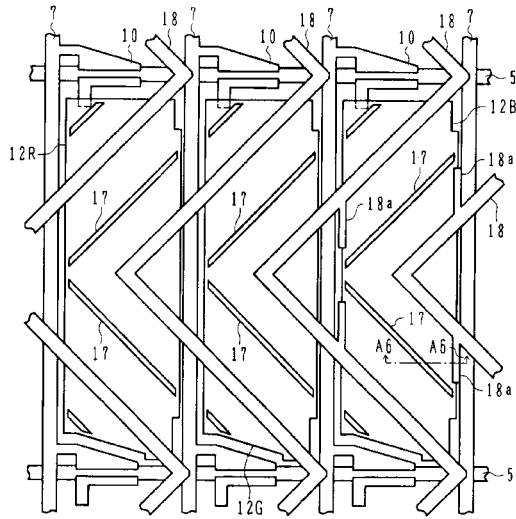


【図4】



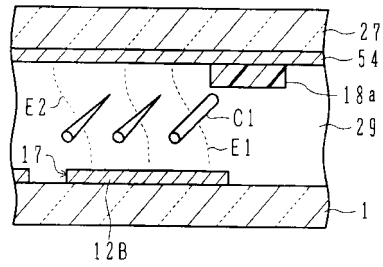
【図5】

第2の実施例

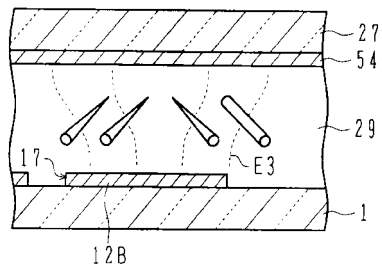


【図6】

(A) 第2の実施例

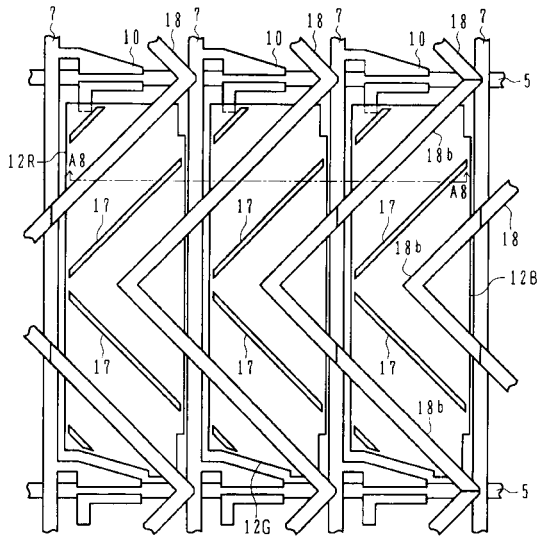


(B) 従来例

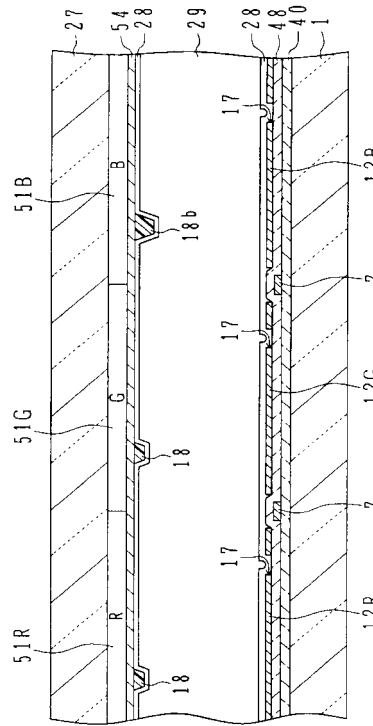


【 図 7 】

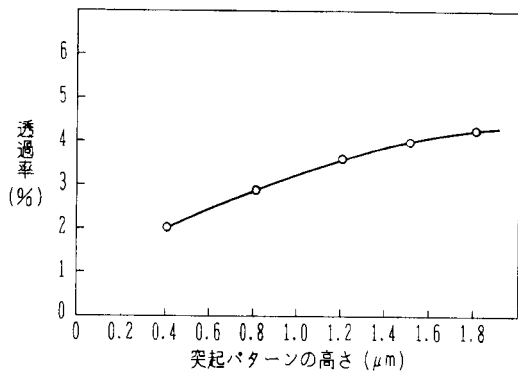
第3の実施例



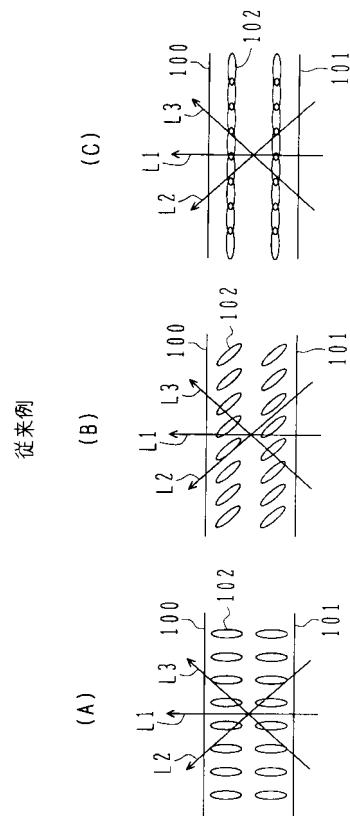
【 図 8 】



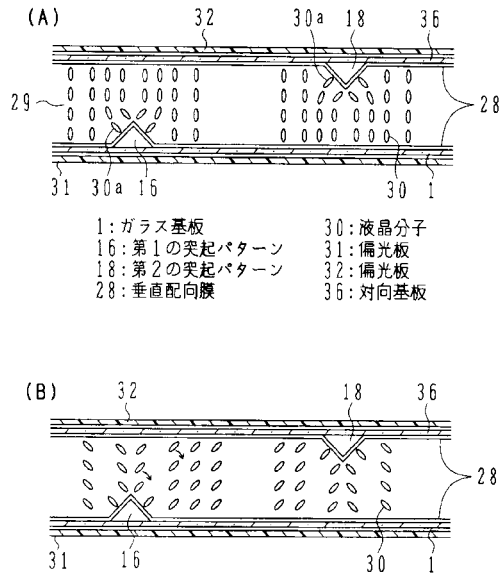
【 図 9 】



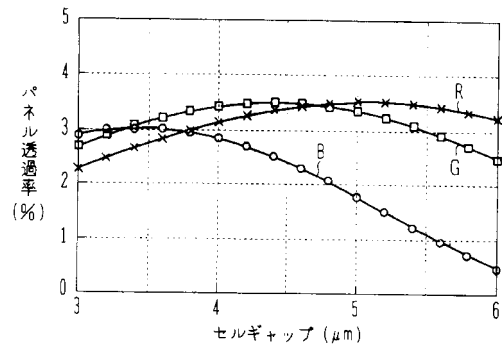
【 図 10 】



【図11】



【図12】



---

フロントページの続き

- (56)参考文献 特開平06 - 043461 (JP, A)  
特開平07 - 043719 (JP, A)  
特開平10 - 301112 (JP, A)  
特開平11 - 258606 (JP, A)  
特開平11 - 352489 (JP, A)  
特開2000 - 098387 (JP, A)

- (58)調査した分野(Int.Cl., DB名)

G02F 1/13-1/141