

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

用於射頻功率放大器的偏置升壓偏置電路

BIAS-BOOSTING BIAS CIRCUIT FOR RADIO FREQUENCY POWER
AMPLIFIER

【技術領域】

【0001】 本揭示內容之實施例通常係有關於電路的領域，並且更特別是有關於用於射頻功率放大器的偏置升壓電路。

【先前技術】

【0002】 在許多的無線通訊系統中，所傳送訊號的峰值對平均比(PAR)是高的。例如：在運用正交分頻多工(OFDM)調變的無線區域網路(WLAN)中，所傳通訊號的峰值對平均比可高達13.5分貝。為處理高峰值對平均比的訊號，射頻(RF)功率放大器典型係包含大的電晶體。該射頻功率放大器通常係包含一個偏置電路，以對該放大器的電晶體進行偏置。然而，該偏置電路在高訊號功率位準下係能造成增益壓抑。

【發明內容】

【0003】 本發明之一個實施例係一種偏置電路，其係包括：一個偏置電晶體，其係具有一個閘極終端，一個汲極終端，和一個源極終端，所述偏置電晶體係與一個射頻(RF)功率放大器的一個放大器電晶體形成一個電流鏡，所述射頻功率放大器係被耦合至所述偏置電路的一個節點；一個第一電阻器，其係被耦合在所述偏置電晶體的所述閘極終端和所述汲極終端之間，以將射頻訊號與所述偏置電晶體的所述閘極終端阻隔開；以及一

個第二電阻器，其係被耦合在所述偏置電晶體的所述汲極終端和所述節點之間，其中由所述偏置電路向被耦合至所述節點的所述射頻功率放大器提供的一個直流（DC）偏置電壓的一個偏置升壓量係基於所述第二電阻器的一個阻抗數值。

【0004】 本發明之另一個實施例係一種系統，其係包括：一個射頻（RF）功率放大器，其係經組態以放大一個射頻輸入訊號，所述射頻功率放大器具有一個放大器電晶體，所述放大器電晶體具有的一個閘極終端係經組態以接收所述射頻輸入訊號；一個偏置電路，其係與所述放大器電晶體的所述閘極終端耦合，所述偏置電路係經組態以在所述放大器電晶體的所述閘極終端處提供一個直流（DC）偏置電壓，其中所述偏置電路係包含：一個偏置電晶體，其係具有一個閘極終端，一個汲極終端，和一個源極終端，所述偏置電晶體的所述閘極終端係與所述放大器電晶體的所述閘極終端形成一個電流鏡；一個第一電阻器，其係被耦合在所述偏置電晶體的所述閘極終端和所述汲極終端之間，以將射頻訊號與所述偏置電晶體的所述閘極終端阻隔開；一個電容器，其係被耦合在所述偏置電晶體的所述閘極終端和一個接地電位之間，以對射頻訊號提供一個放電路徑；以及一個第二電阻器，其係被耦合在所述偏置電晶體的所述汲極終端和所述放大器電晶體的所述閘極終端之間；其中隨著由所述射頻放大器放大的一個射頻輸入訊號的一個射頻功率增加，所述偏置電路係經組態以增加所述直流偏置電壓，其中所述直流偏置電壓的一個偏置升壓量係基於所述第二電阻器的一個阻抗數值。

【圖式簡單說明】

【0005】 多個實施例係經由實例來例示，而不是受到後附圖式中各圖的限制，其中相同的元件符號係指出類似元件，且其中：

【0006】 圖1係例示依據各種實施例中一種包含一個射頻功率放大器和一個偏置電路的射頻（RF）功率放大器（PA）模組的一個電路圖。

【0007】 圖2係例示依據各種實施例中一種射頻功率放大器模組的一個替代性配置。

【0008】 圖3係例示依據各種實施例中一種射頻功率放大器模組的另一個替代性配置。

【0009】 圖4係依據各種實施例中一種示範性無線通訊裝置之一個方塊圖。

【實施方式】

【0010】 所例示實施例之各種觀點將使用所屬領域的技術人員所經常運用的術語來作出敘述，以將其工作的實質內容傳達給所屬領域的其它技術人員。然而，對所屬領域的技術人員顯明的是：替代性實施例係可僅以一些上述的觀點來實作。為了解釋目的，特定裝置和組態係經提出以對該些所例示實施例提供一個全盤理解。然而，對所屬領域的技術人員顯明的是：替代性實施例係可不需該些特定細節來實作。在其它實例中，眾所周知的特性係經省略，以避免使該些所例示實施例難以理解。

【0011】 再者，各種操作係將被敘述成多個獨立操作，並且依次以對理解本發明所有助益的方式來進行；然而，敘述的順序不應被解讀成意謂該些操作必須相依的順序。具體來說，該些操作未必以呈現的順序來實行。

【0012】 該術語「一個實施例」係重複被使用到。該術語通常不會指

稱相同的實施例；然而，如此也是可行。除非在前後文中另外敘及，否則該等術語「包括」、「具有」和「包含」係屬同義。

【0013】 在對被用來搭配各種實施例之文字提供澄清前後文上，該等術語「A/B」和「A及/或B」係意謂(A)、(B)、或(A及B)；並且該術語「A、B、及/或C」係意謂(A)、(B)、(C)、(A及B)、(A及C)、(B及C)或(A、B及C)。

【0014】 該術語「經耦合於」及其衍生詞係可被使用在本文中。「經耦合」係可意謂下述中的一者或更多。「經耦合」係可意謂兩個或更多元件處於直接地實體或電氣接觸。然而，「經耦合」同樣可意謂兩個或更多元件間接地接觸彼此，但彼此仍然共同操作或互動，並且可意謂一個或更多其它元件經耦合或連接在被認為彼此耦合一起的多個元件之間。

【0015】 各種實施例係可提供一種射頻(RF)功率放大器(PA)電路，其係包含一個射頻功率放大器和一個偏置電路。該偏置電路係可將一個直流(DC)偏置電壓提供到該射頻功率放大器。該偏置電路係可包含一個偏置電晶體，其係具有一個閘極終端，一個汲極終端和一個源極終端，並且該射頻功率放大器係可包含一個放大器電晶體。在各種實施例中，該偏置電晶體係可與該放大器電晶體形成一個電流鏡。該偏置電路係可進一步包含一個第一電阻器，其係被耦合在該偏置電晶體的閘極終端和汲極終端之間，以將射頻訊號與該偏置電晶體的閘極終端阻隔開。

【0016】 在各種實施例中，該偏置電路係可對該直流偏置電壓提供偏置升壓。也就是說，隨著由該射頻放大器放大的一個射頻輸入訊號的一個射頻功率(例如：平均功率)增加，該偏置電路係可增加該直流偏置電壓。

該偏置電路係可進一步包含一個第二電阻器，其係被耦合在該偏置電晶體的汲極終端和該射頻功率放大器之間（例如：該放大器電晶體的閘極終端）。由該偏置電路所提供的該直流偏置電壓的偏置升壓量係可基於該第二電阻器的一個阻抗數值。在一些實施例中，該偏置電路係可進一步包含一個電容器，其係被耦合在該偏置電晶體的閘極終端和一個接地電位之間，以對射頻訊號提供一個放電路徑（例如：從該閘極終端到該接地電位）。

【0017】 圖1係例示依據各種實施例的一個射頻功率放大器電路100。該射頻功率放大器電路100係可包含一個射頻功率放大器102，及與該射頻功率放大器102耦合的一個偏置電路104。該射頻功率放大器102係可在一個輸入終端108處接收一個射頻輸入訊號RFin，並且在一個輸出終端112處產生一個經放大射頻輸出訊號RFout。該射頻功率放大器102係可例如被用來放大射頻輸入訊號，以用於經由一個無線通訊網路進行傳送。

【0018】 在各種實施例中，該射頻功率放大器102係可包含一個放大器電晶體116（例如：Q1）。在一些實施例中，該射頻功率放大器102係可為互補式金屬氧化物半導體（CMOS）放大器。例如：在一些實施例中，該放大器電晶體116係可為一個n型場效應電晶體（FET）。在其它實施例中，該射頻功率放大器102係可為另一個類型的放大器，及/或該放大器電晶體116係可為另一個類型的電晶體。

【0019】 該放大器電晶體116係可包含一個閘極終端，一個源極終端和一個汲極終端。該放大器電晶體116的閘極終端係可與該射頻功率放大器102的輸入終端108耦合（例如：經由一個電容器118），以接收該射頻輸入訊號。該放大器電晶體116的汲極終端係可與該輸出終端112耦合，以提供該射

頻輸出訊號。該放大器電晶體116的汲極終端係可進一步與一個電源供應軌120耦合，以提供一個直流供應電壓（ V_{cc} ）。一個電感器（例如：L1）係可被耦合在該電源供應軌120和該輸出終端112及/或該放大器電晶體116的汲極終端之間，以阻隔射頻訊號到達該電源供應軌120。在一些實施例中，該放大器電晶體116的源極終端係可與一個接地電位144耦合。

【0020】 在一些實施例中，除了該放大器電晶體116，該射頻功率放大器102還可包含經耦合在該輸入終端108和該輸出終端112之間的其它電晶體。例如：該射頻功率放大器102係可為一個經堆疊放大器，而另一個電晶體（未圖示）係與該放大器電晶體116串聯耦合並且在該放大器電晶體116和該輸出終端112之間（例如：而該其它電晶體的源極終端與該放大器電晶體116的汲極終端耦合）。此外又另或者，該射頻功率放大器102係可具有複數個放大器級，並且該放大器電晶體116係可被包含在該複數個放大器級的一個放大器級中。

【0021】 在一些實施例中，該射頻功率放大器電路100係可進一步包含一個輸入匹配網路（未圖示），其係被耦合至該輸入終端108及/或該輸出終端112，以用於與其它構件（例如：一個無線通訊裝置）進行阻抗匹配。

【0022】 在各種實施例中，該偏置電路104係可與該放大器電晶體116的閘極終端116耦合，以將一個直流偏置電壓提供到該放大器電晶體116及/或該射頻功率放大器102。例如：該直流偏置電壓係可以一個放大模式來偏置該射頻功率放大器102及/或該放大器電晶體116。在一些實施例中，該直流偏置電壓係可以一個AB級別操作模式來偏置該射頻功率放大器102。

【0023】 該偏置電路104係可包含一個偏置電晶體128（例如：Q2），

其係具有一個閘極終端，一個汲極終端和一個源極終端。在一些實施例中，該偏置電路104係可為一個n型場效電晶體。該偏置電晶體128係可與該放大器電晶體116耦合，以在該偏置電晶體128和該放大器電晶體116之間形成一個電流鏡。在一些實施例中，該電流鏡係可為一個簡易電流鏡。例如：該偏置電晶體128的閘極終端係可與該放大器電晶體116的閘極終端耦合。一個電流源148（例如：I1）係可與該偏置電晶體128的汲極終端耦合，以向該電流鏡提供一個電流。在一些實施例中，該偏置電晶體128係可小於該放大器電晶體116。例如：在一個非限制性實施例中，該放大器電晶體116對該偏置電晶體128的尺寸比例係可大約為16對1。

【0024】 在各種實施例中，該偏置電路104係可進一步包含一個第一電阻器132（例如：R1），其係被耦合在該偏置電晶體128的閘極終端和汲極終端之間。該第一電阻器132係可將射頻訊號與該偏置電晶體128的閘極終端阻隔開。例如：該第一電阻器132係可避免射頻訊號從該偏置電晶體128的汲極終端傳達到該閘極終端。

【0025】 在一些實施例中，該偏置電路104係可進一步包含一個電容器140（例如：C1），其係被耦合在該偏置電晶體128的閘極終端和該接地電位144之間，以對射頻訊號提供一個放電路徑（例如：（例如：從該該偏置電晶體128的閘極終端到該接地電位144）。除了藉由該第一電阻器132所提供的分隔，該電容器140還可為該偏置電晶體128的閘極終端進一步提供對射頻訊號進行濾波及/或分隔。

【0026】 射頻訊號與該偏置電晶體128的閘極終端的阻隔作用係可促進該偏置電路104以該射頻輸入訊號的較高射頻功率位準，來對該直流偏置

電壓進行偏置升壓，而不會引入顯著的增益壓抑。據此，相較於習知偏置電路的設計，該偏置電路104係可在1分貝壓抑（1dB）下對該射頻功率放大器102提供一個經擴展輸出功率。

【0027】 該偏置電路104係可進一步包含一個第二電阻器136（例如：R2），其係被耦合在該偏置電晶體128的閘極終端和該射頻功率放大器102之間（例如：該射頻功率放大器102的放大器電晶體116）。由該偏置電路104所提供的直流偏置電壓的一個偏置升壓量係可基於該第二電阻器136的一個阻抗數值。例如：由該偏置電路104所提供的該直流偏置電壓的該偏置升壓量係可基於該第二電阻器136與該電流源148的一個阻抗數值進行比較後的相對數值。相較於其中的第二電阻器136具有一個較高相對阻抗數值的一個實施例中，對於該第二電阻器136與該電流源148的阻抗數值進行比較後的一個較低相對阻抗數值係可使該偏置電路104提供更多的偏置升壓。據此，由該偏置電路所提供的該偏置升壓量係可依據下述作選擇：該射頻功率放大器102的需求，及/或要由該射頻功率放大器102所實行的無線通訊的類型。例如：相較於一些其它類型的通訊，較高的偏置升壓係可使用於一個射頻功率放大器102，其係要被使用於利用正交分頻多工（OFDM）的無線通訊系統。

【0028】 在各種實施例中，該電流源148係可與一個供應軌152耦合，以向該電流源148及/或該偏置電路104提供電力。在一些實施例中，該電流源148係可提供與一個電阻器（未圖示）耦合的一個電壓源（未圖示），以提供一個電流。在一些實施例中，該供應軌152係可與該供應軌120耦合，及/或處於與該供應軌120相同的電壓。

【0029】 如上文所討論，該偏置電晶體128和該放大器電晶體116係可形成一個電流鏡，以對該射頻功率放大器102進行偏置。在一些實施例中，如圖1中所示，該電流鏡係可為一個簡易電流鏡。在各種實施例中，該第二電阻器136所具有的一個阻抗數值係可顯著地小於該第一電阻器132的一個阻抗數值及/或該電流源148的一個阻抗數值。例如：該第二電阻器的一個阻抗數值係可為該第一電阻器132的阻抗數值及/或該電流源148的阻抗數值的1/100或更小，諸如1/1000或更小。在一個非限制性實施例中，該第一電阻器132的阻抗數值係可約為100k歐姆，該第二電阻器136的阻抗數值係可約為10歐姆，並且該電流源148的阻抗數值係可約為2.63k歐姆。如上文所討論，由該偏置電路104所提供的該偏置升壓量係可基於該第二電阻器136的阻抗數值（例如：相對於該電流源148及/或該第一電阻器132的阻抗數值）。據此，該第二電阻器136的阻抗數值係可經過調整，以對該直流偏置電壓提供所需的偏置升壓量。

【0030】 藉由該第二電阻器136的相對小阻抗數值，當一個射頻訊號抵達該放大器電晶體116的閘極終端（例如：經由該輸入終端108）時，該射頻訊號的一個較大部分同樣會在該偏置電晶體128的汲極終端處被看見。處於該射頻訊號的某一射頻功率位準下，在該射頻訊號擺動的負半周期期間，該射頻訊號係可下降至低於零伏特。在該射頻訊號的正半周期期間，該偏置電晶體128係可處於導通，並且該偏置電晶體128的汲極終端係可透過該第二電阻器136而以一個充電時間常數進行充電。該偏置電晶體128的汲極終端同樣係可透過一個寄生電容器Cds（未圖示）進行充電，該寄生電容器係被耦合在該偏置電晶體128的汲極終端和源極終端之間。該寄生電容器Cds

的電容數值係可顯著地小於該電容器140的電容數值。當該射頻訊號在其負半周期期間擺動到低於零伏特時，該偏置電晶體128係可處於截止，並且該偏置電晶體128的汲極終端係可透過該第一電阻器132和該電容器140而以一個放電時間常數進行放電。

【0031】 該第一電阻器132的阻抗數值和該電容器140的電容數值係可經過挑選，使得該放電時間常數係大於該充電時間常數。例如：在一個非限制性實施例中，該第一電阻器132的阻抗數值係可約為10k歐姆，並且該電容器140的電容數值係可約為10微微法拉。因此，隨著該射頻訊號的射頻功率位準增加，電荷係可累積在該偏置電晶體128的汲極終端處。此電荷累積係造成在該偏置電晶體128的汲極終端處的直流電壓增加。接著，由於該放大器電晶體116的閘極終端和該偏置電晶體128的汲極終端係透過該第二電阻器136而耦合彼此，並且沒有直流電流通過該第二電阻器136，所以在該偏置電晶體128的汲極終端處的直流電壓增加係導致在該放大器電晶體116的閘極終端處的直流偏置電壓增加。據此，該偏置電路104係對在該放大器電晶體116的閘極終端處的直流偏置電壓進行升壓，並且該直流偏置電壓會隨著該射頻輸入訊號的射頻功率位準增加而增加。該偏置升壓係可擴展該射頻功率放大器102的1分貝壓抑 (P1dB)，以允許該射頻功率放大器102以高射頻功率位準操作。

【0032】 如上文所討論，該射頻功率放大器102係可為一個CMOS功率放大器。該偏置電路104係可特別適合用於偏置CMOS功率放大器。如此是因為在圖1中的CMOS電晶體116和128的閘極終端之間不存在直流路徑。據此，該第一電阻器132對該第二電阻器136的比例未比等同於該放大電晶體

116對該偏置電晶體128的比例。反之，對於一個雙極接面電晶體（BJT）的設計來說，R1對R2的比例必須等同於Q1對Q2的比例。否則，上述電路將無法形成一個電流鏡電路。據此，相較於習知設計，該電路100係可在該偏置電路（例如：偏置電晶體128）中需要較少的電晶體。如此係可使該電路100相較BJT設計來說更為經濟。

【0033】 在其它實施例中，該電路100係可搭配用於該放大電晶體116及/或該偏置電晶體128的BJT電晶體使用。在一些實施例中，一個大數值電感器係可被包含在該偏置電晶體128的基極和該第一電阻器132之間，以避免射頻訊號到達該偏置電晶體128的基極，使得R1對R2的比例能夠與Q1對Q2的比例相同。

【0034】 圖2係例示依據各種實施例中一種射頻功率放大器電路200的一個替代性配置，其中一個偏置電路204係包含被耦合在一個偏置電晶體228的一個汲極終端和一個電流源248之間的一個二極體式（diode-connected）電晶體256。該射頻功率放大器電路200係可包含一個射頻功率放大器202，其係具有一個放大器電晶體216。該射頻功率放大器202係可在一個輸入終端208處接收一個射頻輸入訊號，並且在一個輸出終端212處產生一個射頻輸出訊號。該射頻功率放大器電路200係可進一步包含一個偏置電路204，其係具有一個偏置電晶體228。該偏置電路204係可進一步包含一個第一電阻器232，一個第二電阻器236和一個電容器240，前述分別以類似圖1中所述且上文討論的第一電阻器132，第二電阻器136和電容器140的一個相同配置進行安置。

【0035】 在各種實施例中，該偏置電路204係可進一步包含一個二極

體式電晶體256，其係被耦合在該偏置電晶體228的汲極終端和該電流源248之間。一個解耦合電容器258係可被耦合在該二極體式電晶體256的汲極終端（及閘極終端）和一個接地電位244之間。當該射頻輸入訊號的功率並為高於一個臨界值時，該二極體式電晶體256係可被關閉。如此係可對放大器電晶體216的閘極終端提供額外的偏置升壓。

【0036】 圖3係例示依據各種實施例中具有一個偏置電路304的一個射頻功率放大器電路300的另一個替代性實施例，該偏置電路304係包含具有一個偏置電晶體328的一個威爾森（Wilson）電流鏡。該射頻功率放大器電路300係可進一步包含與該偏置電路304耦合的一個射頻功率放大器302。該射頻功率放大器302係可包含一個放大器電晶體316，並且係可在一個輸入終端308處接收一個射頻輸入訊號及在一個輸出終端312處產生一個射頻輸出訊號。該偏置電晶體328係可進一步包含一個第一電阻器332，一個第二電阻器336和一個電容器340，前述分別以類似圖1中所述且上文討論的第一電阻器132，第二電阻器136和電容器140的一個相同配置進行安置。

【0037】 在各種實施例中，該威爾森電流鏡係可包含電晶體360，電晶體364，和電晶體368及偏置電晶體328。該電流源348係可被耦合在電晶體368的一個汲極終端和一個供應軌352之間。一個電容器372係可被耦合在電晶體368的汲極終端和一個接地電位344之間。相較於偏置電路104的電流源148的數值，該偏置電路304的威爾森電流鏡係可降低該電流源348的所需數值。

【0038】 依據一些實施例的一個示範性無線通訊裝置400的一個方塊示意圖係被例示在圖4中。該無線通訊裝置400係可具有一個射頻功率放大器

(PA) 模組404，該射頻功率放大器模組404係包含一個或更多射頻功率放大器電路408，其係類似於射頻功率放大器電路100、200及/或300。除了該射頻功率放大器模組404，該無線通訊裝置400還可具有一個天線結構414，一個天線開關418，一個收發器422，一個主要處理器426，和至少如所示彼此經耦合之一個記憶體430。儘管該無線通訊裝置400經顯示為具有傳送和接收功能，其它實施例係可包含僅具有傳送功能或僅具有接收功能之裝置。

【0039】 在各種實施例中，該無線通訊裝置400係可為但不限制於：一個行動電話、一個傳呼裝置、一個個人數位助理、一個文字通信裝置、一個可攜式電腦、一個桌上型電腦、一個基地站台、一個用戶站台、一個存取點、一個雷達站、一個衛星通訊裝置、或者是具有能夠無線傳送/接收射頻訊號之任何其它裝置。

【0040】 該主要處理器426係可執行在該記憶體430中所儲存的一個基礎作業系統程式，以用於控制該無線通訊裝置400的整體操作。舉例來說，該主要處理器426係可控制藉由該收發器422進行的訊號接收和訊號傳送。該主要處理器426或許能夠執行駐留在該記憶體430中的其它程序或程式，並且可視所需而藉由一個執行政序以將資料移入或移出該記憶體430。

【0041】 該收發器422係可接收來自該主要處理器426之外送資料(例如：語音資料、網站資料、電子郵件、發訊資料等)，可產生該(等) RF_m 訊號以代表該外送資料，並且將該(等) RF_m 訊號提供至該射頻功率放大器模組404。該收發器422同樣可控制該射頻功率放大器模組404，而在一個選定的頻帶中並且以高功率模式或功率倒退(back-off power)模式進行操作。在一些實施例中，該收發器422係可使用正交分頻多工(OFDM)調變來產

生該（等） RF_{in} 訊號。

【0042】 如在本文中所述，該射頻功率放大器模組404係可將該（等） RF_{in} 訊號放大以提供 RF_{out} 訊號。該（等） RF_{out} 訊號係可被轉送至該天線開關418，並且接著被轉送至該天線結構414以進行一個無線（OTA）傳輸。在一些實施例中，該天線開關418係可包含一個雙工器。

【0043】 以一個類似方式，該收發器422係可透過該天線開關418以接收來自該天線結構414的一個入局無線訊號。該收發器422係可處理該內送訊號並且將該內送訊號發送至該主要處理器426，以進行進一步處理。

【0044】 在各種實施例中，該天線結構414係可包含一個或更多指向性及/或全向性天線，包含：例如一個雙極天線、一個單極天線、一個微帶天線、一個環狀天線、一個矩形微帶天線、或者是適合用於射頻訊號之無線（OTA）傳輸/接收之任何其它類型的天線。

【0045】 熟習該項技術人士將理解到：該無線通訊裝置400係經由實施例來給定，並且為簡單和清楚之目的，最多僅僅顯示及敘述到要理解該等實施例所需之無線通訊裝置400的建構和操作。各種實施例係設想到任何合適的構件或構件組合，以根據特定需求而聯合該無線通訊裝置400來實行任何合適的任務。再者，要理解到：該無線通訊裝置400不應被解讀成受到多個實施例可實施之裝置類型的限制。

【0046】 儘管本發明業已依照上文所例示之實施例作出敘述，然而熟習該項技術人士將理解到：打算達成相同目標之廣泛種類的替代及/或等效實施方式係可取代所示和所述的特定實施例，而不會悖離本發明的範疇。熟習該項技術人士將立即理解到：本揭示內容之教示係可以多樣廣泛種類

的實施例來實施。此發明說明係傾向被視作為例示用而不是限制用。

【符號說明】

【0047】

100：射頻（RF）功率放大器（PA）電路

102：射頻功率放大器

104：偏置電路

108：輸入終端

112：輸出終端

116：放大器電晶體

118：電容器

120：電源供應軌

128：偏置電晶體

132：第一電阻器

136：第二電阻器

140：電容器

144：接地電位

148：電流源

152：供應軌

200：射頻功率放大器電路

202：射頻功率放大器

204：偏置電路

208：輸入終端

- 212：輸出終端
- 216：放大器電晶體
- 228：偏置電晶體
- 232：第一電阻器
- 236：第二電阻器
- 240：電容器
- 244：接地電位
- 248：電流源
- 256：二極體式電晶體
- 258：解耦合電容器
- 300：射頻功率放大器電路
- 302：射頻功率放大器
- 304：偏置電路
- 308：輸入終端
- 312：輸出終端
- 316：放大器電晶體
- 328：偏置電晶體
- 332：第一電阻器
- 336：第二電阻器
- 340、372：電容器
- 344：接地電位
- 348：電流源



- 352：供應軌
- 360、364、368：電晶體
- 400：無線通訊裝置
- 404：射頻功率放大器模組
- 408：射頻功率放大器電路
- 414：天線結構
- 418：天線開關
- 422：收發器
- 426：主要處理器
- 430：記憶體

I646775

發明摘要

※ 申請案號： 103128581

※ 申請日： 103/08/20

※IPC 分類： H03F 1/02 (2006.01)

【發明名稱】(中文/英文)

用於射頻功率放大器的偏置升壓偏置電路

BIAS-BOOSTING BIAS CIRCUIT FOR RADIO FREQUENCY POWER
AMPLIFIER

【中文】

各種實施例係提供用於一個射頻 (RF) 功率放大器 (PA) 的一個偏置電路，以藉由偏置升壓將一個直流 (DC) 偏置電壓提供給該射頻功率放大器。該偏置電路係可包含一個偏置電晶體，其係與該射頻功率放大器的一個放大器電晶體形成一個電流鏡。該偏置電路係可進一步包含一個第一電阻器，其係被耦合在該偏置電晶體的閘極終端和汲極終端之間，以阻隔來自該偏置電晶體的閘極終端的射頻訊號。該偏置電路係可進一步包含一個第二電阻器，其係被耦合在該偏置電晶體的汲極終端和該射頻功率放大器之間 (例如：該放大器電晶體的閘極終端)。由該偏置電路所提供的該直流偏置電壓的一個偏置升壓量係可基於該第二電阻器的一個阻抗數值。

【英文】

Various embodiments provide a bias circuit for a radio frequency (RF) power amplifier (PA) to provide a direct current (DC) bias voltage, with bias boosting, to the RF PA. The bias circuit may include a bias transistor that forms a current mirror

with an amplifier transistor of the RF PA. The bias circuit may further include a first resistor coupled between the gate terminal and the drain terminal of the bias transistor to block RF signals from the gate terminal of the bias transistor. The bias circuit may further include a second resistor coupled between the drain terminal of the bias transistor and the RF PA (e.g., the gate terminal of the amplifier transistor). An amount of bias boosting of the DC bias voltage provided by the bias circuit may be based on an impedance value of the second resistor.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

100：射頻（RF）功率放大器（PA）電路

102：射頻功率放大器

104：偏置電路

108：輸入終端

112：輸出終端

116：放大器電晶體

118：電容器

120：電源供應軌

128：偏置電晶體

132：第一電阻器

136：第二電阻器

140：電容器

144：接地電位

148：電流源

152：供應軌

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

圖式

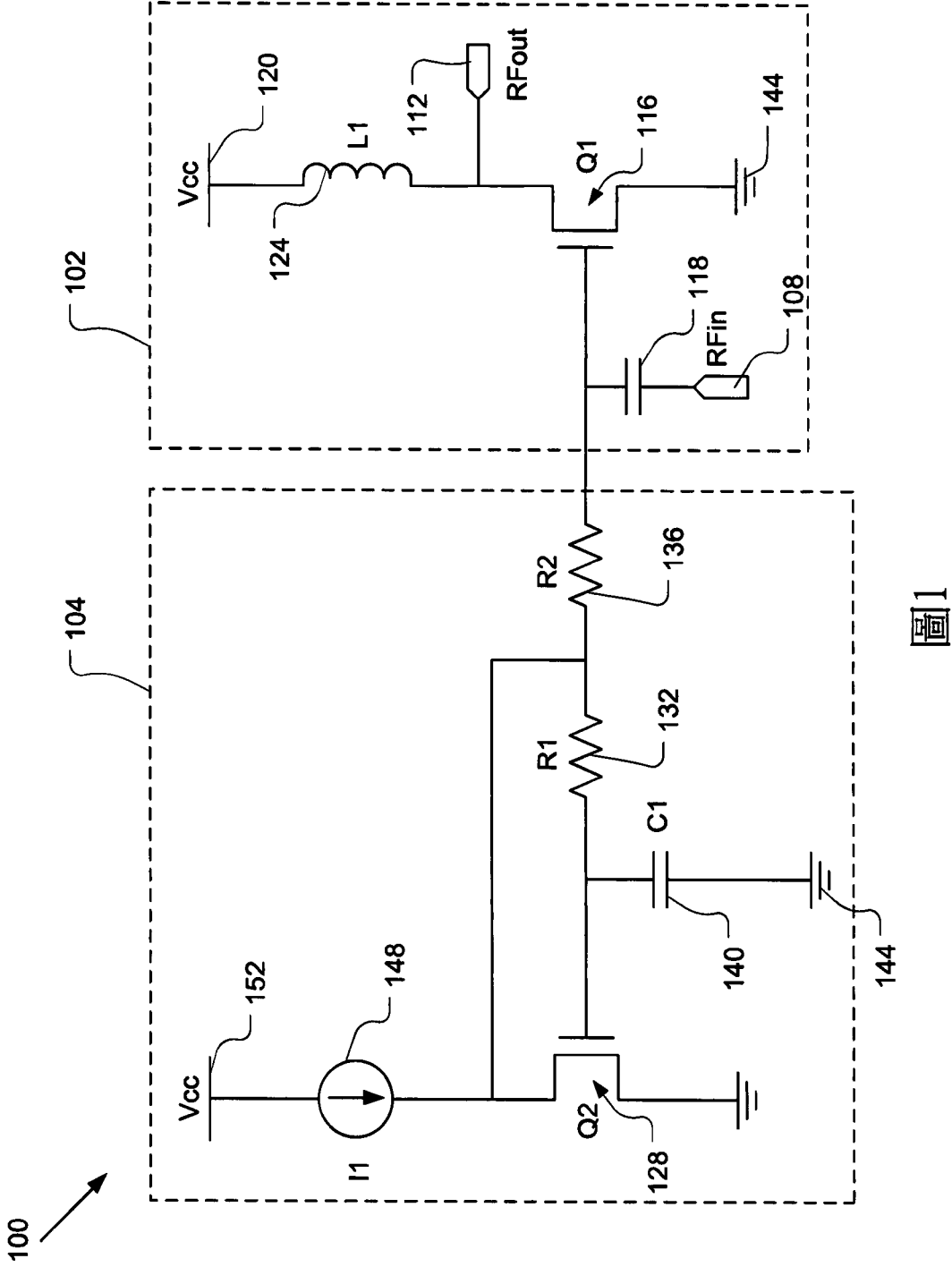


圖1

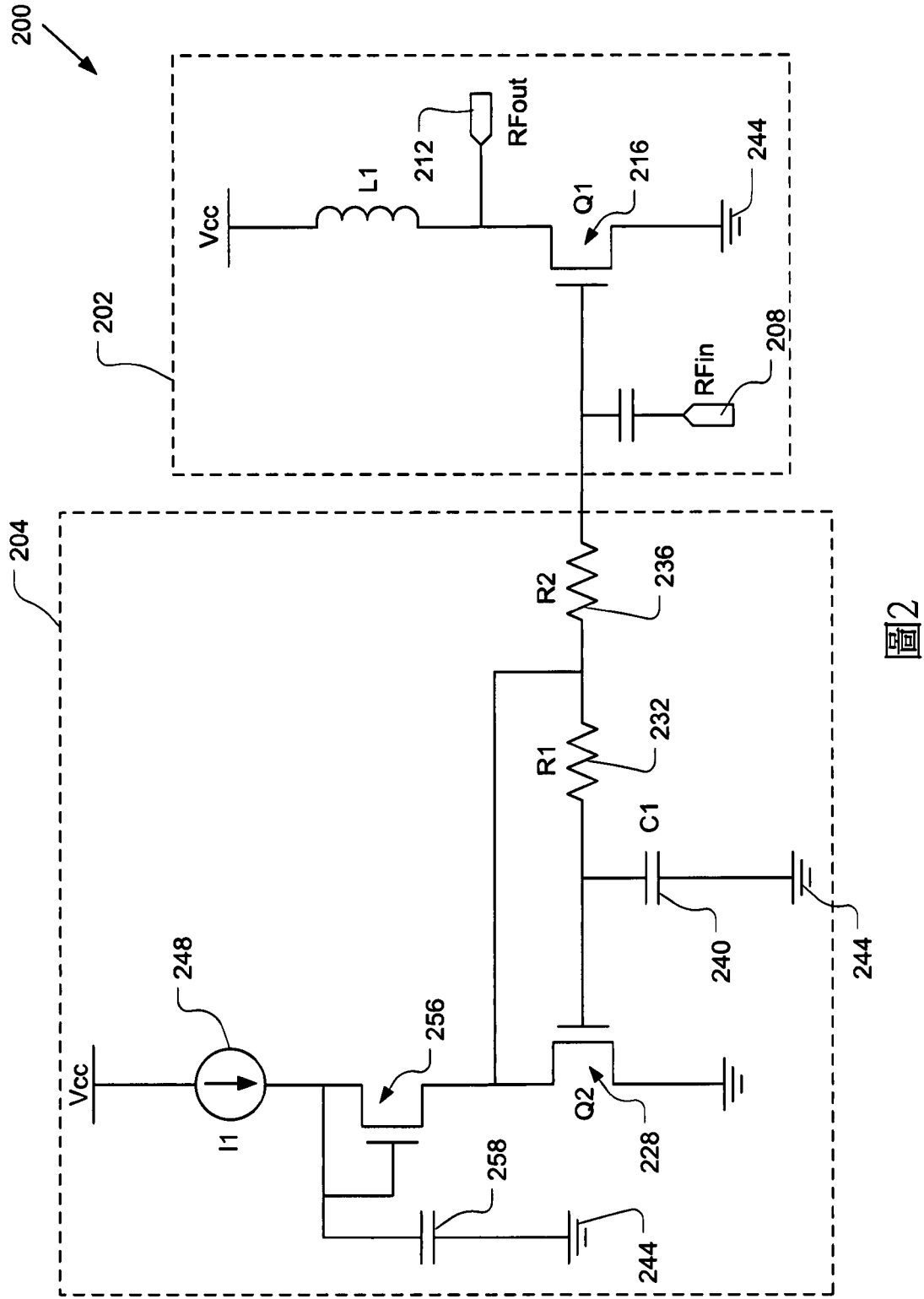


圖2



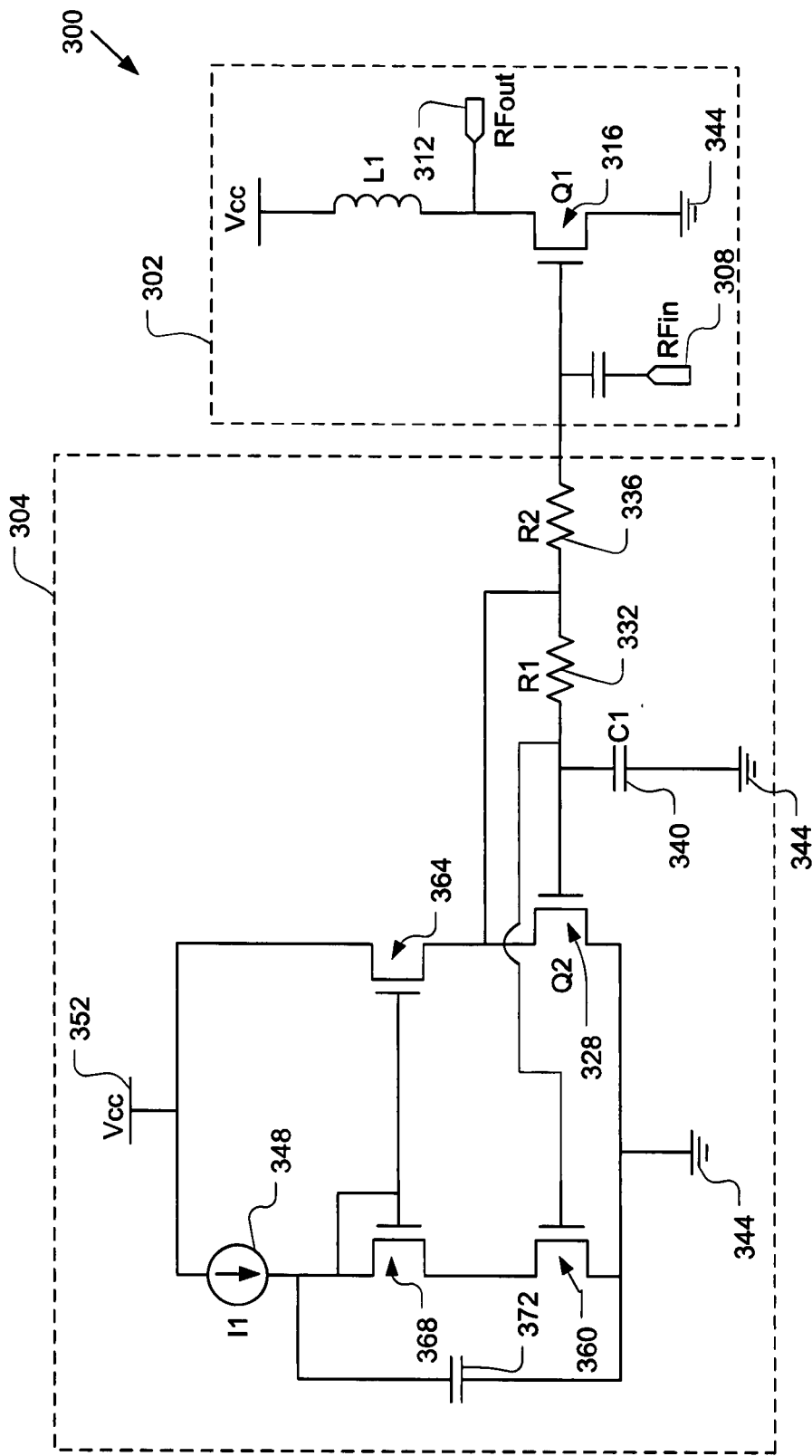


圖3

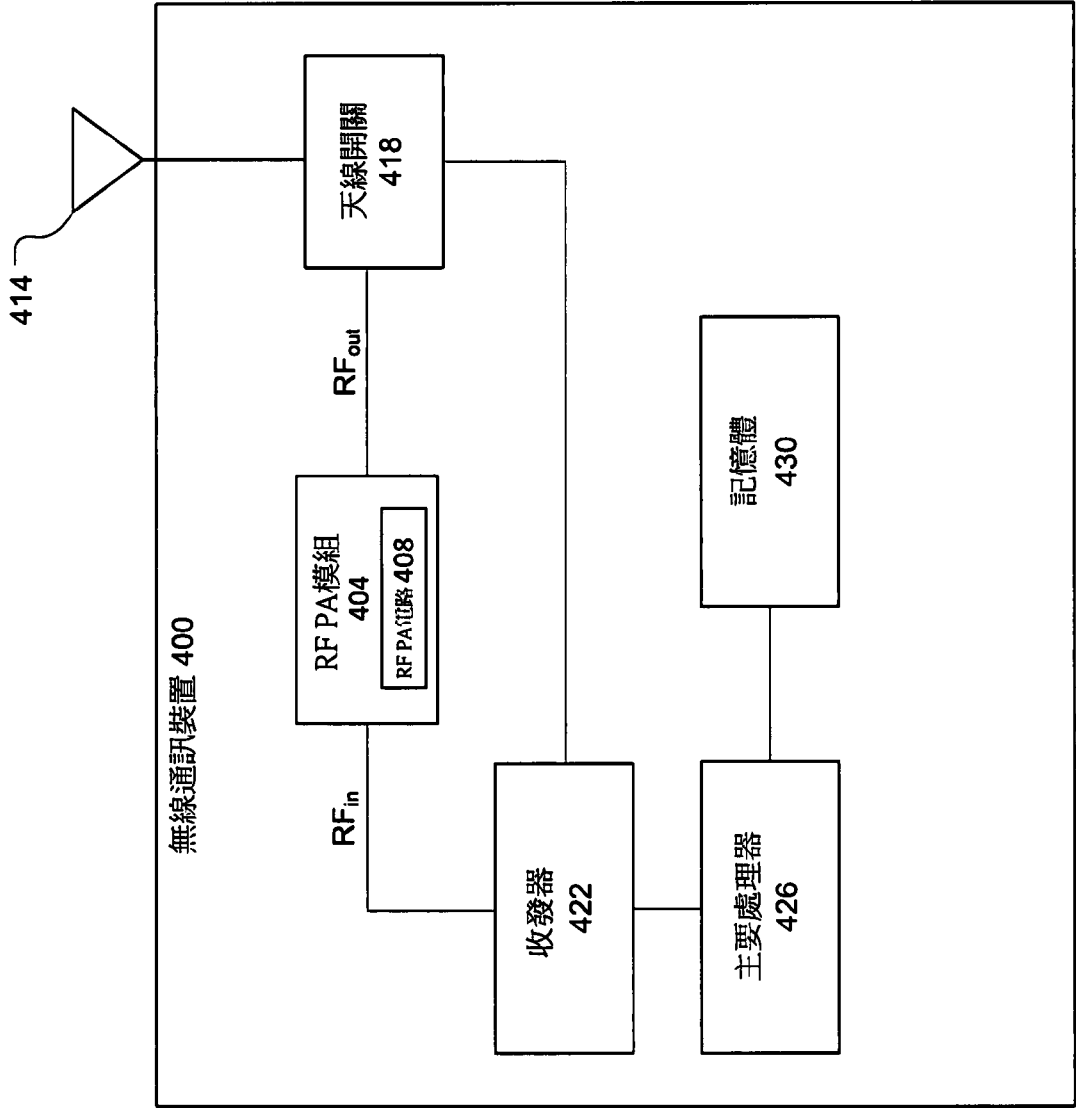


圖4



申請專利範圍

1.一種電路，其係包括：

一個射頻（RF）功率放大器，其係經組態以放大一個射頻輸入訊號，所述射頻功率放大器具有一個放大器電晶體，所述放大器電晶體具有的一個閘極終端係經組態以接收所述射頻輸入訊號；

一個偏置電路，其係與所述放大器電晶體的所述閘極終端耦合，所述偏置電路係經組態以在所述放大器電晶體的所述閘極終端處提供一個直流（DC）偏置電壓，其中所述偏置電路係包含：

一個威爾森（Wilson）電流鏡，所述威爾森電流鏡包含一個偏置電晶體，其中所述偏置電晶體係具有一個閘極終端、一個汲極終端和一個源極終端，並且所述偏置電晶體的所述閘極終端係與所述放大器電晶體的所述閘極終端耦合以形成一個電流鏡；

一個第一電阻器，其係被耦合在所述偏置電晶體的所述閘極終端和所述汲極終端之間，以將射頻訊號與所述偏置電晶體的所述閘極終端阻隔開；以及

一個第二電阻器，其係被耦合在所述偏置電晶體的所述汲極終端和所述放大器電晶體的所述閘極終端之間，其中由所述偏置電路所提供的所述直流偏置電壓的一個偏置升壓量係基於所述第二電阻器的一個阻抗數值。

2.如申請專利範圍第1項之電路，其係進一步包括一個電容器，所述電容器被耦合在所述偏置電晶體的所述閘極終端和一個接地電位之間，以對射頻訊號提供一個放電路徑。

107 年 08 月 16 日修正替換頁

3.如申請專利範圍第1項之電路，其係進一步包括一個電流源，所述電流源係與所述偏置電晶體的所述汲極終端耦合。

4.如申請專利範圍第3項之電路，其中所述第二電阻器的所述阻抗數值係為所述電流源的一個阻抗數值的1/100或更小。

5.如申請專利範圍第1項之電路，其中所述射頻功率放大器係一個互補式金屬氧化物半導體（CMOS）放大器。

6.如申請專利範圍第1項之電路，其中隨著由所述射頻功率放大器放大的所述射頻輸入訊號的一個射頻功率增加，所述偏置電晶體係用以增加所述直流偏置電壓。

7.一種系統，其係包括：

一個射頻（RF）功率放大器，其係用以放大一個射頻輸入訊號，所述射頻功率放大器具有一個第一放大器電晶體，所述第一放大器電晶體具有的一個閘極終端係用以接收所述射頻輸入訊號，其中所述射頻功率放大器係一個互補式金屬氧化物半導體（CMOS）放大器，並且其中所述射頻功率放大器係一個經堆疊功率放大器，所述經堆疊功率放大器係進一步包括一個第二放大器電晶體，所述第二放大器電晶體具有的一個源極終端係與所述第一放大器電晶體的一個汲極終端耦合；

一個偏置電路，其係與所述第一放大器電晶體的所述閘極終端耦合，所述偏置電路係用以在所述第一放大器電晶體的所述閘極終端處提供一個直流（DC）偏置電壓，其中所述偏置電路係包含：

一個偏置電晶體，其係具有一個閘極終端、一個汲極終端和一個源極終端，所述偏置電晶體的所述閘極終端係與所述第一放大器電晶

107 年 08 月 16 日修正替換頁

體的所述閘極終端耦合以形成一個電流鏡；

一個第一電阻器，其係被耦合在所述偏置電晶體的所述閘極終端和所述汲極終端之間，以將射頻訊號與所述偏置電晶體的所述閘極終端阻隔開；

一個電容器，其係被耦合在所述偏置電晶體的所述閘極終端和一個接地電位之間，以對射頻訊號提供一個放電路徑；以及

一個第二電阻器，其係被耦合在所述偏置電晶體的所述汲極終端和所述第一放大器電晶體的所述閘極終端之間；

其中隨著由所述射頻功率放大器放大的所述射頻輸入訊號的一個射頻功率增加，所述偏置電路係經組態以增加所述直流偏置電壓，其中所述直流偏置電壓的一個增加量係基於所述第二電阻器的一個阻抗數值。

8.如申請專利範圍第7項之系統，其中所述偏置電路係進一步包括一個電流源，所述電流源係與所述偏置電晶體的所述汲極終端耦合。

9.如申請專利範圍第8項之系統，其中所述第二電阻器的所述阻抗數值係為所述電流源的一個阻抗數值的1/100或更小。

10.如申請專利範圍第7項之系統，其中所述偏置電路係進一步包括一個二極體式（diode-connected）電晶體，所述二極體式電晶體係與所述偏置電晶體的所述汲極終端耦合，以提供額外的偏置升壓。

11.如申請專利範圍第7項之系統，其中所述偏置電路係進一步包括一個威爾森（Wilson）電流鏡，所述威爾森電流鏡係包含所述偏置電晶體。

12.如申請專利範圍第7項之系統，其係進一步包括一個傳送器，所述傳

107 年 08 月 16 日修正替換頁

送器係與所述射頻功率放大器耦合，以將所述射頻輸入訊號提供到所述射頻功率放大器。

13.一種系統，其係包括：

一個射頻（RF）功率放大器，其係用以放大一個射頻輸入訊號，所述射頻功率放大器具有一個放大器電晶體，所述放大器電晶體具有的一個閘極終端係用以接收所述射頻輸入訊號；

一個偏置電路，其係與所述放大器電晶體的所述閘極終端耦合，所述偏置電路係用以在所述放大器電晶體的所述閘極終端處提供一個直流（DC）偏置電壓，其中所述偏置電路係包含：

一個偏置電晶體，其係具有一個閘極終端、一個汲極終端和一個源極終端，所述偏置電晶體的所述閘極終端係與所述放大器電晶體的所述閘極終端耦合以形成一個電流鏡；

一個第一電阻器，其係被耦合在所述偏置電晶體的所述閘極終端和所述汲極終端之間，以將射頻訊號與所述偏置電晶體的所述閘極終端阻隔開；

一個電容器，其係被耦合在所述偏置電晶體的所述閘極終端和一個接地電位之間，以對射頻訊號提供一個放電路徑；

一個第二電阻器，其係被耦合在所述偏置電晶體的所述汲極終端和所述放大器電晶體的所述閘極終端之間；以及

一個二極體式（diode-connected）電晶體，其係與所述偏置電晶體的所述汲極終端耦合，以提供額外的偏置升壓；

其中隨著由所述射頻功率放大器放大的所述射頻輸入訊號的一個

107 年 08 月 16 日修正替換頁

射頻功率增加，所述偏置電路係經組態以增加所述直流偏置電壓，其中所述直流偏置電壓的一個增加量係基於所述第二電阻器的一個阻抗數值。

14.如申請專利範圍第13項之系統，其中所述偏置電路係進一步包括一個電流源，所述電流源係與所述偏置電晶體的所述汲極終端耦合。

15.如申請專利範圍第14項之系統，其中所述第二電阻器的所述阻抗數值係為所述電流源的一個阻抗數值的1/100或更小。

16.一種系統，其係包括：

一個射頻（RF）功率放大器，其係用以放大一個射頻輸入訊號，所述射頻功率放大器具有一個放大器電晶體，所述放大器電晶體具有的一個閘極終端係用以接收所述射頻輸入訊號；

一個偏置電路，其係與所述放大器電晶體的所述閘極終端耦合，所述偏置電路係用以在所述放大器電晶體的所述閘極終端處提供一個直流（DC）偏置電壓，其中所述偏置電路係包含：

一個威爾森（Wilson）電流鏡，所述威爾森電流鏡包含一個偏置電晶體，其中所述偏置電晶體係具有一個閘極終端、一個汲極終端和一個源極終端，並且所述偏置電晶體的所述閘極終端係與所述放大器電晶體的所述閘極終端耦合以形成一個電流鏡；

一個第一電阻器，其係被耦合在所述偏置電晶體的所述閘極終端和所述汲極終端之間，以將射頻訊號與所述偏置電晶體的所述閘極終端阻隔開；

一個電容器，其係被耦合在所述偏置電晶體的所述閘極終端和一

107 年 08 月 16 日修正替換頁

個接地電位之間，以對射頻訊號提供一個放電路徑；以及

一個第二電阻器，其係被耦合在所述偏置電晶體的所述汲極終端和所述放大器電晶體的所述閘極終端之間；

其中隨著由所述射頻功率放大器放大的所述射頻輸入訊號的一個射頻功率增加，所述偏置電路係經組態以增加所述直流偏置電壓，其中所述直流偏置電壓的一個增加量係基於所述第二電阻器的一個阻抗數值。

17.如申請專利範圍第16項之系統，其中所述偏置電路係進一步包括一個電流源，所述電流源係與所述偏置電晶體的所述汲極終端耦合。

18.如申請專利範圍第17項之系統，其中所述第二電阻器的所述阻抗數值係為所述電流源的一個阻抗數值的1/100或更小。

19.如申請專利範圍第16項之系統，其中所述射頻功率放大器係一個互補式金屬氧化物半導體（CMOS）放大器。