

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2012 年 4 月 12 日(12.04.2012)

PCT

(10) 国際公開番号
WO 2012/046489 A1

- (51) 国際特許分類:
H05B 33/14 (2006.01) H05B 33/08 (2006.01)
H05B 33/02 (2006.01) H05B 33/22 (2006.01)
- (21) 国際出願番号: PCT/JP2011/066720
- (22) 国際出願日: 2011 年 7 月 22 日(22.07.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-228751 2010 年 10 月 8 日(08.10.2010) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 原田 真臣
(HARADA, Masatomi). 洗 暢俊(ARAI, Nobutoshi).
- (74) 代理人: 野河 信太郎, 外(NOGAWA, Shintaro et
al.); 〒5300047 大阪府大阪市北区西天満 5 丁目

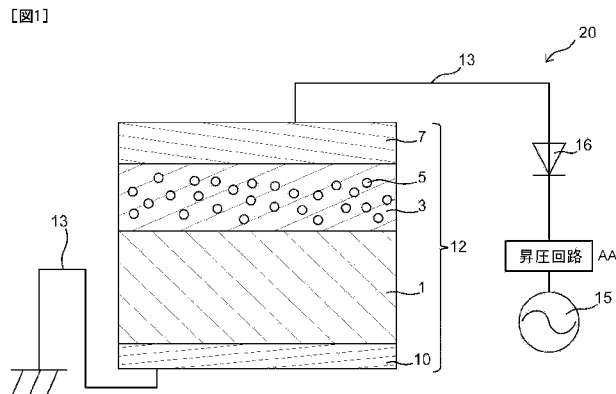
1 6 - 3 西天満ファイブビル 野河特許事
務所 Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS,
LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL,
PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV,
SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC,
VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

[続葉有]

(54) Title: LIGHT-EMITTING DEVICE

(54) 発明の名称 : 発光装置



AA... VOLTAGE BOOST CIRCUIT

(57) Abstract: A light-emitting device of the present invention comprises: a light-emitting element which includes a semiconductor layer, a first electrode, a dielectric layer sandwiched between the semiconductor layer and the first electrode, and a light-emitting body; and a power source circuit for applying voltage between the semiconductor layer and the first electrode. The light-emitting body is formed in at least one region in the semiconductor layer, in the dielectric layer, between the semiconductor layer and the dielectric layer, or between the first electrode and the dielectric layer. The light-emitting element emits light when current flows in one of the following situations and contrastingly emits substantially no light even if current flows in the other situation: when current flows in the dielectric layer with the semiconductor layer serving as a positive pole and the first electrode serving as a negative pole; and when current flows in the dielectric layer with the semiconductor layer serving as a negative pole and the first electrode serving as a positive pole. When the light-emitting element emits light, the semiconductor layer and the first electrode are both electrically connected by the power source circuit in such a way that current of a fixed direction flows through the dielectric layer.

(57) 要約:

[続葉有]

WO 2012/046489 A1



添付公開書類:

— 国際調査報告（条約第 21 条(3)）

本発明の発光装置は、半導体層と、第 1 電極と、前記半導体層と第 1 電極とに挟まれた誘電体層と、発光体とを含む発光素子と、前記半導体層と第 1 電極との間に電圧を印加するための電源回路とを備え、前記発光体は、前記半導体層の中、前記誘電体層の中、前記半導体層と前記誘電体層との間、および第 1 電極と前記誘電体層との間のうち少なくとも 1 つの領域に形成され、前記発光素子は、前記半導体層を正極とし第 1 電極を負極として前記誘電体層に電流を流した場合および前記半導体層を負極とし第 1 電極を正極として前記誘電体層に電流を流した場合のうち、一方の場合では電流を流すと発光するのに対し、他方の場合では電流を流しても実質的に発光せず、前記電源回路は、前記発光素子の発光を伴い、向きが一定の電流が前記誘電体層を流れるように前記半導体層および第 1 電極とそれぞれ電氣的に接続することを特徴とする。

明 細 書

発明の名称：発光装置

技術分野

[0001] 本発明は、発光装置に関する。

背景技術

[0002] 無機エレクトロルミネセンス（ＥＬ）素子は長寿命であって、省電力であるところから表示装置や次世代の面発光表示装置として注目されている。無機ＥＬ素子を発光させるためには、 $200\sim 300\text{ V}$ の電圧を無機ＥＬ素子に印加する必要がある。従来の無機ＥＬ素子に電圧を印加する電源装置は、商用交流を昇圧し無機ＥＬ素子に印加する基本構成となっており、定電圧および定周波数の交流を出力して無機ＥＬ素子を発光させる（たとえば、特許文献１）。より具体的には、電流共振型の直列共振回路による昇圧回路により、無機ＥＬ素子に正弦波電圧を印加する方法が挙げられる。

先行技術文献

特許文献

[0003] 特許文献１：特開２００６－２６９１３７号公報

発明の概要

発明が解決しようとする課題

[0004] しかし、従来の電源装置により無機ＥＬ素子に電圧を印加し無機ＥＬ素子を発光させると、無機ＥＬ素子が発熱するという問題があった。

本発明は、このような事情に鑑みてなされたものであり、電圧の印加に伴う発熱が抑制された発光装置を提供する。

課題を解決するための手段

[0005] 本発明は、半導体層と、第１電極と、前記半導体層と第１電極とに挟まれた誘電体層と、発光体とを含む発光素子と、前記半導体層と第１電極との間に電圧を印加するための電源回路とを備え、前記発光体は、前記半導体層の中、前記誘電体層の中、前記半導体層と前記誘電体層との間、および第１電

極と前記誘電体層との間のうち少なくとも１つの領域に形成され、前記発光素子は、前記半導体層を正極とし第１電極を負極として前記誘電体層に電流を流した場合および前記半導体層を負極とし第１電極を正極として前記誘電体層に電流を流した場合のうち、一方の場合では電流を流すと発光するのに対し、他方の場合では電流を流しても実質的に発光せず、前記電源回路は、前記発光素子の発光を伴い、向きが一定の電流が前記誘電体層を流れるように前記半導体層および第１電極とそれぞれ電氣的に接続することを特徴とする発光装置を提供する。

発明の効果

[0006] 本発明によれば、発光素子は、半導体層と、第１電極と、前記半導体層と第１電極とに挟まれた誘電体層と、発光体とを含み、前記発光体は、前記半導体層の中、前記誘電体層の中、前記半導体層と前記誘電体層との間、および第１電極と前記誘電体層との間のうち少なくとも１つの領域に形成されるため、半導体層と第１電極との間に電圧を印加することにより、発光素子を発光させることができる。

本発明によれば、発光素子は、半導体層を正極とし第１電極を負極として誘電体層に電流を流した場合および半導体層を負極とし第１電極を正極として誘電体層に電流を流した場合のうち、一方の場合では電流を流すと発光するのに対し、他方の場合では電流を流しても実質的に発光しないため、発光素子が発光する向きで一定の電流を誘電体層に流れるように電圧を発光素子に印加することにより、発光素子をより少ない消費電力で効率よく発光させることができる。

本発明によれば、実質的に発光しない方向の電流が誘電体層に流れないように発光素子に電圧を印加するため、駆動電源が印加した電力が熱に変換されることを抑制することができ、発光素子の発熱を抑制することができる。

図面の簡単な説明

[0007] [図１]本発明の一実施形態の発光装置の構成を示す説明図である。

[図２]（ａ）～（ｄ）は、それぞれ本発明の一実施形態の発光装置に含まれる

発光素子の構成を示す概略断面図である。

[図3] (a) ~ (c) は、それぞれ本発明の一実施形態の発光装置に含まれる駆動電源が発光素子に電圧を印加する電源回路を示す回路図である。

[図4] E L 実験で作製した発光素子の作製フローチャートである。

[図5] E L 実験で作製した発光素子の発光スペクトルである。

[図6] E L 実験で作製した発光素子の I - V 特性および発光 - 電圧特性を示したグラフである。

[図7] E L 実験で作製した発光素子の発光時間特性を示したグラフである。

[図8] E L 実験で作製した発光素子の熱処理温度と発光強度の関係を示したグラフである。

[図9] E L 実験で作製した発光素子のゲルマニウム濃度と発光強度の関係を示したグラフである。

[図10] E L 実験で作製した発光素子のシリコン酸化膜の表面からの各深さで測定した X P S スペクトルである。

[図11] E L 実験で作製した発光素子のシリコン酸化膜の表面からの深さと $G e^0$ 、 $G e^{2+}$ 、 $G e^{4+}$ の割合との関係を示したグラフである。

発明を実施するための形態

[0008] 本発明の発光装置は、半導体層と、第 1 電極と、前記半導体層と第 1 電極とに挟まれた誘電体層と、発光体とを含む発光素子と、前記半導体層と第 1 電極との間に電圧を印加するための電源回路とを備え、前記発光体は、前記半導体層の中、前記誘電体層の中、前記半導体層と前記誘電体層との間、および第 1 電極と前記誘電体層との間のうち少なくとも 1 つの領域に形成され、前記発光素子は、前記半導体層を正極とし第 1 電極を負極として前記誘電体層に電流を流した場合および前記半導体層を負極とし第 1 電極を正極として前記誘電体層に電流を流した場合のうち、一方の場合では電流を流すと発光するのに対し、他方の場合では電流を流しても実質的に発光せず、前記電源回路は、前記発光素子の発光を伴い、向きが一定の電流が前記誘電体層を流れるように前記半導体層および第 1 電極とそれぞれ電氣的に接続すること

を特徴とする。

[0009] 本発明の発光装置において、前記発光素子は、前記誘電体層に前記発光素子の発光を伴う電流が流れる場合、前記誘電体層に前記発光素子の発光を伴わない電流が流れる場合に比べより高い電気抵抗を有することが好ましい。

このような構成によれば、発光素子をより少ない消費電力で発光させることができる。

本発明の発光装置において、前記電源回路は、前記半導体層と第1電極との間の前記誘電体層に電流を流すため整流ダイオードを備え、前記電源回路は、交流電源から電力を供給されることが好ましい。

このような構成によれば、駆動電源に交流電源を用いた場合でも向きが一定の電流が誘電体層に流れるように発光素子に電圧を印加することができる。

[0010] 本発明の発光装置において、前記電源回路は、直流電源から電力を供給されることが好ましい。

このような構成によれば、向きが一定の電流が誘電体層に流れるように発光素子に電圧を印加することができる。

本発明の発光装置において、前記半導体層は、n型半導体またはp型半導体からなり、前記電源回路は、前記半導体層がn型半導体からなる場合、前記半導体層が正極となり第1電極が負極となるように前記半導体層および第1電極とそれぞれ電氣的に接続し、前記半導体層がp型半導体からなる場合、前記半導体層が負極となり第1電極が正極となるように前記半導体層および第1電極とそれぞれと電氣的に接続することが好ましい。

このような構成によれば、向きが一定の電流が誘電体層に流れるように発光素子に電圧を印加することにより発光素子を発光させることができる。

[0011] 本発明の発光装置において、前記発光体は、ゲルマニウム原子を含むことが好ましい。

このような構成によれば、発光素子が発光することができる。

本発明の発光装置において、前記発光体は、ZnSを含むことが好ましい。

。

このような構成によれば、発光素子が発光することができる。

本発明の発光装置において、前記発光素子は、前記誘電体層に発光を伴う電流が流れた場合 60℃以下の表面温度を有することが好ましい。

このような構成によれば、発光素子を光電混載回路に搭載しても発光素子の発熱による他の素子への影響を抑制することができる。また、発光素子を照明等の光源に用いても発光素子の発熱による輝度劣化への影響を抑制することができる。

[0012] 以下、本発明の一実施形態を図面を用いて説明する。図面や以下の記述中で示す構成は、例示であって、本発明の範囲は、図面や以下の記述中で示すものに限定されない。

[0013] 発光装置の構成

図 1 は本発明の一実施形態の発光装置の構成を示す説明図である。図 1 において、発光素子 12 は概略断面図で示しており、発光素子 12 に電圧を印加する駆動電源 15 および電源回路は回路図などで示している。

[0014] 本実施形態の発光装置 20 は、半導体層 1 と、第 1 電極 7 と、半導体層 1 と第 1 電極 7 とに挟まれた誘電体層 3 と、発光体 5 とを含む発光素子 12 と、半導体層 1 と第 1 電極 7 との間に電圧を印加するための電源回路 13 とを備え、発光体 5 は、半導体層 1 の中、誘電体層 3 の中、半導体層 1 と誘電体層 3 との間、および第 1 電極 7 と誘電体層 3 との間のうち少なくとも 1 つの領域に形成され、発光素子 12 は、半導体層 1 を正極とし第 1 電極 7 を負極として誘電体層 3 に電流を流した場合および半導体層 1 を負極とし第 1 電極 7 を正極として誘電体層 3 に電流を流した場合のうち、一方の場合では電流を流すと発光するのに対し、他方の場合では電流を流しても実質的に発光せず、電源回路 13 は、発光素子 12 の発光を伴い、向きが一定の電流が誘電体層 3 を流れるように半導体層 1 および第 1 電極 7 とそれぞれ電氣的に接続することを特徴とする。

以下、本実施形態の発光装置 20 について説明する。

[0015] 1. 発光素子

発光素子 12 は、半導体層 1 と、第 1 電極 7 と、半導体層 1 と第 1 電極 7 とに挟まれた誘電体層 3 と、発光体 5 とを含む。また、発光体 5 は、半導体層 1 の中、誘電体層 3 の中、半導体層 1 と誘電体層 3 との間および第 1 電極 7 と誘電体層 3 との間のうち少なくとも 1 つの領域に形成されている。また、発光素子 12 は、半導体層 1 を正極とし第 1 電極 7 を負極として誘電体層 3 に電流を流した場合および半導体層 1 を負極とし第 1 電極 7 を正極として誘電体層 3 に電流を流した場合のうち、一方の場合では電流を流すと発光するのに対し、他方の場合では電流を流しても実質的に発光しない。なお、本願では、発光素子 12 が発光する場合の誘電体層 3 に流れる電流を「発光を伴う電流」といい、発光素子 12 が実質的に発光しない場合の誘電体層 3 に流れる電流を「発光を伴わない電流」という。発光素子 12 は、無機 EL 素子であってもよい。また、「発光素子 12 が実質的に発光しない」とは、誘電体層 3 に電流が流れても発光素子 12 が発光しない場合、および「発光を伴わない電流」が誘電体層 3 に流れたときの発光量が「発光を伴う電流」が流れたときの発光量と比較して十分に小さい場合をいう。

[0016] 発光素子 12 は、誘電体層 3 に発光を伴う電流が流れる場合、誘電体層 3 に発光を伴わない電流が流れる場合に比べより高い電気抵抗を有してもよい。この場合、半導体層 1 と第 1 電極 7 との間に同じ大きさの電圧を極性を逆にして印加した場合、「発光を伴わない電流」の大きさは、「発光を伴う電流」の大きさよりも大きくなる。また、発光電圧閾値を $-V_a$ とし、このときの電流値を $-I_1$ としたとき、 $+V_a$ の電圧印加時の電流値 $+I_2$ は、 $|I_2| > 10 \times |I_1|$ とすることができる。

発光素子 12 の発光機構は、半導体層 1 と第 1 電極 7 との間に印加された電圧により誘電体層 3 と半導体層 1 に電界が形成され、半導体層 1 または第 1 電極 7 から誘電体層 3 に導入された電子がこの電界により加速され、この加速された電子が発光体 5 を励起しその励起準位が緩和することにより、発光体 5 が発光するためと考えられる。

[0017] 2. 半導体層

半導体層 1 は、第 1 電極 7 との間に誘電体層 3 を挟むように設けられ、駆動電源 15 により誘電体層 3 に電圧を印加するための電極となることができる。半導体層 1 は、電極となることができる半導体からなれば特に限定されないが、例えば、p 型半導体または n 型半導体とすることができる。多くの半導体材料では不純物ドーピングを行うことによって、その抵抗率を調節することが可能である。また、発光素子 12 を光電混載基板に搭載するには、ディスクリット素子として構成し、ボンディングするよりも、半導体基板に作製した方が、占有面積等の面でメリットがあると考えられる。

[0018] 半導体層 1 は、誘電体層 3 と接する表面に p 型半導体と n 型半導体の両方を有してもよい。また、半導体層 1 は、基板上に形成した半導体の層であってもよく、半導体基板であってもよく、半導体基板の一部であってもよい。より具体的には、例えば p 型シリコン基板または n 型シリコン基板とすることができる。また、SiO₂基板などの上に p 型シリコンまたは n 型シリコンを形成したものでもよく、Si 基板の上に SiO₂などの誘電体層 3 を形成し、その上に p 型シリコンまたは n 型シリコンを形成したものでもよい。その場合、SOI (Silicon On Insulator) 基板に含まれる結晶シリコン基板上に発光素子 12 を形成してもよいし、または、CVD 法等を用いて SiO₂などの誘電体層 3 上にアモルファスシリコンなどを形成し、その上に発光素子 12 を形成してもよい。

[0019] 3. 第 1 電極

第 1 電極 7 は、半導体層 1 との間に誘電体層 3 を挟むように設けられ、駆動電源により誘電体層 3 に電圧を印加するための電極となることができる。第 1 電極 7 は、電極となるものであれば特に限定されないが、透光性を有することが好ましい。第 1 電極 7 は、例えば、透光性電極とすることができる。また、第 1 電極 7 は、波長 300 nm 以上 500 nm 以下の光の透過率が 60% 以上 99.99% 以下であってもよい。このことにより、発光体 5 の発光を第 1 電極側から取り出すことができる。第 1 電極 7 は、例えば、IT

Oなどの金属酸化物薄膜またはAl、Ti、Taなどの金属薄膜またはSi、SiC、GaNなどの半導体薄膜である。

[0020] 4. 誘電体層

誘電体層3は、半導体層1と第1電極7との挟まれるように設けられる。例えば、誘電体層3は、酸化シリコン、窒化シリコン又は酸窒化シリコンからなる。また、酸化シリコン、窒化シリコン又は酸窒化シリコンは通常のシリコン半導体プロセスで製膜可能であるので量産性に優れる上、他の電子回路と組み合わせることが可能である。また、誘電体層3を酸化シリコンとし、半導体層1をシリコン基板とすると、誘電体層3をシリコン基板の熱酸化膜とすることができ、容易に形成することができる。

誘電体層3の厚さは、例えば10nm以上100nm以下（例えば10、20、30、40、50、60、70、80、90及び100nmのうちいずれか2つの間の範囲）とすることができる。

[0021] 誘電体層3は、透光性を有することができる。このことにより、発光体5の発光を取り出すことができる。誘電体層3の光透過率は、例えば波長300～500nmの光の透過率が80%以上であることが好ましい。発光体5がGeO及びGeO₂を含む微粒子の場合、発光体5から放出される光のピーク波長は390nm前後であるので、波長300～500nmでの光透過率が高ければその分だけ光取り出し効率が高くなるからである。

[0022] 5. 発光体

発光体5は、半導体層1中、誘電体層3中、半導体層1と誘電体層3との間、および第1電極7と誘電体層3との間のうち少なくとも1つの領域に形成される。図2は、様々な実施形態の発光素子12の断面図である。発光体5は、図1のように誘電体層3中に形成されていてもよく、図2(a)のように半導体層1中に形成されていてもよい。また、発光体5は、半導体層1中または誘電体層3中に原子として存在してもよく、微粒子として存在してもよい。また、発光体5は、図2(b)～(d)のように層状に形成されてもよい。層状の発光体5は、図2(b)のように誘電体層3に挟まれるよう

に形成されてもよく、図3（c）のように半導体層1と誘電体層3との間に形成されてもよく、図3（d）のように誘電体層3と第1電極7との間に形成されてもよい。

[0023] 原子状の発光体5としては、例えば、ゲルマニウム原子、シリコン原子又はスズ原子などが挙げられ、酸化シリコンからなる誘電体層3にゲルマニウム原子などをイオン注入することにより形成することができる。微粒子状の発光体5としては、例えば、ゲルマニウム微粒子が挙げられる。また、層状の発光体5としては、例えば、ZnSからなる層が挙げられる。

[0024] 以下、発光体5がゲルマニウム微粒子からなる場合について説明する。

ゲルマニウム微粒子は、例えば、酸化シリコンからなる誘電体層3にゲルマニウム原子をイオン注入し、熱処理を施すことによりゲルマニウム原子を凝集させることにより形成することができる。この場合、形成したゲルマニウム微粒子に熱処理を施し酸化ゲルマニウムを含むゲルマニウム微粒子とすることもできる。さらに、前記酸化ゲルマニウムに含まれるゲルマニウム原子は+2価であってもよく、+4価であってもよく、+2価のゲルマニウム原子（以下、 Ge^{2+} と略す）と+4価のゲルマニウム原子（以下、 Ge^{4+} と略す）が混在してもよい。また、誘電体層3中の発光体5を構成する原子の数密度は、例えば 1×10^{16} 個/ $\text{cm}^3 \sim 1 \times 10^{21}$ 個/ cm^3 である。

[0025] 発光体5は、好ましくは、最大粒径が1nm以上20nm以下の微粒子である。この場合、発光効率が特に高くなるからである。本発明において、「最大粒径」とは、誘電体層3の任意の断面（図1のような断面であってもよく、紙面に垂直な断面であってもよい。）の100nm角の範囲をTEM観察した場合に観察できた微粒子のうち粒径が最も大きいものの粒径を意味する。また、本発明において「粒径」とは、断面TEM写真で見た場合に、TEM写真に射影され微粒子の平面像が含むことのできる最も長い線分の長さを意味する。微粒子の最大粒径は、例えば、1、2、3、4、5、6、7、8、9、10、12、14、16、18又は20nmである。微粒子の最大粒径は、ここで例示した何れか2つの数値の間の範囲内であってもよく、何

れか1つの数値以下であってもよい。

[0026] 酸化ゲルマニウム全体 ($\text{Ge}^{4+} + \text{Ge}^{2+}$) に対する Ge^{2+} の割合は、XPS スペクトルの Ge の 3d ピーク付近のスペクトルにおいて、 Ge^{4+} に起因するピークの面積 $S_{\text{Ge}^{4+}}$ と、 Ge^{2+} に起因するピークの面積 $S_{\text{Ge}^{2+}}$ を求め、 $S_{\text{Ge}^{2+}} / (S_{\text{Ge}^{4+}} + S_{\text{Ge}^{2+}})$ を算出することによって求めることができる。XPS 測定のための X 線源には、例えば単色化した Al、K α 線 (1486.6 eV) を用いることができる。 Ge^{4+} に起因するピークと Ge^{2+} に起因するピークは、裾野が重なるがガウスフィッティングを行って Ge^{4+} に起因するピークと Ge^{2+} に起因するピークとを波形分離することによって面積 $S_{\text{Ge}^{4+}}$ 及び $S_{\text{Ge}^{2+}}$ を求めることができる。 Ge^{4+} 及び Ge^{2+} のピークエネルギーは、それぞれ約 33.5 eV、32 eV である。

[0027] 発光体 5 が Ge^{2+} 及び Ge^{4+} を含むゲルマニウム微粒子の場合、発光体 5 に含まれる Ge^{2+} と Ge^{4+} の合計を 100% としたとき Ge^{2+} を 10% 以上含むことができる。 Ge^{2+} の割合が小さすぎると発光しなかったり発光強度が小さくなりすぎる可能性がある。 Ge^{2+} の割合は、具体的には例えば 10、20、30、40、50、60、70、80、90、95、99、100% である。 Ge^{2+} の割合は、ここで例示した数値の何れか2つの間の範囲内であってもよい。

[0028] ところで、XPS スペクトルの Ge の 2p ピーク付近のスペクトルにおいて、0 価のゲルマニウム (以下、 Ge^0 と略す) に起因するピークの面積 S_{Ge^0} と、酸化ゲルマニウム ($\text{Ge}^{2+} + \text{Ge}^{4+}$) に起因するピークの面積 $S_{\text{酸化Ge}}$ を求め、 $S_{\text{Ge}^{2+}} / (S_{\text{Ge}^0} + S_{\text{酸化Ge}})$ を算出することによって Ge の酸化率を求めることができる。この酸化率の平均値は、特に限定されないが、例えば、1、5、10、15、20、25、30、34.9、35、40、45、50、55、60、60.1、65、70、70.1、75、80、85、90、95、99、100% である。この酸化率の平均値は、ここで例示した数値の何れか2つの間の範囲内であってもよい。

[0029] 発光体 5 が誘電体層 3 中に形成したゲルマニウム微粒子からなる場合の発

光素子 12 は、半導体層 1 と第 1 電極 7 との間に電圧印加をした際のエレクトロルミネッセンス (EL) の波長のピークが 340~440 nm (より厳密には、350~430 nm, 360~420 nm, 370~410 nm, 380~400 nm 又は 385~395 nm) の範囲内である。

[0030] 6. 第 2 電極

第 2 電極 10 は、半導体層 1 と電氣的に接続するように形成される。半導体層 1 は第 2 電極を介して駆動電源 15 と接続することができる。または、半導体層 1 は第 2 電極を介して接地接続することができる。第 2 電極 10 は、たとえば、アルミニウム電極などの金属電極とすることができる。

[0031] 7. 駆動電源、電源回路

駆動電源 15 は、発光素子 12 の発光を伴い、向きが一定の電流が誘電体層 3 を流れるように半導体層 1 と第 1 電極 7 との間に電圧を印加する。駆動電源 15 が出力する電力は電源回路 13 により発光素子 12 に供給される。駆動電源 15 は、誘電体層 3 に流れる電流の向きが一定であれば直流電源であっても交流電源であってもよい。また、駆動電源 15 が交流電源の場合、駆動電源 15 が誘電体層 3 に電圧を印加するための電源回路 13 中に整流ダイオード 16 を含んでもよい。このことにより、反極性を持つ電源を変換して所望の極性電圧を出力することができる。また、駆動電源 15 が誘電体層 3 に電圧を印加するための電源回路 13 中に昇圧回路または降圧回路を含んでもよい。このことにより駆動電源 15 の出力を所望の電圧値に変換して発光素子 12 に出力することができる。

なお、本発明において、「向きが一定の電流」とは、印加電圧が増加すると電流値が大きくなるような電流の向きが一定である電流をいう。

[0032] 駆動電源 15 が交流電源である場合、駆動電源は所望の波形の電圧を出力する電源であってもよい。駆動電源 15 は、例えば、矩形波の電圧を出力するものであってもよく、正弦波の電圧を出力するものであってもよい。図 3 (a) ~ (c) は、駆動電源 15 により発光素子 12 に電圧を出力する様々な電源回路 13 を示した回路図である。駆動電源 15 は、例えば、図 3 (a

）のように低電圧正弦波交流電源とし、発光素子 1 2 との間に昇圧回路および整流ダイオード 1 6 を設けて発光素子 1 2 と電氣的に接続してもよい。昇圧回路によって、駆動電源 1 5 から出力される電圧を所望の電圧値に変換し、整流ダイオード 1 6 によって、半波のみを発光素子 1 2 に出力することができる。このことにより、電流が流れる向きが一定の電流を発光素子 1 2 に流すことができる。この電流の向きを発光素子の発光を伴い電流が流れる向きと同じにすることにより、発光素子が発光させることができる。

[0033] また、駆動電源 1 5 は、例えば、図 3 (b) のように交流電源とし、発光素子 1 2 との間に降圧回路および整流ダイオード 1 6 を設けて発光素子 1 2 と電氣的に接続してもよい。昇圧回路によって、駆動電源 1 5 から出力される電圧を所望の電圧値に変換し、整流ダイオード 1 6 によって、半波のみを発光素子 1 2 に出力することができる。

また、駆動電源 1 5 は、例えば、図 3 (c) のように直流電源とし、発光素子 1 2 との間に D C D C 変換回路を設けて発光素子 1 2 と電氣的に接続してもよい。D C D C 変換回路によって、駆動電源 1 5 から出力される電圧を所望の電圧値に変換し発光素子 1 2 に出力することができる。

[0034] 発光素子の製造方法

以下に発光体 5 をゲルマニウム微粒子としたときの発光素子 1 2 の製造方法について説明する。

1. 半導体層の形成

半導体層 1 は、p 型シリコン基板または n 型シリコン基板を用いた場合、これらを半導体層 1 とすることができる。また、シリコン基板に、p 型不純物または n 型不純物を拡散させてシリコン基板の一部に半導体層 1 を形成してもよい。

[0035] 2. 誘電体層の形成

半導体層 1 の上に誘電体層 3 を形成する。例えば、シリコン基板を熱処理することにより酸化シリコンからなる誘電体層 3 を形成することができ、また、酸化シリコンや窒化シリコンを C V D やスパッタリングで堆積し誘電体

層 3 を形成することもできる。

[0036] 3. 発光体の形成

誘電体層 3 の内部に発光体 5 を形成する。誘電体層 3 の内部に発光体 5 を形成する方法は、特に限定されないが、誘電体層 3 に対してゲルマニウムをイオン注入し、その後、熱処理を行う方法が考えられる。イオン注入後の熱処理によってゲルマニウムイオンが凝集して多数の微粒子が誘電体層 3 中に形成されるとともに Ge^0 が酸化されて Ge^{2+} および Ge^{4+} を含む酸化ゲルマニウムが形成される。ゲルマニウムのイオン注入は、例えば、注入エネルギー $5 \sim 100 \text{ keV}$ で注入量 $1 \times 10^{14} \sim 1 \times 10^{17} \text{ ions/cm}^2$ の条件で行うことができる。

[0037] Ge^{2+} と Ge^{4+} の割合は、ゲルマニウムの注入量、熱処理時間、熱処理温度、熱処理雰囲気等を変化させることによって適宜調節することができる。具体的には熱処理雰囲気中の酸素の分圧や流量を調整することによって Ge^{2+} の割合を高めることができる。例えば膜厚 100 nm の酸化シリコン中のゲルマニウムの原子濃度が 10% 以下の場合において、1 時間、 800°C の熱処理においては、真空引き (毎分 400 リットル) しながら不活性ガスを供給 (毎分 50 ミリリットル) した場合は、ゲルマニウムは一部酸素と結合するが酸素が不足しているので完全には酸化されず Ge^{2+} が生成できる。不活性ガスに体積 20% の酸素を混合した 1 気圧の雰囲気中では、酸素の供給過多で Ge^{4+} が多く形成され、 Ge^{2+} が減少する。 Ge^{2+} の割合を高めるのに適した雰囲気は、ゲルマニウムの注入条件や熱処理時間、温度など他のパラメーターにも左右されるが、一例では、ゲルマニウムの原子濃度を比較的高くし、不活性ガスに酸素を混合したガスを真空引きしながら供給することによって Ge^{2+} の割合を高めることができる。

[0038] また、ゲルマニウムは、誘電体層 3 中のゲルマニウム濃度が $0.1 \sim 10.0$ 原子% になるようにイオン注入することが好ましい。1 時間、 600°C の熱処理において、真空引き (毎分 400 リットル) しながら不活性ガスを供給 (毎分 50 ミリリットル) した場合は、この範囲であれば発光効率が比

較的高くなるからである。ゲルマニウム濃度は、具体的には例えば0.1, 0.2, 0.3, 0.4, 0.5, 0.6, 0.7, 0.8, 0.9, 1.0, 2.0, 3.0, 4.0, 5.0, 6.0, 7.0, 8.0, 9.0, 10.0原子%である。この濃度は、ここで例示した数値の何れか2つの間の範囲内であってもよい。ゲルマニウム濃度は、例えば高分解能RBS（ラザフォード後方散乱）法によって測定することができる。その他、SIMS（二次イオン質量分析法）等の様々な分析法によって測定することが可能である。なお、ゲルマニウム濃度の測定は、ゲルマニウム濃度がピーク値の1/100以上となる範囲で行う。熱処理の温度は、400～900℃が好ましく500～800℃がさらに好ましい。この範囲であれば発光効率が比較的高くなるからである。

[0039] 4. 第1電極の形成

発光体5が形成された誘電体層3の上に第1電極7である透光性電極を形成する。例えばITO電極であれば塗布法、スパッタリング等により形成することができる。

[0040] 5. 第2電極の形成

第2電極10を半導体層1と電氣的接続するように形成する。形成方法は特に限定されないが、アルミニウム電極を例えば、塗布法、スパッタリング等により半導体層1上に形成することができる。

[0041] EL実験

1. 効果確認実験

以下の方法で本発明の発光装置の効果を確認するための実験を行った。図4は発光素子12の作製方法のフローチャートである。

まず、 $5 \times 10^{15} \text{ cm}^{-3}$ の不純物濃度を有するn型シリコン基板を酸素雰囲気中、1050℃で熱酸化することによって表面に60nmのシリコン熱酸化膜を形成した。

次に、シリコン熱酸化膜中にGeイオンを50keVで $9.2 \times 10^{15} \text{ ions/cm}^2$ の条件で注入した。

[0042] 次に、熱酸化膜を形成したシリコン基板を電気炉に設置し、ロータリーポンプで引きながら、窒素を流入させ、600℃で1時間熱処理した。

次に、シリコン熱酸化膜上にITO電極を形成し、シリコン基板側にアルミニウム電極を形成し、EL実験に用いる発光素子を得た。

作製されたEL素子は、図1に示した発光素子12の断面図のような断面を有している。

[0043] この発光素子のアルミニウム電極を接地接続し、ITO電極に-40V程度とすることにより、n型シリコン基板（半導体層1）を正極とし、ITO電極（第1電極7）を負極としてシリコン熱酸化膜（誘電体層3）電圧を印加したところ青色の発光が確認された。

上記のEL素子においては、半導体層1にn型シリコン基板を使用しているため、シリコン基板に対してITO電極に負電圧を印加すると発光した。半導体層1にp型シリコン基板を使用すると、シリコン基板に対してITO電極に正電圧を印加すると発光する。

[0044] また、作製したEL素子の青色の発光の発光スペクトルを図5に示す。図5を参照すると、確認された青色の発光は、340nmから550nmの波長の光であり、340nmから440nmの間にピークを有するエレクトロルミネッセンス発光であることが分かった。

なお、 $1.0 \times 10^{17} \text{ cm}^{-3}$ の不純物濃度を有するn型シリコン基板またはp型シリコン基板を用いて、同様の方法でそれぞれ発光素子を作製し、シリコン基板に対してITO電極に電圧を印加したが、発光は確認されなかった。また、 $5 \times 10^{15} \text{ cm}^{-3}$ の不純物濃度を有するp型シリコン基板を用いて、同様の方法で発光素子を作製し、シリコン基板に対してITO電極に電圧を印加すると発光が確認された。

このことにより、 $5 \times 10^{15} \text{ cm}^{-3}$ 以下の不純物濃度を有するシリコン基板を用いて発光素子を作製することにより、発光素子をエレクトロルミネッセンス発光させることができることがわかった。

[0045] 作製したEL素子のアルミニウム電極を接地接続し、ITO電極が-70

V₀ ~ +70 V の電位となるように変化させ、EL 素子の I-V 特性および発光-電圧特性の測定を行った。この測定結果を図 6 に示す。図 6 を参照すると、ITO 電極が負の電位となるように電圧を印加した場合、EL 素子に電流が流れると EL 素子は発光しており、ITO 電極が正の電位になるように電圧を印加した場合、EL 素子に電流が流れても EL 素子はほとんど発光していないことがわかる。また、EL 素子に同じ電位差の電圧を印加した場合であって、ITO 電極を負の電位としたときと正の電位としたときでは、ITO 電極を正の電位としたときより大きい電流値の電流が EL 素子に流れていることがわかる。つまり、EL 素子に発光を伴う電流が流れた場合（ITO 電極を負の電位とした場合、つまりシリコン基板を正極とし ITO 電極を負極として熱酸化膜に電圧を印加した場合）、EL 素子に発光を伴わない電流が流れた場合（ITO 電極を正の電位とした場合、つまりシリコン基板を負極とし ITO 電極を正極として熱酸化膜に電圧を印加した場合）に比べ EL 素子の電気抵抗値はより大きく、消費電力は小さいことがわかる。

[0046] また、図 6 を参照すると、EL 素子の発光電圧閾値 $-V_a$ は -40 V であり、このときの電流値 $-I_1$ は -4.3 mA/cm^2 であることがわかった。このとき、発光閾値の逆符号の電圧 $+V_a$ 40 V を EL 素子に印加した時の電流値 $+I_2$ は $+126 \text{ mA/cm}^2$ であった。これは、上述の本明細書内における「 $|I_2| > 10 \times |I_1|$ 」という条件を満たしている。つまり、EL 素子に正弦波電圧を印加し ITO 電極が正の電位となった際に発光に寄与しない電流が EL 素子に多く流れることとなる。

[0047] 次に、電圧印加時の EL 素子の表面温度測定を行った。具体的には、作製した EL 素子の接地接続したアルミニウム電極表面に薄いポリイミドテープで包んだ K 熱電対を貼り付け、25℃雰囲気にて、駆動電源を ITO 電極に接続し表 1 に記載の電圧印加方法 1 ~ 8 の方法で EL 素子に電圧を印加して EL 素子の表面温度を測定した。熱電対をポリイミドテープで包むのは、電圧印加時に EL 素子を通る電流が温度測定に影響することを避けるためである。

この測定結果を表 1 に示す。表 1 に示した素子温度は、それぞれの方法で電圧を印加し素子温度が飽和状態に達した後の 100 秒間の測定平均値を算出し示した。

[0048] [表1]

電圧印加方法	波形	最高電圧 (V)	最低電圧 (V)	素子表面温度 (°C)
方法 1	矩形波 duty 50%	+60	-60	86
方法 2	矩形波 duty 50%	+60	0	70
方法 3	矩形波 duty 50%	0	-60	31
方法 4	正弦波	+60	-60	49
方法 5	直流	-60		35
方法 6	直流	+60		115
方法 7	矩形波 duty 20%	+60	-60	55
方法 8	矩形波 duty 80%	+60	-60	107

[0049] 表 1 の電圧印加方法 1 ～ 3 は、E L 素子に矩形波の電圧を印加したときの素子表面温度を示しており、最高電圧と最低電圧をそれぞれ変えている。

電圧印加方法 1 および 2 では素子表面温度が 70 °C 以上になっているのに対し、電圧印加方法 3 では、素子表面温度が 30 °C 程度に抑えられていることがわかった。電圧印加方法 1、2 では、最高電圧が +60 V であるため、ITO 電極が正極となりシリコン基板が負極となり熱酸化膜に電流（発光を伴わない電流）が流れるが、電圧印加方法 3 では、最高電圧が 0 V であるため、「発光を伴わない電流」が流れないと考えられる。従って、「発光が伴わない電流」が流れると E L 素子の発熱量は大きいことがわかった。また、この「発光を伴わない電流」が流れないように E L 素子に電圧を印加することにより E L 素子の発熱を抑制することができることがわかった。

[0050] また、電圧印加方法 1、3 では、最低電圧が -60 V であるため、ITO 電極が負極となりシリコン基板が正極となり熱酸化膜に電流（発光を伴う電流）が流れるが、電圧印加方法 2 では最低電圧が 0 V であるため、「発光を伴う電流」が流れないと考えられる。電圧印加方法 3 では素子表面温度が 30 °C 程度に抑えられており、電圧印加方法 1 では電圧印加方法 2 と比べ 15

℃程度高いだけである。従って、「発光を伴う電流」が流れてもE L素子の発熱量は小さいことがわかった。

[0051] 表1の電圧印加方法4は、E L素子に最高電圧+60V、最低電圧-60Vの正弦波の電圧を印加したときの素子表面温度を示している。最高電圧、最低電圧が同じの電圧印加方法1と比較すると、電圧印加方法4のほうが温度上昇が低く抑えられている。これは、電圧印加方法4の印加電圧が正弦波であるため、「発光を伴わない電流」がより小さいためと考えられる。

[0052] 表1の電圧印加方法5、6は、ITO電極を-60Vまたは+60VとなるようにE L素子に直流電圧を印加したときの素子表面温度を示している。電圧印加方法5では、素子表面温度は、35℃と低く抑えられている。これは、ITO電極が-60Vとなるように電圧を印加するため、「発光を伴う電流」は流れるが、「発光を伴わない電流」は流れないためと考えられる。電圧印加方法6では、素子温度が115℃ととても高くなっている。これは、ITO電極が+60Vとなるように電圧を印加するため、「発光を伴う電流」が多く流れ、「発光を伴わない電流」流れないためと考えられる。

[0053] 表1の電圧印加方法7、8は、E L素子に0Vを原点として正負に対称な矩形波で最高電圧+60V、最低電圧-60Vの電圧をduty比を変化させて印加したときの素子表面温度を示している。ここで、duty比は、（正電圧の印加時間）／（正電圧の印加時間+負電圧の印加時間）としている。これらの結果から、正電圧の印加時間が長いほど素子表面温度は上昇することがわかった。

[0054] これらをまとめると、作製したE L素子においては、負電圧のみを印加するものであれば、その波形に関わらず発熱を小さく抑制することが可能であり、少しでも正電圧が印加されれば、たちまち発熱増大につながることをわかった。特に光電混載回路の場合には、LSIと発光素子が密集しており、LSIは温度の影響を強く受けるため、発熱は小さいことが好ましい。1つの目安として素子表面温度が85℃以下に抑えられることが好ましい。この85℃とはLSI等の信頼性の目安の1つであるからである。さらに素子表

面温度は60℃以下に抑えられることが好ましい。

[0055] 素子表面温度を抑制するためには、駆動電源は極性をもった電圧のみを発光素子に印加することが望ましい。この構成を達成するには、例えば、駆動電源は、直流電源、または、後段にダイオードを有する交流電源によって構成すればよい。

[0056] 次に表1の電圧印加方法1（矩形波、最高電圧＝＋60V、最低電圧＝－60V）と電圧印加方法3（矩形波、最高電圧＝0V、最低電圧＝－60V）によりそれぞれEL素子に電圧を印加したときの発光時間の測定を行った。この結果を図7に示す。図7を見ると、電圧印加方法3によりEL素子に電圧を印加した場合の方が、電圧印加方法1によりEL素子に電圧を印加した場合に比べ発光強度の劣化が少ないことがわかる。初期輝度の50%になる時間をEL素子の発光寿命と定義すると、電圧印加方法3により電圧を印加したEL素子は、電圧印加方法1により電圧を印加したEL素子に比べ約20倍長い発光寿命を有するという結果を得た。発光は負電圧印加時にしか起きないので、この発光寿命の差はEL素子の温度の違いによるものだと考えられる。すなわち、EL素子の発熱を抑制する電圧印加方法が、発光寿命の増長につながるという効果を得た。

[0057] 本実験において作製したEL素子は、発光体としてゲルマニウム原子または酸化ゲルマニウムを含有するものであったが、EL素子は、発光体としてZnSを含有するものであってもよい。また、EL素子は、ゲルマニウム原子または酸化ゲルマニウムとZnSの両方を含有するものであってもよい。イオン注入法やCVD法を用い、ゲルマニウム原子または酸化ゲルマニウムを含有する発光層に更にZnSを導入することによりEL素子を作製することもできる。

[0058] 2. 酸化ゲルマニウムと発光との関係

以下に示す方法によって、酸化ゲルマニウム（Ge⁴⁺およびGe²⁺を含む）が本発明に含まれる発光素子の発光に関与していることを確認した。

[0059] まず、発光機構について2つの仮説を考えた。第1の仮説は、Geナノ粒

子が量子サイズ効果によって発光が起こっているというものである。この発光機構は、通常のナノ粒子の発光機構と同じであり、発光波長が粒子サイズに依存する。第2の仮説は、酸化ゲルマニウム (Ge^{4+} および Ge^{2+} を含む) が発光に関与するというものである。 GeO (Ge^{2+}) の励起状態と基底状態のエネルギー準位差は、 $2.9 \sim 3.2 \text{ eV}$ ($387 \sim 427 \text{ nm}$) であるので (L. Skuja, J. Non-Cryst. Solids, 239 (1998) 16-48. を参照)、第2の仮説によれば、発光波長は、 $387 \sim 427 \text{ nm}$ 程度になり、この波長は粒子サイズに依存しないと考えられる。

[0060] これらの仮説のどちらが正しいのかを検証するために、互いに異なる種々の温度条件と注入条件で発光素子を作製し、この素子に上記の方法で電圧を印加したときのEL波長を測定した。EL波長の測定には、「島津製作所製分光蛍光光度計RF-5300PC」を用いた。発光素子の作製方法は、熱処理温度やGe注入量を適宜変化させた以外は「1. 効果確認実験」で説明した通りである。

[0061] 得られた結果を図8、図9に示す。図8中の温度は、Ge注入後の熱処理温度（時間は1時間）を示す。図9中の「原子%」は、Ge注入後のシリコン酸化膜内でのGe濃度を示す。図8でのGe濃度は5.0原子%であり、図9でのGe注入後の熱処理温度は700℃（時間は1時間）である。

[0062] 図8、図9を参照すると、熱処理温度やGe濃度が変わってもELのピーク波長は、ほぼ390nmで一定であることが分かる。熱処理温度やGe濃度が変わると、形成されるナノ粒子のサイズも変化するので、発光機構が第1の仮説に従うのであればELのピーク波長がずれるはずである。従って、図8、図9で確認されたELの波長は、第1の仮説では説明ができない。一方、波長390nmは、第2の仮説で予測された発光波長 ($387 \sim 427 \text{ nm}$) の範囲内である。

[0063] 以上より、本発明の発光素子からのEL波長は、第1の仮説では説明できず、第2の仮説で説明できることが分かる。従って、本発明の発光素子の発光には、酸化ゲルマニウム (Ge^{4+} および Ge^{2+} を含む) が関与していること

が確認できた。

[0064] ところで、図8を参照すると、熱処理温度は、600～700℃が好ましいことが分かる。また、図9を参照すると、Ge濃度は、3.0原子%以上が好ましく、3.0～5.0原子%がさらに好ましいことが分かる。

[0065] 3. Ge⁰、Ge²⁺、Ge⁴⁺の割合の深さ方向分布

「1. 効果確認実験」で説明した方法に従って発光素子を作製し、シリコン酸化膜内でのGe⁰、Ge²⁺、Ge⁴⁺の割合の深さ方向分布を調べた。ここで作製した発光素子のGe濃度は5.0原子%であり、熱処理温度は800℃（時間は1時間）である。

XPSは通常試料表面から深さ数nmの範囲の分析ができるので、アルゴンイオンビームによるエッチングとXPS測定を交互に行うことによって、深さ50nmまでの領域においてGe⁰、Ge²⁺、Ge⁴⁺の割合の深さ方向の変化を調べた。アルゴンイオンビームのエネルギーは4kV、ビーム電流は15mAで、1回当たり300秒照射した。その時のXPS測定結果を各深さについて、分かり易いように縦方向にグラフを平行移動して並べたものを図10に示す。また、各深さに含まれるGe原子の状態を、Ge⁰、Ge²⁺、Ge⁴⁺の割合で示したグラフを図11に示す。

[0066] これによると、「1. 効果確認実験」で説明した注入方法でGeの注入濃度が比較的高い深さ10～50nmの領域では、酸化されていないGe⁰の割合は30～70%である。Ge⁴⁺は0～20%の間で、およそ10%である。Geが完全に酸化されず一部酸化したGe²⁺は10～50%の間である。

[0067] 各深さでのGe⁰、Ge²⁺、Ge⁴⁺の割合は、スペクトルのGeの3dピーク付近のXPSスペクトルにおいて、Ge⁰に起因するピークの面積 S_{Ge} と、Ge²⁺に起因するピークの面積 $S_{\text{Ge}^{2+}}$ と、Ge⁴⁺に起因するピークの面積 $S_{\text{Ge}^{4+}}$ とを求め、 $S_{\text{Ge}} / (S_{\text{Ge}} + S_{\text{Ge}^{2+}} + S_{\text{Ge}^{4+}})$ 、 $S_{\text{Ge}^{2+}} / (S_{\text{Ge}} + S_{\text{Ge}^{2+}} + S_{\text{Ge}^{4+}})$ 、 $S_{\text{Ge}^{4+}} / (S_{\text{Ge}} + S_{\text{Ge}^{2+}} + S_{\text{Ge}^{4+}})$ を各深さで算出することによって求めた。XPSスペクトルは、X線源として単色化したAl、K α 線（1486.6eV）を用いて測定した。

符号の説明

[0068] 1 : 半導体基板（半導体層） 3 : 誘電体層 5 : 発光体 7 : 第
1 電極 10 : 第 2 電極 12 : 発光素子 13 : 電源回路 15
: 駆動電源 16 : 整流ダイオード 20 : 発光装置

請求の範囲

- [請求項1] 半導体層と、第1電極と、前記半導体層と第1電極とに挟まれた誘電体層と、発光体とを含む発光素子と、
前記半導体層と第1電極との間に電圧を印加するための電源回路とを
備え、
前記発光体は、前記半導体層の中、前記誘電体層の中、前記半導体層
と前記誘電体層との間、および第1電極と前記誘電体層との間のうち
少なくとも1つの領域に形成され、
前記発光素子は、前記半導体層を正極とし第1電極を負極として前記
誘電体層に電流を流した場合および前記半導体層を負極とし第1電極
を正極として前記誘電体層に電流を流した場合のうち、一方の場合で
は電流を流すと発光するのに対し、他方の場合では電流を流しても実
質的に発光せず、
前記電源回路は、前記発光素子の発光を伴い、向きが一定の電流が前
記誘電体層を流れるように前記半導体層および第1電極とそれぞれ電
氣的に接続することを特徴とする発光装置。
- [請求項2] 前記発光素子は、前記誘電体層に前記発光素子の発光を伴う電流が
流れる場合、前記誘電体層に前記発光素子の発光を伴わない電流が流
れる場合に比べより高い電気抵抗を有する請求項1に記載の装置。
- [請求項3] 前記電源回路は、前記半導体層と第1電極との間の前記誘電体層に
電流を流すため整流ダイオードを備え、
前記電源回路は、交流電源から電力を供給される請求項1または2に
記載の装置。
- [請求項4] 前記電源回路は、直流電源から電力を供給される請求項1または2
に記載の装置。
- [請求項5] 前記半導体層は、n型半導体またはp型半導体からなり、
前記電源回路は、前記半導体層がn型半導体からなる場合、前記半導
体層が正極となり第1電極が負極となるように前記半導体層および第

1 電極とそれぞれ電氣的に接続し、前記半導体層が p 型半導体からなる場合、前記半導体層が負極となり第 1 電極が正極となるように前記半導体層および第 1 電極とそれぞれ電氣的に接続する請求項 1 ～ 4 のいずれか 1 つに記載の装置。

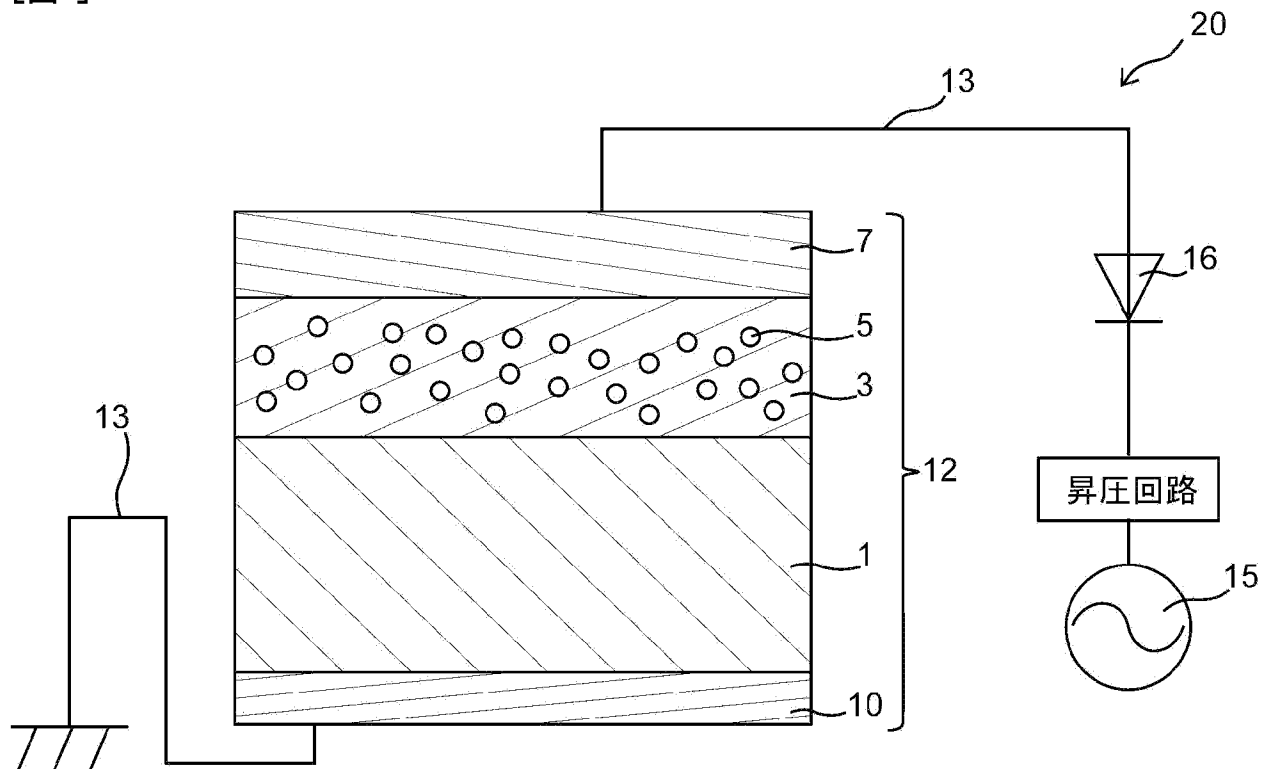
[請求項6] 前記半導体層は、 $5 \times 10^{15} \text{ cm}^{-3}$ 以下の不純物濃度を有する n 型半導体または $5 \times 10^{15} \text{ cm}^{-3}$ 以下の不純物濃度を有する p 型半導体を含む請求項 1 ～ 5 のいずれか 1 つに記載の装置。

[請求項7] 前記発光体は、ゲルマニウム原子を含む請求項 1 ～ 6 のいずれか 1 つに記載の装置。

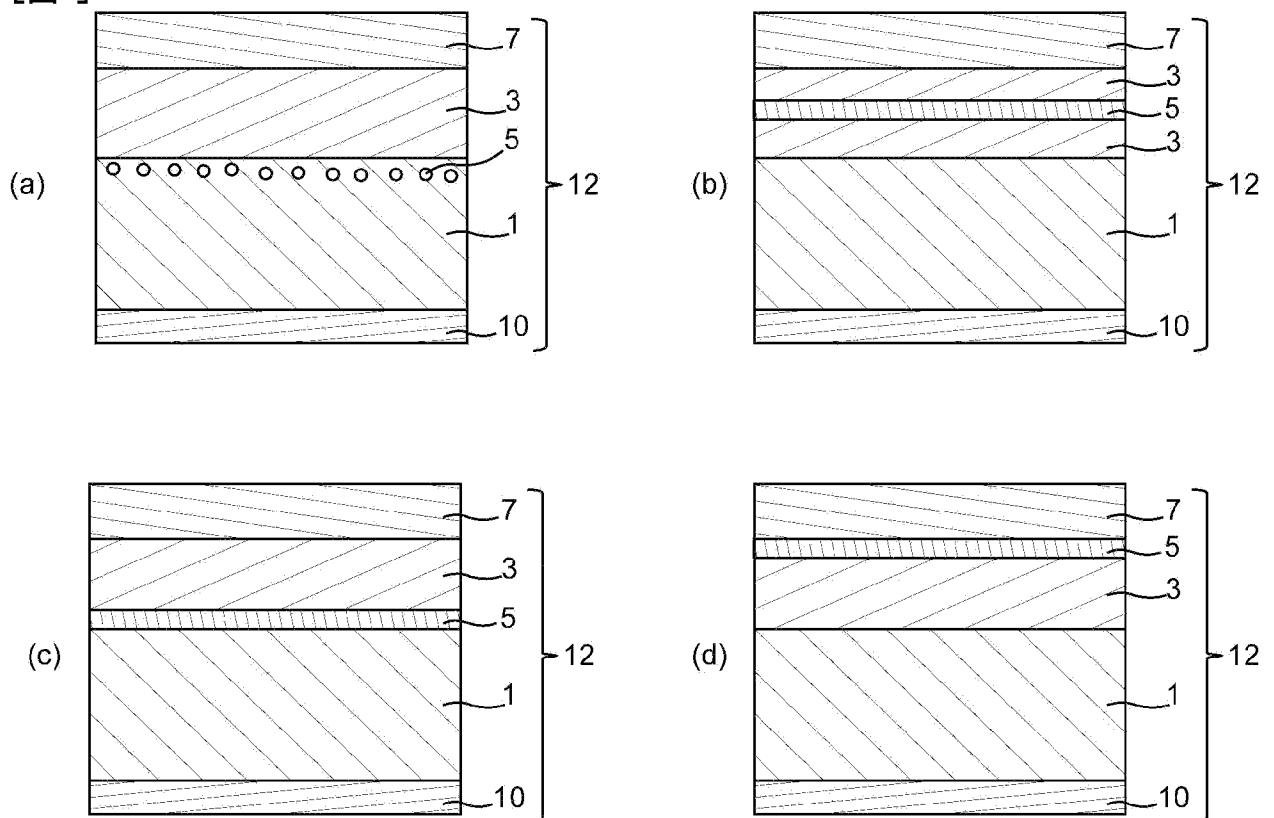
[請求項8] 前記発光体は、ZnSを含む請求項 1 ～ 6 のいずれか 1 つに記載の装置。

[請求項9] 前記発光素子は、前記誘電体層に発光を伴う電流が流れた場合 60 °C以下の表面温度を有する請求項 1 ～ 8 のいずれか 1 つに記載の装置。

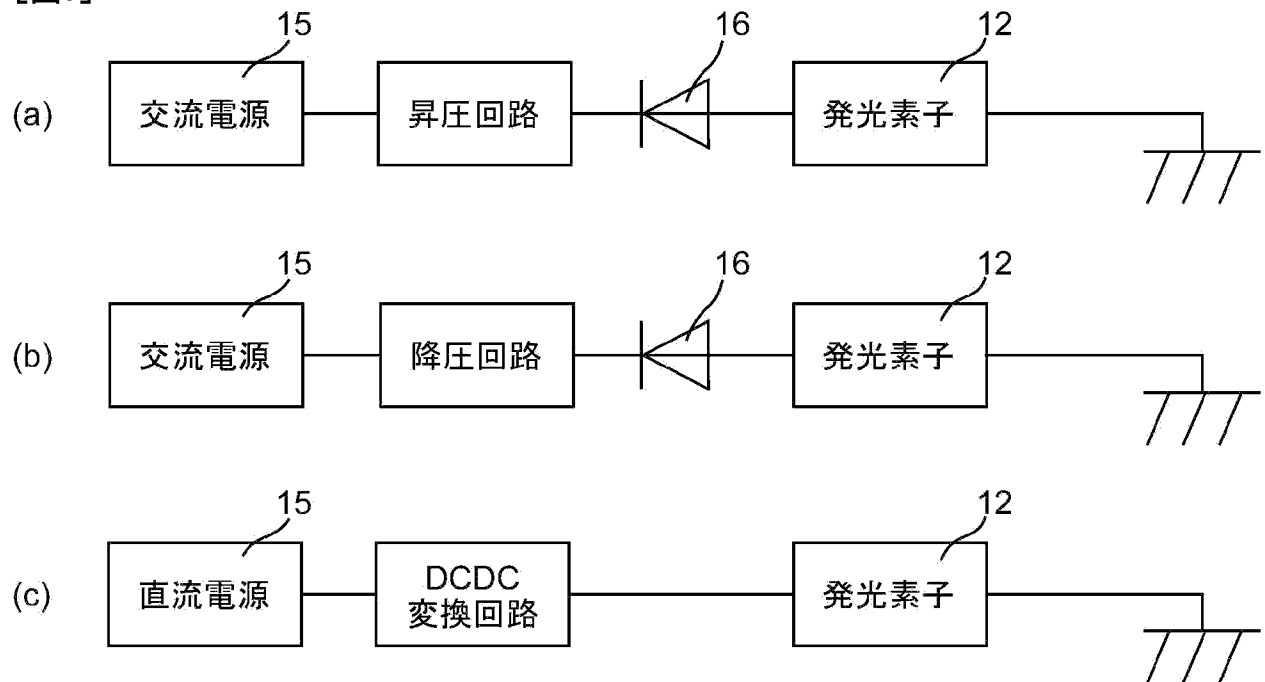
[図1]



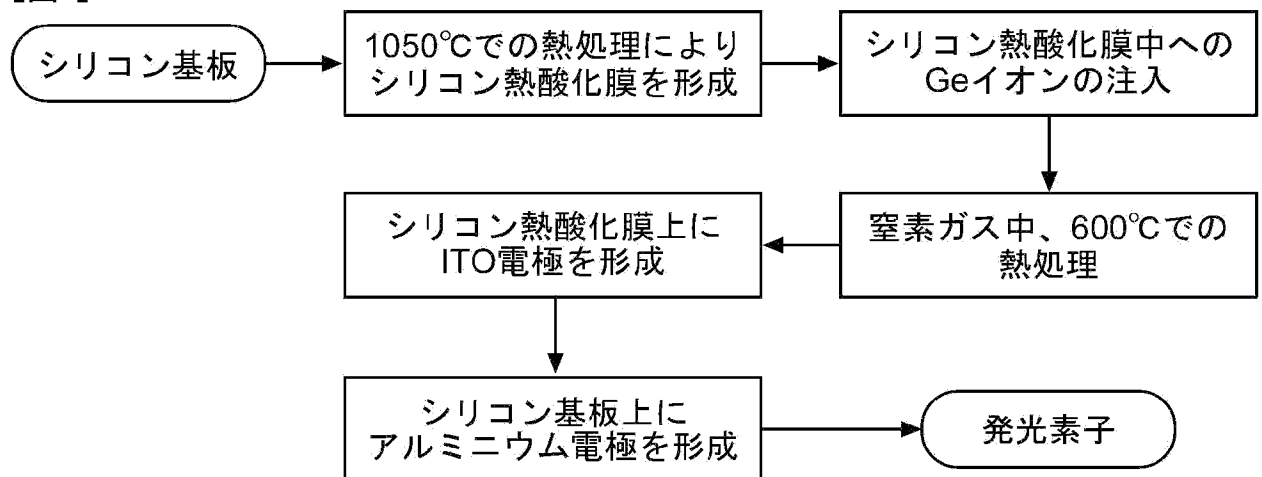
[図2]



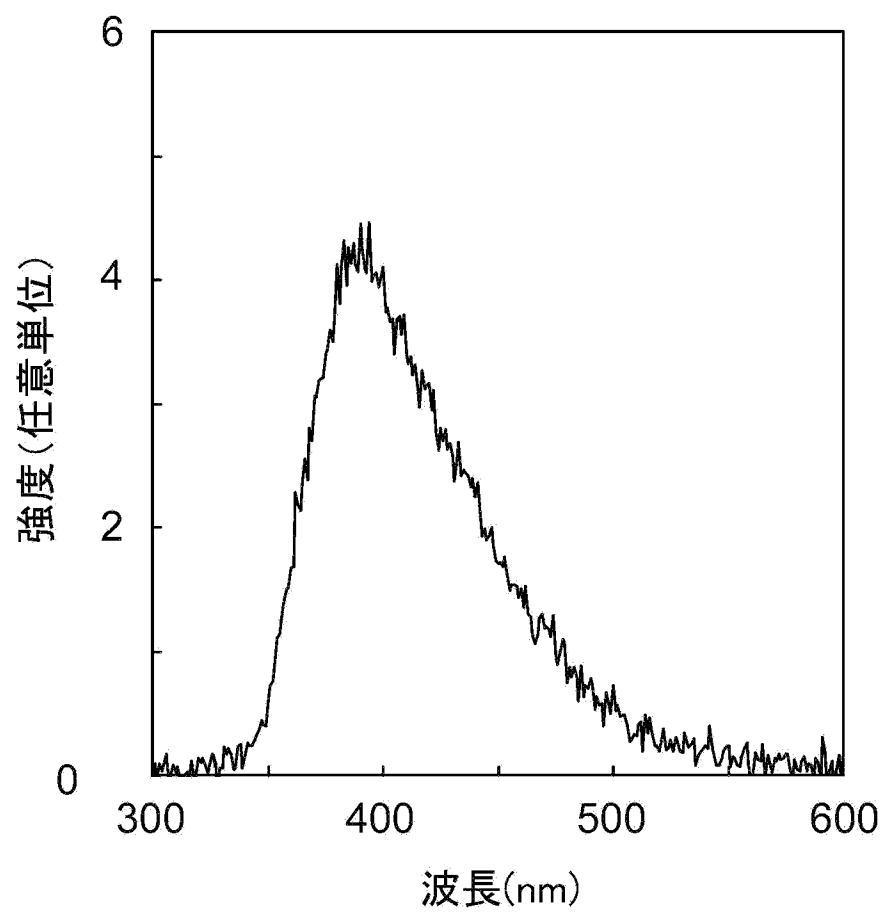
[図3]



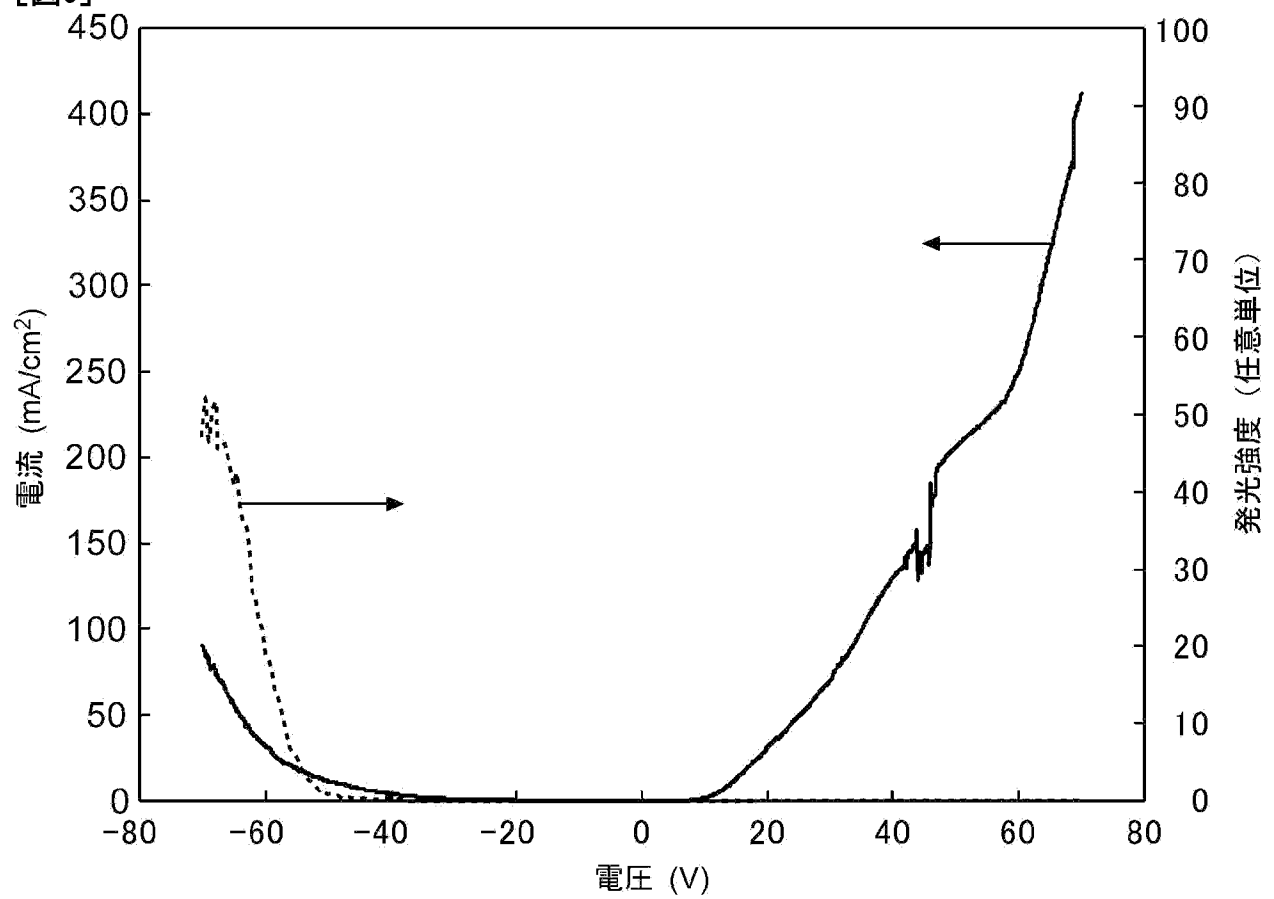
[図4]



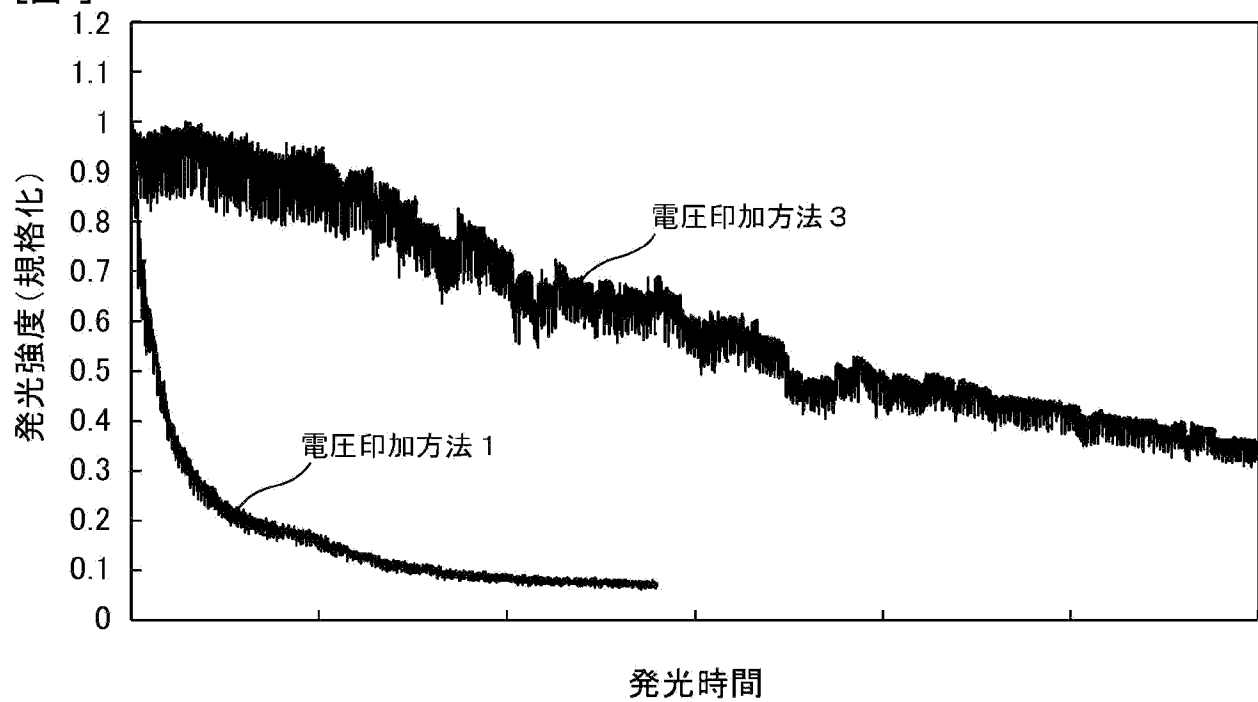
[図5]



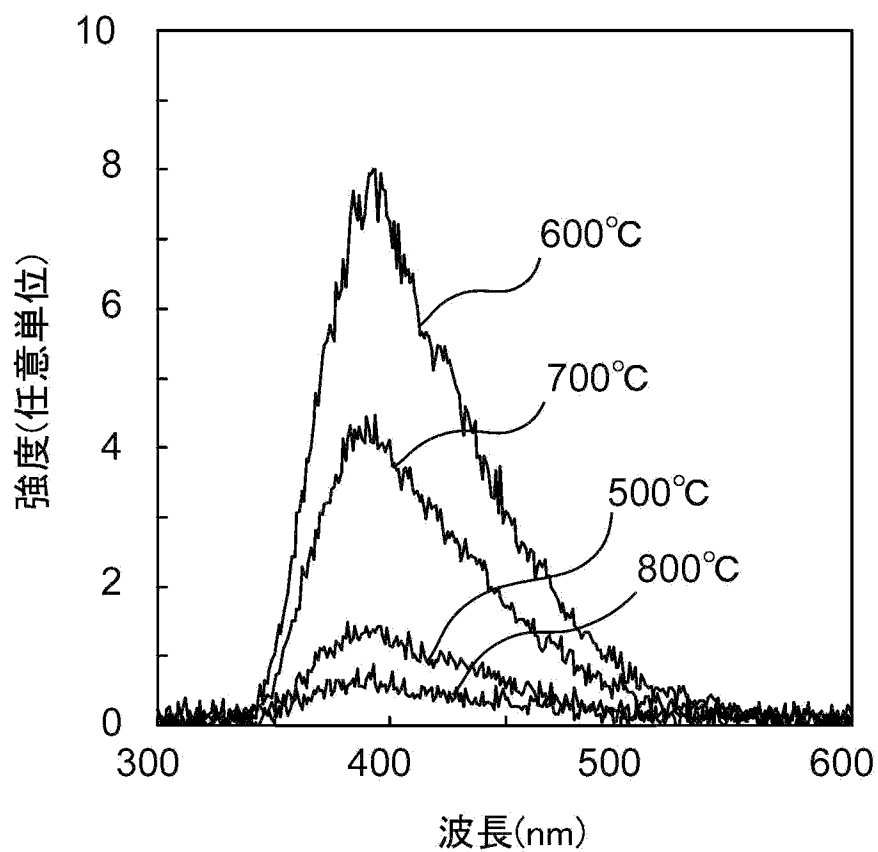
[図6]



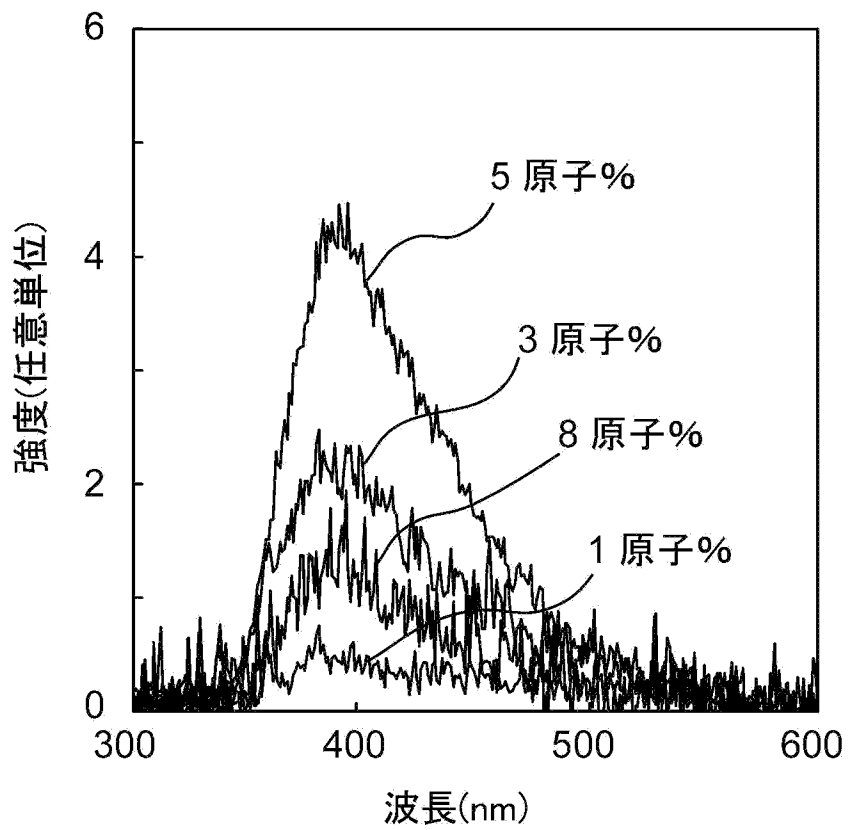
[図7]



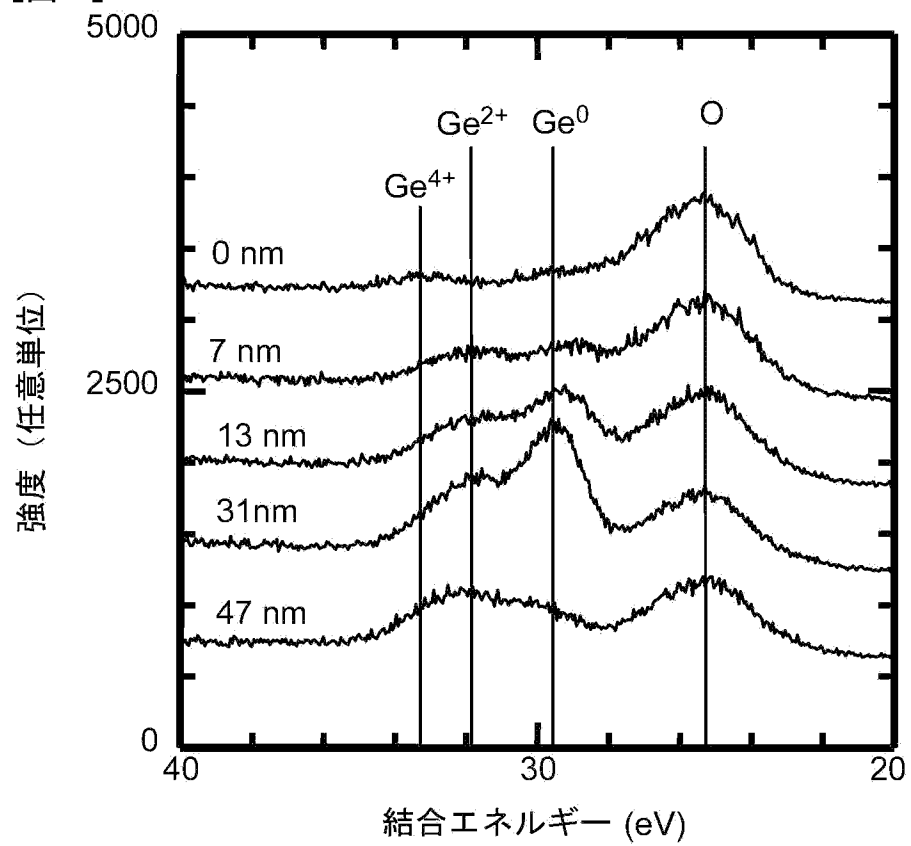
[図8]



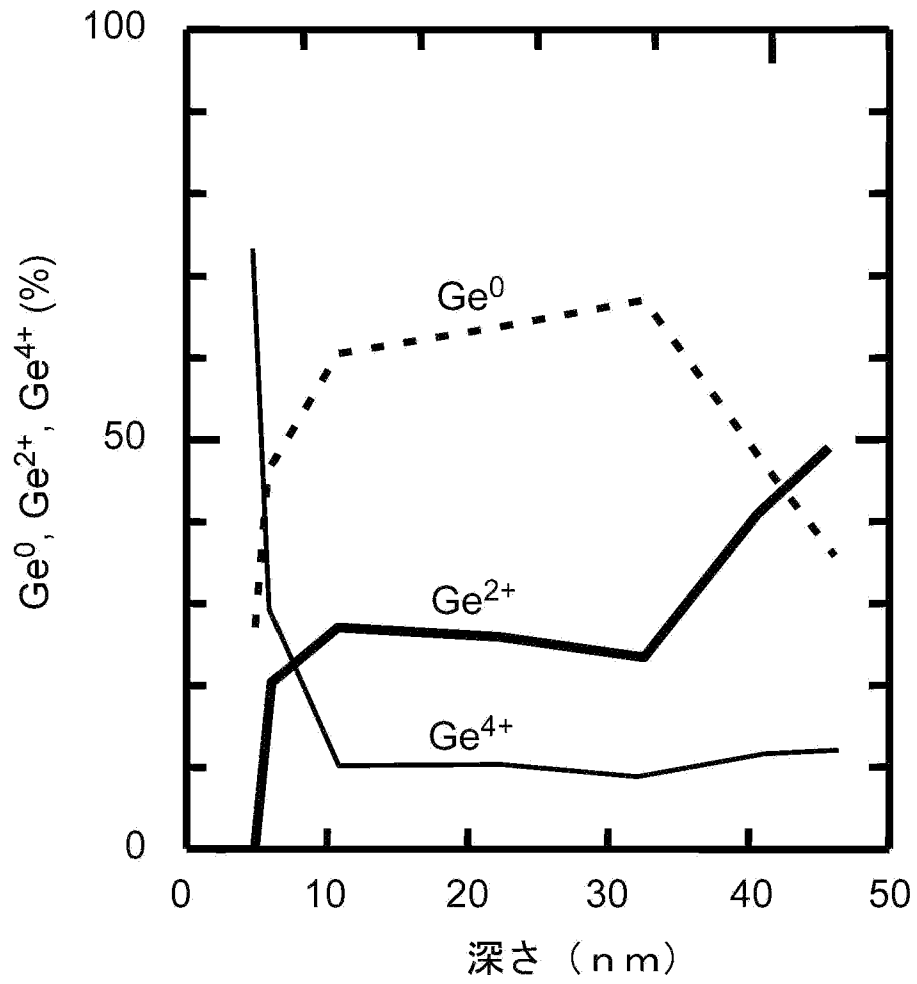
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/066720

A. CLASSIFICATION OF SUBJECT MATTER

H05B33/14(2006.01)i, H05B33/02(2006.01)i, H05B33/08(2006.01)i, H05B33/22(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B33/14, H05B33/02, H05B33/08, H05B33/22

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 8-17576 A (Canon Inc.), 19 January 1996 (19.01.1996), paragraphs [0017], [0033] to [0036]; fig. 2, 3 & US 5723348 A	1-4, 7, 9 8 5, 6
X Y	JP 2005-187806 A (Japan Science and Technology Agency), 14 July 2005 (14.07.2005), paragraphs [0029] to [0048]; fig. 1, 5 (Family: none)	1-4, 9 7, 8
Y	JP 2010-135259 A (Sharp Corp.), 17 June 2010 (17.06.2010), paragraphs [0004], [0024], [0025], [0039] to [0051]; fig. 1 & US 2010/0140642 A1	1, 8

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
18 October, 2011 (18.10.11)Date of mailing of the international search report
01 November, 2011 (01.11.11)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/066720

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	Rebohle, L. et al.' Strong blue and violet photoluminescence and electroluminescence from germanium-implanted and silicon-implanted silicon-dioxide layers ', Appl. Phys. Lett., 1997, Vol.71, No19, p.2809-2811.	1, 3, 4, 7, 9 8

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H05B33/14(2006.01)i, H05B33/02(2006.01)i, H05B33/08(2006.01)i, H05B33/22(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H05B33/14, H05B33/02, H05B33/08, H05B33/22

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 8-17576 A (キヤノン株式会社) 1996.01.19, 段落【0017】, 【0033】 - 【0036】, 図2, 図3 & US 5723348 A	1 - 4, 7, 9 8 5, 6
X Y	JP 2005-187806 A (独立行政法人科学技術振興機構) 2005.07.14, 段落【0029】 - 【0048】, 図1, 図5 (ファミリーなし)	1 - 4, 9 7, 8

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 8 . 1 0 . 2 0 1 1

国際調査報告の発送日

0 1 . 1 1 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

池田 博一

2 0

3 4 9 1

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 7 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2010-135259 A (シャープ株式会社) 2010.06.17, 段落【0004】, 【0024】, 【0025】, 【0039】－【0051】, 図1 & US 2010/0140642 A1	1, 8
X	Rebohle, L. et al. ‘ Strong blue and violet photoluminescence and electroluminescence from germanium-implanted and silicon	1, 3, 4, 7, 9
Y	-implanted silicon-dioxide layers ’ , Appl. Phys. Lett., 1997, Vol.71, No19, p.2809-2811.	8