

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年10月7日(2024.10.7)

【国際公開番号】WO2023/145316

【出願番号】特願2023-576699(P2023-576699)

【国際特許分類】

H 0 1 L 2 1 / 3 3 7 (2 0 0 6 . 0 1)

H 0 1 L 2 1 / 3 3 8 (2 0 0 6 . 0 1)

H 0 1 L 2 1 / 8 2 2 (2 0 0 6 . 0 1)

H 0 1 L 2 9 / 4 1 (2 0 0 6 . 0 1)

H 0 1 L 2 9 / 4 1 7 (2 0 0 6 . 0 1)

H 0 1 L 2 1 / 2 8 (2 0 0 6 . 0 1)

H 0 1 L 2 1 / 8 2 3 2 (2 0 0 6 . 0 1)

10

【 F I 】

H 0 1 L 2 9 / 8 0 P

H 0 1 L 2 9 / 8 0 E

H 0 1 L 2 9 / 8 0 H

H 0 1 L 2 9 / 8 0 C

H 0 1 L 2 7 / 0 4 H

H 0 1 L 2 7 / 0 4 C

H 0 1 L 2 9 / 4 4 Y

H 0 1 L 2 9 / 5 0 J

H 0 1 L 2 1 / 2 8 3 0 1 B

H 0 1 L 2 7 / 0 6 F

20

【手続補正書】

【提出日】令和6年6月17日(2024.6.17)

【手続補正1】

【補正対象書類名】特許請求の範囲

30

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板と、

前記半導体基板上に形成され、ドレイン電極、ソース電極、およびゲート電極を含む GaN トランジスタと、

前記半導体基板上に形成されかつ前記 GaN トランジスタに電氣的に接続され、前記 GaN トランジスタのドレイン - ソース間電圧の立ち上がりに基づいて動作するクランプ用 トランジスタを含むアクティブクランプ回路と、

40

前記 GaN トランジスタのドレイン電極に電氣的に接続されたドレインパッドと、

前記 GaN トランジスタのソース電極に電氣的に接続されたソースパッドと、

前記 GaN トランジスタのゲート電極に電氣的に接続されたゲートパッドと、

を備える、半導体装置。

【請求項2】

前記 GaN トランジスタは、メインドリフト層を含み、

前記クランプ用トランジスタは、前記メインドリフト層と同じ材料によって構成された サブドリフト層を含む

請求項1に記載の半導体装置。

50

【請求項 3】

前記クランプ用トランジスタは、ドレイン電極、ソース電極、およびゲート電極を含み

、
前記クランプ用トランジスタのソース電極は、前記 GaN トランジスタのソース電極に電氣的に接続されており、

前記クランプ用トランジスタのドレイン電極は、前記 GaN トランジスタのゲート電極に電氣的に接続されており、

前記アクティブクランプ回路は、

前記クランプ用トランジスタのソース電極とゲート電極との間に接続されたプルダウン抵抗と、

前記 GaN トランジスタのドレイン電極と前記クランプ用トランジスタのゲート電極との間に接続されたクランプ用キャパシタと、を含む

請求項 1 に記載の半導体装置。

【請求項 4】

前記クランプ用トランジスタのソース電極とゲート電極との間に接続されたキャパシタをさらに備える

請求項 3 に記載の半導体装置。

【請求項 5】

前記クランプ用トランジスタのソース電極とゲート電極との間に接続され、前記 GaN トランジスタのゲート電極に電氣的に接続されたゲート電極を含む保護用トランジスタを備える

請求項 3 に記載の半導体装置。

【請求項 6】

前記半導体基板の厚さ方向から視て、前記 GaN トランジスタおよび前記クランプ用トランジスタの双方は、長手方向および短手方向を有する矩形形状のアクティブ領域を含み、

前記半導体基板の厚さ方向から視て、前記 GaN トランジスタの長手方向において、前記 GaN トランジスタと前記クランプ用トランジスタとが並んで設けられており、

前記 GaN トランジスタのアクティブ領域の長手方向と、前記クランプ用トランジスタのアクティブ領域の長手方向とが直交している

請求項 3 に記載の半導体装置。

【請求項 7】

前記 GaN トランジスタのアクティブ領域の長手方向から視て、前記 GaN トランジスタのアクティブ領域の短手方向において前記ドレインパッドと重なる位置に前記クランプ用キャパシタおよび前記プルダウン抵抗が形成されている

請求項 6 に記載の半導体装置。

【請求項 8】

前記クランプ用キャパシタは、第 1 電極および第 2 電極を含み、

前記プルダウン抵抗は、第 1 端子および第 2 端子を含み、

前記クランプ用キャパシタの第 1 電極と前記 GaN トランジスタのドレイン電極とを電氣的に接続する第 1 接続配線と、

前記クランプ用キャパシタの第 2 電極および前記プルダウン抵抗の第 1 端子と前記クランプ用トランジスタのゲート電極とを電氣的に接続する第 2 接続配線と、

前記プルダウン抵抗の第 2 端子と前記クランプ用トランジスタのソース電極とを電氣的に接続する第 3 接続配線と、

前記クランプ用トランジスタのソース電極と前記 GaN トランジスタのソース電極を電氣的に接続する第 4 接続配線と、

前記クランプ用トランジスタのドレイン電極と前記 GaN トランジスタのゲート電極とを電氣的に接続する第 5 接続配線と、を備える

請求項 3 に記載の半導体装置。

【請求項 9】

10

20

30

40

50

前記第 1 接続配線、前記第 2 接続配線、前記第 3 接続配線、前記第 4 接続配線、および前記第 5 接続配線の各々は、前記半導体基板上に形成されている

請求項 8 に記載の半導体装置。

【請求項 10】

前記半導体基板の厚さ方向から見て、前記半導体基板は、長手方向および短手方向を有する矩形に形成されており、

前記 GaN トランジスタおよび前記クランプ用トランジスタの双方は、前記半導体基板の長手方向において並んで形成されており、

前記半導体基板の厚さ方向から見て、前記第 1 接続配線、前記第 2 接続配線、前記第 3 接続配線、前記第 4 接続配線、および前記第 5 接続配線の各々は、前記半導体基板の長手方向のうち前記半導体基板の長手方向の中央よりも前記クランプ用トランジスタ寄りの領域に形成されている

請求項 9 に記載の半導体装置。

【請求項 11】

前記ドレインパッド、前記ソースパッド、および前記ゲートパッドが形成された表面側配線層と、

前記表面側配線層よりも前記半導体基板寄りの位置に設けられ、前記第 1 接続配線、前記第 2 接続配線、前記第 3 接続配線、前記第 4 接続配線、および前記第 5 接続配線の各々が形成された中間配線層と、

前記中間配線層に対して前記表面側配線層とは反対側に設けられ、前記 GaN トランジスタが形成された基板側配線層と、を備え、

前記クランプ用トランジスタ、前記クランプ用キャパシタ、および前記プルダウン抵抗の各々は、前記基板側配線層に設けられている

請求項 8 に記載の半導体装置。

【請求項 12】

前記半導体基板上に形成された絶縁層を備え、

前記クランプ用キャパシタは、

前記絶縁層上に設けられ、互いに離隔された第 1 電極および第 2 電極と、

前記絶縁層上に設けられ、前記第 1 電極と前記第 2 電極との間に介在する誘電層と、

を含む

請求項 3 に記載の半導体装置。

【請求項 13】

前記 GaN トランジスタのドレイン電極と前記クランプ用トランジスタのソース電極とを電氣的に接続する接続経路を有し、

前記接続経路は、蛇行部を含み、

前記プルダウン抵抗は、前記蛇行部の抵抗成分を含む

請求項 3 ~ 12 のいずれか一項に記載の半導体装置。

【請求項 14】

前記プルダウン抵抗は、

第 1 端子を構成する第 1 配線部と、

第 2 端子を構成する第 2 配線部と、

前記半導体基板上に形成され、前記第 1 配線部および前記第 2 配線部よりも抵抗値が大きい平板状の抵抗部と、を含み、

前記第 1 配線部および前記第 2 配線部の双方は、前記抵抗部上に設けられ、前記抵抗部と電氣的に接続されている

請求項 3 ~ 12 のいずれか一項に記載の半導体装置。

【請求項 15】

前記プルダウン抵抗は、ノーマリオン型トランジスタによって構成され、前記ノーマリオン型トランジスタのオン抵抗を含む

請求項 3 ~ 12 のいずれか一項に記載の半導体装置。

10

20

30

40

50

【請求項 16】

請求項 1 に記載の半導体装置と、

前記半導体装置を封止する封止樹脂と、

前記封止樹脂から露出し、前記ドレインパッドと電氣的に接続されたドレイン端子と、

前記封止樹脂から露出し、前記ソースパッドと電氣的に接続されたソース端子と、

前記封止樹脂から露出し、前記ゲートパッドと電氣的に接続されたゲート端子と、

を備える、半導体モジュール。

10

20

30

40

50