



(12) 发明专利申请

(10) 申请公布号 CN 107293501 A

(43) 申请公布日 2017. 10. 24

(21) 申请号 201610196265. 2

(22) 申请日 2016. 03. 31

(71) 申请人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

申请人 中芯国际集成电路制造(北京)有限公司

(72) 发明人 简维廷 朱月芹 宋永梁 赵永

(74) 专利代理机构 北京市磐华律师事务所
11336

代理人 董巍 高伟

(51) Int. Cl.

H01L 21/66(2006. 01)

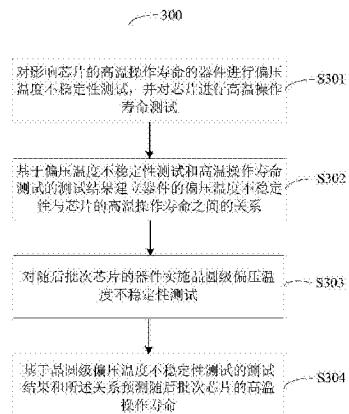
权利要求书2页 说明书6页 附图7页

(54) 发明名称

用于预测芯片高温操作寿命的方法及装置

(57) 摘要

本发明提供一种用于预测芯片高温操作寿命的方法及装置。所述方法包括：对芯片内影响芯片的高温操作寿命的器件进行偏压温度不稳定性测试，并对芯片进行高温操作寿命测试；基于偏压温度不稳定性和高温操作寿命测试的测试结果建立器件的偏压温度不稳定性和芯片的高温操作寿命之间的关系；对随后批次芯片中的器件实施晶圆级偏压温度不稳定性测试；以及基于晶圆级偏压温度不稳定性的测试结果和关系预测随后批次芯片的高温操作寿命。本发明所提供的用于预测芯片高温操作寿命的方法及装置能够在高温操作寿命测试结果可用之前及早对器件的高温操作寿命进行预测，以及时反馈给项目团队用于工艺的改进，节省大量的测试时间和精力。



1. 一种用于预测芯片高温操作寿命的方法,其特征在于,所述方法包括:
 - 对芯片内影响所述芯片的高温操作寿命的器件进行偏压温度不稳定性测试,并对所述芯片进行高温操作寿命测试;
 - 基于所述偏压温度不稳定性测试和所述高温操作寿命测试的测试结果建立所述器件的偏压温度不稳定性与所述芯片的高温操作寿命之间的关系;
 - 对随后批次芯片中的器件实施晶圆级偏压温度不稳定性测试;以及
 - 基于所述晶圆级偏压温度不稳定性测试的测试结果和所述关系预测所述随后批次芯片的高温操作寿命。
2. 根据权利要求1所述的方法,其特征在于,所述高温操作寿命测试包括测试所述芯片的最小工作电压的变化随时间的变化。
3. 根据权利要求2所述的方法,其特征在于,所述芯片为静态随机存储器,测试所述芯片的最小工作电压包括测试所述静态随机存储器的读操作最小工作电压。
4. 根据权利要求3所述的方法,其特征在于,所述影响芯片的高温操作寿命的器件为所述静态随机存储器的下拉晶体管。
5. 根据权利要求4所述的方法,其特征在于,所述偏压温度不稳定性测试为对所述下拉晶体管的正偏压温度不稳定性的测试。
6. 根据权利要求5所述的方法,其特征在于,所述偏压温度不稳定性测试包括测试所述下拉晶体管的阈值电压的变化随时间的变化。
7. 根据权利要求6所述的方法,其特征在于,所述器件的偏压温度不稳定性与所述芯片的高温操作寿命之间的关系表示为单个器件阈值电压退化与存储器读操作最小工作电压退化之间的关系。
8. 根据权利要求1所述的方法,其特征在于,所述偏压温度不稳定性测试和所述高温操作寿命测试在相同的测试应力条件下进行。
9. 一种用于预测芯片高温操作寿命的装置,其特征在于,所述装置包括:
 - 第一测试单元,用于对芯片内影响所述芯片的高温操作寿命的器件进行偏压温度不稳定性测试,并对所述芯片进行高温操作寿命测试;
 - 分析单元,用于基于所述偏压温度不稳定性测试和所述高温操作寿命测试的测试结果建立所述器件的偏压温度不稳定性与所述芯片的高温操作寿命之间的关系;
 - 第二测试单元,用于对随后批次芯片中的器件实施晶圆级偏压温度不稳定性测试;以及
 - 预测单元,用于基于所述晶圆级偏压温度不稳定性测试的测试结果和所述关系预测所述随后批次芯片的高温操作寿命。
10. 根据权利要求9所述的装置,其特征在于,所述高温操作寿命测试包括测试所述芯片的最小工作电压的变化随时间的变化。
11. 根据权利要求10所述的装置,其特征在于,所述芯片为静态随机存储器,所述第一测试单元所进行的高温操作寿命测试包括对所述静态随机存储器的读操作最小工作电压的测试。
12. 根据权利要求11所述的装置,其特征在于,所述影响芯片的高温操作寿命的器件为所述静态随机存储器的下拉晶体管。

13.根据权利要求12所述的装置,其特征在于,所述第一测试单元所进行的偏压温度不稳定性能测试为对所述下拉晶体管的正偏压温度不稳定性的测试。

14.根据权利要求13所述的装置,其特征在于,所述偏压温度不稳定性能测试包括测试所述下拉晶体管的阈值电压的变化随时间的变化。

15.根据权利要求14所述的装置,其特征在于,所述分析单元所建立的所述器件的偏压温度不稳定性能与所述芯片的高温操作寿命之间的关系表示为单个器件阈值电压退化与存储器读操作最小工作电压退化之间的关系。

16.根据权利要求9所述的装置,其特征在于,所述第一测试单元在相同的测试应力条件下实施所述偏压温度不稳定性能测试和所述高温操作寿命测试。

用于预测芯片高温操作寿命的方法及装置

技术领域

[0001] 本发明涉及集成电路技术领域,具体而言涉及一种用于预测芯片高温操作寿命(High Temperature Operating Life,HTOL)的方法及装置。

背景技术

[0002] 在高k金属栅极工艺中,芯片内器件的偏压温度不稳定性(Bias Temperature Instability,BTI)是一项不可忽视的评估项目。BTI效应致使器件参数发生偏移,例如线性、饱和漏电流以及阈值电压等参数。器件阈值电压的偏移会致使芯片的可靠性变差。因此,需要对芯片进行可靠性测试。

[0003] 在各种可靠性测试中,芯片的高温操作寿命测试用于评估芯片在超热和超电压情况下一段时间的耐久力。现有的HTOL测试是在封装级上进行,并且测试通常需要花费很长的时间。这样,当HTOL性能较差时,对于工艺改进以及项目进度将面临严重的延迟。因此,需要从根本上及早对HTOL进行检测或预测,以加快工艺调整。

发明内容

[0004] 针对现有技术的不足,本发明提供一种用于预测芯片高温操作寿命的方法,所述方法包括:对芯片内影响所述芯片的高温操作寿命的器件进行偏压温度不稳定性测试,并对所述芯片进行高温操作寿命测试;基于所述偏压温度不稳定性测试和所述高温操作寿命测试的测试结果建立所述器件的偏压温度不稳定性与所述芯片的高温操作寿命之间的关系;对随后批次芯片中的器件实施晶圆级偏压温度不稳定性测试;以及基于所述晶圆级偏压温度不稳定性测试的测试结果和所述关系预测所述随后批次芯片的高温操作寿命。

[0005] 在本发明的一个实施例中,所述高温操作寿命测试包括测试所述芯片的最小工作电压的变化随时间的变化。

[0006] 在本发明的一个实施例中,所述芯片为静态随机存储器,测试所述芯片的最小工作电压包括测试所述静态随机存储器的读操作最小工作电压。

[0007] 在本发明的一个实施例中,所述影响芯片的高温操作寿命的器件为所述静态随机存储器的下拉晶体管。

[0008] 在本发明的一个实施例中,所述偏压温度不稳定性测试为对所述下拉晶体管的正偏压温度不稳定性的测试。

[0009] 在本发明的一个实施例中,所述偏压温度不稳定性测试包括测试所述下拉晶体管的阈值电压的变化随时间的变化。

[0010] 在本发明的一个实施例中,所述器件的偏压温度不稳定性与所述芯片的高温操作寿命之间的关系表示为单个器件阈值电压退化与存储器读操作最小工作电压退化之间的关系。

[0011] 在本发明的一个实施例中,所述偏压温度不稳定性测试和所述高温操作寿命测试在相同的测试应力条件下进行。

[0012] 另一方面，本发明还提供一种用于预测芯片高温操作寿命的装置，所述装置包括：第一测试单元，用于对芯片内影响所述芯片的高温操作寿命的器件进行偏压温度不稳定性测试，并对所述芯片进行高温操作寿命测试；分析单元，用于基于所述偏压温度不稳定性测试和所述高温操作寿命测试的测试结果建立所述器件的偏压温度不稳定性与所述芯片的高温操作寿命之间的关系；第二测试单元，用于对随后批次芯片中的器件实施晶圆级偏压温度不稳定性测试；以及预测单元，用于基于所述晶圆级偏压温度不稳定性测试的测试结果和所述关系预测所述随后批次芯片的高温操作寿命。

[0013] 在本发明的一个实施例中，所述高温操作寿命测试包括测试所述芯片的最小工作电压的变化随时间的变化。

[0014] 在本发明的一个实施例中，所述芯片为静态随机存储器，所述第一测试单元所进行的高温操作寿命测试包括对所述静态随机存储器的读操作最小工作电压的测试。

[0015] 在本发明的一个实施例中，所述影响芯片的高温操作寿命的器件为所述静态随机存储器的下拉晶体管。

[0016] 在本发明的一个实施例中，所述第一测试单元所进行的偏压温度不稳定性测试为对所述下拉晶体管的正偏压温度不稳定性测试。

[0017] 在本发明的一个实施例中，所述偏压温度不稳定性测试包括测试所述下拉晶体管的阈值电压的变化随时间的变化。

[0018] 在本发明的一个实施例中，所述分析单元所建立的所述器件的偏压温度不稳定性与所述芯片的高温操作寿命之间的关系表示为单个器件阈值电压退化与存储器读操作最小工作电压退化之间的关系。

[0019] 在本发明的一个实施例中，所述第一测试单元在相同的测试应力条件下实施所述偏压温度不稳定性测试和所述高温操作寿命测试。

[0020] 本发明所提供的用于预测芯片高温操作寿命的方法及装置能够在高温操作寿命测试结果可用之前及早对器件的高温操作寿命进行预测，从而快速判断高温操作寿命的结果是否能够通过规格要求，以及时反馈给项目团队用于工艺的改进，节省大量的测试时间和精力。

附图说明

[0021] 本发明的下列附图在此作为本发明的一部分用于理解本发明。附图中示出了本发明的实施例及其描述，用来解释本发明的原理。

[0022] 附图中：

[0023] 图1示出了SRAM基本存储单元的结构示意图；

[0024] 图2示出了SRAM基本存储单元的NMOS的结构示意图；

[0025] 图3示出了根据本发明实施例的用于预测芯片高温操作寿命的方法的流程图；

[0026] 图4A-4F示出了图3中的步骤S302的具体过程的示意图；

[0027] 图5A-5B示出了图3中的步骤S304的具体过程的示意图；以及

[0028] 图6示出了根据本发明实施例的用于预测芯片高温操作寿命的装置的结构框图。

具体实施方式

[0029] 在下文的描述中,给出了大量具体的细节以便提供对本发明更为彻底的理解。然而,对于本领域技术人员而言显而易见的是,本发明可以无需一个或多个这些细节而得以实施。在其他的例子中,为了避免与本发明发生混淆,对于本领域公知的一些技术特征未进行描述。

[0030] 应当理解的是,本发明能够以不同形式实施,而不应当解释为局限于这里提出的实施例。相反地,提供这些实施例将使公开彻底和完全,并且将本发明的范围完全地传递给本领域技术人员。

[0031] 在此使用的术语的目的仅在于描述具体实施例并且不作为本发明的限制。在此使用时,单数形式的“一”、“一个”和“所述/该”也意图包括复数形式,除非上下文清楚指出另外的方式。还应明白术语“组成”和/或“包括”,当在该说明书中使用时,确定所述特征、整数、步骤、操作、元件和/或部件的存在,但不排除一个或更多其它的特征、整数、步骤、操作、元件、部件和/或组的存在或添加。在此使用时,术语“和/或”包括相关所列项目的任何及所有组合。

[0032] 为了彻底理解本发明,将在下列的描述中提出详细的步骤以及详细的结构,以便阐释本发明提出的技术方案。本发明的较佳实施例详细描述如下,然而除了这些详细描述外,本发明还可以具有其他实施方式。

[0033] 在高k金属栅极工艺中,NMOS晶体管的正偏压温度不稳定性(Positive Bias Temperature Instability,PBTI)是一项不可忽视的评估项目。与传统的多晶硅栅-氧化硅工艺相比,高k金属栅极中NMOS晶体管的PBTI效应变得较严重。BTI效应致使器件参数发生偏移,例如线性、饱和漏电流以及阈值电压等参数。器件阈值电压的偏移会致使产品可靠性变差,并且成为HTOL不符合规格要求的关键因素。下面以SRAM为例描述BTI效应对HTOL的影响。

[0034] 图1示出了SRAM基本存储单元的结构示意图。如图1所示,SRAM基本存储单元包括由上拉晶体管PU_L、下拉晶体管PD_L、上拉晶体管PU_R以及下拉晶体管PD_R组成的一对交叉耦合的反相器。SRAM基本存储单元还包括可操作地连接到第一存储节点SN1的第一传输晶体管PG_L,以及可操作地连接到第二存储节点SN2的第二传输晶体管PG_R。SRAM基本存储单元通过第一传输晶体管PG_L可操作地连接到与该存储单元相关联的位线BL,并通过第二传输晶体管PG_R可操作地连接到与该存储单元相关联的另一位线BLB。第一传输晶体管PG_L和第二传输晶体管PG_R受控于与该存储单元相关联的字线WL。

[0035] 在SRAM基本存储单元所包括的六个晶体管中,上拉晶体管PU_L和PU_R为PMOS晶体管,在高k工艺中,它们具有负偏压温度不稳定性(Negative Bias Temperature Instability,NBTI)。下拉晶体管PD_L和PD_R为NMOS晶体管(如图2所示),在高k工艺中,它们具有PBTI。对于高k工艺,SRAM的读操作最小工作电压为其HTOL的主要参数,其定义为 $\alpha-1/\beta = (\text{Ion}_{\text{PU}} - \text{Ion}_{\text{PG}}) / \text{Ion}_{\text{PD}}$ 。其中,PU为SRAM存储单元的上拉PMOS晶体管,PD为SRAM存储单元的下拉NMOS晶体管。其中,下拉NMOS晶体管的PBTI是影响读操作最小工作电压的主要参数。经过测试,SRAM读操作最小工作电压的退化与NMOS PBTI的阈值电压的退化随时间具有相似的斜率。因此,可以基于BTI和HTOL之间的关联及早对HTOL性能进行初步评估。

[0036] 基于此,本发明提供一种用于预测芯片高温操作寿命的方法,该方法建立基于相

同的应力条件下的BTI和HTOL之间的关系，并利用该关系在相同的应力条件下通过使用快速的晶圆级可靠性(Wafer Level Reliability,WLR)BTI测试在短时间内对HTOL进行预测。下面结合具体实施例对该方法进行详细描述。

[0037] 图3示出了根据本发明实施例的用于预测芯片高温操作寿命的方法300的流程图。如图3所示，方法300包括如下步骤：

[0038] 步骤S301：对影响芯片的高温操作寿命的器件进行偏压温度不稳定性测试，并对芯片进行高温操作寿命测试。

[0039] 在步骤S301中，在相同的测试应力条件下进行BTI测试和HTOL测试。在一个示例中，以SRAM为待测对象。如上所述，对于SRAM来说，其基本存储单元的下拉NMOS晶体管的PBTI主要影响HTOL。因此，在步骤S301中，可以进行PBTI测试和HTOL测试。

[0040] 其中，PBTI测试以SRAM基本存储单元的NMOS器件为测试结构。测试应力条件例如可以为：温度=125℃，只为栅极施加电压 $V_g = 1.4*V_{cc}$ 或者 $1.6*V_{cc}$ ，即如图2所示的 $V_g > 0$ 、 $V_s = 0$ 、 $V_d = 0$ 并且 $V_b = 0$ 。示例性地，选择器件的阈值电压 V_t 作为测试监测的参数。测试持续时间可以为1000s。示例性地，测试所使用的测试器可以为具有延迟时间小于0.5ms的WLR并行测试器。最终，基于测试结果，可以得到 V_t 的变化(即 ΔV_t)随时间的变化曲线，可以在以时间为横坐标、 ΔV_t 为纵坐标的坐标轴中绘制该曲线。

[0041] HTOL测试以SRAM为测试结构，例如可以选择64Mb的SRAM。本领域普通技术人员可以理解，还可以选择任何其他存储容量的SRAM作为测试结构。测试应力条件为：温度=125℃，电压= $1.4*V_{cc}$ 。如上所述，对于SRAM来说，其读操作最小工作电压 V_{min} 最能体现HTOL，因此可以选择 V_{min} 作为测试监测的参数。测试持续时间可以为1000hrs。示例性地，测试所使用的测试器可以为老化(Burn in)测试器+功能(FT)测试器。最终，基于测试结果，可以得到 V_{min} 的变化(即 ΔV_{min})随时间的变化曲线，可以在以时间为横坐标、 ΔV_{min} 为纵坐标的坐标轴中绘制该曲线。

[0042] 步骤S302：基于偏压温度不稳定性测试和高温操作寿命测试的测试结果建立器件的偏压温度不稳定性与芯片的高温操作寿命之间的关系。

[0043] 在步骤S302中，对步骤S301中的测试结果进行以下五个步骤的分析。①.从 ΔV_{min} 随时间的变化曲线中，为了通过规格要求，当前最大应力时间为257hrs，目标为1000hrs，如图4A所示。②.从处于1.4V应力条件下 ΔV_t 随时间的变化曲线中，为了通过规格要求，在HTOL最大应力时间处当前 ΔV_t 为70mV，如图4B所示。③.假设工作周期(或占空比，duty cycle)为50%，那么当HTOL目标为1000hrs时，BTI为500hrs，于是，目标 ΔV_t 为(500hrs, 70mV)，如图4C所示。④.从 ΔV_{min} 随时间的变化曲线和点(500hrs, 70mV)，可得目标BTI ΔV_t ，进而得到在坐标轴中目标BTI曲线和实际曲线之间的纵向距离 ΔY ， ΔY 在对数(log)尺度下为0.12，如图4D所示。⑤.将相同的 ΔY 应用到1.6V应力条件下的BTI ΔV_t ，得到在1000s应力条件下目标 ΔV_t 为39mV，如图4E所示。值得注意的是，前述duty cycle设定为50%仅是针对28HK工艺的一个示例，可替代地，duty cycle可以根据需要任意设定。

[0044] 基于上述分析，可以建立BTI和HTOL之间的关系，如图4F所示。基于该关系，可以对PBTI ΔV_t 规格进行调整以满足HTOL目标。

[0045] 步骤S303：对随后批次芯片的器件实施晶圆级偏压温度不稳定性测试。

[0046] 基于在步骤S302中所建立的BTI和HTOL之间的关系，可以在相同的应力条件下对

随后批次的这种芯片进行WLR BTI测试。基于查看WLR数据和步骤S302绘制的曲线图,可以导出V_t的退化情况。然后,比较△V_t规格,可以对HTOL性能进行评估,如将在步骤S304中讨论的。

[0047] 步骤S304:基于晶圆级偏压温度不稳定性测试的测试结果和所述关系预测随后批次芯片的高温操作寿命。

[0048] 具体地,步骤S304可以包括以下四个步骤:①.从新的批次处于1.6V应力条件下BTI△V_t随时间的变化曲线中,可以得到△Y为0.06(对数尺度下),如图5A。②.将该△Y应用到处于1.4V应力条件下的BTI△V_t,可以得到新批次处于1.4V应力条件下BTI△V_t随时间的变化曲线;③.从拟合曲线图中得出(X,Y)=(258hrs,70mV);④.从工作周期为50%,可以得到:在BTI 258hrs时,HTOL寿命为516hrs,步骤②、③和④如图5B所示。

[0049] 以上已根据具体实施例描述了根据本发明实施例的用于预测芯片高温操作寿命的方法。值得注意的是,在上述具体实施例中呈现的具体数据仅为示例性的,而非限制性的,本领域技术人员可以根据本发明的教导得出其他数据,本发明所提供的方法并不局限于上述实施例及上述数据。

[0050] 根据本发明实施例的用于预测芯片高温操作寿命的方法可以建立相同的应力条件下BTI和HTOL之间的关系,例用该关系在相同的应力条件下,可以通过使用快速的WLR BTI测试在更早的阶段在短时间内提供对HTOL性能的初步评估,以预测HTOL寿命。该方法还适用于不同应力条件下的WLR测试以估计HTOL性能和寿命。因此在应用高应力条件的情况下,可以节省大量的测试时间和精力。

[0051] 另一方面,本发明还提供一种用于预测芯片高温操作寿命的装置。图6示出了根据本发明实施例的用于预测芯片高温操作寿命的装置600的结构框图。如图6所示,装置600包括:第一测试单元601,用于对芯片内影响芯片的高温操作寿命的器件进行偏压温度不稳定性测试,并对芯片进行高温操作寿命测试;分析单元602,用于基于偏压温度不稳定性测试和高温操作寿命测试的测试结果建立器件的偏压温度不稳定性与芯片的高温操作寿命之间的关系;第二测试单元603,用于对随后批次芯片的器件实施晶圆级偏压温度不稳定性测试;以及预测单元604,用于基于晶圆级偏压温度不稳定性测试的测试结果和上述所建立的关系预测随后批次芯片的高温操作寿命。

[0052] 示例性地,第一测试单元601在相同的测试应力条件下实施偏压温度不稳定性测试和高温操作寿命测试。

[0053] 根据本发明的一个实施例,高温操作寿命测试可以包括测试芯片的最小工作电压的变化随时间的变化。

[0054] 示例性地,上述芯片可以为静态随机存储器。第一测试单元601所进行的高温操作寿命测试可以包括对静态随机存储器的读操作最小工作电压的测试。

[0055] 具体地,影响芯片的高温操作寿命的器件为静态随机存储器的下拉晶体管。示例性地,第一测试单元601所进行的偏压温度不稳定性测试为对下拉晶体管的正偏压温度不稳定性测试。示例性地,偏压温度不稳定性测试包括测试下拉晶体管的阈值电压的变化随时间的变化。

[0056] 根据本发明的一个实施例,分析单元602所建立的器件的偏压温度不稳定性与芯片的高温操作寿命之间的关系表示为单个器件阈值电压退化与存储器读操作最小工作电

压退化之间的关系。

[0057] 本领域普通技术人员可以结合先前描述用于预测芯片高温操作寿命的方法的具体实施例理解根据本发明实施例的用于预测芯片高温操作寿命的装置的各个单元的具体操作,为了简洁,此处不再赘述。

[0058] 本领域普通技术人员可以意识到,结合本文中所公开的实施例描述的各示例的单元及算法步骤,能够以电子硬件、或者计算机软件和电子硬件的结合来实现。这些功能究竟以硬件还是软件方式来执行,取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能,但是这种实现不应认为超出本发明的范围。

[0059] 本发明已经通过上述实施例进行了说明,但应当理解的是,上述实施例只是用于举例和说明的目的,而非意在将本发明限制于所描述的实施例范围内。此外本领域技术人员可以理解的是,本发明并不局限于上述实施例,根据本发明的教导还可以做出更多种的变型和修改,这些变型和修改均落在本发明所要求保护的范围以内。本发明的保护范围由附属的权利要求书及其等效范围所界定。

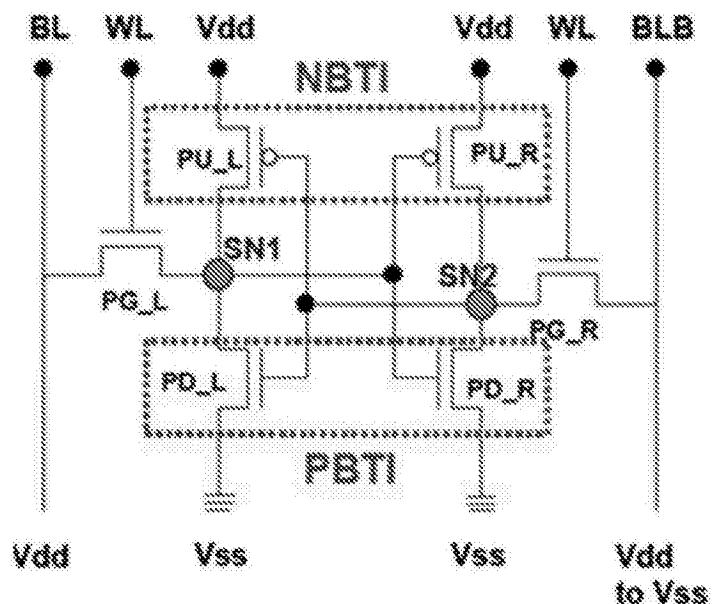


图1

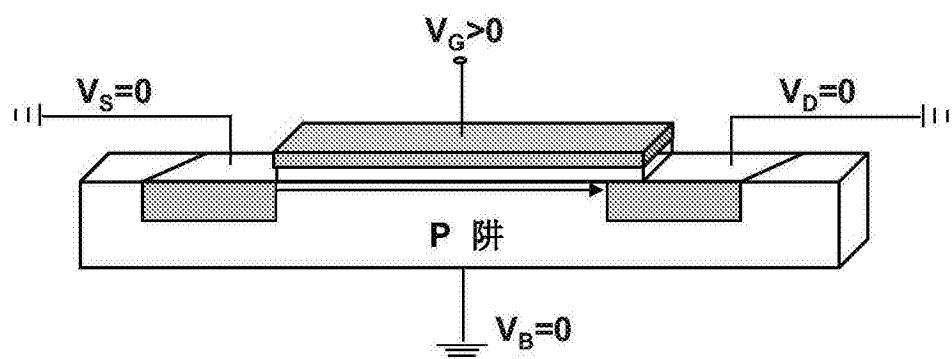


图2

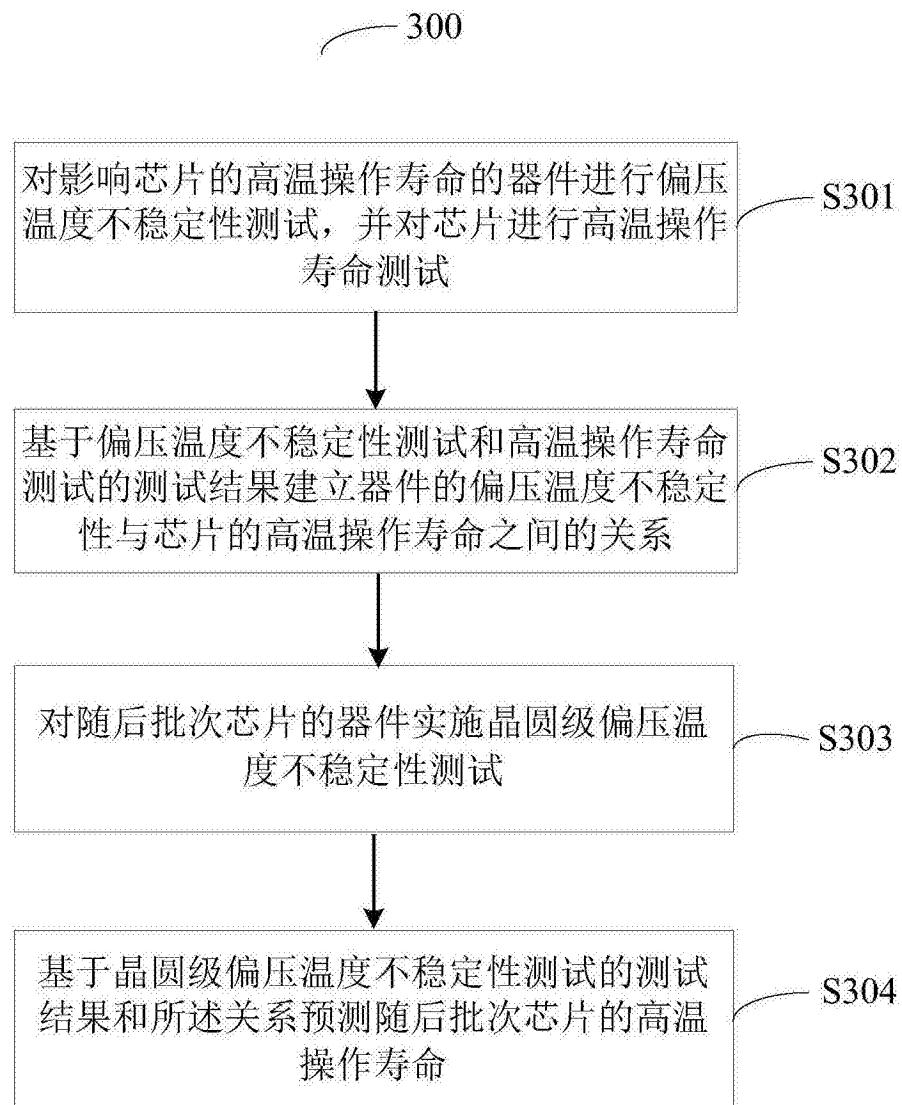


图3

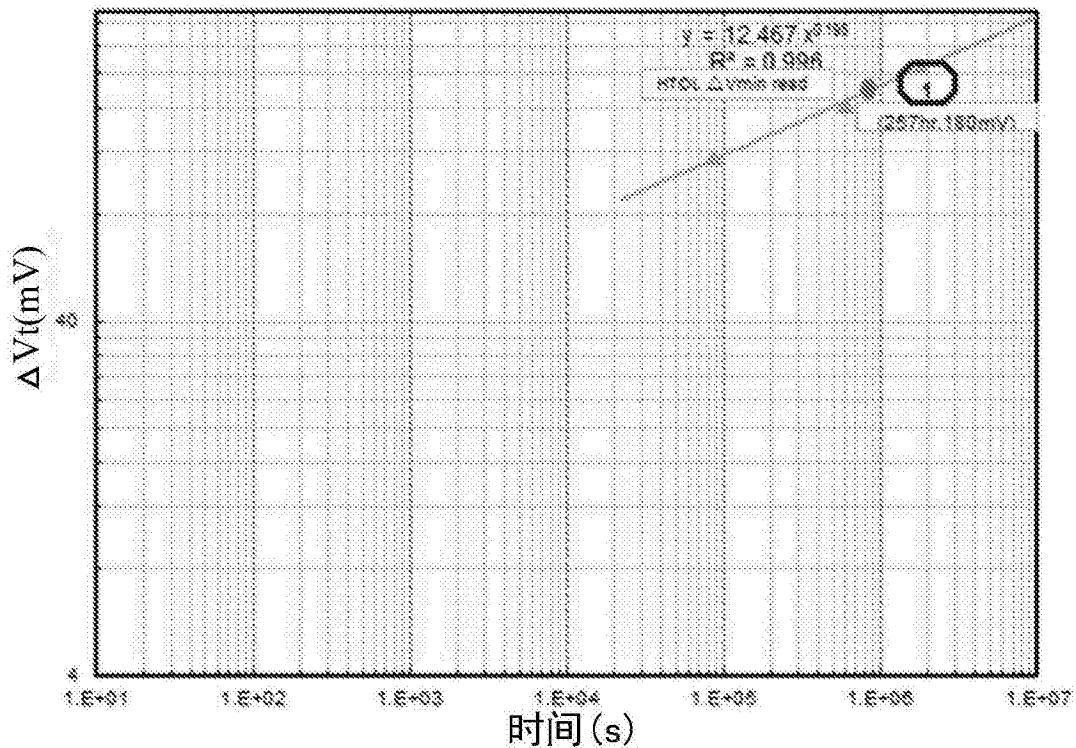


图4A

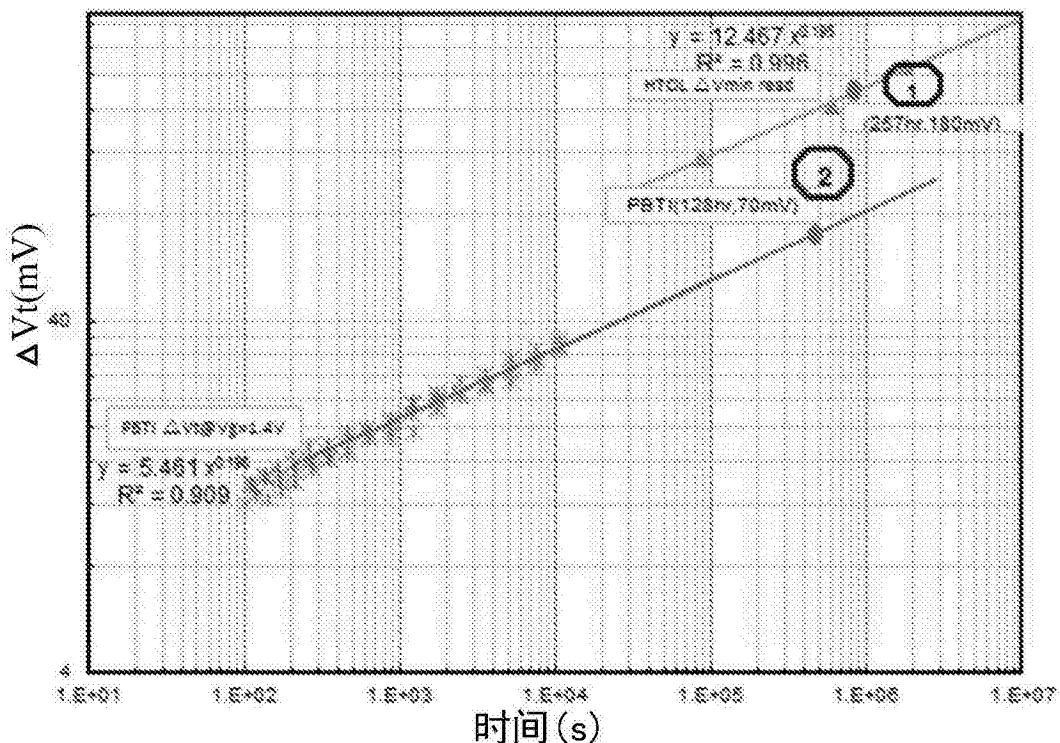


图4B

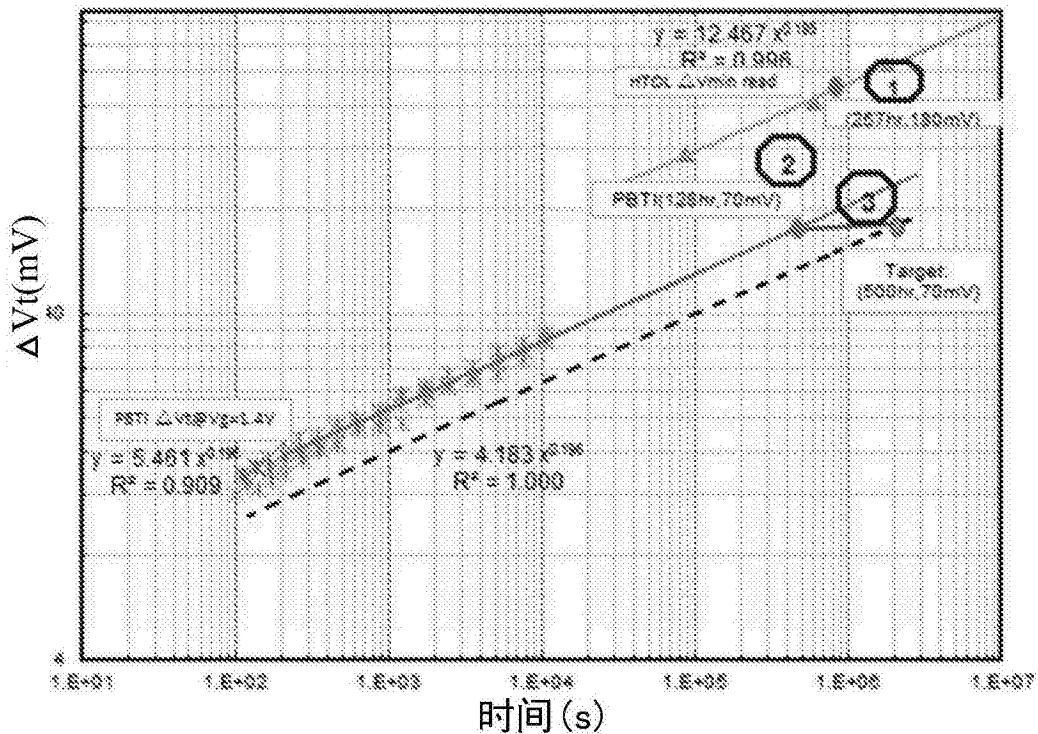


图4C

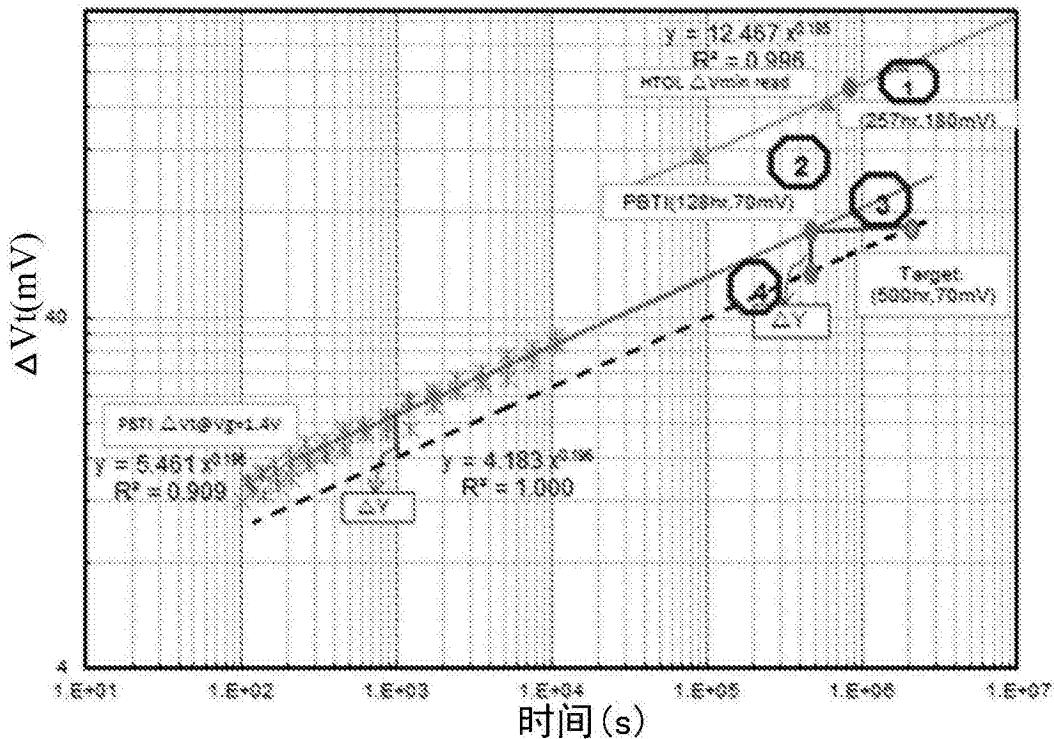


图4D

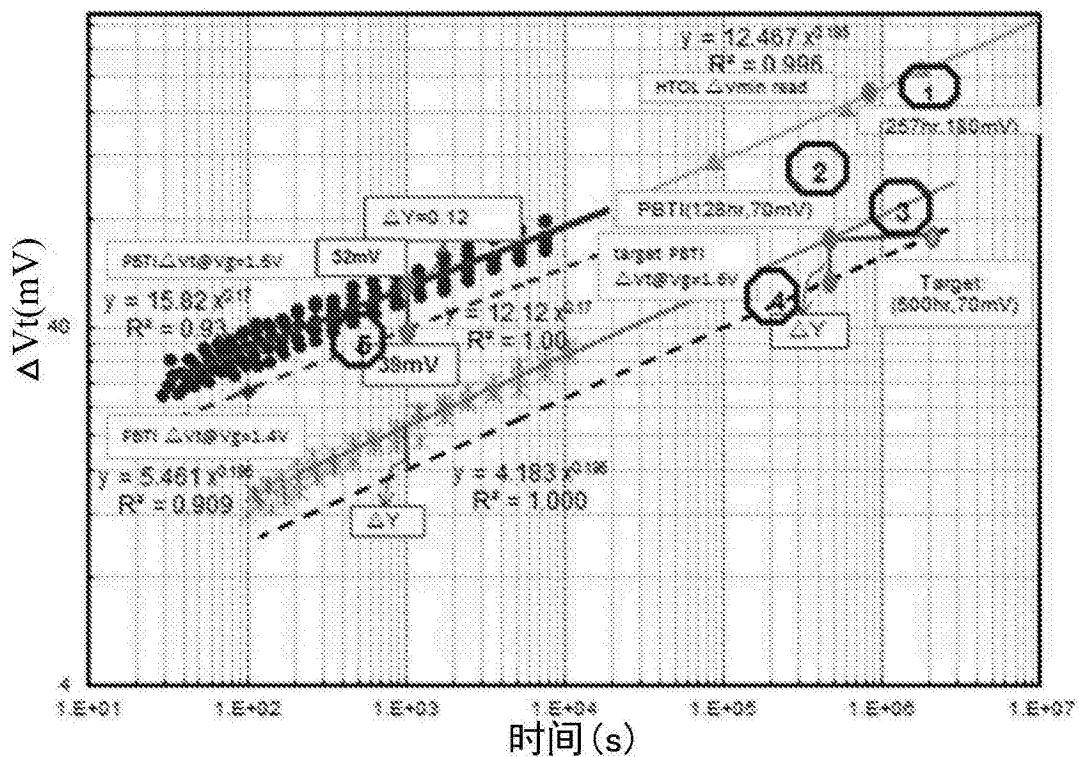


图4E

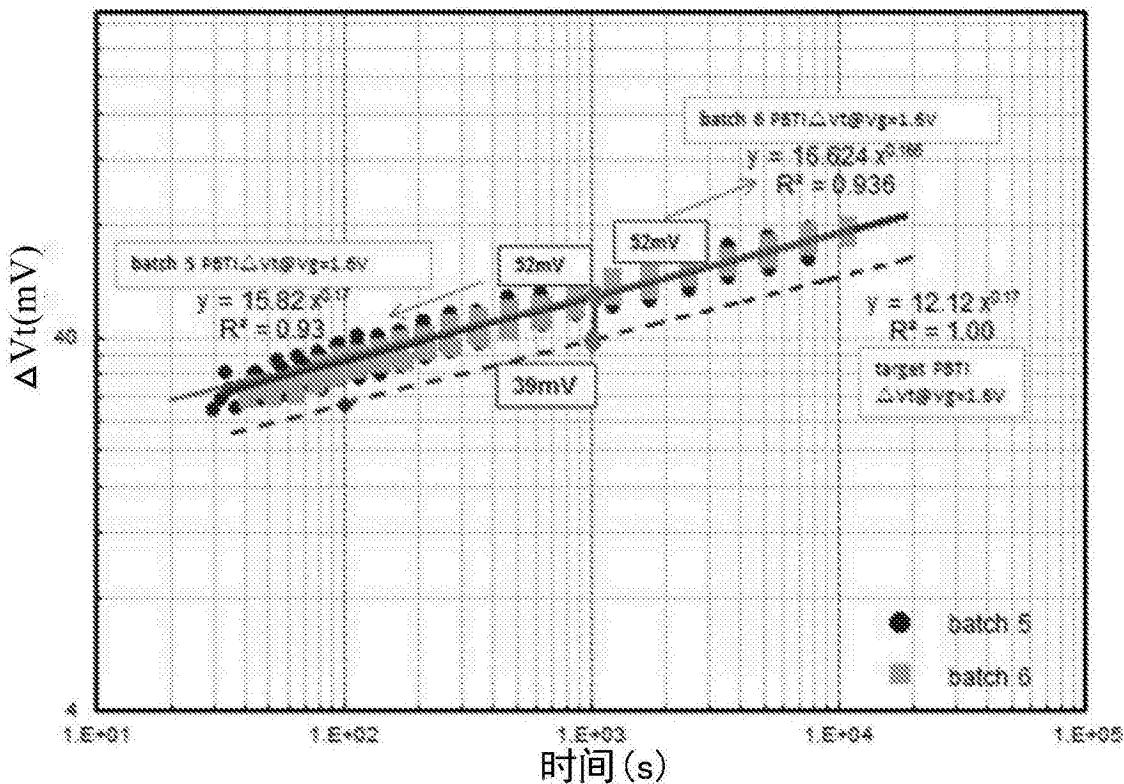


图4F

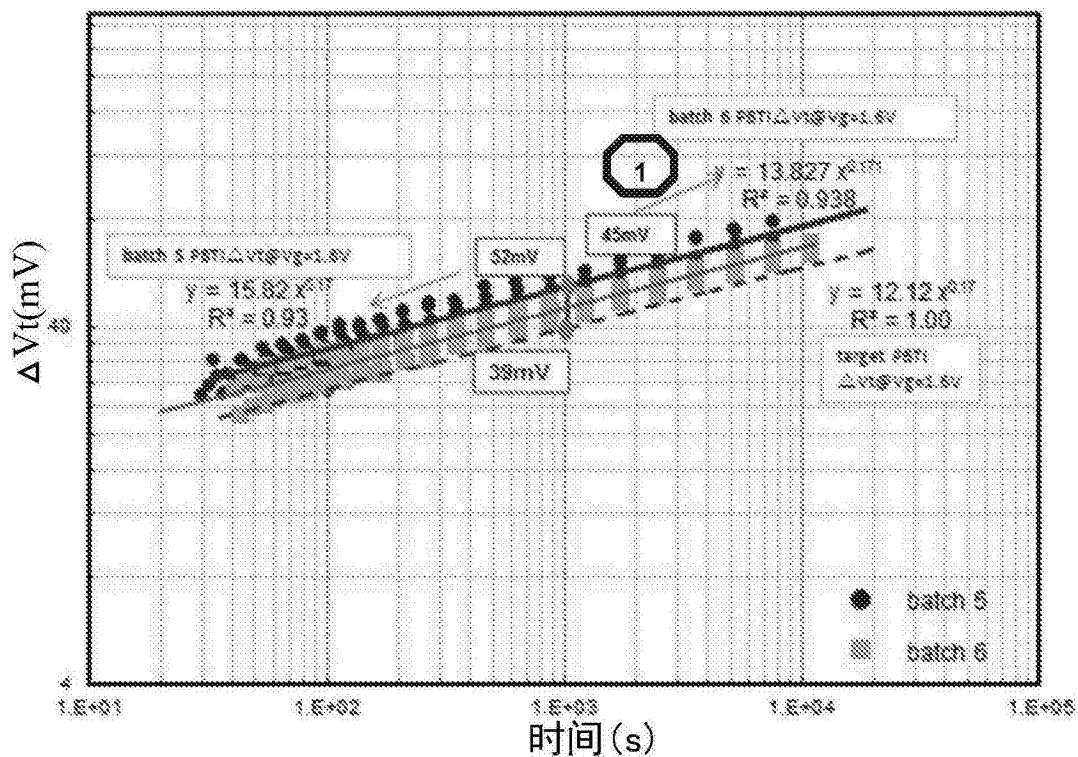


图5A

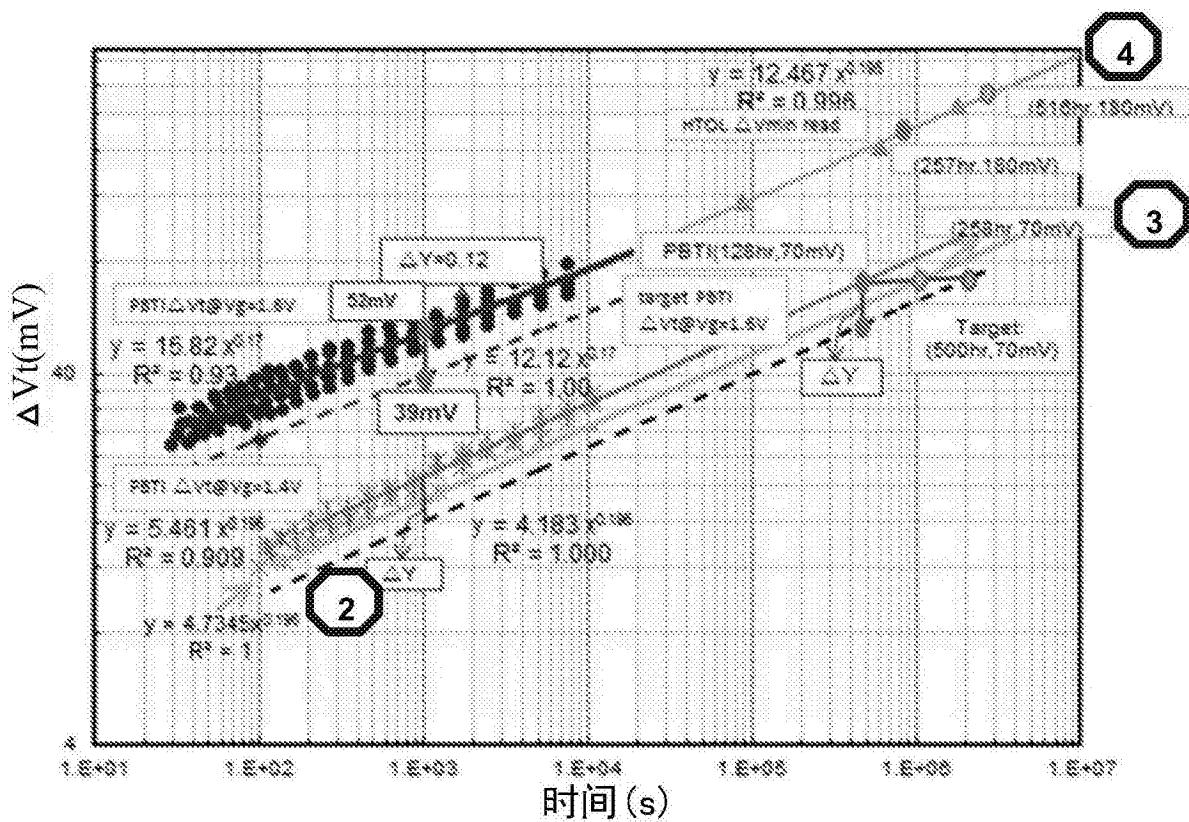


图5B

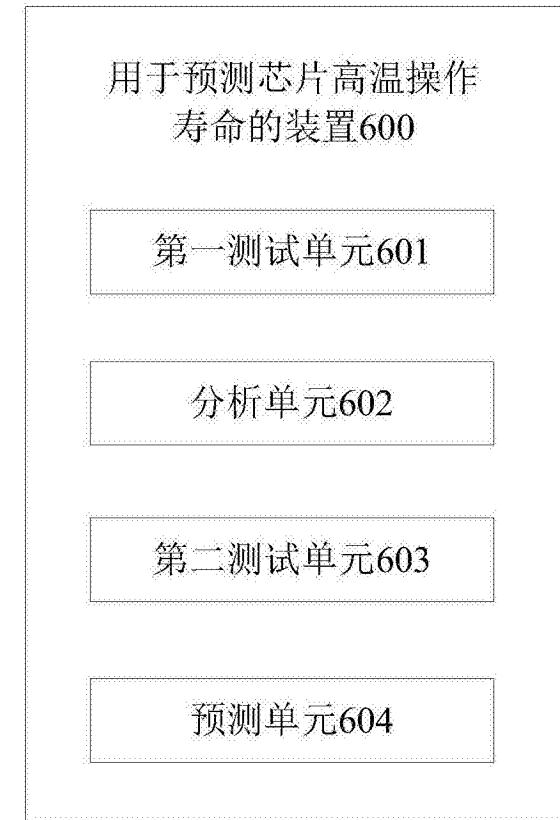


图6