

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-200517

(P2010-200517A)

(43) 公開日 平成22年9月9日(2010.9.9)

(51) Int.Cl.
H02M 3/00 (2006.01)F I
H02M 3/00テーマコード (参考)
5H730

審査請求 未請求 請求項の数 7 O L (全 17 頁)

(21) 出願番号 特願2009-43521 (P2009-43521)
(22) 出願日 平成21年2月26日 (2009.2.26)(71) 出願人 308014341
富士通セミコンダクター株式会社
神奈川県横浜市港北区新横浜二丁目10番
23
(74) 代理人 110000992
特許業務法人ネクスト
(72) 発明者 吉野 孝博
愛知県春日井市高蔵寺町二丁目1844番
2 富士通VLSI株式会社内
Fターム(参考) 5H730 AA04 AA14 AS01 AS05 BB13
DD04 FD01 FD28 FD31 FF06
FG05

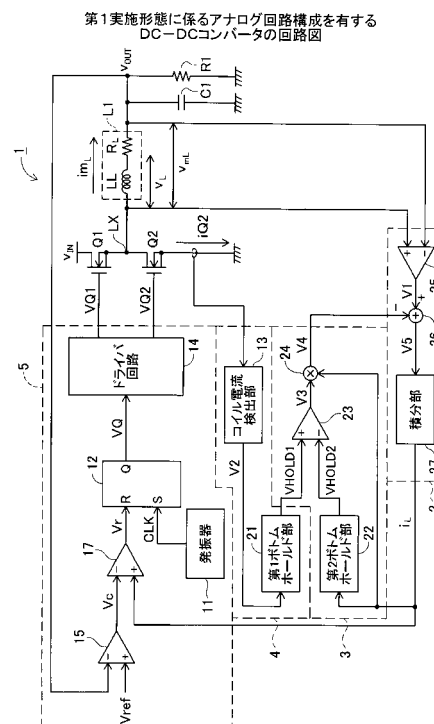
(54) 【発明の名称】 電源制御装置、電源制御方法および電子機器

(57) 【要約】

【課題】消費電流の増大を伴わずに電流帰還の遅延の抑制を実現することが可能な電源制御装置等を提供すること。

【解決手段】DC-DCコンバータ1では、検出部4により、実コイル電流 i_{mL} を検出する。また、演算部2により、スイッチング周期Tごとに、入力電圧 v_{IN} 、出力電圧 v_{OUT} 、コイルLLのインダクタンス値L、スイッチング周期Tなどの動作条件に基づいて推測コイル電流 i_L を演算する。補正部3により、過去の周期において検出された実コイル電流 i_{mL} と、過去の周期において演算された推測コイル電流 i_L との差分値である誤差電流 i_{ERR} を求める。演算部2では、誤差電流 i_{ERR} に基づいて、補正された推測コイル電流 i_L を演算する。制御部5では、推測コイル電流 i_L に応じて実コイル電流 i_{mL} が制御されることによって、出力電圧 v_{OUT} が基準電圧 V_{ref} にレギュレートされる。

【選択図】図1



【特許請求の範囲】

【請求項 1】

コイル電流を所定周期ごとに制御する電源制御装置であって、
前記コイル電流を検出する検出部と、
前記所定周期ごとに、動作条件に基づいて推測コイル電流を演算する演算部と、
過去の周期において検出された前記コイル電流と過去の周期において演算された前記推測コイル電流との差分値に基づいて、前記推測コイル電流の補正値を演算する補正部とを
備え、
前記演算部は、前記動作条件により演算される値を前記補正値で補正して前記推測コイル電流を演算し、該推測コイル電流に応じて前記コイル電流が制御される
ことを特徴とする電源制御装置。

10

【請求項 2】

前記検出部は、複数の前記所定周期に 1 回、前記コイル電流を検出する
ことを特徴とする請求項 1 に記載の電源制御装置。

【請求項 3】

前記検出部は、検出される前記コイル電流を保持する保持部を備える
ことを特徴とする請求項 1 または 2 に記載の電源制御装置。

【請求項 4】

前記動作条件とは、入力電圧および出力電圧とコイルの端子間電圧との何れか一方、前記コイルのインダクタンス値、および前記所定周期である
ことを特徴とする請求項 1 乃至 3 の少なくとも何れか 1 項に記載の電源制御装置。

20

【請求項 5】

前記演算部は、
前記動作条件により前記コイル電流の時間傾きを演算する電流傾き演算部と、
前周期の前記推測コイル電流に、前記時間傾きに基づいた現周期での前記コイル電流の変動分を累算する積分部と
を備えることを特徴とする請求項 1 乃至 4 の少なくとも何れか 1 項に記載の電源制御装置。

【請求項 6】

所定周期ごとに制御されるコイル電流を検出するステップと、
前記所定周期ごとに、動作条件に基づいて推測コイル電流を演算するステップと、
過去の周期において検出された前記コイル電流と過去の周期において演算された前記推測コイル電流との差分値に基づいて、前記推測コイル電流の補正値を演算するステップと
、
前記補正値で補正された前記推測コイル電流に応じて前記コイル電流を制御するステップと
を有することを特徴とする電源制御方法。

30

【請求項 7】

コイル電流を所定周期ごとに制御する電源制御装置を備える電子機器であって、
前記電源制御装置は、
前記コイル電流を検出する検出部と、
前記所定周期ごとに、動作条件に基づいて推測コイル電流を演算する演算部と、
過去の周期において検出された前記コイル電流と
過去の周期において演算された前記推測コイル電流と
の差分値に基づいて、前記推測コイル電流の補正値を演算する補正部とを備え、
前記演算部は、前記動作条件により演算される値を前記補正値で補正して前記推測コイル電流を演算し、該推測コイル電流に応じて前記コイル電流が制御される
ことを特徴とする電子機器。

40

【発明の詳細な説明】

【技術分野】

50

【0001】

本発明は、コイル電流を帰還することに応じて出力電圧を制御する電源制御装置、電源制御方法および電子機器に関するものである。

【背景技術】

【0002】

図6は、従来より一般的に知られているピーク電流制御型のDC-DCコンバータとして、降圧型のDC-DCコンバータ100の回路ブロック図を例示したものである。

【0003】

DC-DCコンバータ100では、主スイッチであるトランジスタQ1と同期スイッチであるトランジスタQ2とが、発振器101で定められる一定の周波数を単位として交互に導通する。トランジスタQ1の導通によりチョークコイルL1に流れる電流は時間と共に所定の傾きで増加し、その後、トランジスタQ1に代えてトランジスタQ2が導通することにより所定の傾きで減少する。

【0004】

I-V変換回路103は、トランジスタQ1を介してチョークコイルL1に流れる電流を検出してチョークコイルL1に流れるピーク電流を電圧値に変換する。一方、増幅器105は、出力電圧 v_{OUT} を検出し、基準電圧 V_{ref} との差電圧を増幅する。比較器107では、I-V変換回路103から出力される電圧値と増幅器105から出力される差電圧とが比較され、I-V変換回路103から出力される電圧値が増幅器105から出力される差電圧に至るまで、トランジスタQ1の導通が継続される。出力電圧 V_{OUT} と基準電圧 V_{ref} との差電圧に応じて、チョークコイルL1に流れる電流のピーク値が調整され出力電圧 v_{OUT} が制御される。

【0005】

図7は、一般的に知られたデジタル制御方式で制御される電源装置110である。図7には、PWM制御を行う回路が例示されている。ADコンバータ134において、入力電圧 V_{IN} および出力電圧 V_O のアナログ値を取得してデジタル値に変換する。また、ADコンバータ132において、コイル電流を取得してデジタル値に変換する。ここで、取得されるコイル電流は、PWM制御内の所定のタイミングにおいて取得される電流であり、例えば、ピーク電流あるいはボトム電流である。各々のデジタル値はPredictive Digital Current-Mode Controller 130に入力される。

【0006】

Predictive Digital Current-Mode Controller 130では、下式(100)の計算が行われる。

$$I(n)=i(n-1)+v_{in}*d[n]*T/L+(v_{in}-v_o)*(1-d[n])*T \quad \cdots \text{式(100)}$$

すなわち、取得されデジタル値に変換された入力電圧 V_{IN} 、出力電圧 V_O 、コイル電流 $i(n-1)$ に基づいて演算が行われ、次サイクルのコイル電流 $i(n)$ が算出される。そして、算出されたコイル電流 $i(n)$ をPWM制御を行う回路ブロックに帰還して、PWM制御が行われる。

【先行技術文献】

【特許文献】

【0007】

なお、上記の関連技術として特許文献1ないし特許文献4が開示されている。

【特許文献1】米国特許公報第7148669 B2号

【特許文献2】特開2004-282961号公報

【特許文献3】特開平11-242502号公報

【特許文献4】特開2002-354787号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

しかしながら、背景技術として開示されている図6のDC-DCコンバータ100では

10

20

30

40

50

、I-V変換回路103により取得され帰還される電流は、トランジスタQ1が導通する期間に流れる電流である。この期間は、発振器101で規定される一定の周波数に応じて断続的に行われる。その結果、I-V変換回路103は、パルス状の電流を取得し帰還することとなる。電流波形の立ち上がり直後は、ノイズの混入や回路素子の動作が過渡状態にあることなどに起因して電流値が安定した所定値に達していないことが考えられる。そのため、帰還する電流は、電流パルスが立ち上がってから所定時間を経過した後とすることが一般的である。電流の立ち上がりにより制御が開始されるにも関わらず電流の帰還が遅れることとなる。電流帰還の遅延が発生し制御動作に遅れが生じてしまう結果、系の安定動作が阻害される恐れがあり問題である。

【0009】

また、背景技術として開示されている電源装置110(図7)では、ADコンバータを使用して各周期のコイル電流をデジタル信号に変換してやれば、デジタル化されたコイル電流にその周期内でのコイル電流の変動分を加算することにより、次サイクルのコイル電流を事前に求めることができ、電流帰還に遅れを生ずることはない。

【0010】

しかしながら、コイル電流のデジタル信号への変換を毎周期行わなければならない。すると、ADコンバータによる電流消費が大きなものとなる恐れがあり、問題である。特に、スイッチング周期が短くなる場合には、高速なADコンバータで毎周期のAD変換処理を行わなければならない、電流消費が多大なものとなることが予想され、問題である。

【0011】

本発明は、上記の課題に鑑み提案されたものであって、コイル電流を帰還することに応じて出力電圧を制御する電源制御装置、電源制御方法および電子機器において、消費電流の増大を伴わずに電流帰還の遅延の抑制を実現することが可能な電源制御装置等を提供することを提案する。

【課題を解決するための手段】

【0012】

本開示の電源制御装置は、コイル電流を所定周期ごとに制御する電源制御装置であって、コイル電流を検出する検出部と、所定周期ごとに、動作条件に基づいて推測コイル電流を演算する演算部と、過去の周期において検出されたコイル電流と過去の周期において演算された推測コイル電流との差分値に基づいて、推測コイル電流の補正値を演算する補正部とを備え、演算部は、動作条件により演算される値を補正値で補正して推測コイル電流を演算し、該推測コイル電流に応じてコイル電流が制御されることを特徴とする。

【0013】

また、本開示の電子機器では、コイル電流を所定周期ごとに制御する電源制御装置を備える電子機器であって、電源制御装置は、コイル電流を検出する検出部と、所定周期ごとに、動作条件に基づいて推測コイル電流を演算する演算部と、過去の周期において検出されたコイル電流と過去の周期において演算された推測コイル電流との差分値に基づいて、推測コイル電流の補正値を演算する補正部とを備え、演算部は、動作条件により演算される値を補正値で補正して推測コイル電流を演算し、該推測コイル電流に応じてコイル電流が制御されることを特徴とする。

【0014】

また、本開示の電源制御方法は、所定周期ごとに制御されるコイル電流を検出するステップと、所定周期ごとに、動作条件に基づいて推測コイル電流を演算するステップと、過去の周期において検出されたコイル電流と過去の周期において演算された推測コイル電流との差分値に基づいて、推測コイル電流の補正値を演算するステップと、補正値で補正された推測コイル電流に応じてコイル電流を制御するステップとを有することを特徴とする。

【0015】

本開示の電源制御装置では、検出部により、所定周期ごとに制御されるコイル電流を検出する。また、演算部により、所定周期ごとに、動作条件に基づいて推測コイル電流を演

10

20

30

40

50

算する。補正部により、過去の周期において検出されたコイル電流と、過去の周期において演算された推測コイル電流との差分値を求める。そして、差分値に基づいて推測コイル電流の補正值を演算する。演算部では、補正值に基づいて推測コイル電流の演算値を補正する。そして、推測コイル電流に応じてコイル電流が制御されることによって、電源制御装置の出力電圧が所定値にレギュレートされる。

【0016】

これにより、動作条件に基づいて演算された推測コイル電流を、過去の周期において検出されたコイル電流と過去の周期において演算された推測コイル電流との差分値に基づいた補正值で補正し、得られた推測コイル電流に応じてコイル電流を制御する。すなわち、予め定められている動作条件に基づいて推測コイル電流を演算することができる。よって、電氣的な値を所定周期の制御ごとに検出する必要がない。これにより、所定周期ごとにコイル電流を検出することによる検出遅れや、検出時のノイズ混入などの検出限界や、ノイズ除去の処理などの検出遅延などを考慮する必要がないため、電源制御装置の安定動作を図ることが可能となる。

【0017】

加えて、演算された推測コイル電流を補正する補正值を演算する際に必要となるコイル電流は過去の周期のものである。したがって、コイル電流の検出にあたって、コイル電流を所定周期の制御ごとに検出する必要がない。これにより、コイル電流の検出遅れや検出限界、検出遅延を考慮する必要がないため、電源制御装置の安定動作を図ることが可能となる。

【発明の効果】

【0018】

本開示の電源制御装置、電源制御方法および電子機器によれば、消費電流の増大を伴わずに電流帰還の遅延の抑制を実現することが可能になる。

【図面の簡単な説明】

【0019】

【図1】第1実施形態に係るアナログ回路構成を有するDC-DCコンバータ1の回路図である。

【図2】式(1)の一実施例における説明図である。

【図3】式(1)における推測コイル電流と実コイル電流との相関を説明する図である。

【図4】式(2)における推測コイル電流と実コイル電流との相関を説明する図である。

【図5】第2実施形態に係るデジタル回路構成を有するDC-DCコンバータ1aの回路図である。

【図6】DC-DCコンバータ100の回路ブロック図である。

【図7】電源装置110の回路ブロック図である。

【発明を実施するための形態】

【0020】

第1実施形態を、図1ないし図4を用いて説明する。コイル電流の推測演算について、数式を用いて説明する。コイル電流の推測演算に用いる基本式を式(1)に示す。

【数1】

$$i_s'(n) = i_s'(n-1) + m_1(n-1) \cdot d(n-1) \cdot T - m_2(n-1) \cdot \{1 - d(n-1)\} \cdot T$$

…式(1)

なお式(1)は、コイル電流の推測演算の基本式であるため、推測演算された電流値と実際の電流値との差の補正は行われない。

【0021】

図2を用いて、式(1)を説明する。推測標本化電流 $i_s'(n-1)$ は、推測コイル電流 i_L の $(n-1)$ 周期目のボトム値を標本化した値である。また、推測標本化電流 $i_s'(n)$ は、次周期 $(n$ 周期) のボトム値を標本化した値である。 $m_1(n-1)$ は、

($n-1$) 周期目のオン状態 (トランジスタ Q 1 がオン、トランジスタ Q 2 がオフの状態) での推測コイル電流 i_L の増加傾きである。また、 m_2 ($n-1$) は、($n-1$) 周期目オフ状態 (トランジスタ Q 1 がオフ、トランジスタ Q 2 がオンの状態) での推測コイル電流 i_L の減少傾きである。 d はトランジスタ Q 1 のオンデューティであり、($1-d$) はトランジスタ Q 1 のオフデューティである。 T は、スイッチング周期である。これにより、図 2 に示すように、($n-1$) 周期において演算された推測標本化電流 i_s' ($n-1$) を用いて、次周期である n 周期の推測標本化電流 i_s' (n) を推測演算することができる。

【0022】

図 3 に、式 (1) を用いてコイル電流を推測演算する場合の推測コイル電流 i_L の波形 (点線) と、センサを用いてコイル電流を測定する場合の実コイル電流 i_{mL} の波形 (実線) とを示す。ここで、実コイル電流 i_{mL} と推測コイル電流 i_L との差分を、誤差電流 i_{ERR} と定義する。なお、推測コイル電流 i_L の演算では、誤差電流 i_{ERR} の補正は行われていない。例として、誤差電流 i_{ERR} がゼロの状態 (時刻 t_1 、 $i_{ERR}(1T)$) から、急拡大した状態 (時刻 t_2 、 $i_{ERR}(6T)$) へ変化する場合を説明する。この場合、補正が行われていないため、時刻 t_2 以降においても、誤差電流 $i_{ERR}(6T)$ の値が維持される。

【0023】

次に、推測コイル電流 i_L における誤差電流 i_{ERR} の補正について、数式を用いて説明する。誤差電流 i_{ERR} を補正する場合には、式 (1) は下式 (2) に置き換える。

【数 2】

$$i_s(n) = i_s(n-1) + k_1(n) \cdot m_1(n-1) \cdot d(n-1) \cdot T - k_2(n) \cdot m_2(n-1) \cdot \{1 - d(n-1)\} \cdot T + k_3$$

…式 (2)

ここで、補正係数 k_1 は増加傾き m_1 の補正係数であり、補正係数 k_2 は減少傾き m_2 の補正係数である。また、補正係数 k_3 は推測標本化電流の電流値の補正係数である。式 (2) において、誤差電流 i_{ERR} の値に応じて、補正係数 k_1 ないし k_3 の少なくとも 1 つを制御すれば、誤差電流 i_{ERR} を小さくする補正が可能となる。例として、第 1 実施形態では、補正係数 k_3 を制御する場合を説明する。

【0024】

図 4 に、式 (2) を用いて推測演算したコイル電流を補正する場合のコイル電流波形を示す。例として、スイッチング周期 T の 5 周期ごとに補正を行う場合を説明する。誤差電流 i_{ERR} がゼロの状態 (時刻 t_{1a} 、 $i_{ERR}(1T)$) から、急拡大した状態 (時刻 t_{2a} 、 $i_{ERR}(6T)$) へ変化する場合を説明する。この場合、誤差電流 $i_{ERR}(6T)$ の値に応じて、補正係数 k_3 の値が定められる。そして、時刻 t_{2a} 以降において、補正係数 k_3 を用いて、式 (2) に基づいて補正が開始される。そして補正開始からある程度の時間が経過した時刻 t_{3a} において、誤差電流 $i_{ERR}(21T)$ がゼロとなり、補正が完了する。

【0025】

次に、推測コイル電流 i_L の演算および誤差電流 i_{ERR} の補正を行う回路について説明する。図 1 に、第 1 実施形態に係るアナログ回路構成を有する DC-DC コンバータ 1 の回路図を示す。DC-DC コンバータ 1 は、トランジスタ Q 1 および Q 2、チョークコイル L 1、出力コンデンサ C 1、負荷 R 1、演算部 2、補正部 3、検出部 4、制御部 5 を備える。またチョークコイル L 1 は、コイル L L のインダクタンス値 L と等価直列抵抗 R_L の合成インピーダンスを有する素子である。トランジスタ Q 1 のドレイン端子には、入力電圧 v_{IN} が入力される。トランジスタ Q 1 のソース端子は、チョークコイル L 1 の一端子およびトランジスタ Q 2 のドレイン端子に、端子 LX で接続されている。トランジスタ Q 2 のソース端子は接地電位に接続されている。トランジスタ Q 1、Q 2 のゲート端子は、ドライバ回路 14 に接続される。チョークコイル L 1 の他端子は、出力コンデンサ C

10

20

30

40

50

1 および負荷 R 1 に接続されている。そしてチョークコイル L 1 の他端子からは、出力電圧 v_{OUT} が出力される。

【0026】

また制御部 5 は、誤差増幅器 15、比較器 17、発振器 11、フリップフロップ 12、ドライバ回路 14 を備える。誤差増幅器 15 の反転入力端子にはチョークコイル L 1 の出力端子が接続され、非反転入力端子には基準電圧 V_{ref} が入力される。比較器 17 の反転入力端子には誤差増幅器 15 の出力電圧 V_c が入力され、非反転入力端子には演算部 2 から出力される推測コイル電流 i_L が入力される。フリップフロップ 12 の R 端子には比較器 17 の出力電圧 V_r が入力され、S 端子には発振器 11 から出力されるクロック信号 CLK が入力される。フリップフロップ 12 の Q 端子から出力される制御信号 VQ は、ドライバ回路 14 に入力される。ドライバ回路 14 から出力される制御信号 VQ1 および VQ2 は、それぞれトランジスタ Q1 および Q2 のゲート端子に入力される。

10

【0027】

検出部 4 の構成を説明する。コイル電流検出部 13 はトランジスタ Q2 に流れる電流 i_{Q2} をセンスし、出力電圧 V2 を出力する。第 1 ボトムホールド部 21 には出力電圧 V2 が入力され、ボトム電圧 V_{HOLD1} が出力される。

【0028】

補正部 3 の構成を説明する。第 2 ボトムホールド部 22 には推測コイル電流 i_L が入力され、ボトム電圧 V_{HOLD2} が出力される。推測演算誤差増幅器 23 の反転入力端子にはボトム電圧 V_{HOLD2} が入力され、非反転入力端子にはボトム電圧 V_{HOLD1} が入力される。乗算器 24 には、推測演算誤差増幅器 23 の出力電圧 V3 および推測コイル電流 i_L が入力され、出力電圧 V4 が出力される。

20

【0029】

演算部 2 の構成を説明する。推測演算ゲイン器 25 の反転入力端子にはコイル LL の出力端子が等価直列抵抗 R_L を介して接続され、非反転入力端子には端子 LX が接続される。加減算器 26 には、推測演算ゲイン器 25 の出力電圧 V1 および乗算器 24 の出力電圧 V4 が入力され、出力電圧 V5 が出力される。積分部 27 には出力電圧 V5 が入力され、推測コイル電流 i_L が出力される。

【0030】

DC-DC コンバータ 1 の動作を説明する。図 1 の回路において、推測コイル電流 i_L は、チョークコイル L 1 の端子間電圧 v_{mL} と、そのインダクタンス値 L より演算することができ、下式 (3) で求められる。

30

【数 3】

$$i_L(t) = \frac{1}{L} \int v_{mL}(t) \cdot dt$$

…式 (3)

しかし図 1 の回路において、実際に流れる実コイル電流 i_{mL} は、下式 (3a) で表される。

【数 4】

40

$$\begin{aligned} i_{mL}(t) &= \frac{1}{L} \int v_L(t) \cdot dt \\ &= \frac{1}{L} \int (v_{mL}(t) - i_{mL}(t) \cdot R_L + ERR) \cdot dt \\ &= \frac{1}{L} \int (v_{LX}(t) - v_{OUT}(t) - i_{mL}(t) \cdot R_L + ERR) \cdot dt \end{aligned}$$

…式 (3a)

ここで、ERR は不図示の種々の誤差要因である。また、 v_L はコイル LL の両端電圧

50

、 v_{LX} は端子 L X の電圧である。なお、等価直列抵抗 R_L が存在するため、両端電圧 v_L を実測することはできない。実測することが出来るのは端子間電圧 v_{mL} である。

【0031】

ここで、誤差電流 i_{ERR} が生じる原因となるのは、上式 (3a) の右辺第 3 項の $(-i_{mL}(t) \cdot R_L)$ である。第 3 項は、等価直列抵抗 R_L での電圧降下を表しており、推測コイル電流 i_L に比例する成分である。そして、推測コイル電流 i_L の時間変化は早いため、第 3 項は時間変化が大きい成分である。一方、第 4 項は i_L に依存せず、時間変化が小さい成分である。第 3 項が誤差電流 i_{ERR} の蓄積の主要因であると考えることが出来るため、第 4 項は無視することができる。すると、推測コイル電流 i_L は、下式 (4) で表すことが妥当である。

【数 5】

$$i_L(t) = \frac{1}{L} \int (v_{LX}(t) - V_{OUT}(t) - i_L(t) \cdot R_L(t)) \cdot dt$$

…式 (4)

式 (2) および式 (4) の対比より、式 (4) の第 3 項 $(-i_L(t) \cdot R_L)$ が式 (2) の補正の項 (補正係数 k_3) に相当する。よって、等価直列抵抗 R_L を適当な値に設定すれば、大きな誤差電流 i_{ERR} は生じないことが分かる。また細かい誤差については、等価直列抵抗 R_L をリアルタイムで動的に調整することで、吸収することができる。

【0032】

DC-DC コンバータ 1 の回路動作を説明する。演算部 2 は、推測コイル電流 $i_L(t)$ を演算する回路である。演算部 2 では、入力電圧 v_{IN} 、出力電圧 v_{OUT} 、コイル L のインダクタンス値 L 、およびスイッチング周期 T などの動作条件に基づいて、演算が行われる。なお、入力電圧 v_{IN} および出力電圧 v_{OUT} に代えて、端子間電圧 v_{mL} を用いても良い。

【0033】

演算部 2 の推測演算ゲイン器 25 には、チョークコイル L 1 の両端電圧 (端子 L X の電圧 v_{LX} および出力電圧 v_{OUT}) が入力される。推測演算ゲイン器 25 は、端子 L X の電圧 v_{LX} と出力電圧 v_{OUT} との差分値に、係数 k_C および係数 k_E を乗算する。ここで係数 k_C および係数 k_E は、任意の係数である。よって、推測演算ゲイン器 25 の出力電圧 $V1$ は、下式 (5) で表される。

$$V1(t) = k_C \times k_E \times \{v_{LX}(t) - v_{OUT}(t)\} \quad \text{…式 (5)}$$

【0034】

加減算器 26 には、推測演算ゲイン器 25 の出力電圧 $V1$ および、乗算器 24 の出力電圧 $V4 (= i_L(t) \times V3)$ が入力され、出力電圧 $V1$ から出力電圧 $V4$ が減じられる。加減算器 26 からは出力電圧 $V5$ が出力される。

【0035】

積分部 27 では、出力電圧 $V5$ が積分される。よって、積分部 27 の出力電圧 $V6$ は、式 (5) から、下式 (6) で表される。

$$V6(t) = \int \{k_C \times k_E \times (v_{LX}(t) - v_{OUT}(t)) - i_L(t) \times V3\} \cdot dt \quad \text{…式 (6)}$$

【0036】

次に、補正部 3 および検出部 4 の回路動作を説明する。コイル電流検出部 13 は、トランジスタ Q2 の電流 i_{Q2} を係数 k_C 倍すると共に、電流-電圧変換する。よって、コイル電流検出部 13 の出力電圧 $V2$ は、下式 (7) となる。

$$V2(t) = k_C \times i_{Q2}(t) \quad \text{…式 (7)}$$

【0037】

第 1 ボトムホールド部 21 は、ボトム電圧 V_{HOLD1} を出力する。ここでボトム電圧 V_{HOLD1} とは、図 3 および図 4 の白抜きの円のマークに示すように、実コイル電流 i_{mL} の波形の谷 (ボトム) の値である。

10

20

30

40

50

【0038】

同様にして、第2ボトムホールド部22は、積分部27から出力される推測コイル電流 i_L のボトムホールド動作を行い、ボトム電圧 V_{HOLD2} を出力する。ここでボトム電圧 V_{HOLD2} とは、図3および図4の黒塗りの円のマークに示すように、推測コイル電流 i_L の波形の谷（ボトム）の値である。

【0039】

推測演算誤差増幅器23は、ボトム電圧 V_{HOLD1} とボトム電圧 V_{HOLD2} との差（すなわち誤差電流 i_{ERR} ）を増幅した電圧 V_3 を出力する。

【0040】

乗算器24は、推測演算誤差増幅器23の出力電圧 $V_3(t)$ に推測コイル電流 i_L を乗ずる。よって、乗算器24の出力電圧 V_4 は、下式（8）となる。

$$V_4(t) = i_L(t) \times V_3 \quad \cdots \text{式(8)}$$

【0041】

そして、図1の推測演算誤差増幅器23、乗算器24、加減算器26、積分部27、第2ボトムホールド部22によって負帰還が形成されている。よって、推測演算誤差増幅器23の出力電圧 V_3 は、ボトム電圧 $V_{HOLD1} = \text{ボトム電圧 } V_{HOLD2}$ 、となるような電圧で安定する。そして、ボトム電圧 $V_{HOLD1} = \text{ボトム電圧 } V_{HOLD2}$ であれば、推測コイル電流 $i_L(t) = \text{実コイル電流 } i_{mL}(t)$ であるため、式（4）と式（6）より、下式（9）が得られる。

$$V_3(t) = k_C \times k_E \times R_L(t) \quad \cdots \text{式(9)}$$

式（4）で説明したように、誤差電流 i_{ERR} は $(-i_L(t) \times R_L)$ の項によって表すことができると思われる。すると、式（6）と式（9）とから、下式（10）が得られる。

$$V_6(t) = k_C \times k_E \times \int \{ (v_{LX}(t) - v_{OUT}(t)) - i_L(t) \times R_L \} = k_C \times i_L(t) \quad \cdots \text{式(10)}$$

【0042】

以上より、演算部2、補正部3、検出部4によって、式（4）の動作が行われる。よって、積分部27からは、補正が行われた推測コイル電流 i_L が出力される。なお、積分部27から出力される推測コイル電流 i_L は、係数 k_C 倍されている。

【0043】

制御部5では、推測コイル電流 i_L と出力電圧 V_c とを比較することにより、トランジスタ Q_1 のオンデューティ d を制御する。よって、出力電圧 v_{OUT} が基準電圧 V_{ref} にレギュレートされる。なお、制御部5の詳細な動作は、一般的なアナログ回路構成のDC-DCコンバータの制御回路と同様であるため、ここでは詳細な説明は省略する。

【0044】

以上、詳説した、DC-DCコンバータ1の回路動作をまとめると、以下となる。検出部4では、チョークコイル L_1 を流れる実コイル電流 i_{mL} が検出される。演算部2の推測演算ゲイン器25では、スイッチング周期 T ごとに、入力電圧 v_{IN} 、出力電圧 v_{OUT} 、チョークコイル L_1 の端子間電圧 v_{mL} 、コイル L_1 のインダクタンス値 L 、スイッチング周期 T などの動作条件に基づいて、推測コイル電流 i_L が演算される。補正部3では、過去の周期において検出された実コイル電流 i_{mL} と、過去の周期において演算された推測コイル電流 i_L との誤差電流 i_{ERR} を算出する。そして、誤差電流 i_{ERR} を小さくするように補正するための補正值（式（4）の第3項 $(-i_L(t) \times R_L)$ ）が演算される。また演算部2では、演算された推測コイル電流 i_L を、補正部3により得られた補正值で補正した上で、補正後の推測コイル電流 i_L を出力する。制御部5では、補正後の推測コイル電流 i_L に応じて、実コイル電流 i_{mL} が制御される。よって、出力電圧 v_{OUT} が基準電圧 V_{ref} にレギュレートされる。

【0045】

上記において説明した第1実施形態に係るDC-DCコンバータ1で得られる効果を説明する。DC-DCコンバータ1では、動作条件（入力電圧 v_{IN} 、出力電圧 v_{OUT} 、インダクタンス値 L 、スイッチング周期 T など）に基づいて演算された推測コイル電流 i

10

20

30

40

50

i_L を、過去の周期において検出された実コイル電流 i_{mL} と過去の周期において演算された推測コイル電流 i_L との誤差電流 i_{ERR} に基づいた補正值で補正することができる。すなわち、予め定められている動作条件に基づいて推測コイル電流 i_L を演算することができる。よって、実コイル電流 i_{mL} を、スイッチング周期 T ごとに検出する必要がない。これにより、スイッチング周期 T ごとにコイル電流を検出することによる検出遅れや、コイル電流の検出時のノイズ混入などの検出限界や、ノイズ除去の処理などの検出遅延を考慮する必要がないため、制御動作に対して制限がかかることはない。以上より、次周期のコイル電流値を推測演算することにより、電流測定に起因する電流帰還の遅延を防止できるため、DC-DCコンバータ1の安定動作を図ることが可能となる。

【0046】

10

また、演算された推測コイル電流 i_L を補正するための補正值を、補正部3において演算する際に必要となる実コイル電流 i_{mL} は、過去の周期のものである。したがって、実コイル電流 i_{mL} の検出をスイッチング周期 T ごとに行う必要がなく、複数のスイッチング周期 T ごと（例えば5周期に1回）に行えばよい。以上より、実コイル電流 i_{mL} の検出周期を、DC-DCコンバータ1の動作周期に比して大きくすることができるため、実コイル電流 i_{mL} の測定に起因する電流帰還の遅延を防止でき、DC-DCコンバータ1の安定動作を図ることが可能となる。

【0047】

第2実施形態を、図5を用いて説明する。推測コイル電流 i_L における誤差電流 i_{ERR} の補正について、数式を用いて説明する。誤差電流 i_{ERR} の補正を行う場合の、演算による推測標本化電流 i_s は、下式(21)で表すことができる。

20

【数6】

$$i_s(n) = i_s(n-1) + m_1(n-1) \cdot d(n-1) \cdot T - m_2(n-1) \cdot d'(n-1) \cdot T$$

…式(21)

ここで d' は、オフ状態の比率（デューティ）であり、コイル電流が連続なCCMでは $(1-d)$ とほぼ等しい値である。

【0048】

また、降圧コンバータのコイル電流の演算による増加傾き m_1 を、入力電圧 v_{IN} 、出力電圧 v_{OUT} を用いて表すと、下式(22)となる。

30

【数7】

$$\begin{aligned} m_1(n) &= \frac{v_{IN}(n) - v_{OUT}(n)}{L} \\ &= k_E \cdot \{v_{IN}(n) - v_{OUT}(n)\} \end{aligned}$$

…式(22)

ここで、 $k_E = 1/L$ である。

【0049】

同様に、コイル電流の演算による減少傾き m_2 は、下式(23)となる。

【数8】

40

$$\begin{aligned} m_2(n) &= \frac{v_{OUT}(n)}{L} \\ &= k_E \cdot v_{OUT}(n) \end{aligned}$$

…式(23)

【0050】

よって、式(21)ないし式(23)によって、推測標本化電流 i_s は下式(24)で表される。

【数 9】

$$i_s(n) = i_s(n-1) + k_E \cdot [\{v_{IN}(n-1) - v_{OUT}(n-1)\} \cdot d(n-1) - v_{OUT}(n-1) \cdot d'(n-1)] \cdot T$$

…式 (24)

【0051】

しかし図5の回路において、実際の実標本化電流 i_{mS} は、下式 (25) で表される。

【数10】

$$i_{mS}(n) = i_{mS}(n-1) + m_{m1}(n-1) \cdot d(n-1) \cdot T - m_{m2}(n-1) \cdot d'(n-1) \cdot T + ERR$$

10

…式 (25)

また、コイル電流の実際の増加傾き m_{m1} および m_{m2} は、下式 (26) で表される。

【数11】

$$m_{m1}(n) = \frac{v_{IN}(n) - v_{OUT}(n) - i_{mAVE}(n) \cdot (R_{ON1} + R_L)}{L}$$

$$= k_E \cdot \{v_{IN}(n) - v_{OUT}(n) - i_{mAVE}(n) \cdot (R_{ON1} + R_L)\}$$

$$m_{m2}(n) = \frac{v_{OUT}(n) + i_{mAVE}(n) \cdot (R_{ON2} + R_L)}{L}$$

$$= k_E \cdot \{v_{OUT}(n) + i_{mAVE}(n) \cdot (R_{ON2} + R_L)\}$$

20

…式 (26)

ここで、 i_{mAVE} はその周期におけるコイル電流の平均値、 R_{ON1} はトランジスタ Q1 のオン抵抗、 R_{ON2} はトランジスタ Q2 のオン抵抗、である。よって、式 (25) および式 (26) によって、実標本化電流 i_{mS} は下式 (27) で表される。

【数12】

$$\begin{aligned} i_{mS}(n) &= i_{mS}(n-1) + k_E \cdot \{v_{IN}(n-1) - v_{OUT}(n-1) - i_{mAVE}(n-1) \cdot (R_{ON1} + R_L)\} \cdot d(n-1) \cdot T \\ &\quad - k_E \cdot \{v_{OUT}(n-1) + i_{mAVE}(n-1) \cdot (R_{ON2} + R_L)\} \cdot d'(n-1) \cdot T + ERR \\ &= i_{mS}(n-1) + k_E \cdot [\{v_{IN}(n-1) - v_{OUT}(n-1)\} \cdot d(n-1) - v_{OUT}(n-1) \cdot d'(n-1) \\ &\quad - i_{mAVE}(n-1) \cdot (R_{ON1} \cdot d(n-1) + R_{ON2} \cdot d'(n-1) + R_L)] \cdot T + ERR \end{aligned}$$

30

…式 (27)

式 (27) において、ERR は不図示の種々の誤差要因である。また、 R_L はコイルの直列等価抵抗である。

【0052】

トランジスタ Q1 および Q2 のオン抵抗による損失を、等価的な抵抗 R_{ON} として置き換えると、スイッチングのデューティに応じて変化する抵抗と考えることができる。しかし多くの場合はほぼ一定値と見なせるため、 $R_{ON} = (R_{ON1} \times d(n-1) + R_{ON2} \times d'(n-1))$ 定数 と近似する。また、 $i_{AVE} = i_S + (1/2) \times m1 \times d \times T$ 、であるが、 $i_{AVE} = i_S$ 、と近似しても動作上は問題ない。ここで、 $R_L' = R_L + R_{ON}$ 、と置けば、式 (27) は下式 (28) で表すことができる。

40

【数13】

$$\begin{aligned} i_{mS}(n) &\cong i_{mS}(n-1) + k_E \cdot [\{v_{IN}(n-1) - v_{OUT}(n-1)\} \cdot d(n-1) - v_{OUT}(n-1) \cdot d'(n-1) \\ &\quad - i_{mAVE}(n-1) \cdot R_L'] \cdot T + ERR \end{aligned}$$

…式 (28)

ここで、 $k_E \times R_L' \times T = k_L'$ 、と置くと、式 (28) は下式 (29) で表すことができる。

【数 1 4】

$$i_{ms}(n) \cong i_{ms}(n-1) + k_E \cdot [\{v_{IN}(n-1) - v_{OUT}(n-1)\} \cdot d(n-1) - v_{OUT}(n-1) \cdot d'(n-1)] \cdot T \\ - i_{mAVE}(n-1) \cdot k_L' + ERR$$

…式 (29)

【0053】

そして、誤差電流 i_{ERR} の蓄積の主要因は、式 (29) の第 3 項である。

よって、推測標本化電流 i_s を表す式 (24) において、誤差電流 i_{ERR} の補正を考慮するには、下式 (30) で演算することが妥当である。

【数 1 5】

$$i_s(n) = i_s(n-1) + k_E \cdot [\{v_{IN}(n-1) - v_{OUT}(n-1)\} \cdot d(n-1) - v_{OUT}(n-1) \cdot d'(n-1)] \cdot T \\ - i_{AVE}(n-1) \cdot k_L'$$

…式 (30)

ここで、 $i_{AVE} = i_s + (1/2) \times m1 \times d \times T$ 、である。また、 $i_{AVE} \approx i_s$ 、と近似してもよいことは上述の通りである。よって、 $-i_{AVE} \times k_L'$ 、が前述の補正係数 k_3 に相当し、 k_L' を適当な値に設定すれば誤差電流 i_{ERR} は生じないことが分かる。また、細かい誤差については、 k_L' をリアルタイムで動的に調整することで、吸収することができる。

【0054】

次に、推測コイル電流 i_L の演算および誤差電流 i_{ERR} の補正を行う回路について説明する。図 5 に、第 2 実施形態に係るデジタル回路構成を有する DC-DC コンバータ 1a の回路図を示す。DC-DC コンバータ 1a は、トランジスタ Q1 および Q2、チョークコイル L1、出力コンデンサ C1、負荷 R1、AD コンバータ 61 および 62、演算部 2a、補正部 3a、検出部 4a、制御部 5a を備える。

【0055】

制御部 5a は、加減算器 35 および 36、第 1 デジタル誤差増幅器 37、電流モード制御部 38、デジタル PWM 部 32、ドライバ回路 14 を備える。加減算器 35 では、基準電圧 V_{ref} から出力電圧 v_{OUT} が減じられる。第 1 デジタル誤差増幅器 37 には加減算器 35 の出力電圧が入力され、出力信号 X_c が出力される。加減算器 36 には、出力信号 X_c 、演算部 2a から出力される推測標本化電流 i_s が入力される。電流モード制御部 38 には加減算器 36 の出力電圧が入力され、制御信号 X_d が出力される。デジタル PWM 部 32 には制御信号 X_d が入力され、制御信号 V_{Qa} が出力される。

【0056】

検出部 4a の構成を説明する。コイル電流検出部 13 はトランジスタ Q2 に流れる電流 i_{Q2} をセンスし、出力電圧 V_2 を出力する。ボトムホールド AD コンバータ部 41 には出力電圧 V_2 が入力され、ボトム電圧信号 X_{HOLD1a} が出力される。

【0057】

補正部 3a の構成を説明する。加減算部 42 では、ボトム電圧信号 X_{HOLD1a} から推測標本化電流 i_s が減じられる。第 2 デジタル誤差増幅器 43 には加減算部 42 の出力信号が入力され、補正係数 k_L' が出力される。また平均化回路 53 には推測標本化電流 i_s が入力され、その周期におけるコイル電流の平均値である推測平均化電流 i_{AVE} が出力される。乗算器 44 には、信号 k_L' および推測平均化電流 i_{AVE} が入力され、出力信号 X_{12} が出力される。

【0058】

演算部 2a の構成を説明する。加減算器 47 には AD コンバータ 61 および 62 の出力信号が入力される。第 1 推測演算ゲイン器 48 には加減算器 47 の出力信号が入力される。第 2 推測演算ゲイン器 49 には AD コンバータ 62 の出力信号が入力される。乗算器 50 には第 1 推測演算ゲイン器 48 の出力信号および不図示の回路から出力されるオンデューティ d が入力され、出力信号 X_{10} が出力される。乗算器 51 には第 2 推測演算ゲイン

10

20

30

40

50

器 4 9 の出力信号および不図示の回路から出力されるオフデューティ d' が入力され、出力信号 $X11$ が出力される。加減算器 4 6 には、出力信号 $X10$ ないし $X12$ が入力される。積分部 5 2 には加減算器 4 6 の出力信号が入力され、推測標本化電流 i_s が出力される。

【0059】

DC-DCコンバータ 1 a の動作を説明する。DC-DCコンバータ 1 a では、上式 (30) に基づいて動作が行われる。演算部 2 a は、推測標本化電流 $i_s(n)$ を演算する回路である。演算部 2 a では、入力電圧 v_{IN} 、出力電圧 v_{OUT} 、インダクタンス値 L 、およびスイッチング周期 T などの動作条件に基づいて、演算が行われる。

【0060】

ADコンバータ 6 1 からは、デジタル変換された入力電圧 v_{IN} が出力される。ADコンバータ 6 2 からは、デジタル変換された出力電圧 v_{OUT} が出力される。演算部 2 a の加減算器 4 7 は、入力電圧 v_{IN} から出力電圧 v_{OUT} を減じる。第 1 推測演算ゲイン器 4 8 は、加減算器 4 7 の出力に、係数 k_E 、およびスイッチング周期 T を乗算する。乗算器 5 0 は、第 1 推測演算ゲイン器 4 8 の出力に、オンデューティ d を乗算する。よって、乗算器 5 0 の出力信号 $X10(n)$ は、下式 (41) となる。

$$X10(n) = k_E \{v_{IN}(n-1) - v_{OUT}(n-1)\} d(n-1) T \quad \text{式 (41)}$$

【0061】

同様に、第 2 推測演算ゲイン器 4 9 は、ADコンバータ 6 2 の出力に、係数 k_E 、およびスイッチング周期 T を乗算する。乗算器 5 1 は、第 2 推測演算ゲイン器 4 9 の出力にオフデューティ d' を乗じる。よって、乗算器 5 1 の出力信号 $X11(n)$ は、下式 (42) となる。

$$X11(n) = k_E \{v_{OUT}(n-1)\} d'(n-1) T \quad \text{式 (42)}$$

【0062】

次に、補正部 3 a および検出部 4 a の回路動作を説明する。コイル電流検出部 1 3 は、トランジスタ $Q2$ の電流 i_{Q2} を電流-電圧変換する。ボトムホールド ADコンバータ部 4 1 はボトムホールドした値をデジタル変換する動作を行う。加減算部 4 2 および第 2 デジタル誤差増幅器 4 3 は、推測標本化電流 i_s に依存する誤差を増幅し、補正係数 k_L' を取得する。

【0063】

乗算器 4 4 は、補正係数 k_L' に推測平均化電流 i_{AVE} を乗ずる。よって、乗算器 4 4 の出力信号 $X12(n)$ は、下式 (43) となる。

$$X12(n) = i_{AVE}(n-1) k_L' \quad \text{式 (43)}$$

【0064】

加減算器 4 6 では、出力信号 $X10(n)$ から出力信号 $X11(n)$ および $X12(n)$ が減じられる。以上より、演算部 2 a、補正部 3 a、検出部 4 a によって、式 (30) が実現される。よって、積分部 5 2 からは、補正が行われた推測標本化電流 i_s が出力される。

【0065】

制御部 5 a では、推測標本化電流 i_s と出力信号 Xc とを比較することにより、トランジスタ $Q1$ のオンデューティ d が制御される。よって、出力電圧 v_{OUT} が基準電圧 V_{ref} にレギュレートされる。なお、制御部 5 a の詳細な動作は、一般的なデジタル回路構成の DC-DCコンバータの制御回路と同様であるため、ここでは詳細な説明は省略する。

【0066】

上記において説明した、第 2 実施形態に係る DC-DCコンバータ 1 a で得られる効果を、以下に説明する。従来の DC-DCコンバータのように、 $(n-1)$ 周期目のコイル電流の実測値に演算値を加算して、次周期である n 周期目のコイル電流を取得する場合には、実コイル電流値をスイッチング周期 T の毎周期ごとに実測する必要がある。この場合、毎周期ごとに測定値を ADコンバータを用いてデジタル値に変換する必要がある。また

10

20

30

40

50

、スイッチング周期 T の 1 周期内で変換動作および演算動作を行う必要があることから、高速な A/D コンバータで毎周期の A/D 変換処理を行わなければならない。そして高速な A/D コンバータは、他の回路に比して電流消費が多大なものとなるため、DC-DC コンバータ全体として低消費電力化を図ることが困難となる。

【0067】

しかし、第 2 実施形態に係る DC-DC コンバータ 1a では、 $(n-1)$ 周期目に得られた推測コイル電流を用いて、次周期である n 周期目の推測コイル電流を演算する。すなわち、演算値のみを用いてコイル電流を演算することが可能である。そして、実コイル電流と推測コイル電流との差分値を補正するためだけに、実コイル電流値を用いている。ここで、補正は毎周期行う必要はないことから、実コイル電流値をスイッチング周期 T の毎周期ごとに測定する必要がない。よって、実コイル電流の測定を、スイッチング周期 T の複数周期ごとに行えばよいから、実コイル電流の測定を間引くことができる。これにより、スイッチング周期 T の複数周期内で変換動作および補正動作を行えばよいことから、消費電力の小さい低速な A/D コンバータを用いることができるため、DC-DC コンバータ全体として低消費電力化を図ることが可能となる。

10

【0068】

尚、本発明は前記実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲内で種々の改良、変形が可能であることは言うまでもない。

【0069】

なお、第 1 ボトムホールド部 21 は保持部の一例、スイッチング周期 T は所定周期の一例、推測演算ゲイン器 25 は電流傾き演算部の一例である。

20

【0070】

以上の実施形態に関し、更に以下の附記を開示する。

(付記 1)

コイル電流を所定周期ごとに制御する電源制御装置であって、
前記コイル電流を検出する検出部と、
前記所定周期ごとに、動作条件に基づいて推測コイル電流を演算する演算部と、
過去の周期において検出された前記コイル電流と過去の周期において演算された前記推測コイル電流との差分値に基づいて、前記推測コイル電流の補正値を演算する補正部とを備え、

30

前記演算部は、前記動作条件により演算される値を前記補正値で補正して前記推測コイル電流を演算し、該推測コイル電流に応じて前記コイル電流が制御される

ことを特徴とする電源制御装置。

(付記 2)

前記検出部は、複数の前記所定周期に 1 回、前記コイル電流を検出することを特徴とする付記 1 に記載の電源制御装置。

(付記 3)

前記検出部は、検出される前記コイル電流を保持する保持部を備えることを特徴とする付記 1 または 2 に記載の電源制御装置。

(付記 4)

前記動作条件とは、入力電圧および出力電圧と前記コイルの端子間電圧との何れか一方、前記コイルのインダクタンス値、および前記所定周期であることを特徴とする付記 1 乃至 3 の少なくとも何れか 1 項に記載の電源制御装置。

40

(付記 5)

前記演算部は、
前記動作条件により前記コイル電流の時間傾きを演算する電流傾き演算部と、
前周期の前記推測コイル電流に、前記時間傾きに基づいた現周期での前記コイル電流の変動分を累算する積分部と

を備えることを特徴とする付記 1 乃至 4 の少なくとも何れか 1 項に記載の電源制御装置

。

50

(付記 6)

前記補正部は、前記差分値を前記推測コイル電流に応じて増倍して前記補正值とすることを特徴とする付記 1 乃至 5 の少なくとも何れか 1 項に記載の電源制御装置。

(付記 7)

所定周期ごとに制御されるコイル電流を検出するステップと、
前記所定周期ごとに、動作条件に基づいて推測コイル電流を演算するステップと、
過去の周期において検出された前記コイル電流と過去の周期において演算された前記推測コイル電流との差分値に基づいて、前記推測コイル電流の補正值を演算するステップと、
前記補正值で補正された前記推測コイル電流に応じて前記コイル電流を制御するステップと
を有することを特徴とする電源制御方法。

10

(付記 8)

コイル電流を所定周期ごとに制御する電源制御装置を備える電子機器であって、
前記電源制御装置は、
前記コイル電流を検出する検出部と、
前記所定周期ごとに、動作条件に基づいて推測コイル電流を演算する演算部と、
過去の周期において検出された前記コイル電流と
過去の周期において演算された前記推測コイル電流と
の差分値に基づいて、前記推測コイル電流の補正值を演算する補正部とを備え、
前記演算部は、前記動作条件により演算される値を前記補正值で補正して前記推測コイル電流を演算し、該推測コイル電流に応じて前記コイル電流が制御される
ことを特徴とする電子機器。

20

【符号の説明】

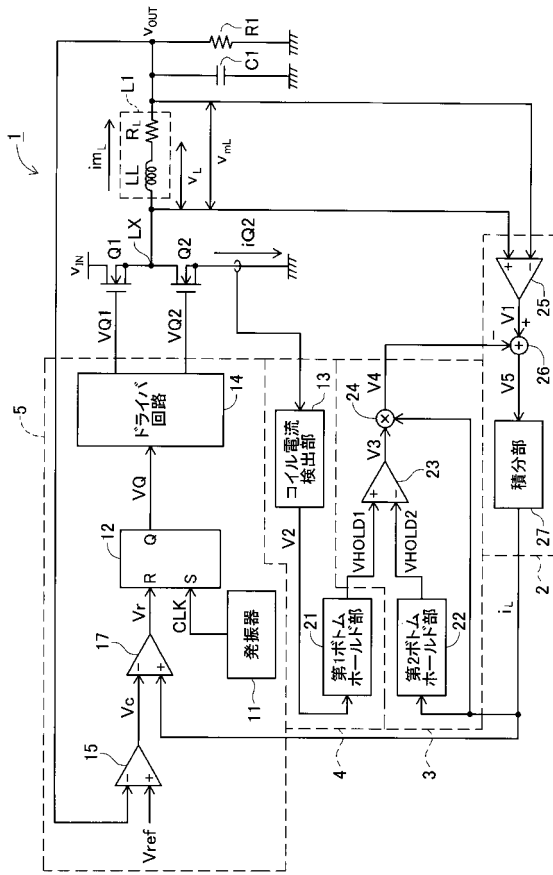
【0071】

- 1、1 a DC-DC コンバータ
- 2、2 a 演算部
- 3、3 a 補正部
- 4、4 a 検出部
- 5、5 a 制御部
- 21 第 1 ボトムホールド部
- 22 第 2 ボトムホールド部
- 25 推測演算ゲイン器
- 27 積分部
- i E R R 誤差電流
- i_L 推測コイル電流
- i m_L 実コイル電流

30

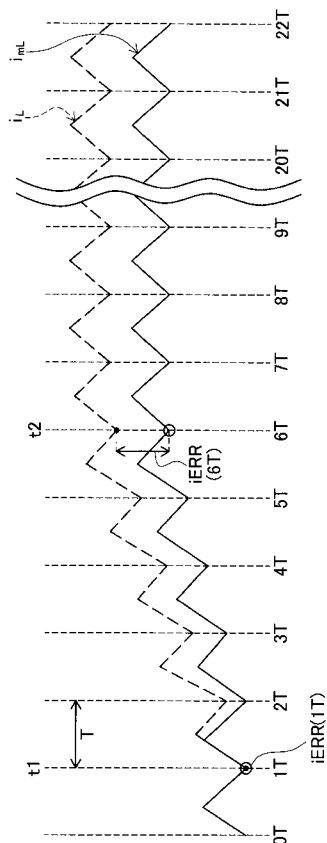
【図 1】

第1実施形態に係るアナログ回路構成を有する
DC-DCコンバータの回路図



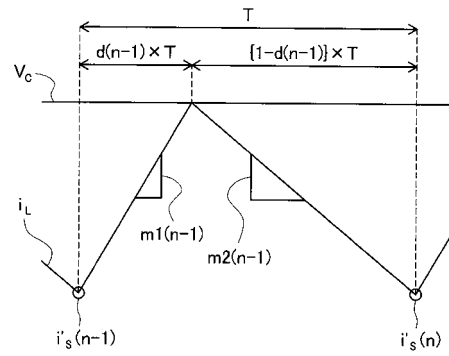
【図 3】

式(1)における推測コイル電流と実コイル電流との相関を説明する図



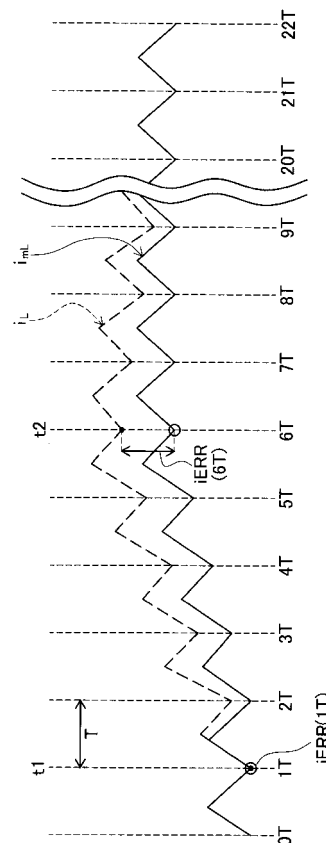
【図 2】

式(1)の一実施例における説明図



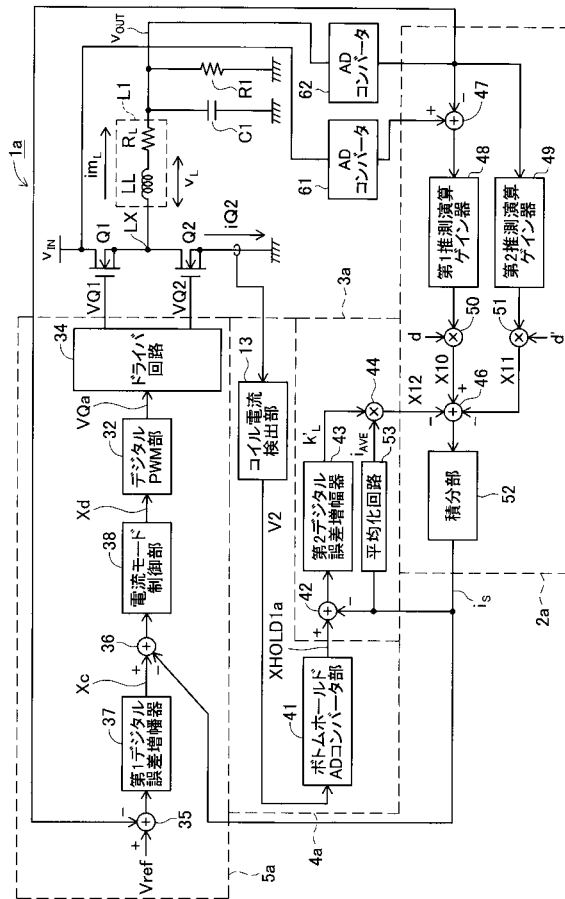
【図 4】

式(2)における推測コイル電流と実コイル電流との相関を説明する図



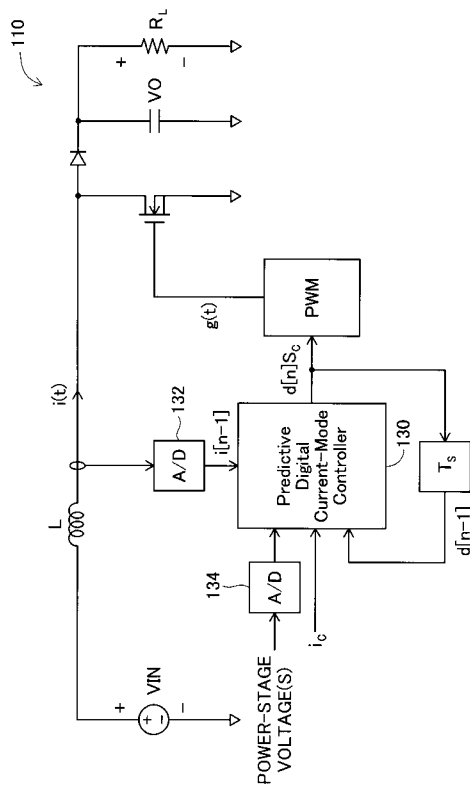
【 図 5 】

第2実施形態に係るデジタル回路構成を有するDC-DCコンバータの回路図



【図 7】

電源装置の回路ブロック図



【图 6】

DC-DCコンバータの回路ブロック図

