

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 3 区分  
 【発行日】平成 16 年 9 月 9 日 (2004.9.9)

【公開番号】特開 2002-280811 (P2002-280811A)  
 【公開日】平成 14 年 9 月 27 日 (2002.9.27)  
 【出願番号】特願 2001-78618 (P2001-78618)  
 【国際特許分類第 7 版】

H 0 1 P 5/18

H 0 1 P 1/15

【F I】

H 0 1 P 5/18 K

H 0 1 P 1/15

【手続補正書】

【提出日】平成 15 年 8 月 28 日 (2003.8.28)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

伝搬波長の 4 分の 1 の長さ分が所定間隔に配置された第 1 および第 2 の伝送線路と、伝搬波長の 4 分の 1 の長さ分が前記第 1 および第 2 の伝送線路間に配置された第 3 の伝送線路とを具備したマイクロ波回路において、入力端および第 1 および第 2 の出力端を有しその入力端が前記第 3 の伝送線路の一端に接続された第 1 のスイッチ回路と、入力端および第 1 および第 2 の出力端を有しその入力端が前記第 3 の伝送線路の他端に接続された第 2 のスイッチ回路と、前記第 1 および第 2 のスイッチ回路それぞれの第 1 の出力端に一端が接続された抵抗とを設け、前記抵抗の他端および前記第 1 および第 2 のスイッチ回路それぞれの第 2 の出力端を接地したことを特徴とするマイクロ波回路。

【請求項 2】

伝搬波長の 4 分の 1 の長さ分が所定間隔に配置された第 1 および第 2 の伝送線路と、伝搬波長の 4 分の 1 の長さ分が前記第 1 および第 2 の伝送線路間に配置された第 3 の伝送線路とを具備したマイクロ波回路において、入力端および第 1 および第 2 の出力端を有しその入力端が前記第 3 の伝送線路の一端に接続された第 1 のスイッチ回路と、入力端および第 1 および第 2 の出力端を有しその入力端が前記第 3 の伝送線路の他端に接続された第 2 のスイッチ回路とを設け、前記第 1 および第 2 のスイッチ回路それぞれの第 1 の出力端を開放とし、前記第 1 および第 2 のスイッチ回路それぞれの第 2 の出力端を接地したことを特徴とするマイクロ波回路。

【請求項 3】

第 1 および第 2 のスイッチ回路の入力端がそれぞれの第 1 の出力端と接続する第 1 状態と、前記第 1 および第 2 のスイッチ回路の前記入力端がそれぞれの第 2 の出力端と接続する第 2 状態とに切り替える制御回路を設けた請求項 1 または請求項 2 記載のマイクロ波回路。

【請求項 4】

第 1 および第 2 のスイッチ回路がそれぞれ電界効果トランジスタを有し、前記電界効果トランジスタのゲート電極に大きさの相違するバイアス電圧を印加するバイアス電源を設けた請求項 1 または請求項 2 記載のマイクロ波回路。

【請求項 5】

伝搬波長の4分の1の長さ分が所定間隔に配置された第1および第2の伝送線路と、伝搬波長の4分の1の長さ分が前記第1および第2の伝送線路間に配置された第3の伝送線路とを具備したマイクロ波回路において、一方の側が第1電界効果トランジスタを介して入力端と接続され他方の側が抵抗を介して接地された第1の出力端、および、一方の側が第2電界効果トランジスタを介して入力端と接続され他方の側が接地された第2の出力端を有し、その入力端が前記第3の伝送線路の一端に接続された第1のスイッチ回路と、一方の側が第3電界効果トランジスタを介して入力端と接続され他方の側が抵抗を介して接地された第1の出力端、および、一方の側が第4電界効果トランジスタを介して入力端と接続され他方の側が接地された第2の出力端を有し、その入力端が前記第3の伝送線路の他端に接続された第2のスイッチ回路と、前記第1電界効果トランジスタおよび前記第3電界効果トランジスタを同時に導通または非導通のいずれか一方に制御し、かつ、前記第2電界効果トランジスタおよび前記第4電界効果トランジスタの導通または非導通を前記第1電界効果トランジスタおよび前記第3電界効果トランジスタとは逆の状態に制御する制御回路とを設けたことを特徴とするマイクロ波回路。

【請求項6】

伝搬波長の4分の1の長さ分が所定間隔に配置された第1および第2の伝送線路と、伝搬波長の4分の1の長さ分が前記第1および第2の伝送線路間に配置された第3の伝送線路とを具備したマイクロ波回路において、一方の側が第1電界効果トランジスタを介して入力端と接続され他方の側が開放された第1の出力端、および、一方の側が第2電界効果トランジスタを介して入力端と接続され他方の側が接地された第2の出力端を有し、その入力端が前記第3の伝送線路の一端に接続された第1のスイッチ回路と、一方の側が第3電界効果トランジスタを介して入力端と接続され他方の側が開放された第1の出力端、および、一方の側が第4電界効果トランジスタを介して入力端と接続され他方の側が接地された第2の出力端を有し、その入力端が前記第3の伝送線路の他端に接続された第2のスイッチ回路と、前記第1電界効果トランジスタおよび前記第3電界効果トランジスタを同時に導通または非導通のいずれか一方に制御し、かつ、前記第2電界効果トランジスタおよび前記第4電界効果トランジスタの導通または非導通を前記第1電界効果トランジスタおよび前記第3電界効果トランジスタとは逆の状態に制御する制御回路とを設けたことを特徴とするマイクロ波回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

【課題を解決するための手段】

本発明は、伝搬波長の4分の1の長さ分が所定間隔に配置された第1および第2の伝送線路と、伝搬波長の4分の1の長さ分が前記第1および第2の伝送線路間に配置された第3の伝送線路とを具備したマイクロ波回路において、入力端および第1および第2の出力端を有しその入力端が前記第3の伝送線路の一端に接続された第1のスイッチ回路と、入力端および第1および第2の出力端を有しその入力端が前記第3の伝送線路の他端に接続された第2のスイッチ回路と、前記第1および第2のスイッチ回路それぞれの第1の出力端に一端が接続された抵抗とを設け、前記抵抗の他端および前記第1および第2のスイッチ回路それぞれの第2の出力端を接地したことを特徴としている。