

(12) 发明专利

(10) 授权公告号 CN 101088127 B

(45) 授权公告日 2011. 04. 20

(21) 申请号 200580044251. 9

(22) 申请日 2005. 11. 18

(30) 优先权数据

MI2004A002473 2004. 12. 23 IT  
11/089, 268 2005. 03. 24 US

(85) PCT申请进入国家阶段日

2007. 06. 21

(86) PCT申请的申请数据

PCT/US2005/042083 2005. 11. 18

(87) PCT申请的公布数据

W02006/071402 EN 2006. 07. 06

(73) 专利权人 爱特梅尔公司

地址 美国加利福尼亚州

(72) 发明人 L·贝达里达 S·巴托里

S·苏瑞柯 M·弗卢里欧

(74) 专利代理机构 北京律盟知识产权代理有限

责任公司 11287

代理人 孟锐

(51) Int. Cl.

G11C 7/14(2006. 01)

(56) 对比文件

US 20030169621 A1, 2003. 09. 11, 全文.

US 6584017 A, 2003. 06. 24, 全文.

US 6278634 A, 2001. 08. 21, 全文.

US 5784314 A, 1998. 07. 21, 全文.

US 6466480 B2, 2002. 10. 15, 说明书第 4 栏  
第 40-62 行、附图 2, 3.

US 6639849 B2, 2003. 10. 28, 说明书第 5 栏  
第 58 行 - 第 6 栏第 32 行、附图 3, 5.

审查员 王效维

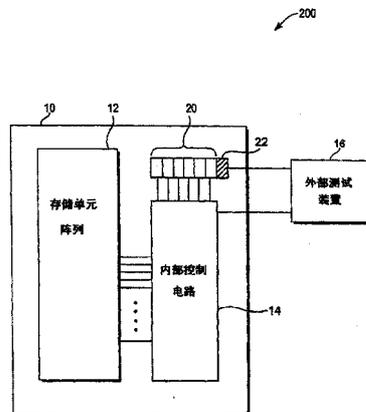
权利要求书 2 页 说明书 7 页 附图 7 页

(54) 发明名称

用于在存储器件中编程参比单元的方法和系  
统

(57) 摘要

存储器件 (10) 中的一种内嵌电路 (14), 用于  
取代一外部测试装置来执行耗时的任务, 诸如在  
参比单元 (20) 设定期间的电压验证。一外部测  
试装置 (16) 将至少一个参比单元 (22) 编程到一  
预定值。该内嵌电路使用该由外部装置编程的单元  
(22) 作为一比较基准来编程另外的参比单元  
(20)。



1. 一种存储器件中的参比单元的编程方法，所述方法包括：

使用一外部测试装置将内嵌于所述存储器件的第一参比单元编程到一精确值，以使得当特定读出电压施加于所述第一参比单元的栅极时，所述第一参比单元提供特定读出电流  $I_g$ ；以及

仅使用一内嵌于所述存储器件的内部电路来编程内嵌于所述存储器件的多个其它参比单元，所述内部电路将来自每一其它参比单元的电流  $I_{refi}$  与由所述内部电路中的比率电路从第一参比单元得来的电流  $I_g * R_i$  进行比较，并且设置所述其它参比单元以使得当向第  $i$  个其它参比单元的栅极施加所述特定读出电压时，对于所述第  $i$  个其它参比单元  $I_{refi} = I_g * R_i$ 。

2. 如权利要求 1 所述的存储器件中的参比单元的编程方法，其特征在于：所述内部电路将用于编程所述多个其它参比单元的特定值作为比率系数值  $R_i$  储存于缓冲器内。

3. 如权利要求 1 所述的存储器件中的参比单元的编程方法，其特征在于：所述多个其它参比单元由所述内部电路一次一个地编程。

4. 如权利要求 1 所述的存储器件中的参比单元的编程方法，其特征在于：所述多个其它参比单元由所述内部电路同时编程。

5. 如权利要求 1 所述的存储器件中的参比单元的编程方法，其特征在于：所述使用所述外部测试装置编程所述第一参比单元是在多个存储器件上同时执行的。

6. 如权利要求 1 所述的存储器件中的参比单元的编程方法，其特征在于：所述外部测试装置外部地耦合到所述存储器件。

7. 如权利要求 1 所述的存储器件中的参比单元的编程方法，其特征在于：所述外部测试装置配置成向所述内部电路发送一起动命令以开始设置所述多个其它参比单元中的至少一个。

8. 如权利要求 1 所述的存储器件中的参比单元的编程方法，其特征在于：对所述多个其它参比单元进行的编程是为了缩短总的编程时间。

9. 如权利要求 1 所述的存储器件中的参比单元的编程方法，其特征在于：所述内部电路通过向所述至少一个其它参比单元发送编程脉冲来编程所述至少一个其它参比单元并通过由所述内部电路实施的所述电流比较来验证所述其他参比单元的阈值电压。

10. 如权利要求 1 所述的存储器件中的参比单元的编程方法，其特征在于所述编程多个其它参比单元的步骤进一步包括：

自所述内部电路向所述多个其它参比单元发送一个或多个编程脉冲；以及

由所述内部电路再次检测所述多个其它参比单元中的至少一个的电压阈值直到  $I_{refi} = I_g * R_i$ 。

11. 如权利要求 2 所述的存储器件中的参比单元的编程方法，其特征在于：内嵌的所述内部电路将所述流经至少一个其它参比单元的电流  $I_{refi}$  设置成与所述流经一由所述外部测试装置编程的第一参比单元的电流  $I_g$  相等 ( $R_i = 1$ )。

12. 如权利要求 2 所述的存储器件中的参比单元的编程方法，其特征在于：内嵌的所述内部电路将所述流经至少一个其它参比单元的电流  $I_{refi}$  设置成所述流经一由所述外部测试装置编程的第一参比单元的电流  $I_g$  的分数 ( $R_i < 1$ )。

13. 如权利要求 2 所述的存储器件中的参比单元的编程方法，其特征在于：内嵌的所

述内部电路将所述流经至少一个其它参比单元的电流  $I_{\text{refi}}$  设置成所述流经一由所述外部测试装置编程的第一参比单元的电流  $I_g$  的倍数 ( $R_i > 1$ )。

14. 一种存储器件中的参比单元的编程系统，所述系统包括：

内嵌于所述存储器件且与所述存储器件耦合的多个参比单元和内嵌于所述存储器件且与所述存储器件耦合的一内部电路，所述多个参比单元包括第一参比单元和多个其他参比单元；

外部测试装置，其耦合至所述存储器件，所述外部测试装置经配置以将所述第一参比单元编程到精确值以使得当特定读出电压施加于所述第一参比单元的栅极时所述第一参比单元提供特定读出电流  $I_g$ ；以及

内部电路，其经配置以使用所述第一参比单元作为比较标准将所述多个其它参比单元中的至少一者设置到特定值，其中所述内部电路包括比率电路，所述比率电路耦合至所述第一参比单元且耦合至用于所述多个其它参比单元中的每一者的感测电路，且所述比率电路经配置以将电流  $I_g * R_i$  提供至所述感测电路以用于与所述多个参比单元中的至少一个提供的电流  $I_{\text{refi}}$  比较，以使得当向第  $i$  个其它参比单元的栅极施加所述特定读出电压时，对于所述第  $i$  个其它参比单元  $I_{\text{refi}} = I_g * R_i$ 。

## 用于在存储器件中编程参比单元的方法和系统

### 技术领域

[0001] 本发明涉及存储器件，尤其涉及编程闪存存储器件中的参比单元的系统和方法。

### [0002] 背景技术

[0003] 典型的闪存存储器件包括：一存储单元阵列以储存数据；一控制电路以处理数据的输入、输出和存储；以及一参比单元阵列以提供一组参考标准，其每一皆具有一由外部电压设定机精确地设定的阈值电压。

[0004] 典型的闪存存储单元是通过诱发从漏极附近的沟道区至浮栅的热电子注入来编程的。闪存存储单元的擦除典型地是通过浮栅与源极之间或浮栅与衬底之间的 Fowler-Nordheim 隧穿来实行。闪存单元的编程或擦除皆会在所编程或擦除的单元内产生一非易失性阈值电压  $V_t$ 。

[0005] 在闪存存储器操作期间，诸如在存储器读出、编程、擦除或验证时，将把一选定存储单元的状态与一在参比单元阵列中特地为正在执行的操作编程的参比单元的状态相比较。例如，为确定一特定存储单元是否被正确地编程或擦除，可将一在参比阵列中的参比单元的阈值电压与所涉存储单元的阈值电压相比较。存储单元与参比单元之间的电压比较可使用一驻留在控制电路中的感测电路来执行。

[0006] 所述参比单元阵列典型地包括一组参比单元，其每一皆具有一适于特定存储操作的预编程的阈值电压  $V_t$ 。目前，参比单元典型地由一外部的测试装置进行编程。在参比单元的编程过程期间，该外部装置向参比单元发送一系列的编程脉冲以诱发热电子注入。然后再测量或读出该参比单元的阈值电压  $V_t$  以确定是否已达到要求的阈值电压  $V_t$ 。如果  $V_t$  低于所要求的值，则向该参比单元发送更多的编程脉冲。该编程/擦除和/或读出的过程被重复，直至达到所要求的阈值电压。

[0007] 参比单元的重复的编程、读出和擦除过程非常耗时。该过程的最时间密集的部分涉及读出步骤，其中向每一参比单元的栅极和漏极施加一电压，并由该测试装置使用直接存储器存取 (DMA) 方法来测量产生的电流。例如，在一测试和设定过程期间，在达到一正确电压之前通常要进行参比单元的至少 10 次 DMA 读出，而每一次 DMA 读出为时至少 50ms。因此，要设定单个参比单元需时至少 500ms。更高的精度则要求更多次的 DMA 读出，并且在有些情况下，设定一高度精确的参比单元需时可能十倍于一常规的单元。由于对要求多个设定在很大范围的各种阈值电压值  $V_t$  的参比单元的多级装置的需求逐渐增加，所以参比单元的测试和设定时间就变得极长。对于具有双工特征的装置来说，参比单元的数目会大大地增加，而参比单元的测试和设定时间可能会变得长到难以接受。因此，需要一种可显著缩短总测试及设定时间的参比单元测试及设定系统和方法。

[0008] 授予 Hollmer 的题为“Embedded Methodology to Program/Erase Reference Cells used in Sensing Flash Cells (编程/擦除感测闪存单元时使用的参比单元的内嵌方法)”的美国专利 6,418,054 启示了一种使用内部电路来设定紫外线 (UV) 敏感或 UV 可

擦除 EPROM 中的参比单元的方法。此类得自内部的参考标准可用于某些存储器件。然而，这些内部基准设定机构易受存储器芯片固有的内部差异所影响，所以不适合于要求高度精确的参考标准的应用。此类应用的一个例子为一多级存储单元器件，其要求一固定范围的容差极小的多级阈值电压分布。因此，还需要一种可提供一组高度精确的基准阈值的基准设定系统。

### 发明内容

[0009] 本文中叙述一种使用诸如闪存存储器或 EEPROM 的存储器件的一内嵌或内部控制电路来执行单元编程过程中的一些耗时部份的存储器参比单元编程系统和方法。

[0010] 参照图 1，一外部测试装置或其它编程装置被耦合到一存储器件。图中示出了该外部测试装置执行的活动 24 以及内部控制电路执行的活动 26。该过程从供电及初始化在编程存储器件内的单元时可由该外部测试装置使用的任何参数开始 23。例如，如果存储器件为一集成电路，则该外部测试装置可以为与该存储器件的引线或接触焊点耦合的电路。接着在 24，该外部测试装置将该存储器件内的至少一个参比单元编程到一精确值，诸如一阈值电压值  $V_t$  或电流值  $I_g$ 。

[0011] 由该外部测试装置编程的参比单元在下文中将称为“黄金单元”。闪存存储器件内的其它“非黄金”参比单元将称为“参比单元”。一旦该测试装置完成对要求数目的黄金单元的编程，测试器就不再编程该存储器件内的任何其余的单元。黄金单元将被用作设定其它另外的参比单元的比较标准。

[0012] 在设定了至少一个黄金单元之后，该外部测试装置或其它装置指示 25 内嵌在该存储器件内的内部控制电路开始设定其它参比单元。例如，可设定一锁存器或可向该内部控制电路发送一命令，表示该外部装置已完成至少一个黄金单元的编程、以及该内部控制电路现在应该开始去设定或编程其它内部控制参比单元。接下来，这些参比单元由该内部控制电路顺序地编程 26，或者这些参比单元可替换地由该存储器件内部的多组电路同时编程。该内部控制电路然后重复地编程并将已编程的参比单元与黄金单元中的至少一个作比较。

[0013] 当由该内部控制电路设定了所要求数目的参比单元之后，该参比单元编程操作就完成了，并且该内部控制电路停止参比单元编程操作 27。由该内部控制电路执行的该重复的编程和比较操作减轻了该外部测试装置对存储器件内的所有要求数目的参比单元进行编程的任务。

### 附图说明

[0014] 图 1 为示出本发明的一个一般化过程的流程图。

[0015] 图 2 为示出本发明的一实施例的框图。

[0016] 图 3 为示出一根据本发明的多个参比单元的编程算法的流程图。

[0017] 图 4 为一可用来实现图 3 所示的流程图的示范性电路。

[0018] 图 5 示出两个示例性参比单元的理想电压和电流特性。

[0019] 图 6 示出两个示例性参比单元的实际电压和电流特性。

## 具体实施方式

[0020] 参照图 2，闪存存储器件 10 具有一存储单元阵列 12。存储单元阵列 12 包括多个闪存存储单元（图中未示）。存储单元阵列 12 中的参比存储单元的编程、读出以及擦除由一内部控制电路 14 实行。内部控制电路 14 包含用于执行各种不同的存储器存取功能的状态机逻辑（图中未示）、多个用于读出存储单元的感测电路（图中未示）、多个用于正确地选择存储单元的寻址逻辑单元、以及多个用于输入和输出数据的输入/输出逻辑单元（图中未示）。在存储单元的读出期间，一组参比单元 20 提供标准参考以与该存储单元阵列中的其它存储单元进行比较。

[0021] 一黄金单元 22 提供一精确的、最优的以及预定义的基准或绝对阈值以便用于设定或编程至少一个其它参比单元。一外部测试装置 16 与将会在稍后在编程至少一个其它参比单元时用作为一标准比较单元的黄金单元 22 连接。

[0022] 在一实施例中，外部测试装置 16 通过重复发送编程脉冲给黄金单元 22 然后再使用直接存储器存取 DMA 方法测量产生的阈值电压的步骤来将至少一黄金单元 22 编程到一特定的阈值电压。该黄金单元 22 可通过利用受控的编程/擦除脉冲设定一阈值电压来完全地编程/擦除。由于 DMA 测量为一测量阈值电压的准确方法，所以该建立一黄金电压的步骤被用来建立一精确的基准值以便在稍后用于设定一组其它的参比单元 20。

[0023] 在外部测试装置 16（使用一起始编程电压、编程脉冲、脉冲之间的步进以及电压验证）设定了要求数目的黄金单元之后，该外部测试装置 16 就不再设定其它另外的参比单元 20。然后，外部测试装置 16 指示内部控制电路 14 可开始设定至少一个内部参比单元 20。例如，外部测试装置 16 可向内部控制电路 14 提供一命令，或将一锁存器或线路设定到一预定的逻辑值。在外部测试装置 16 向内部控制电路 14 提供了一开始命令之后，外部测试装置 16 就不再设定任何的参比单元 20。内部控制电路 14 然后使用至少一个已编程的黄金单元 22 作为一标准比较基准来设定或编程该存储器件内的至少一个参比单元 20。该待设的内部参比单元 20 可选自内嵌在该存储器件 10 中的一组参比单元 20，并且可以单独地（每次一个）或同时地编程。

[0024] 可通过使用一目标电压阈值  $V_M$ ，或通过使用一目标电流设定手段  $I_m$  来改变基准单元以获得该目标阈值  $V_M$ 。在一实施例中，该内部控制电路执行黄金单元 22 与单个参比单元 20 之间的电流比较。在替换实施例中，可验证多个参比单元的电流并将其与一预编程的黄金单元相比较。

[0025] 参照图 4A，针对一选定的参比单元 55 的电压阈值设定过程的一实施例可通过编程单个参比单元或连续地逐一编程多个参比单元来实现。就编程单个参比单元而言，只需用单个感测电路 58 和单条指示线 59。具体地说，就阈值设定方法而言，所选定的比例装置可被设置成使得一黄金单元 50 与一选定的参比单元 55 之间的电流比例等于一（= 1）。每一参比单元 55 的感测放大器会验证下式：

[0026]  $I_{\text{ref-cell}}$ （在  $V_{\text{gateci}} = V_{\text{thi}}$  的情况下）=  $I_{\text{golden-cell}}$ （在  $V_{\text{gateg}} = V_{\text{tg}}$  的情况下）

[0027] 其中  $V_{\text{thi}}$  是正被设定的参比单元的目标阈值，而  $V_{\text{tg}}$  则是黄金单元的阈值。此外，在一选定参比单元 55 的设定期间，黄金单元 50 的栅电压可能不同于该选定参比单元 55 的栅压。

[0028] 在如图 3 所示的参比单元设定过程的一实施例中，一示例性算法 200 由该内部控

制电路启用以执行一系列步骤以为该组参比单元 20 中的每一参比单元设定阈值电压。在一实施例中，该内部控制电路 14 中的缓冲器（未示出）加载了范围从  $V_{refl}$  到  $V_{refm}$  的一组要求的阈值电压值，其中变量  $m$  指的是待设的相应参比单元的数目。

[0029] 在算法 200 的开端，一跟踪参比单元的数目的计数器被复位 30 到起始值。例如，该计数器可在每一编程例程开始时被复位到 1 以表示待编程的为该组参比单元 20 中的一第一参比单元。基于该第一参比单元的目标阈值电压  $V_1$ ，将一起始编程电压值载入 32 一驻留在该内部控制电路 14 内的编程电路。

[0030] 该第一参比单元的阈值电压可以使用一类似于用来感测普通存储单元的那些的内部控制电路来验证 34。该操作通过将一特定参比单元的测定阈值电压与目标单元阈值电压值  $V_1$  作比较来将该特定参比单元与一预设的黄金单元匹配 36。

[0031] 如果该第一参比单元的测定阈值电压与该目标阈值电压值  $V_1$  不匹配，则该算法继而将栅电压增大到一比先前所施加的电压高的值，诸如将示例性的 4.0 伏加大 0.125 伏得到 4.125 伏，并向该第一参比单元 40 发送一额外的编程脉冲。然后再一次验证 34 该第一参比单元的阈值电压。一旦到达该目标阈值电压，该参比单元就被正确地编程。如果该第一参比单元的测定的阈值电压与储存在缓冲器中的目标阈值电压值  $V_1$  相匹配，则该算法继而检查是否还有其它的参比单元要编程。

[0032] 如果最后一个参比单元尚未被编程或设定，则递增单元计数器 44，然后再编程下一参比单元。如果最后一个参比单元已被编程，则确定 42 是否到达计数终点，如是则终止该阈值电压设定算法（完成）。

[0033] 在一替换实施例中，参比单元的验证和比较操作可以实现。一般而言，可通过使用目标电流  $I_M$  设定参比单元来改变该参比单元的阈值以获得目标阈值  $V_m$ 。类似于图 3 所示的步骤，验证阈值设定的步骤 34 以及后续的步骤 36 到 44 可通过执行一参比单元与一黄金单元之间的电流比较来实现。

[0034] 在另一实施例中，通过使用电流设定方法，一内部控制电路执行向黄金单元栅极施加一预定或固定电压（通常为读出电压）的情况下黄金单元的电流与向每一参比单元栅极施加同一预定或固定电压的情况下每一参比单元的电流（或其比例）之间的电流比较 36。一般而言，将使用一选定或预定的字线电源电压来测量该黄金单元的电流  $I_g$  并将其与参比单元的电流作比较 36。该（些）参比单元的电流则将使用一特定的栅电压  $V_g$  来测量。然而也可使用其它的电压基准。

[0035] 在一黄金单元 22 由外部测试装置 16 预编程之后，可使用一内部控制电路 14 来设定一参比单元 20。通过使用电压阈值  $V_{tg}$  或单元电流，将参比单元 20 的特性与已编程的黄金单元 22 相比较。

[0036] 通过使用一电流  $I_{th}$  来定义一电压阈值（在阈值基准设定过程中）无需  $I_{th}$  与电流基准设定中使用的黄金电流相等。一黄金单元 22 典型地由一外部测试装置 16 预编程到一定义的电压阈值  $V_{tg}$ 。该黄金单元 22 的特定电压阈值  $V_{tg}$  与一选定来定义一单元的电压阈值的特定电流阈值  $I_{th}$  相关联。通常，如果该黄金单元在其栅压为  $V_{tg}$  时吸收一预选电流 ( $I_{th}$ )，则可定义该黄金单元具有阈值  $V_{tg}$ 。该用来定义电压阈值的电流  $I_{th}$  通常为一非常弱的电流，例如 1uA 至 2uA。该电流值可被选择成使用 1uA 的  $I_{th}$  电流来定义电压闪存阈值，从而使得仅当该黄金单元在栅压为 2 伏的情况下吸收 1uA 时，其阈值才为 2 伏。或

者在一电流基准设定方法中，定义一  $I_g$  (栅) 电流比较，并将其设定在一选定的固定栅压值，该值通常等于读出模式栅压。在其栅压等于读出栅压值  $V_{xr}$  时，可使用选定的电压参数来定义黄金电流比较  $I_g$ ，例如 20 微安。该  $V_{xr}$  值可以由外部测试装置 16 预编程到黄金单元 22 内。

[0037] 进一步参照图 3，可在将一储存于一载入编程值 32 寄存器中的预定电压 ( $V_{TrM}$ ) 施加于黄金单元 22 (在图 2 中示出) 的栅极和一参比单元 20 (在图 2 中示出) 的栅极两者的同时，在一黄金单元 22 的电流  $I_g$  或  $I_g$  的倍数或分数与单个参比单元电流  $I_{refM}$  之间进行比较。在针对一特定的参比单元的计数器复位步骤 30 和载入编程电流值的步骤 32 完成之后，对该参比单元 20 执行电流验证 34，继而在黄金单元电流  $I_g$  (或  $I_g$  的倍数或分数) 与参比单元电流  $I_{refM}$  之间进行比较 36。如果  $I_{refM} > I_g$  (或  $I_g$  的倍数或分数)，则为该参比单元设定的要求的编程阈值并不理想而必须改变。在一实施例中，发送额外的调整脉冲 40 直到产生要求的状况，即黄金单元电流  $I_g$  (或  $I_g$  的倍数或分数) 与参比单元电流  $I_{refM}$  相等。参比单元将会继续地被编程 (或擦除)，直到该参比单元中的电流阈值与黄金单元中的电流阈值 (或  $I_g$  的倍数或分数) 相等。

[0038] 在一实施例中，该外部测试装置 16 在一特定的读出电压  $V_{read}$  下将黄金单元 22 编程到一特定电流值  $I_{current}$ 。继续参照图 3，一特定参比单元电流  $I_{refM}$  被载入到编程值寄存器中 30。当参比单元栅压与黄金单元 22 的读出电压  $V_{read}$  相等时，该电流  $I_{refM}$  为要求的参比单元电流。

[0039] 在另一实施例中，参比单元电流  $I_{refM}$  可被设定在黄金单元电流  $I_g$  的分数或倍数。例如，黄金单元 22 可被设定成在一读出电压  $V_{read}$  ( $V_{xr}$ ) 被施加于其栅极时吸收  $I_g$ 。内部控制电路 14 也可为参比单元电流  $I_{ref}$  配置一比率系数  $R_1$  以使得：当黄金单元和参比单元的栅压皆为  $V_{xr}$  时， $I_{ref} = I_g R_1$ 。

[0040] 图 4A 的示例性电路执行一黄金单元 50 与至少一个参比单元 55 之间的电流验证和 / 或比较。一验证控制栅压  $V_{xr}$  被施加于至少一黄金单元 50。相同数值的栅压被施加于至少一个参比单元 55。该栅压被施加于至少一条字线。一般而言，在电流阈值方法中，黄金单元的栅压  $V_{gs}$  和参比单元的栅压将等于读出电压  $V_{read}$ 。

[0041] 一感测电路 58 监测黄金单元 50 的漏电流和至少一个参比单元 55 的漏电流。感测电路 58 将黄金单元的漏电流与至少一个参比单元 55 的漏电流相比较。如果来自黄金单元 50 的电流值与来自至少一个参比单元的电流值 (或比率，可参见下文) 相匹配，则感测电路 58 会相对于匹配基准在一指示线 59 上提供一表示这些电流值匹配的信号。参照图 3，如果电流值 (或者一倍数或分数) 不匹配，则将向尚未与目标电流匹配的至少一个参比单元 20 发送 40 一编程脉冲，直到这些电流值与目标电流相匹配。

[0042] 参照图 4B，可对每一参比单元  $55_1$  到  $55_M$  使用至少一个比率 (系数值  $R_1$ ,  $R_2$ , ... $R_M$ ) 从而使用电流方法来并行地设定多个参比单元：

[0043]  $I_{refM}$  (在  $V_{gate} = V_{xr}$  的情况下) =  $I_g$  (在  $V_{gate} = V_{xr}$  的情况下) \*  $R_M$ 。就每一参比单元而言：

[0044]  $I_{ref1}$  (在  $V_{gate} = V_{xr}$  的情况下) =  $I_g$  (在  $V_{gate} = V_{xr}$  的情况下) \*  $R_1$

[0045]  $I_{ref2}$  (在  $V_{gate} = V_{xr}$  的情况下) =  $I_g$  (在  $V_{gate} = V_{xr}$  的情况下) \*  $R_2$  从而对于第  $i$  参比单元而言：

[0046]  $I_{refi}$  (在  $V_{gate} = V_{xr}$  的情况下) =  $I_g$  (在  $V_{gate} = V_{xr}$  的情况下) \*  $R_i$ 。其中  $R_1, R_2, \dots, R_M$  为要求的比率系数。

[0047] 在一实施例中, 就单个参比单元而言,  $R_i$  被设定在单位比率 (= 1), 而该参比单元电流则与该黄金单元电流  $I_{gold}$  相等。在设定多个单元的另一实施例中, 为一选定数目的参比单元设定比例电路 52 以设定目标输出电流  $I_g R_1, I_g R_2, \dots, I_g R_M$ 。M 个 (多个) 感测电路 58 被用来感测电流  $R_i * I_{golden\_cell}$  以并行设定 M 个参比。在一实施例中, 当设定多个参比单元时, 每一感测放大器将会在每一单元被正确地编程时提供一指示, 例如通过翻转为每一正被设定的参比单元存在的一指示线 59。在一实施例中, 如果并非所有参比单元皆被正确地设定, 则下一编程脉冲将只被施加于尚未被正确地设定的那些参比单元。当所有目标参比单元均已被正确地设定时, 参比单元设定过程就结束。将系数施加于多个参比单元 55<sub>1</sub> 到 55<sub>M</sub> 允许在单次电流比较操作中将单个黄金单元 50 与一个以上的参比单元 55<sub>1</sub> 到 55<sub>M</sub> 相比较。该比率系数值  $R_i$  可使每一参比单元 55 的电流值变为倍数或分数。

[0048] 例如, 在将比率系数  $R_i$  施加于至少一个比例装置 52<sub>1</sub> 至 52<sub>M</sub> 的情况下, 可在一次操作中测量三十二个参比单元 55。每一参比单元 55(i) 中的电流等于 (该黄金单元中的) 电流  $I_g$  除以相应的参比系数  $R_i$ , 从而使得  $I_{ref\_cell(i)} = I_{golden\_cell} / R_i = I_g / R_i$ 。例如, 在读出栅压为 5.5 伏且黄金单元电流  $I_g$  等于 20 微安 ( $V_{gate} = V_{xr}$ ) 且在比率系数  $R_i = 2$  的情况下, 该参比单元 (i) 在其栅压  $V_{gateri} = V_{xr}$  时应有一 10 微安的要求电流, 而比率系数  $R_j = 4$  的参比 j 在其栅压  $V_{gaterj} = V_{xr}$  时应有一 5 微安的要求电流。

[0049] 参照图 5, 在执行验证或读出操作时, 验证电压  $V_{verify}$  101 比被参比单元 120 的阈值电压  $V_{th\_refm}$  110, 120 中的任何一个都要大。当比较单元时, 如果参比单元  $V_{th\_refl}$  110 的电压阈值  $V_{th}$  比另一参比单元  $V_{th\_ref2}$  120 的电压阈值低, 则该第一参比单元的电流  $I_{ref1}$  111 将高于该第二参比单元的电流  $I_{ref2}$  121 的电流。在该理想的情况下, 每一参比单元在被擦除和编程时电压和电流将保持相同的变化, 并且将在读出或验证操作期间使用一验证电压  $V_{verify}$  101 来提供可靠的结果。当改变任一参比单元的阈值电压时, 一参比单元会追随另一参比单元的阈值电压和电流, 并且一普通的存储单元可使用任一参比单元来作正确的擦除、编程或读出。

[0050] 具有相同增益的参比单元使得一存储器件内的所有参比单元的性能一致。最好能避免参比单元之间有不同的增益, 然而, 要使一存储器阵列中的所有参比单元与普通存储单元的增益相匹配很困难。增益的分布和阈值的分布是一存储器阵列制造过程的正常结果。参比单元增益的失配使正确地读出存储器阵列内的特定的一般存储单元的逻辑值的电流裕量缩窄。

[0051] 参照图 6, 在执行验证操作时, 验证电压  $V_{verify}$  201 比这些参比单元的阈值电压  $V_{th\_refm}$  210, 220 都要大。当比较具有不同增益的单元时, 如果一参比单元  $V_{th\_ref1}$  210 的电压阈值  $V_{th}$  比另一参比单元  $V_{th\_ref2}$  220 的电压阈值低, 则在验证操作期间, 该第一参比单元的电流  $I_{ref1}$  211 会低于该第二参比单元的电流  $I_{ref2}$  221。参比单元的增益之间的差别可能导致不正确的读出或检验值。例如, 如果使用  $V_{verify}$  作为读出或检验电压并使用  $V_{th\_ref2}$  220 的电压 - 电流线作为基准, 则具有与  $V_{th\_ref1}$  210 相关联的电压电流特性的单元将会被读出为逻辑值 0 而不是预期的逻辑值 1, 因为  $I_{ref1} < I_{ref2}$ 。在该情况下, 使用一超过  $V * 230$  的验

证电压将产生太过狭窄的参比单元裕量，并且可能会不正确地读出另一单元的逻辑值。为了提高可靠性，一黄金单元可被精确地设定到特定的电流值以减少归因于参比单元的增益差异而导致的读出失败。例如，如果该黄金单元和这些参比单元在  $V_{gate} = V_{verify}$  时被设定到等于  $I_{ref2}$  221 的电流值，则一具有  $V_{thref1}$  210 特性的参比单元的电压 - 电流线将会被设定成使得参比单元  $V_{thref1}$  210 和  $V_{thref2}$  220 两者的电压 - 电流线将会在  $V_{gate} = V_{verify}$  时相交于  $I_{ref2}$  221，从而增大了参比单元的裕量，并提高了读出或验证操作的可靠性。因此，如果使用一电流方法来设定参比单元，则该存储器阵列在读出储存在普通存储单元中的逻辑值时可靠性将会提高。

[0052] 在以上揭示中，本发明免除了外部测试装置 16 对存储器件 10 内的所有参比单元 20 进行编程的需要。为了说明通过使用本发明而达致的时间节省，假定  $M$  为待设参比单元的数目，而  $C_i$  表示第  $i$  参比单元，其中  $1 \leq i \leq M$ 。  $C_r$  表示黄金单元， $N$  为设定每一单元所用的编程脉冲的平均数目， $T_{set\_Cr}$  为设定黄金单元所用的总计时间，而  $T_{set\_Ci}$  为设定第  $i$  参比单元所用的总计时间。使用传统的利用外部测试装置设定所有参比单元的方法的总计时间 ( $T_{tot\_test\_device}$ ) 为

$$[0053] \quad T_{tot\_test\_machine} = M \cdot N \cdot (T_{prog} + T_{DMA})$$

[0054] 其中  $T_{prog}$  为用于发送一编程脉冲的时间，而  $T_{DMA}$  为自该外部测试装置进行动态存储器存取的时间。假定  $T_{DMA} = 50ms$ ， $T_{prog} = 1ms$ ， $M = 20$  以及  $N = 10$ ， $T_{tot\_test\_device}$  则大约为 10 秒。或者，由本发明的内部控制电路执行验证过程，则

$$[0055] \quad T_{set\_Cr} = N \cdot (T_{prog} + T_{DMA})$$

$$[0056] \quad T_{set\_Ci} = N \cdot (T_{prog} + T_{ver\_emb})$$

[0057] 其中  $T_{ver\_emb}$  为使用内部控制电路验证阈值电压的时间， $T_{ver\_emb}$  相对于一为时 50ms 至 100ms 的  $T_{DMA}$  是微不足道的。设定存储器件内的所有参比单元的总计时间  $T_{tot\_emb}$  为

$$[0058] \quad T_{tot\_emb} = T_{set\_Cr} + M \cdot T_{set\_Ci}$$

[0059] 基于相同的假定，即  $T_{DMA} = 50ms$ ， $T_{prog} = 1ms$ ， $M = 20$  以及  $N = 10$ ， $T_{tot\_emb}$  现在仅仅约 0.5 秒。结果，就可大大地缩短外部测试装置对该存储器件内的所有参比单元进行编程的总计时间。另外，由于可以编程多个存储器件（诸如由测试装置同时编程多个芯片），同时测试的芯片的数目将使节省的时间倍增。

[0060] 应该理解，上述的说明旨在示例而非限定。本领域的技术人员会明白，本发明可在所附的权利要求的精神和保护范围内作出修改和变更下实施。所述的本发明的实施例可以包括特定的特征、结构或特性，但每一实施例并非必定要包括该特定特征、结构或特性。重复使用“在一实施例中”这一措词并非必定地指向同一实施例，虽然其或许会。本领域的技术人员在阅读和理解以上所述后，许多其它的实施例就会变得明显。例如，在本发明所揭示的上述实施例中，执行非黄金单元的电压验证的为一内部控制电路。然而，也可使用多个内部控制电路，并且多个参比单元也可以被同时编程。所以，以上的说明应视为示例性而非限定性。本发明的范围因而应该参照所附的权利要求与上述权利要求应赋予的等同物的整个保护范围一道来确定。

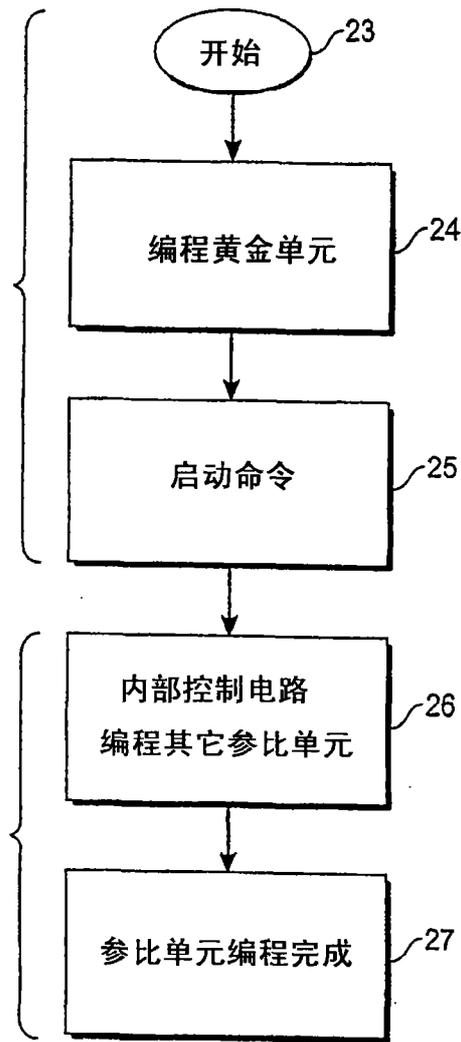


图 1

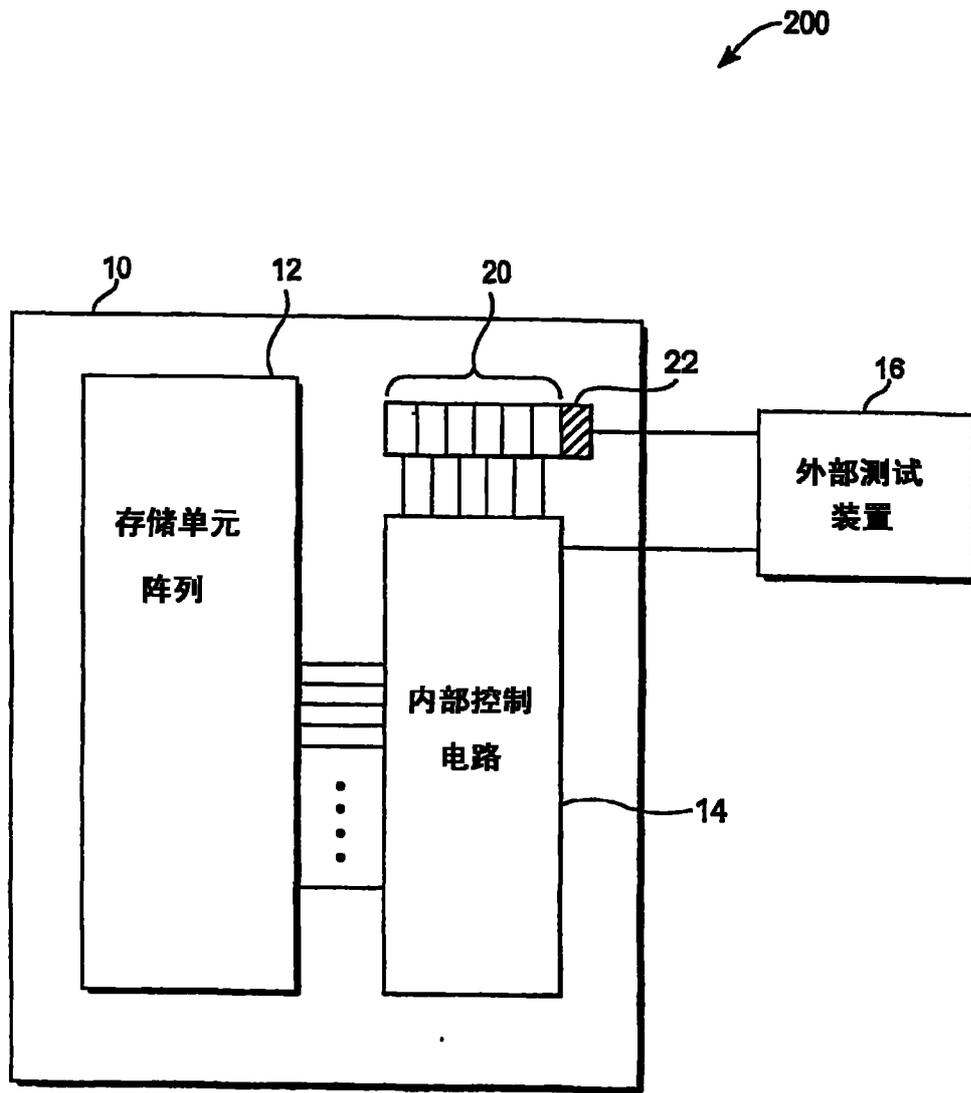


图 2

200

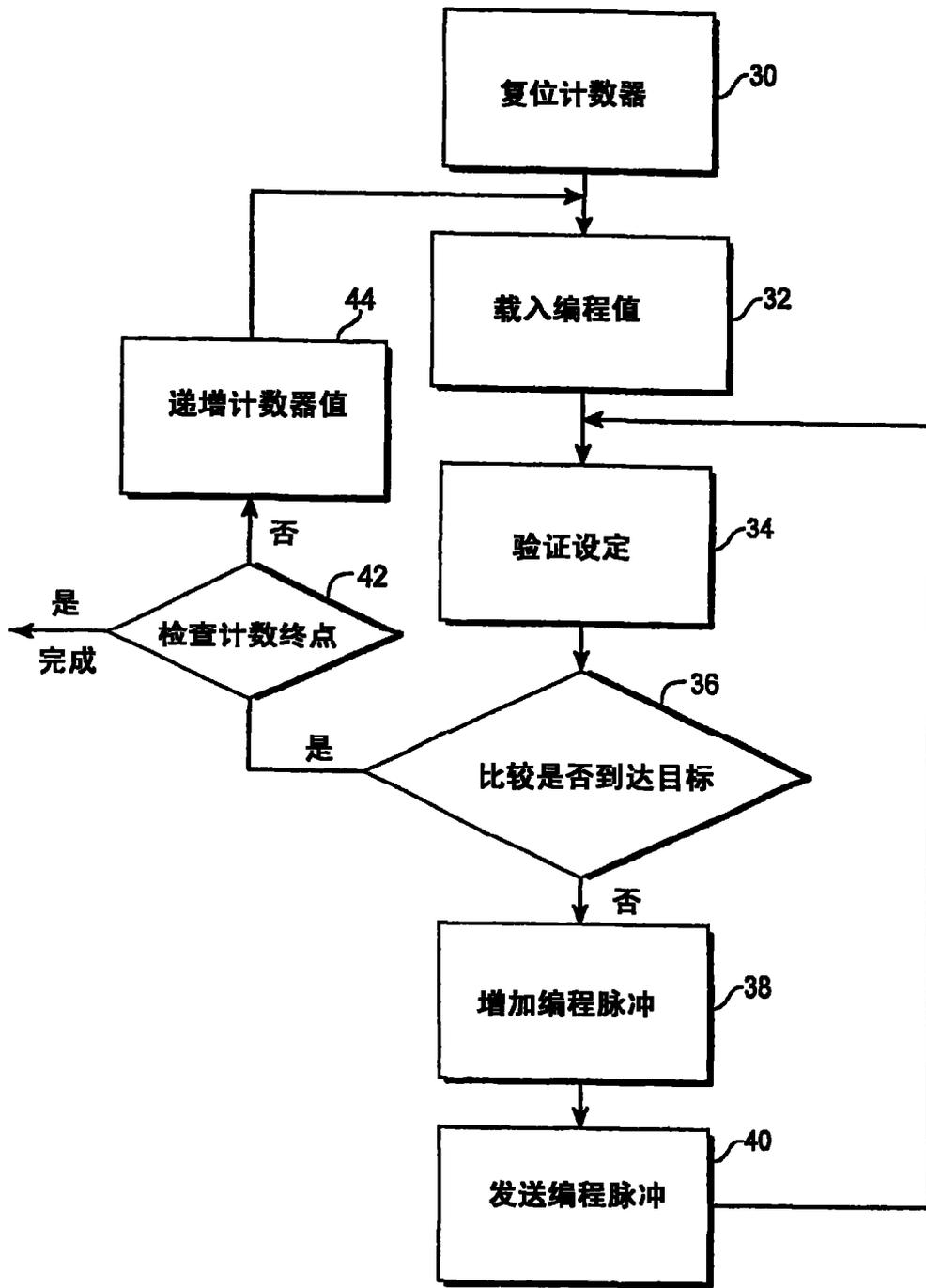


图 3

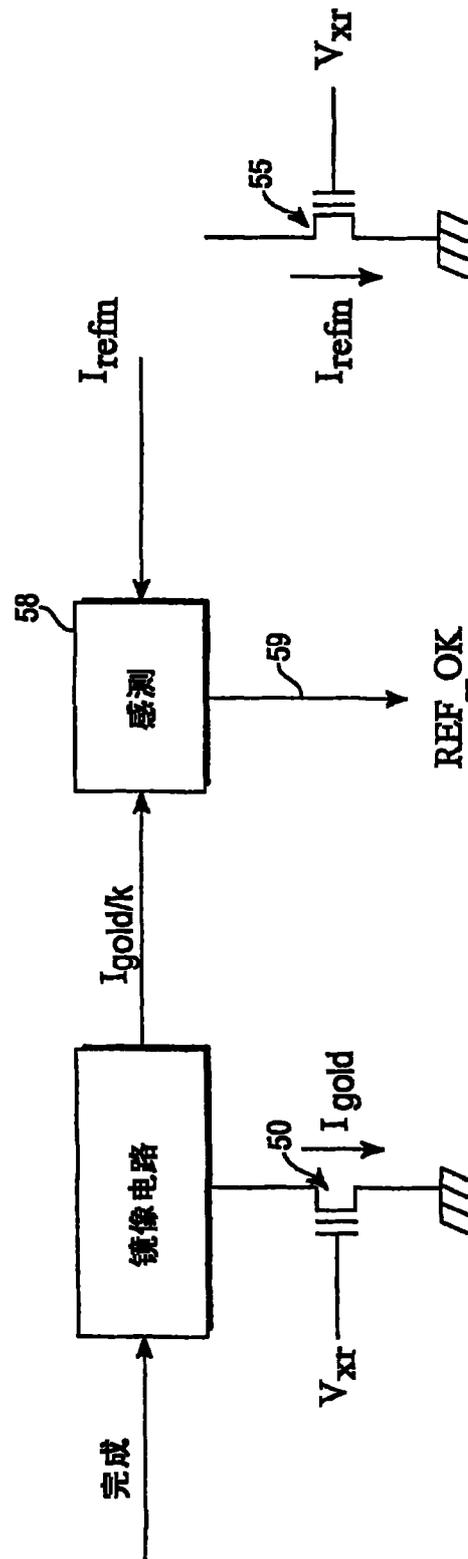


图 4A

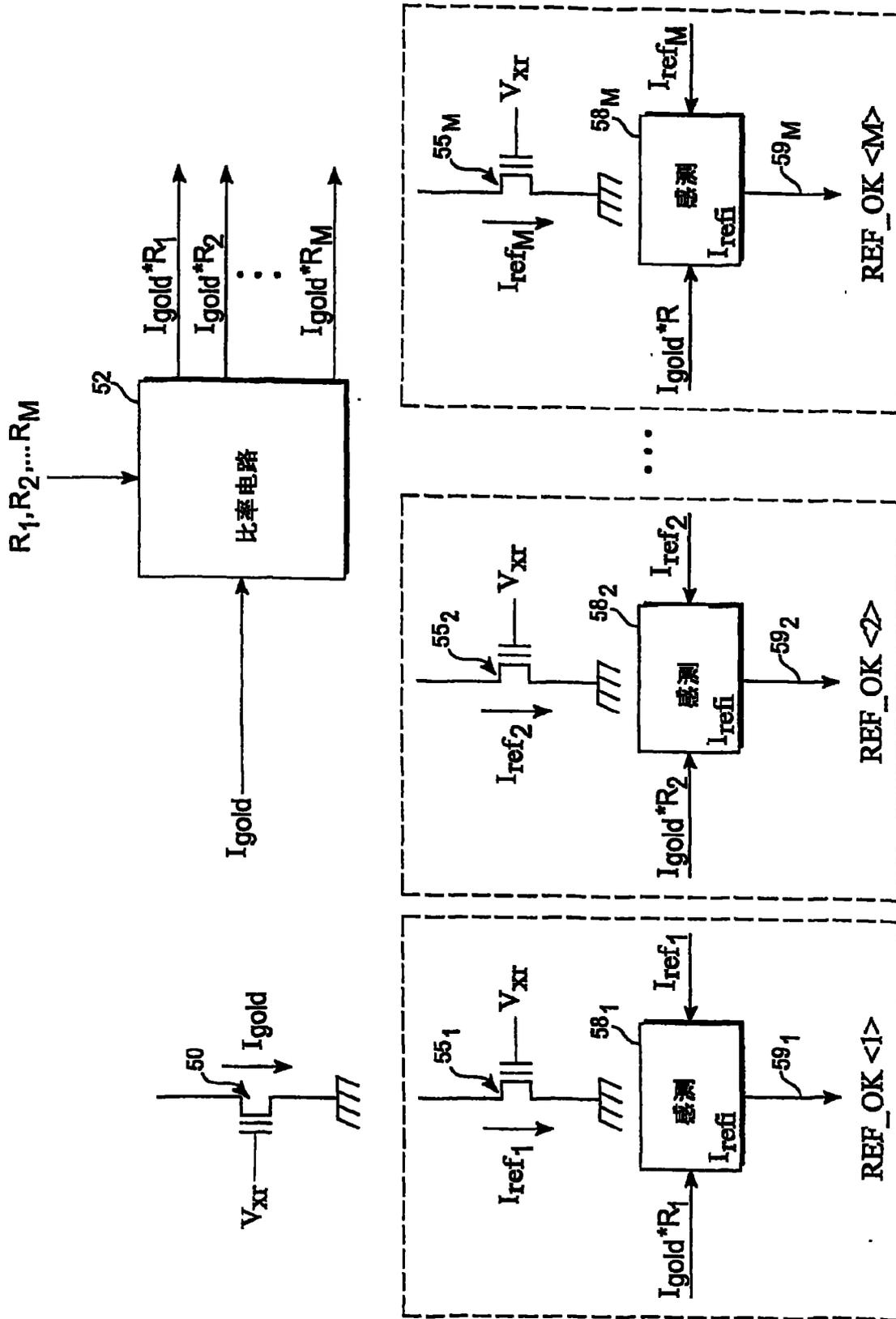


图 4B

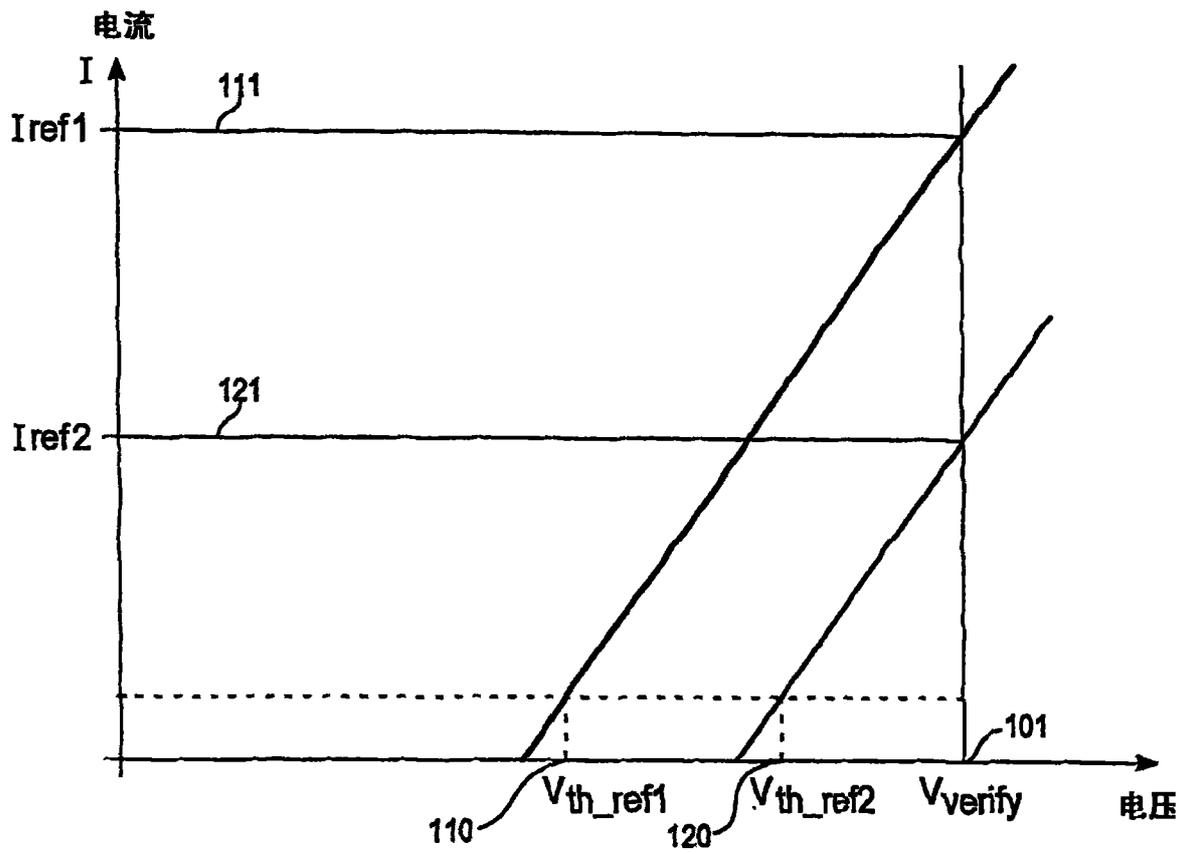


图 5

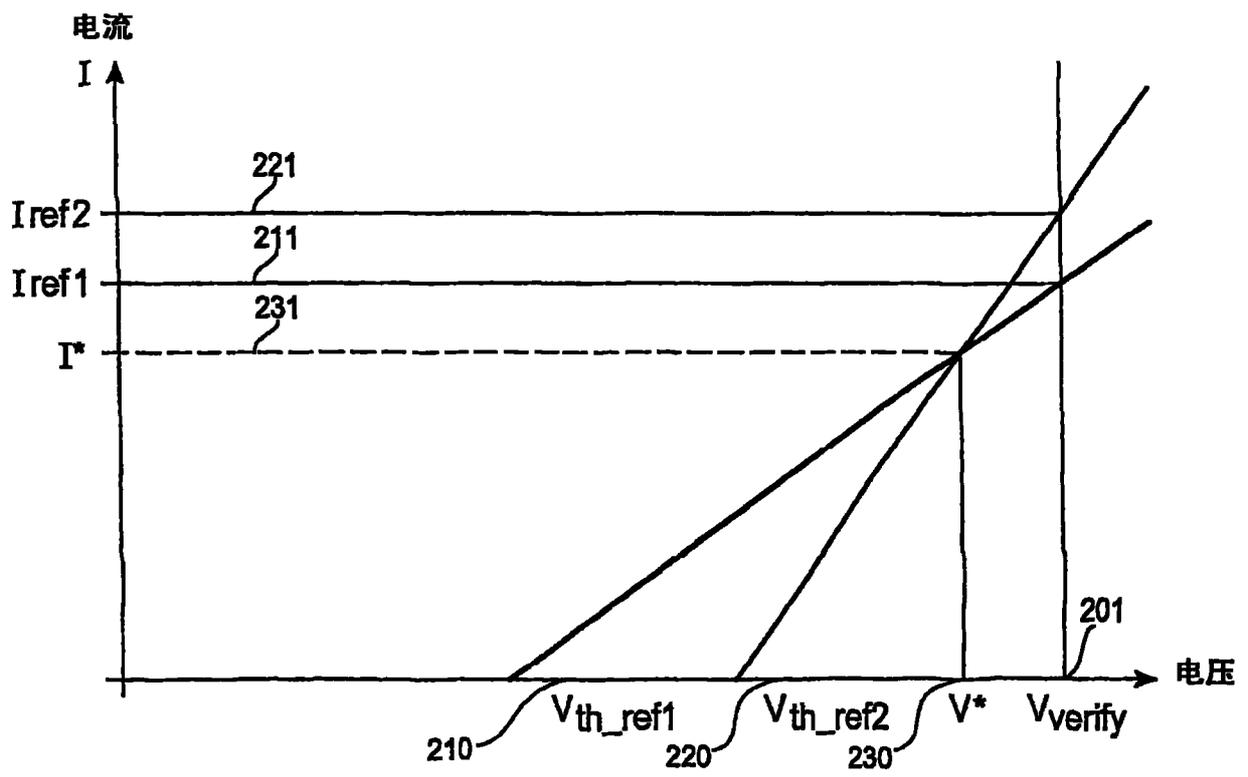


图 6