

公告本

390000

申請日期	82. 11. 8
案 號	86116697
類 別	1401C23/50

A4
C4

390000

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	印刷電路板及使用該電路板的板上晶片封裝體
	英 文	PRINTED CIRCUIT BOARD AND CHIP-ON-BOARD PACKAGES USING THE SAME
二、發明 人	姓 名	(1)申 譜 賢 (2)安 珉 哲
	國 籍	韓 國
三、申請人	住、居所	(1)韓國忠清南道天安市雙龍洞新星安哈梭公寓102棟803號 (2)韓國京畿道水原市勸善區勸善洞1263番地信友公寓701洞808號
	姓 名 (名稱)	韓商・三星電子股份有限公司
	國 籍	韓 國
	住、居所 (事務所)	大韓民國京畿道水原市八達區梅灘洞416番地
	代 表 人 姓 名	尹 鐘 龍

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6
B6

本案已向：

韓 國 (地 區) 申請專利，申請日期： 案號： ， ☐有 ☒無主張優先權
1997, 7, 3 1997/30871

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(|)

發明之範疇：

本發明係有關於一種使用在板上晶片(COB)封裝體的印刷電路板(PCB)及使用該印刷電路板的板上晶片封裝體；特別是，本發明係有關於一種使用在板上晶片封裝體之印刷電路板以及使用該電路板的板上晶片封裝體，該印刷電路板的模製區域上具有多數個凹陷或凸起，俾防止該封裝體在模製成形的過程後產生翹曲。

相關技藝之描述：

在近來的半導體積體電路裝置封裝體的高I/O接腳數目及小型化之發展下，係提出一種新的封裝技術，將該半導體積體電路裝置直接黏著在印刷電路板(PCB)上，而不需構建使用腳架之封裝組配體，該種將晶片直接黏著在印刷電路板上製成之半導體積體電路裝置封裝體，稱之為板上晶片(Chip-On-Board)封裝體。

記憶卡已經被發展出用於，例如儲存及／或記錄電子娛樂機器及數位照相機之文字、聲音、或靜態影像，以替代電腦硬碟，或是用於可攜帶式資料儲存及取回之機器；因為記憶卡通常係將多數個記憶晶片封裝到一單一的基卡上製造而成，所以能具有相當大的儲存容量。

記憶卡可包括小型卡、壓縮快閃記憶體及智慧媒體，在這之間，因為他們必需具有內建的控制器，所以小型卡及壓縮快閃記憶體具有高價位及龐大尺寸的缺點。

用於儲存數位訊號及包含有板上晶片封裝體之IC卡，譬如智慧媒體或SSFDC(固態軟碟卡)，具有一內

五、發明說明（二）

建的快閃記憶體晶片，係優於傳統的記憶卡，其具有小尺寸、關於密度具有同樣的接腳名稱之高擴充能力、以及良好的可攜帶性；智慧媒體係為一新的小尺寸卡，用於記錄或儲存數位娛樂機器或攜帶型電腦之文字、聲音或靜態影像，以及使用在插入式或移動式以儲存數位照相機之資料；再者，因為其比軟碟或用於磁帶之ID卡具有更大的容量且易於儲存及操作，所以希望能被擴充用於較大範圍的設備中。

參閱第1圖所示，係表示使用在板上晶片封裝體之傳統的印刷電路板，該第1圖係表示用於板上晶片封裝體之傳統印刷電路板的平面圖。

請參閱第1圖所示，該傳統印刷電路板10係形成一由玻離纖維環氧樹脂或BT樹脂所製成之薄板體11；電路圖案13係藉由銅箔形成在印刷電路板的上表面上以作為電子訊號的傳輸通路；以及印刷電路板的底面上亦提供有電路圖案以作為外部接點15（如第3圖所示）；在印刷電路板10之上表面上之該等電路圖案13係藉由在板體11內之該等通孔16與該等外部接點成電連接。

該等電路圖案13、該等外部接點15及該等通孔16之內壁面係披覆一層由譬如金(Au)所製成之導電鍍層，以防止氧化；一晶片結合區12亦形成在板體11的上表面上，該晶片結合區12係通常製成凹穴之形狀，以降低使用在印刷電路之封裝體的整體高度。

該印刷電路板10係通常製成如同傳統腳架長條板片之

五、發明說明(3)

長條板片形狀一般，各個印刷電路板10係藉由連結桿18與一導軌19相聯結在一起。

使用以上所述該印刷電路板10之傳統的板上晶片封裝體100，係表示於第2圖及第3圖中，該板上晶片封裝體100係包括有一半導體晶片20、一印刷電路板10、連結線22及封包體23；該晶片20係黏著在印刷電路板10上表面之晶片結合區12，及該晶片20係藉由金(Au)或鋁(Al)所製成之該等連結線22與該等電路圖案13成電連接；該等外部接點15係形成在印刷電路板10底面上以及藉由在內壁面鍍有導電材料之該等通孔16與上表面上之該等電路圖案成電連結；因此，該等藉由連結線22與晶片電連結之該等電路圖案13亦藉由該等通孔16與該等外部接點15電連接；該印刷電路板10之上表面係被譬如環氧樹脂之熱硬化型複合物（模製複合物）所包覆，以形成可防止外界環境應力之封包體23。

該傳統板上晶片封裝體之封包體23係凸起於印刷電路板之上表面，以及通常係藉由下注塑形製程所成型。

位於晶片結合區12上之晶片20係為一快閃記憶體晶片，具有4M、16M及32M之容量；因為該晶片20依據其容量大小而具有不同的尺寸，該晶片結合區12之大小係跟著變化，通常，記憶體的容量愈高，晶片愈大；例如，一4M快閃記憶體晶片的尺寸大約是 $116.1 \times 269.1 \text{ mil}^2$ ，16M快閃記憶體晶片的尺寸大約是 $196.5 \times 444.7 \text{ mil}^2$ ，及32M快閃記憶體晶片的尺寸大約是 $294.5 \times 514.7 \text{ mil}^2$

五、發明說明(4)

。

但是，不論該快閃記憶體晶片20的尺寸如何，該板上晶片封裝體所設之基卡的結構是相同的，該印刷電路板10的形狀及形態也應該相同。

該板上晶片封裝體在各快閃記憶體晶片之間具有相同的接腳名稱，以使其得到高的擴充能力，使數個分別具有不同記憶容量之快閃記憶體晶片能結合在同一個印刷電路板上。

因為不論結合在印刷電路上之晶片的尺寸如何，該等印刷電路板封裝體的都應該有相同的形狀，所以使用在形成印刷電路板封裝體之封包體的環氧樹脂的量，變成隨著晶片尺寸的變大而減少；具有4 M或32 M晶片之板上晶片封裝體，係結合最多量或最少量的樹脂以形成封包體，會產生封裝體的翹曲變形，而具有中等尺寸之16 M晶片之板上晶片封裝體，則較少產生翹曲。

所以，製模樹脂的量、印刷電路板的熱膨脹以及製模過程的其他條件應該要平衡，以防止板上晶片封裝體之翹曲失敗；然而，防止該種翹曲變形卻不容易，因為該封包體具有相同的形態，然而在封包體之內的晶片則具有不同的尺寸，及該封包體包含有不同的樹脂量。

具有4 M快閃記憶體晶片之板上晶片封裝體通常會產生翹曲失敗，其中該印刷電路板的兩端會向上彎曲，而形成該封包體之中間部位會向下彎曲；相反地，包含32 M快閃記憶體晶片之板上晶片封裝體會產生翹曲失敗，其中

五、發明說明(5)

該印刷電路板的兩端會向下彎曲，而中間部位會向上彎曲。

發明之摘要：

是以，本發明之目的係提供一用於板上晶片封裝體之印刷電路板以及使用該印刷電路板之板上晶片封裝體，以防止板上晶片封裝體的翹曲失敗。

依據本發明之特徵，係提供一用於板上晶片封裝體之印刷電路板，該印刷電路板之上表面上具有多數個凹陷部或凸起部，該處係結合一半導體裝置及形成一覆蓋它之封包體，所以用於形成封包體之製模數脂的量能夠減少或增加，以防止板上晶片封裝體的翹曲變形。

依據本發明之另一特徵，係提供一用於製造板上晶片封裝體之印刷電路板，該印刷電路板包括有：

一板體，係具有上表面及底面；

一晶片結合區，係位於上表面上，在該處將結合一半導體裝置；

電路圖案，係形成在板體之晶片結合區以外的上表面上，且將與半導體裝置電連接；

外部接點，供與外部電氣裝置成電連接，該等外部接點係形成在板體的底面上；

通孔，係貫穿板體及使該等電路與該等外部接點成電連接；及

多數個凸起部或凹陷部，係形成在晶片結合區以外的板體上。

五、發明說明(6)

依據本發明之另一特徵，係提供一種板上晶片封裝體，係包括有：

一半導體裝置，在其一表面上具有多數個連接墊；

一印刷電路板，包括有：(A)一板體，係具有上表面及底面；(B)一晶片結合區，係位於上表面上，在該處將結合一半導體裝置；(C)電路圖案，係形成在板體之晶片結合區以外的上表面上，且將與半導體裝置電連接；(D)外部接點，供與外部電氣裝置成電連接，該等外部接點係形成在板體的底面上；(E)通孔，係貫穿板體及使電路圖案與外部接點成電連接；及(F)多數個凸起部或凹陷部，係形成在晶片結合區以外的板體上；

連接線，係用於分別電連接該等連接墊至個別的相對應電路圖案；及

一封包體，供覆蓋該半導體裝置、該等連接線、該等電路圖案及該等凸起部。

圖式之簡單描述：

藉由以下的詳細描述與配合圖示說明，將會了解本發明上述之特徵及功效，其中同樣的參考標號係表示同樣的結構元件，以及其中：

第1圖所示係傳統用於板上晶片封裝體之印刷電路板之平面圖；

第2圖所示係使用第1圖所示印刷電路板之傳統板上晶片封裝體之部份剖面圖；

第3圖所示係沿第2圖之剖面線3-3所截取之剖面圖

五、發明說明(7)

;

第4圖所示係本發明用於板上晶片封裝體之印刷電路板的一實施例，該電路板之上表面具有凸起部；

第5圖所示係第4圖之電路板凸起部之放大圖；

第6圖所示係本發明用於板上晶片封裝體之印刷電路板的底面平面圖；

第7圖所示係使用第4圖至第6圖所述之印刷電路板之板上晶片封裝體的部份剖面圖；

第8圖所示係沿第7圖之剖面線8-8所截取之剖面圖；

第9圖所示係本發明用於板上晶片封裝體之印刷電路板的另一實施例，該電路板之上表面具有凹陷部；

第10圖所示係第9圖之電路板凹陷部之放大圖；

第11圖所示係使用第9圖至第10圖所述之印刷電路板之板上晶片封裝體的剖面圖；及

第12圖所示係沿第11圖之剖面線12-12所截取之剖面圖；

本發明之詳細描述：

本發明現在將參考附圖更詳細的敘述如下。

第4圖係描述本發明用於板上晶片封裝體之印刷電路板的一實施例，該電路板之上表面上具有多數個堤形形態之凸起部；第5圖所示係第4圖內之電路板上之堤形的放大圖；及第6圖所示係本發明用於板上晶片封裝體之印刷電路板的底面平面圖。

五、發明說明(8)

請參考第4圖至第6圖，本發明之印刷電路板30係包括一具有上表面、底面及其他組成之板體31，於是該上表面提供一晶片結合區32及電路圖案33，及在底面上提供有外部接點35；電連接該等電路圖案至該等外部接點之通孔36，係設在沿著該板體31的周緣上；特別地，在板體31的上表面設有若干凸起部，其會在以下更詳細地解說。

該晶片結合區32係為一個安裝半導體裝置的區域，並且為了要降低封裝體的整體高度通常係處理成一個凹穴，該凹穴係在板體31的上表面下沉一預定的深度，並且通常藉由銑製的製程所成形；該等電路圖案33係電連接該半導體裝置並且作為電訊號之通路，其形成通常係藉由在板體31之上表面貼附銅箔然後經過光蝕刻所完成。

在板體31之底面上所形成之該等外部接點35將會和譬如外部接頭等之外部電氣裝置相電連接，該印刷電路板30之底面的圖樣係如第6圖所示；在板體31底面上之該等外部接點35係藉由沿著板體31周緣所提供的該等通孔36分別與個別的相對應電路圖案33電連接；於是，電路訊號之傳遞係從半導體晶片（圖未示）或相反地從外部接頭（圖未示）經過該等電路33、該等通孔36及該等外部接點35。

該等電路圖案33及該等外部接點35係披覆一譬如金（Au）或鎳（Ni）之導電材料的鍍層以防止其氧化。

為了封裝製程的自動化，該印刷電路板30係製成長條板片的形態，就如同使用在傳統塑膠半導體封裝製造中之腳架長條板片，因此，多數個個別的印刷電路板30係藉由

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(9)

導軌39連接在一起；一個長條板片係包括有一對導軌39，具有譬如六個之多數個印刷電路板30，及該導軌39係設有供做指示及移動用的孔洞。

本發明之特徵，係該板體31之上表面上提供有多數個凸起部34，更詳而言之，該等凸起部34係形成在除了晶片結合區32及電路圖案以外的上表面上，與該等凸起部係位於封裝體之封包體的裡面，譬如在圖示之虛線37的區域之內。

該等凸起部34係藉由譬如光接合樹脂(PSR)或熱塑性環氧樹脂等之電氣絕緣樹脂，利用網版印刷而形成，或者是其亦可在板體31的製造過程中形成為板體31整體的一部分。

具有該等凸起部34之印刷電路板30係使用於製造包含有小尺寸半導體裝置之板上晶片封裝體，例如4M快閃記憶晶片。

具有上述印刷電路板30之板上晶片封裝體200請參考第7圖及第8圖所示，該板上晶片封裝體200具有一半導體裝置40、一印刷電路板30、一連接線42及一封包體43，該半導體裝置40係藉由一黏著物45貼附在板體31上表面上之晶片結合區32，該半導體裝置40之該等連接墊41係藉由該等連接線42分別與印刷電路板30上個別的相對應電路圖案33成電連接；該印刷電路板之底面上具有該等外部接點35，其係藉由內壁面覆蓋有導電材料鍍層之該等通孔36與該等電路圖案33成電連接；因此，該等電路圖案33不只

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(10)

是藉由該等連接線42與半導體裝置40成電連接，並且藉由該等通孔36與該等外部接點35電連接；一種由譬如環氧樹脂等之熱固性樹脂所製成的封包體43，係成型在板體31的上表面上，俾以包覆該半導體裝置40、該等電路33、該等連接線42以及該等凸起部34。

具有該等凸起部34之印刷電路板30係用於製造具有較小尺寸的板上晶片封裝體，例如4M快閃記憶晶片。

這些板上晶片封裝體200的元件係在長條板片狀的印刷電路板上成型，換而言之，就如半導體裝置傳統的塑膠封裝體所通用的組裝製程一般，依舊進行該晶片的黏著、線的連接及封包的製程，在封包的製成之後，個別的印刷電路板30再從板體31的連結桿38（第4圖所示）處切斷，和長條板片分離，以得到一板上晶片封裝體200。

本發明之該等凸起部34係提供在封包體的邊界及晶片結合區32之間，該製模樹脂的量比沒有提供該等凸起部時的量更為減少。

上述之板上晶片封裝體200將會結合在一基卡上，以製造一智慧媒體；為了此一目的，該板上晶片封裝體係結合在一基卡上以使晶片面對基卡並且露出印刷電路板30的底面，因此，該智慧媒體能夠藉由印刷電路板30底面上的該等外部接點35與外部電氣裝置電連接。

本發明另一較佳實施例之印刷電路板50，如第9圖及第10圖所示，該印刷電路板50係用於製造具有較大尺寸晶片之板上晶片封裝體，然而第4圖中所示之印刷電路

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(11)

板30係用於具有較小尺寸之板上晶片封裝體；該印刷電路板50係在上表面提供有譬如槽或溝之凹陷部54，該晶片結合區52及該等電路圖案53亦提供在印刷電路板50的上表面上；該等外部接點55（如第12圖所示）係提供在板體51的底面上，並且藉由貫穿板體51之該等通孔56與板體上表面上之該等電路圖案53成電連接；該等凹陷部54係提供在除了形成該等電路圖案53之區域以外的封包體邊界57及晶片結合區52之間。

該等凹陷部54係能夠由譬如用成型晶片結合區52之凹陷製程所成型，因此，該板體51的上表面係利用銑製來形成該等凹陷部54。

使用第9圖及第10圖中所示之印刷電路板50的板上晶片封裝體300，係如第11圖及第12圖所示，其構造除了以該等凹陷部54取代該等凸起部34並且填入樹脂之外，其餘的與第7圖中的板上晶片封裝體200相同。

於是，因為當一個譬如32M快閃記憶體之大尺寸的半導體裝置60黏著在晶片結合區52上時，形成封包體63之製模樹脂的量已減少，該等凹陷部54能夠補償製模樹脂使用量的減少。

當第7圖所示之板上晶片封裝體200與第11圖中之板上晶片封裝體300相比較時，他們具有相同的外觀形態，例如相同的外部接點35、55之接腳名稱及相同的封包體43、63形狀；同時，他們彼此不同的是，該板上晶片封裝體200包含一較小的半導體裝置40（4M快閃記憶體）及

五、發明說明(12)

該印刷電路板30提供有該等凸起部34，而該板上晶片封裝體300則包含較大的半導體裝置60(32M快閃記憶體)及該印刷電路板50提供有該等凹陷部54；再者，第7圖中之晶片結合區32比第11圖中之晶片結合區52為小。

本發明在上述所描述的，係藉由在印刷電路板上表面之半導體裝置結合處及封包體覆蓋處提供該等凹陷部或該等凸起部，讓使用在形成封包體之製模樹脂的量能夠減少或增加，以防止該板上晶片封裝體產生翹曲。

本發明以上所揭露的僅為本發明之較佳實施例而已，但是應該說明的是對熟悉該項技藝之人仕在本發明之精神與範圍內所為之不同的變化及修改都應該包含在本發明之申請專利範圍內。

圖號對照表：

10 印刷電路板	11 板體
12 晶片結合區	13 電路圖案
15 外部接點	16 通孔
18 連結樑	19 導軌
100 板上晶片封裝體	20 半導體晶片
22 連結線	23 封包體
30 印刷電路板	31 板體
32 晶片結合區	33 電路圖案
34 凸起部	35 外部接點
36 通孔	37 虛線

五、發明說明(13)

- | | |
|-------------|-------------|
| 38 連結桿 | 39 導軌 |
| 200 板上晶片封裝體 | 40 半導體裝置 |
| 41 連接墊 | 42 連接線 |
| 42 連接線 | 43 封包體 |
| 45 黏著物 | 50 印刷電路板 |
| 51 板體 | 52 晶片結合區 |
| 53 電路圖案 | 54 凹陷部 |
| 55 外部接點 | 56 通孔 |
| 57 封包體邊界 | 300 板上晶片封裝體 |
| 60 半導體裝置 | 63 封包體 |

(請先閱讀背面之注意事項再填寫本頁)

訂

四、中文發明摘要 (發明之名稱：

印刷電路板及使用該電路板的板上晶片封裝體

一種用於板上晶片封裝體之印刷電路板以及提供一種使用該印刷電路板之板上晶片封裝體，以防止板上晶片封裝體的翹曲失敗；該印刷電路板之上表面上具有凹陷部或凸起部，該處係供安裝一半導體裝置及形成一覆蓋它之封包體，所以用於形成封包體之製模樹脂的量能夠減少或增加，以防止板上晶片封裝體的翹曲變形。

英文發明摘要 (發明之名稱：PRINTED CIRCUIT BOARD AND CHIP-ON-BOARD PACKAGES USING THE SAME)

A printed circuit board for use in COB packages, which allows a prevention of warpage failures of the COB packages, and the COB packages using the same are provided. The printed circuit board has concavity or convexity parts on its upper surface, where a semiconductor device is mounted and an encapsulant covering it is formed, so that the amount of the molding resin used for forming the encapsulant can be decreased or increased to prevent the warpage of the COB packages.

六、申請專利範圍

1. 一種製造板上晶片封裝體之印刷電路板，該印刷電路板係包括有：
 - 一板體，係具有上表面及底面；
 - 一晶片結合區，係位於上表面上，在該處將結合一半導體裝置；
 - 電路圖案，係形成在板體之晶片結合區以外的上表面上，且將與半導體裝置電連接；
 - 外部接點，供與外部電氣裝置成電連接，該等外部接點係形成在板體的底面上；
 - 通孔，係貫穿板體及使該等電路圖案與外部接點成電連接；及
 - 多數個凸起部，係形成在晶片結合區以外的板體上，以調整使用在板體上表面之封包體的製模樹脂的量。
2. 如申請專利範圍第1項所述之印刷電路板，其中該等凸起部係形成在電路圖案及晶片結合區以外之板體上表面上，及位於封包體之內。
3. 如申請專利範圍第1項所述之印刷電路板，其中該等凸起部係利用網版印刷將電氣絕緣樹脂印在板體的上表面上而形成。
4. 如申請專利範圍第2項所述之印刷電路板，其中該等凸起部係利用網版印刷將電氣絕緣樹脂印在板體的上表面上而形成。
5. 如申請專利範圍第1項所述之印刷電路板，其中該等凸起部係以凹陷部取代之。

六、申請專利範圍

- 6.如申請專利範圍第5項所述之印刷電路板，其中該等凹陷部係形成在電路圖案及晶片結合區以外之板體上表面上，及位於封包體之內。
- 7.如申請專利範圍第5項所述之印刷電路板，其中該等凹陷部係以銑製成形。
- 8.如申請專利範圍第6項所述之印刷電路板，其中該等凹陷部係以銑製成形。
- 9.一種板上晶片封裝體，係包括有：
 - 一半導體裝置，在其一表面上具有多數個連接墊；
 - 一印刷電路板，包括有：(A)一板體，係具有上表面及底面；(B)一晶片結合區，係位於上表面上，在該處將結合一半導體裝置；(C)電路圖案，係形成在板體之晶片結合區以外的上表面上，且將與半導體裝置電連接；(D)外部接點，供與外部電氣裝置成電連接，該等外部接點係形成在板體的底面上；(E)通孔，係貫穿板體及使電路圖案與外部接點成電連接；及(F)多數個凸起部，係形成在晶片結合區以外的板體上；
 - 連接線，係用於分別電連接該等連接墊至個別的相對應電路圖案；及
 - 一封包體，供覆蓋該半導體裝置、該等連接線、該等電路圖案及該等凸起部。
- 10.如申請專利範圍第9項所述之板上晶片封裝體，其中該等凸起部係形成在電路圖案及晶片結合區以外之板體上表面上。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

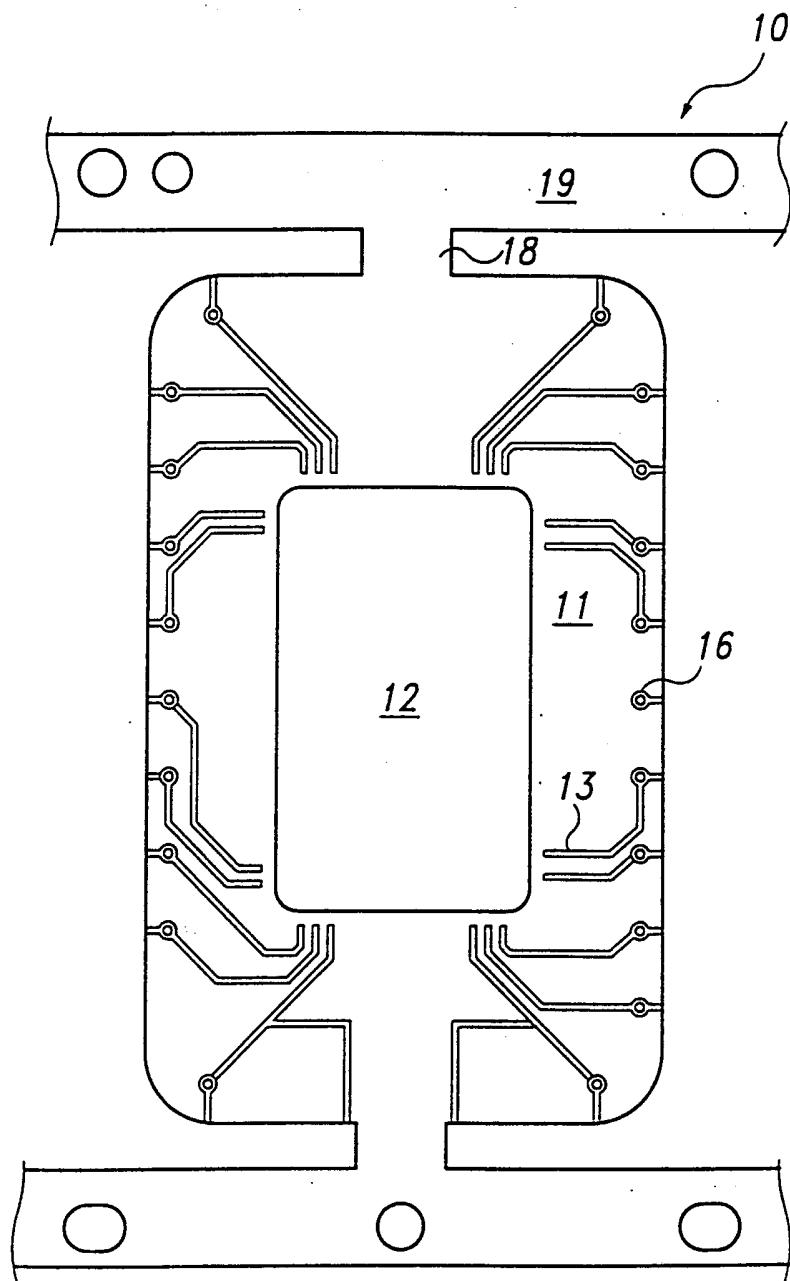
裝

六、申請專利範圍

- 11.如申請專利範圍第9項所述之板上晶片封裝體，其中該半導體裝置係為一個4 M快閃記憶體晶片。
- 12.如申請專利範圍第9項所述之板上晶片封裝體，其中該等凸起部係利用網版印刷將電氣絕緣樹脂印在板體的上表面上而形成。
- 13.如申請專利範圍第10項所述之板上晶片封裝體，其中該等凸起部係利用網版印刷將電氣絕緣樹脂印在板體的上表面上而形成。
- 14.如申請專利範圍第11項所述之板上晶片封裝體，其中該等凸起部係利用網版印刷將電氣絕緣樹脂印在板體的上表面上而形成。
- 15.如申請專利範圍第9項所述之板上晶片封裝體，其中該等凸起部係以凹陷部取代之。
- 16.如申請專利範圍第15項所述之板上晶片封裝體，其中該等凹陷部係形成在電路圖案及晶片結合區以外之板體上表面上。
- 17.如申請專利範圍第15項所述之板上晶片封裝體，其中該封包體係以由熱固性樹脂所製成。
- 18.如申請專利範圍第17項所述之板上晶片封裝體，其中該樹脂係填入該等凹陷部。
- 19.如申請專利範圍第15項所述之板上晶片封裝體，其中該半導體裝置係為一個32 M快閃記憶體晶片。
- 20.如申請專利範圍第15項所述之板上晶片封裝體，其中該等凹陷部係以銑製成形。

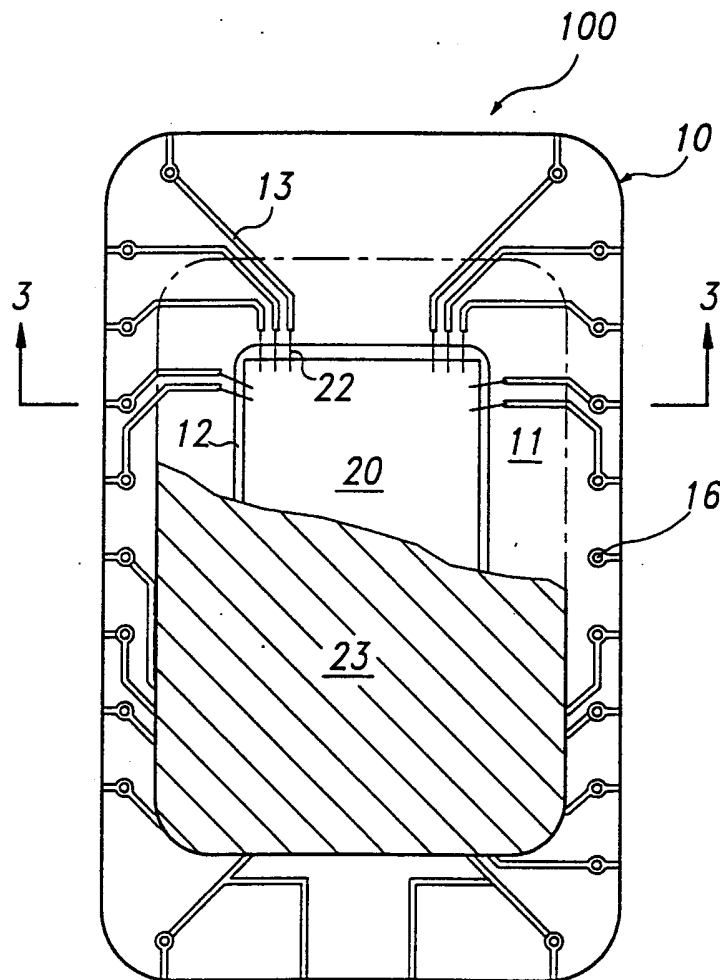
第 1 圖

習知技術



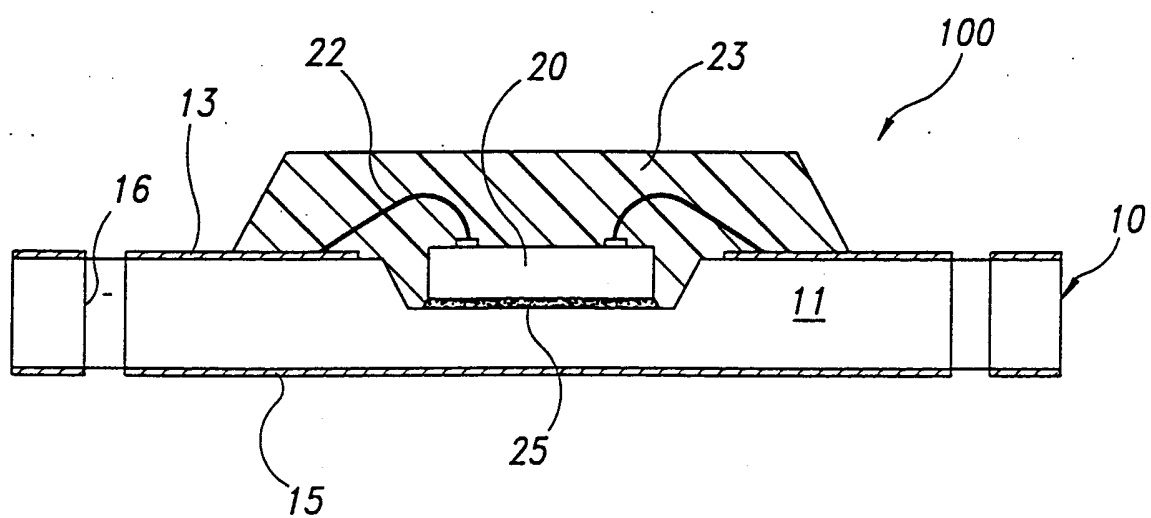
第 2 圖

習知技術

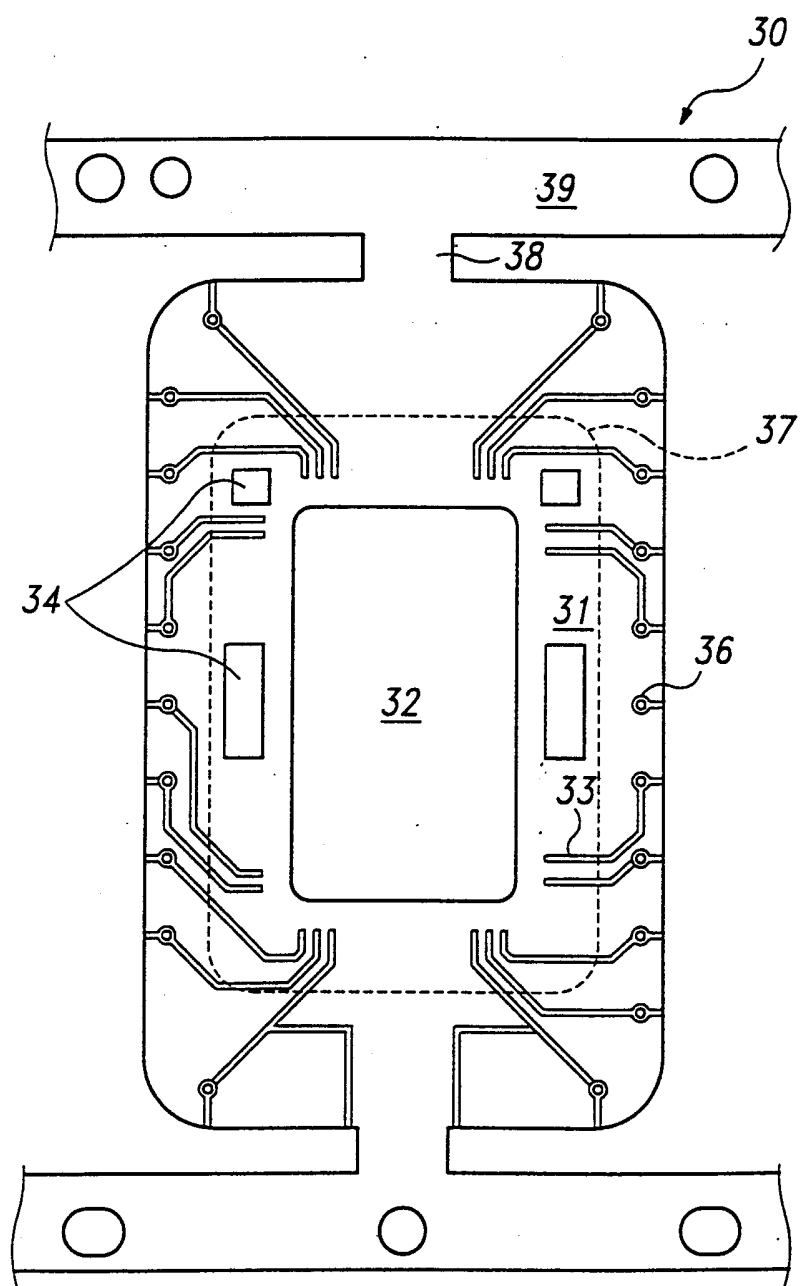


第 3 圖

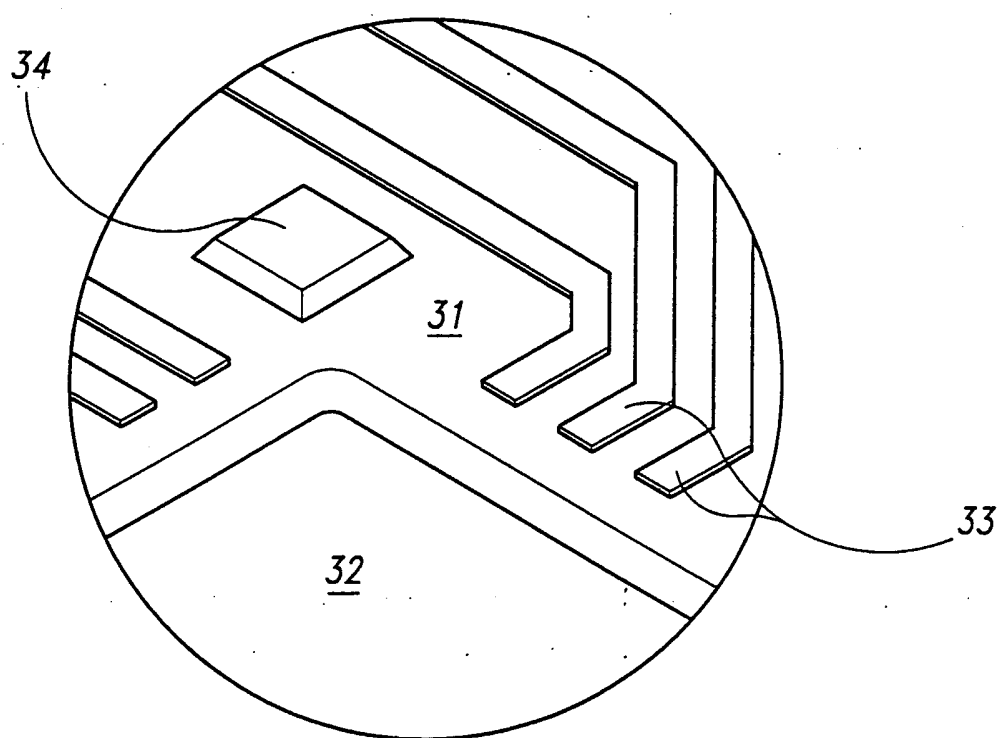
習知技術



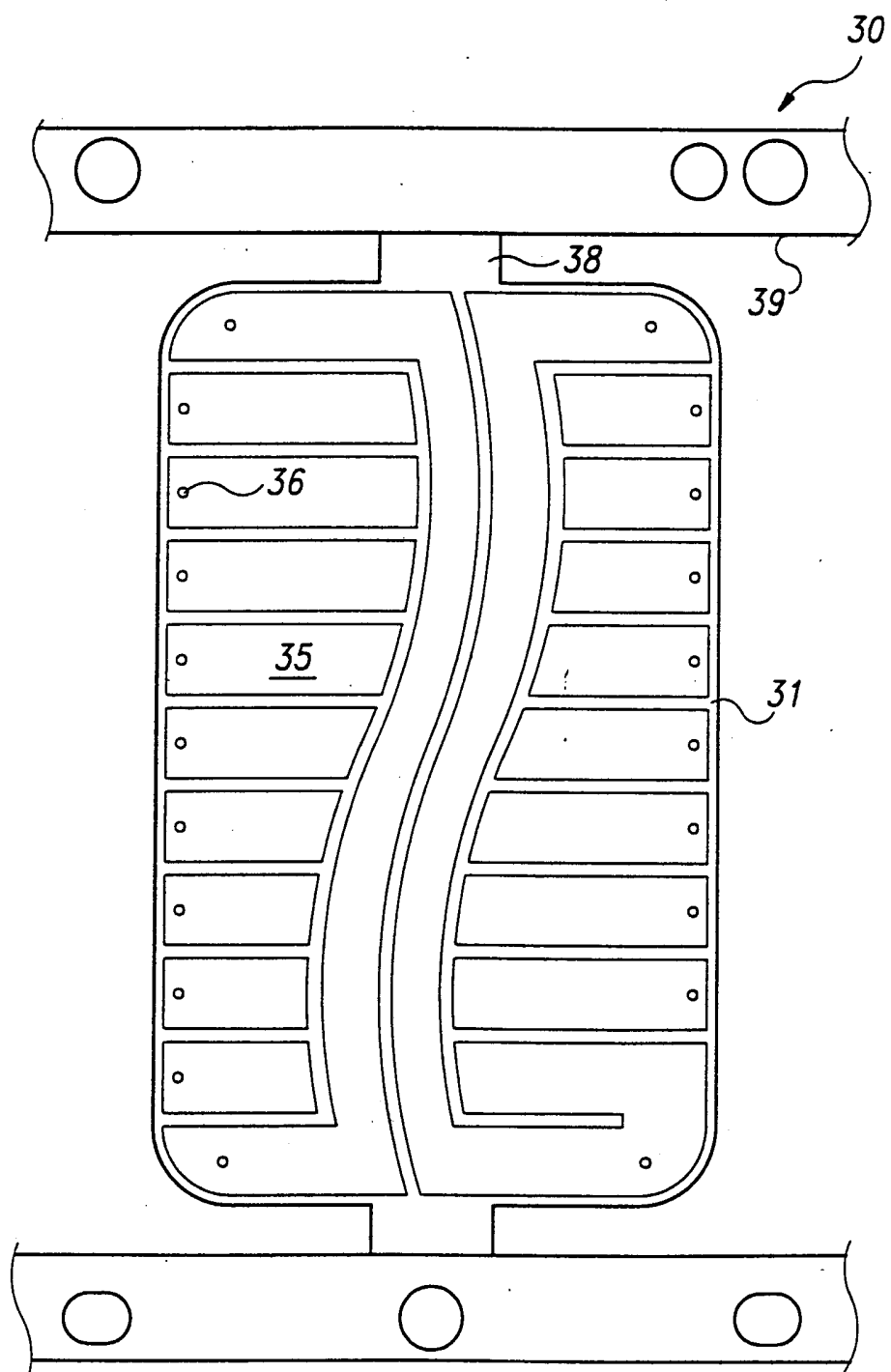
第 4 圖



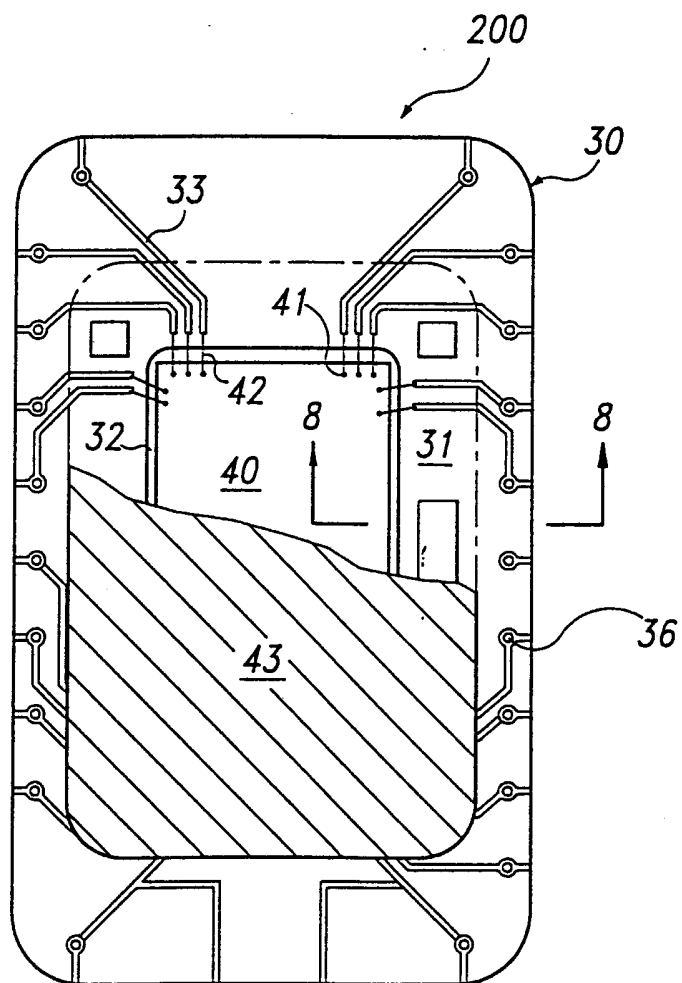
第 5 圖



第 6 圖

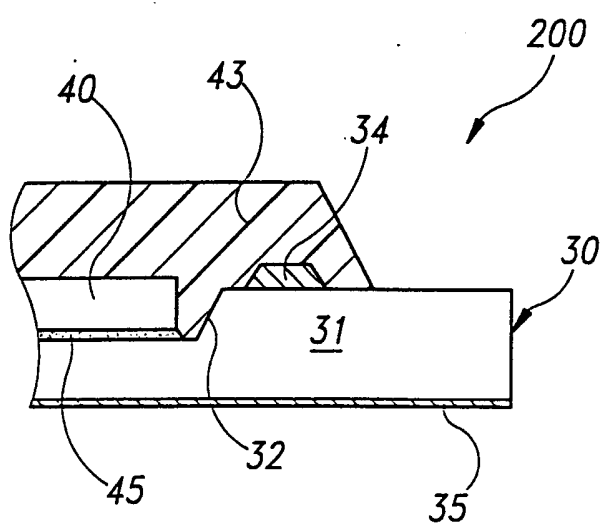


第 7 圖



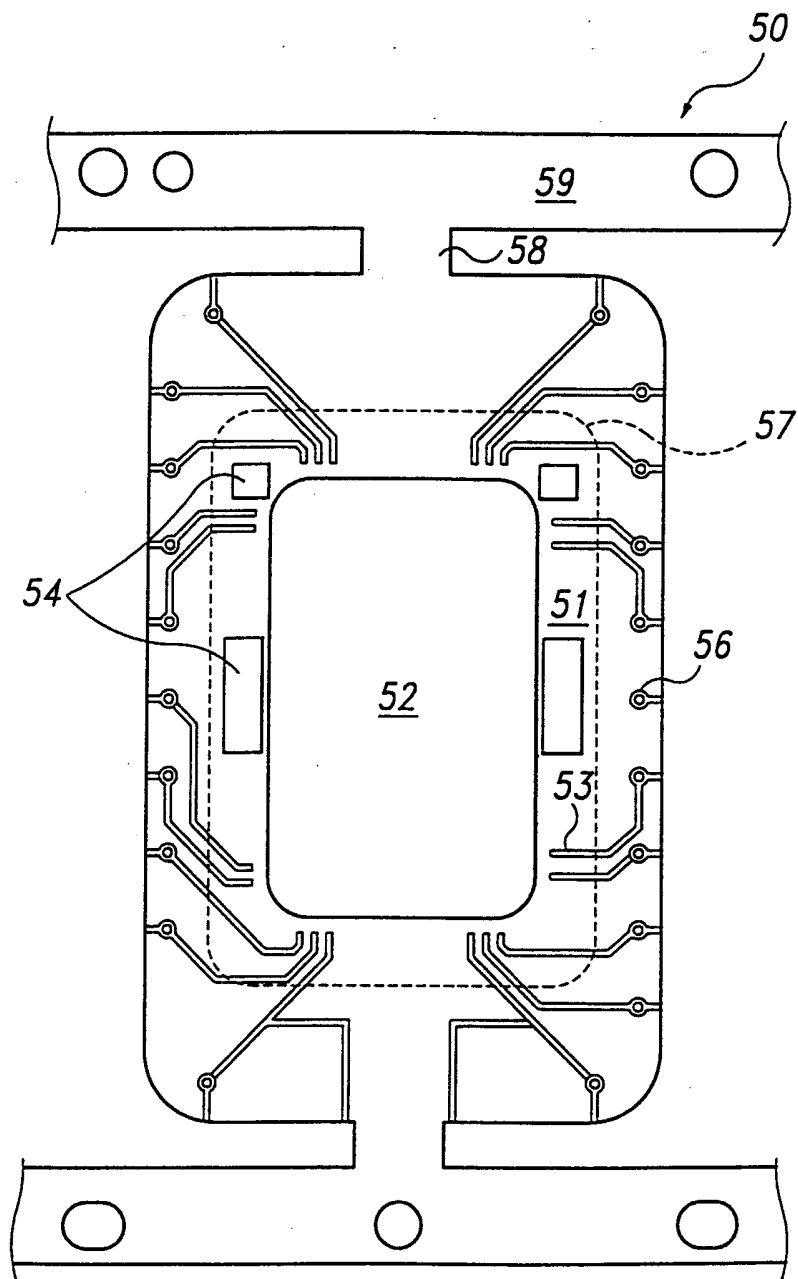
390000

第 8 圖



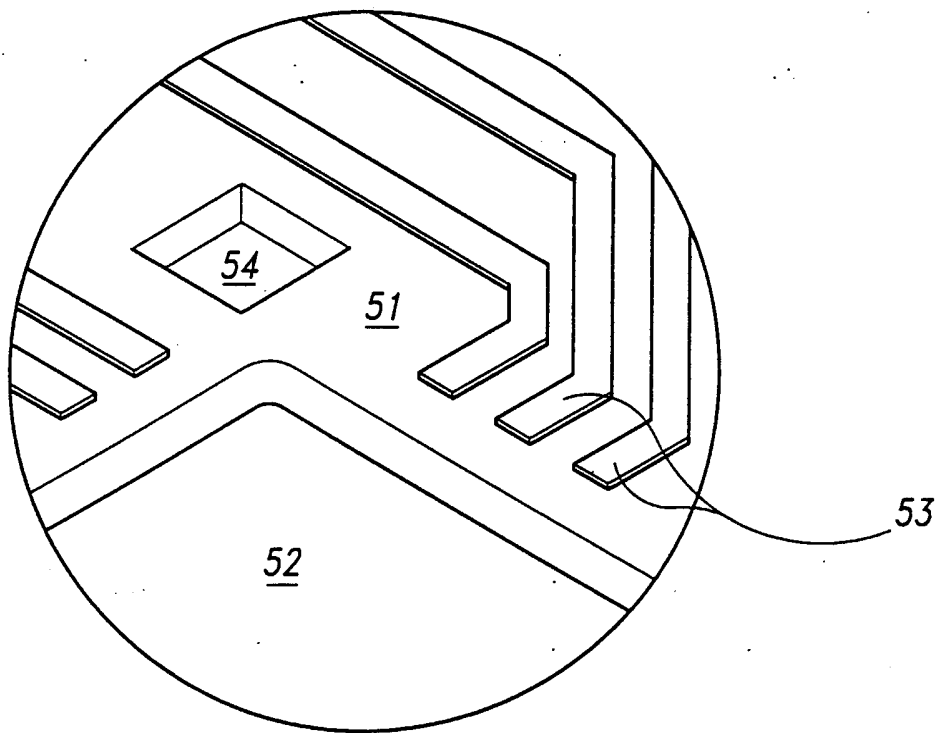
390000

第 9 圖

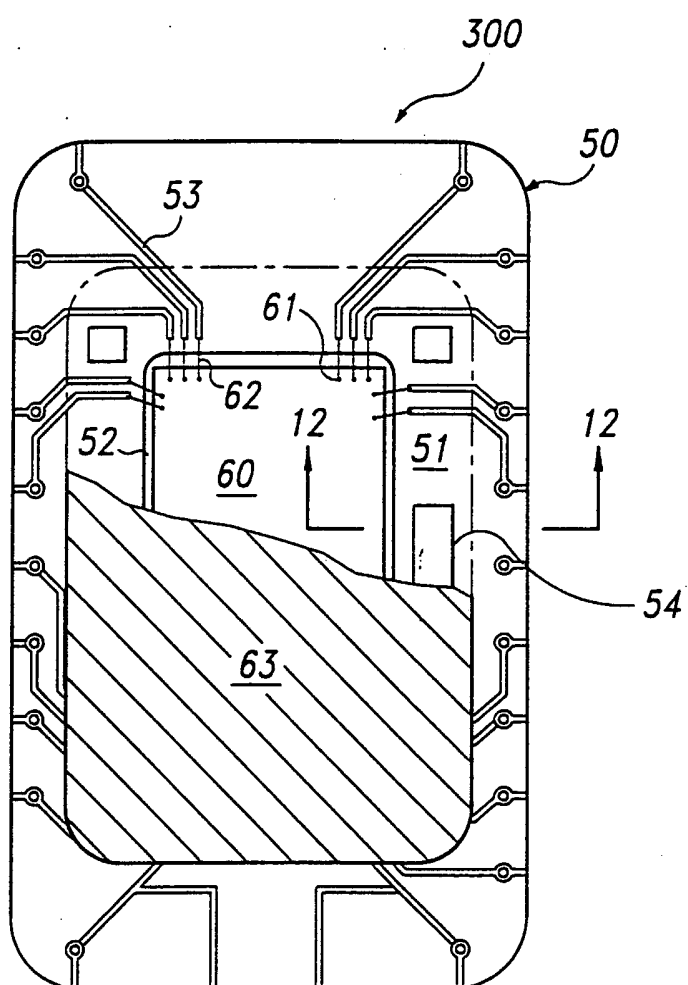


390000

第 10 圖



第 11 圖



390000

第 12 圖

