(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3700187号
(P3700187)
(45)発行日　平成17年9月28日(2005.9.28)　(24)登録日　平成17年7月22日(2005.7.22)

(51)Int.Cl.[7]　F I
H04N　5/335　H04N　5/335　Q

請求項の数 6　(全 10 頁)

(21)出願番号　特願平6-245154
(22)出願日　平成6年10月11日(1994.10.11)
(65)公開番号　特開平8-111820
(43)公開日　平成8年4月30日(1996.4.30)
審査請求日　平成12年7月19日(2000.7.19)

前置審査

(73)特許権者　000002185
ソニー株式会社
東京都品川区北品川６丁目７番３５号
(74)代理人　100086298
弁理士　船橋　國則
(72)発明者　森　浩史
東京都品川区北品川６丁目７番３５号　ソニー株式会社内

審査官　松田　岳士

(56)参考文献　特開平０４－００６９６５（ＪＰ，Ａ）
特開平０５－０５６３３４（ＪＰ，Ａ）
特開平０７－２２６８８５（ＪＰ，Ａ）
実開平０１－１２２６７８（ＪＰ，Ｕ）
最終頁に続く

(54)【発明の名称】タイミング発生回路、この回路を用いた固体撮像装置及びこの装置を搭載したビデオカメラ、並びに露光時間制御方法

(57)【特許請求の範囲】

【請求項１】

電子シャッタ機能を有する固体撮像素子を駆動するために、前記固体撮像素子の出力信号レベルに基づいてシャッタパルスを発生するタイミング発生回路であって、

前記固体撮像素子の出力に基づく検波電圧が入力され、当該検波電圧を互いに異なる第１,第２の基準電圧と比較する２つのコンパレータと、

前記２つのコンパレータの各比較出力に基づいてシャッタスピードデータを設定するシャッタスピードデータ設定手段と、

室内光源の発光周波数に対応して予め設定されたリミッタデータを発生するリミッタデータ発生手段と、

前記シャッタスピードデータと前記リミッタデータとを比較し、前記シャッタスピードデータが前記リミッタデータよりも大なるとき前記シャッタスピードデータを、前記シャッタスピードデータが前記リミッタデータ以下のとき前記リミッタデータをそれぞれ選択するデータ選択手段と、

前記データ選択手段にて選択された前記シャッタスピードデータ又は前記リミッタデータに対応したシャッタパルスを生成するシャッタパルス生成手段とを備えたことを特徴とするタイミング発生回路。

【請求項２】

前記データ選択手段は、リミッタモード指定時にのみ前記シャッタスピードデータ又は前記リミッタデータの選択を行い、通常動作モード時には常時前記シャッタスピードデー

タを選択することを特徴とする請求項１記載のタイミング発生回路。
【請求項３】
前記データ選択手段にて選択された前記シャッタスピードデータ又は前記リミッタデータを保持するフリップフロップを有することを特徴とする請求項１記載のタイミング発生回路。
【請求項４】
電子シャッタ機能を有する固体撮像素子と、
前記固体撮像素子の出力に基づく検波電圧が入力され、当該検波電圧を互いに異なる第１,第２の基準電圧と比較する２つのコンパレータと、
前記２つのコンパレータの各比較出力に基づいてシャッタスピードデータを設定するシャッタスピードデータ設定手段と、
室内光源の発光周波数に対応して予め設定されたリミッタデータを発生するリミッタデータ発生手段と、
前記シャッタスピードデータと前記リミッタデータとを比較し、前記シャッタスピードデータが前記リミッタデータよりも大なるとき前記シャッタスピードデータを、前記シャッタスピードデータが前記リミッタデータ以下のとき前記リミッタデータをそれぞれ選択するデータ選択手段と、
前記データ選択手段にて選択された前記シャッタスピードデータ又は前記リミッタデータに対応したシャッタパルスを生成するシャッタパルス生成手段とを備え、
前記シャッタパルス生成手段で生成される前記シャッタパルスによって前記固体撮像素子を駆動することを特徴とする固体撮像装置。
【請求項５】
電子シャッタ機能を有する固体撮像素子と、
前記固体撮像素子の出力に基づく検波電圧が入力され、当該検波電圧を互いに異なる第１,第２の基準電圧と比較する２つのコンパレータと、
前記２つのコンパレータの各比較出力に基づいてシャッタスピードデータを設定するシャッタスピードデータ設定手段と、
室内光源の発光周波数に対応して予め設定されたリミッタデータを発生するリミッタデータ発生手段と、
前記シャッタスピードデータと前記リミッタデータとを比較し、前記シャッタスピードデータが前記リミッタデータよりも大なるとき前記シャッタスピードデータを、前記シャッタスピードデータが前記リミッタデータ以下のとき前記リミッタデータをそれぞれ選択するデータ選択手段と、
前記データ選択手段にて選択された前記シャッタスピードデータ又は前記リミッタデータに対応したシャッタパルスを生成するシャッタパルス生成手段とを備え、
前記シャッタパルス生成手段で生成される前記シャッタパルスによって前記固体撮像素子を駆動する固体撮像装置と、
前記固体撮像素子の撮像領域に対して入射光を導く光学系とを備えたことを特徴とするビデオカメラ。
【請求項６】
シャッタスピードデータを設定するステップと、
光源の発光周波数に対応して設定されたリミッタデータを発生するステップと、
前記シャッタスピードデータと前記リミッタデータとの比較結果に応じて前記シャッタスピードデータと前記リミッタデータのうちの一方を選択する選択ステップと、
前記選択ステップで選択した前記一方のデータに基づいてシャッタパルスを発生するステップとを有することを特徴とする露光時間の制御方法。
【発明の詳細な説明】
【０００１】
【産業上の利用分野】
本発明は、電子シャッタ機能を有する固体撮像素子を駆動するためのタイミング発生回路

、この回路を用いた固体撮像装置及びこの装置を搭載したビデオカメラ、並びに露光時間制御方法に関し、特に固体撮像素子の出力信号レベルに基づいてシャッタパルスを発生するタイミング発生回路、この回路を用いた固体撮像装置及びこの装置を搭載したビデオカメラ、並びに露光時間制御方法に関する。

【０００２】

【従来の技術】

固体撮像素子には、センサ部における信号電荷の蓄積時間（露光時間）の制御が可能ないわゆる電子シャッタ機能を有するものがある。その基本原理は、センサ部において信号電荷（光電荷）の読み出しを行う直前の所望期間だけ電荷蓄積を行い、それ以前の信号電荷を別の場所（例えば、基板）に掃き出してしまうというものである。そのタイミングチャートを図４に示す。垂直同期信号ＶＤに同期したタイミングで信号電荷をセンサ部から垂直転送レジスタに読み出すが、その読み出しタイミングから遡ったある時期（露光タイミング）に、それ以前にセンサ部に蓄積された信号電荷を掃き出すパルスを与える。この露光タイミングから読み出しタイミングまでの期間が露光期間（露光時間）となる。

【０００３】

ところで、固体撮像装置において、その機能の一つとして、ＣＣＤ固体撮像素子の電子シャッタ機能を利用して露光制御を行ういわゆる電子アイリスシステムが知られている。この電子アイリスシステムでは、被写体の明るさに応じてシャッタスピード（露光時間）が変化し、明るい場合にはシャッタスピードが速くなり、反対に暗い場合にはシャッタスピードが遅くなるように制御がかかる。このシャッタスピードの制御は、センサ部に蓄積された信号電荷を例えば基板に掃き出すために基板に印加するパルス（以下、シャッタパルスと称する）の発生タイミングによって行われる。

【０００４】

このシャッタパルスを発生するタイミング発生回路の従来例を図５に示す。このタイミング発生回路は、基本的に、ＣＣＤ固体撮像素子の出力信号を時間的に積分することによって得られる検波電圧に基づくタイミングでシャッタパルスを発生するものである。図５において、ＣＣＤ出力に基づく検波電圧は、互いに異なる基準電圧Ｅ１，Ｅ２（Ｅ１＞Ｅ２）を有する２つのコンパレータ５１，５２の比較入力となる。コンパレータ５１，５２の各比較出力は、デコーダ５３に供給される。

【０００５】

デコーダ５３は、コンパレータ５１，５２の各比較出力に基づいてシャッタスピードのアップ／ダウン／ホールドを指定するデータを加算／減算器５４に与える。加算／減算器５４は、デコーダ５３からのデータに応じてシャッタスピードデータを１ステップアップ、ダウンまたはホールドする。このシャッタスピードデータは、フリップフロップ（Ｆ．Ｆ．）５５にロードされる。最終段のシャッタパルス生成回路５６は、フリップフロップ５５に保持されたシャッタスピードデータに対応したタイミングでシャッタパルスを発生する。

【０００６】

次に、上記構成の従来のタイミング発生回路の回路動作について説明する。ＣＣＤ固体撮像素子の出力信号を時間的に積分して得られる検波電圧は、コンパレータ５１，５２で２つの基準電圧Ｅ１，Ｅ２と比較される。この比較結果を受けるデコーダ５３は、検波電圧が２つの基準電圧Ｅ１，Ｅ２の間にあるときはシャッタスピードをホールド、上側の基準電圧Ｅ１よりも高いときはアップ、下側の基準電圧Ｅ２よりも低いときはダウンさせるようなデータを加算／減算器５４に対して出力する。

【０００７】

加算／減算器５４は、デコーダ５３から受けたデータに応じて現状のシャッタスピードデータに±０／＋１／－１の演算を行う。この演算によって更新された新たなシャッタスピードデータは、フリップフロップ５５でラッチされる。シャッタパルス生成回路５６は、そのシャッタスピードデータに応じたシャッタパルスを発生し、ＣＣＤ固体撮像素子の露光時間を制御する。この一連の動作は、通常ある周期毎に行われ、検波電圧が２つの基準

電圧Ｅ１，Ｅ２の間に入るまで１ステップずつ続けられる。

【０００８】

シャッタスピードデータによって選択されるシャッタスピードは、図６（ａ）に示すように何通りかが準備されている。そして、被写体が明るい場合には、図６（ｂ）に示すように高速側のシャッタスピードが、被写体が暗い場合には、図６（ｃ）に示すように低速側のシャッタスピードがそれぞれ最終的に選択されることになる。

【０００９】

【発明が解決しようとする課題】

しかしながら、上記構成の従来のタイミング発生回路においては、低照度の状態では無条件に最低速のシャッタスピードが、即ちＮＴＳＣ／ＥＩＡでは１／６０秒、ＰＡＬ／ＣＣＩＲでは１／５０秒が選択されることになるため、仮にＥＩＡの固体撮像装置を発光周期が１／１００Ｈｚの蛍光燈の下で動作させた場合には、図７に示すように、２０Ｈｚのフリッカが発生することになる。すなわち、蛍光燈の発光周期は１０msec.であり、６０Ｈｚの露光動作の１周期は１６．７msec.である。これらの最小公倍数は５０msec.となり、３回の露光動作で両者の関係は元に戻る。したがって、露光期間の種類としては３種類となり、これらの間でＣＣＤ固体撮像素子の出力信号レベルが異なることが、２０Ｈｚのフリッカ発生の原因となっている。

【００１０】

このフリッカを抑圧するために、照度検出器を有し、この照度検出器にて被写体を照明する光源の特性を検出し、この検出信号に基づいてＣＣＤ固体撮像素子のシャッタスピードを制御する構成のビデオカメラが提案されている（特開平３－１６４７１号公報参照）。しかしながら、このビデオカメラでは、被写体を照明する光源の特性を検出する専用の照度検出器を設けなければならなく、しかもその信号処理のための回路も必要となることから、構成が複雑化するとともに、コスト高となる問題があった。

【００１１】

本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、電子アイリス動作を行いながら、外部回路の追加なしに低コストにて低照度撮像状態での蛍光燈フリッカの抑圧を可能としたタイミング発生回路、この回路を用いた固体撮像装置及びこの装置を搭載したビデオカメラ、並びに露光時間制御方法を提供することにある。

【００１２】

【課題を解決するための手段】

本発明によるタイミング発生回路は、電子シャッタ機能を有する固体撮像素子を駆動するために、固体撮像素子の出力信号レベルに基づいてシャッタパルスを発生するタイミング発生回路であって、固体撮像素子の出力に基づく検波電圧が入力され、当該検波電圧を互いに異なる第１,第２の基準電圧と比較する２つのコンパレータと、これら２つのコンパレータの各比較出力に基づいてシャッタスピードデータを設定するシャッタスピードデータ設定手段と、室内光源の発光周波数に応じて予め設定されたリミッタデータを発生するリミッタデータ発生手段と、シャッタスピードデータとリミッタデータとを比較し、シャッタスピードデータがリミッタデータよりも大なるときシャッタスピードデータを、シャッタスピードデータがリミッタデータ以下のときリミッタデータをそれぞれ選択するデータ選択手段と、このデータ選択手段にて選択されたシャッタスピードデータ又はリミッタデータに対応したシャッタパルスを生成するシャッタパルス生成手段とを備えた構成となっている。

【００１３】

【作用】

上記構成のタイミング発生回路において、通常動作時には、固体撮像素子の出力信号を時間的に積分して得られる検波電圧が、２つのコンパレータで第１，第２の基準電圧と比較され、その比較結果に基づいてシャッタスピードデータが増減される。これにより、検波電圧の方が高い場合にはシャッタスピードが速くなるように、反対に検波電圧の方が低い場合にはシャッタスピードが遅くなるように、シャッタパルスのタイミング制御が行わ

れ、固体撮像素子の露光時間がコントロールされる。一方、リミッタモード指定時には、シャッタスピードデータがリミッタデータと比較され、シャッタスピードデータがリミッタデータ以下となった場合はリミッタデータが選択される。このリミッタデータは、低速側のシャッタスピードを規制するものであることから、低照度撮像時には、このリミッタデータに基づくシャッタスピードが最低速のシャッタスピードとして設定される。

【００１４】

【実施例】

以下、本発明の実施例について図面を参照しつつ詳細に説明する。

【００１５】

図１は、例えばインターライン転送方式のＣＣＤ固体撮像素子に適用された本発明の一実施例を示す構成図である。図１において、行方向（垂直方向）及び列方向（水平方向）にマトリクス状に配列されて入射光量に応じた信号電荷を蓄積する複数個のセンサ部（光電変換部）１１と、これらセンサ部１１の垂直列ごとに配列されて各センサ部１１から読み出された信号電荷を垂直転送する複数本の垂直転送レジスタ１２とによって撮像領域１３が構成されている。

【００１６】

この撮像領域１３において、センサ部１１は例えばＰＮ接合のフォトダイオードからなり、垂直転送レジスタ１２はＣＣＤによって構成されている。センサ部１１に蓄積された信号電荷は、図示せぬ読出しゲートに読出しパルスＸＳＧが印加されることにより垂直転送レジスタ１２に読み出される。垂直転送レジスタ１２は、例えば４相の垂直転送クロックφＶ１～φＶ４によって転送駆動される。垂直転送レジスタ１２に読み出された信号電荷は、水平ブランキング期間の一部にて１走査線に相当する部分ずつ順に垂直方向に転送される。

【００１７】

撮像領域１３の図面上の下側には、複数本の垂直転送レジスタ１２から１走査線に相当する信号電荷が順次転送されるＣＣＤからなる水平転送レジスタ１４が配されている。この水平転送レジスタ１４は、２相の水平転送クロックφＨ１，φＨ２によって転送駆動される。これにより、１ライン分の信号電荷は、水平ブランキング期間後の水平走査期間において順次水平方向に転送される。水平転送レジスタ１４の端部には例えばフローティング・ディフュージョン構成の電荷検出部１５が配されており、水平転送された信号電荷はこの電荷検出部１５で順次電圧信号に変換される。そして、この電圧信号は出力アンプ１６において増幅された後、被写体からの光の入射量に応じたＣＣＤ出力として導出される。

【００１８】

以上により、インターライン転送方式のＣＣＤ固体撮像素子１０が構成されている。このＣＣＤ固体撮像素子１０は、基板にシャッタパルスを印加し、各センサ部１１に蓄積された信号電荷を基板に掃き出させることによってセンサ部１１での信号電荷の蓄積時間（露光時間）を制御する電子シャッタ機能を有している。すなわち、通常の動作時には、一定の設定電圧（基板電圧）で基板をバイアスしておくことで、センサ部１１に信号電荷が蓄積されるのに対し、電子シャッタ時には、基板電圧にさらにシャッタパルスを加えることにより、基板側のバリアが崩れ、センサ部１１に蓄積された信号電荷が基板へ掃き出されるのである。

【００１９】

このシャッタパルスは、タイミング発生回路２０において、ＣＣＤ固体撮像素子１１の出力信号を時間的に積分することによって得られる検波電圧に応じたタイミングで発生される。このタイミング発生回路２０において、ＣＣＤ出力に基づく検波電圧は、互いに異なる基準電圧Ｅ１，Ｅ２（Ｅ１＞Ｅ２）を有する２つのコンパレータ２１，２２の比較入力となる。コンパレータ２１，２２の各比較出力は、デコーダ２３に供給される。

【００２０】

デコーダ２３は、コンパレータ２１，２２の各比較出力に基づいてシャッタスピードのアップ／ダウン／ホールドを指定するデータを加算／減算器２４に与える。加算／減算器

２４は、デコーダ２３からのデータに応じてシャッタスピードデータを１ステップアップ、ダウンまたはホールドする。以上、デコーダ２３及び加算／減算器２４が、ＣＣＤ固体撮像素子１０の出力信号レベルである検波電圧に基づいてシャッタスピードデータを設定するシャッタスピードデータ設定手段を構成している。

【００２１】

このシャッタスピードデータは、セレクタ２５の一方の入力となる。セレクタ２５の他方の入力としては、リミッタデータ発生回路２６で発生されるリミッタデータが与えられる。リミッタデータ発生回路２６は、シャッタスピードの低速側を規制するリミッタデータを発生する。このリミッタデータは、室内光源（例えば、蛍光燈）の発光周波数に対応して予め設定されるデータであり、例えば、ＮＴＳＣ及びＥＩＡの固体撮像装置で１００$H_Z$の蛍光燈下で撮像する場合には１／１００秒に相当するデータ、ＰＡＬ及びＣＣＩＲの固体撮像装置で１２０$H_Z$の蛍光燈下で撮像する場合には１／１２０秒に相当するデータがそれぞれ最低速のシャッタスピードデータとして設定される。

【００２２】

セレクタ２５は、ユーザによるリミッタモードスイッチ（図示せず）の操作によってリミッタモードが指定されると、このリミッタモード指定時には加算／減算器２４からのシャッタスピードデータＤとリミッタデータ発生回路２６からのリミッタデータＬとを比較し、Ｄ＞Ｌのときはシャッタスピードデータを選択し、Ｄ≦Ｌのときはリミッタデータをそれぞれ選択し、また通常動作モード時には常時シャッタスピードデータＤを選択する。セレクタ２５で選択されたシャッタスピードデータＤ又はリミッタデータＬは、フリップフロップ（Ｆ．Ｆ．）２７にロードされる。最終段のシャッタパルス生成回路２８は、フリップフロップ２７に保持されたシャッタスピードデータＤ又はリミッタデータＬに対応したタイミングでシャッタパルスを発生する。

【００２３】

次に、上記構成のタイミング発生回路２０の回路動作について説明する。通常動作モード時の回路動作は従来技術と同じである。すなわち、ＣＣＤ固体撮像素子１０の出力信号を時間的に積分して得られる検波電圧は、コンパレータ２１，２２で２つの基準電圧Ｅ１，Ｅ２と比較される。この比較結果を受けるデコーダ２３は、検波電圧が２つの基準電圧Ｅ１，Ｅ２の間にあるときはシャッタスピードをホールドし、上側の基準電圧Ｅ１よりも高いときはアップ、下側の基準電圧Ｅ２よりも低いときはダウンさせるようなデータを加算／減算器２４に対して出力する。

【００２４】

加算／減算器２４は、デコーダ２３から受けたデータに応じて現状のシャッタスピードデータに±０／＋１／－１の演算を行う。この演算によって更新された新たなシャッタスピードデータはセレクタ２５に入力され、通常動作モード時にはそのままフリップフロップ２７に与えられてラッチされる。シャッタパルス生成回路２８は、そのシャッタスピードデータに応じたシャッタパルスを発生し、ＣＣＤ固体撮像素子１０の露光時間を制御する。この一連の動作は、通常ある周期毎に行われ、検波電圧が２つの基準電圧Ｅ１，Ｅ２の間に入るまで１ステップずつ続けられる。

【００２５】

続いて、ユーザによるリミッタモード指定時の回路動作について説明する。このリミッタモード指定時には、加算／減算器２４で更新された新たなシャッタスピードデータＤはセレクタ２５に入力され、リミッタデータ発生回路２６からのリミッタデータＬと比較される。このデータ比較において、Ｄ＞Ｌであれば、セレクタ２５によってシャッタスピードデータＤが選択され、フリップフロップ２７にラッチされる。そして、シャッタパルス生成回路２８において、このシャッタスピードデータに応じたシャッタパルスの生成が行われる。この回路動作は、通常動作モード時の回路動作と同じである。

【００２６】

一方、Ｄ≦Ｌの場合には、シャッタスピードデータＤの値に関係なく、リミッタデータＬがセレクタ２５によって選択され、フリップフロップ２７にラッチされる。そして、シャ

ッタパルス生成回路２８において、このリミッタデータＬに応じたシャッタパルスの生成が行われる。これにより、リミッタモード指定時においては、シャッタスピードは必ずリミッタデータＬに対応したスピードより遅くなることはなく、例えば、ＮＴＳＣ及びＥＩＡの固体撮像装置で１００$H_Z$の蛍光燈下で撮像する場合には１／１００秒が、ＰＡＬ及びＣＣＩＲの固体撮像装置で１２０$H_Z$の蛍光燈下で撮像する場合には１／１２０秒が最低速のシャッタスピードとなる。

【００２７】

すなわち、リミッタモードでは、被写体が暗く、Ｄ≦Ｌとなるような場合は室内光源、例えば蛍光燈の下での撮像であると判断し、シャッタスピードの低速側を規制するリミッタデータＬに対応したシャッタスピードを設定するのである。したがって、例えばＥＩＡの場合では、１／６０秒ではなく、１／１００秒が最低速のシャッタスピードとなる。このように、一例として、ＮＴＳＣ／ＥＩＡの固体撮像装置の場合には、最低速のシャッタスピードが１／１００秒に規制されることにより、発光周波数が１００Ｈｚの蛍光燈の下での低照度撮像状態においても、図２に示すように、蛍光燈の発光周期に対してシャッタパルスで決まる露光時間が一定となり、ＣＣＤ固体撮像素子１０の出力信号レベルが常に一定となるため、蛍光燈の発光周波数に起因するフリッカを抑圧できることになる。

【００２８】

なお、上記実施例においては、ＮＴＳＣ／ＥＩＡの固体撮像装置と発光周波数１００Ｈｚの蛍光燈の組合せでの具体例を引用したが、ＰＡＬ／ＣＣＩＲの固体撮像装置と発光周波数１２０Ｈｚの蛍光燈の組合せにおいても、最低速のシャッタスピードを１／１２０秒に規制に規制することで、同様にフリッカを抑制できることになる。

【００２９】

また、上記実施例では、リミッタモード指定時において、シャッタスピードＤとリミッタデータＬとを比較し、その比較結果に応じていずれかのデータを選択する手段としてセレクタ２５を用いた場合について説明したが、これに限定されるものではく、同様の機能を有する回路構成のものであれば良い。

【００３０】

図３は、上記構成の本発明に係るＣＣＤ固体撮像装置を搭載したビデオカメラの一例を示す構成図である。図３において、被写体からの光はレンズ３１によって取り込まれ、光学フィルタ３２を経た後、上記構成のＣＣＤ固体撮像素子１０の撮像領域１３（図１参照）に入射する。このＣＣＤ固体撮像素子１０は、上述したタイミング発生回路２０から発生されるシャッタパルスを含む各種のタイミング信号に基づいて駆動回路３３によって駆動される。

【００３１】

ＣＣＤ固体撮像素子１０の出力信号は、レンズ３１及び光学フィルタ３２を経て入射した光の強弱に応じて信号の大小が変化するものであり、信号処理回路３４で相関二重サンプリング（ＣＤＳ）等の信号処理がなされた後、ビデオ信号として出力されるとともに、検波回路３５に供給される。検波回路３５は、信号処理回路３４を経たＣＣＤ固体撮像素子１０の出力信号の大小を検出し、時間的に積分して検波電圧を得る。この検波電圧は、先述したタイミング発生回路２０に供給される。

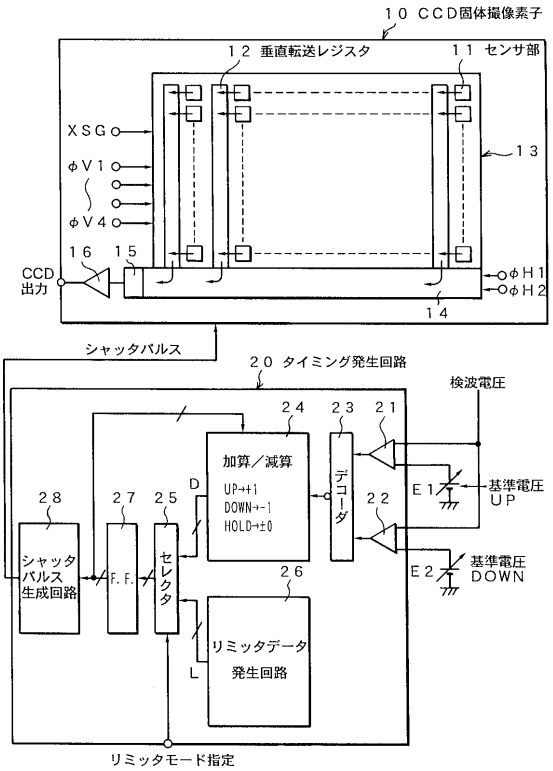
【００３２】

タイミング発生回路２０においては、先述したように、検波電圧を基準電圧と比較し、検波電圧の方が高い場合には電子シャッタスピードが速くなるように、反対に検波電圧の方が低い場合には電子シャッタスピードが遅くなるようにシャッタパルスのタイミング制御を行い、駆動回路３３を介してＣＣＤ固体撮像素子１０の露光時間をコントロールする。この一連の制御により、自動的に常に基準電圧によって定められた一定のＣＣＤ出力信号を得ることができる。また、タイミング発生回路２０において、低照度撮像時に最低速のシャッタスピードを規制することで、室内光源の発光周波数に起因するフリッカも抑制できる。

【００３３】

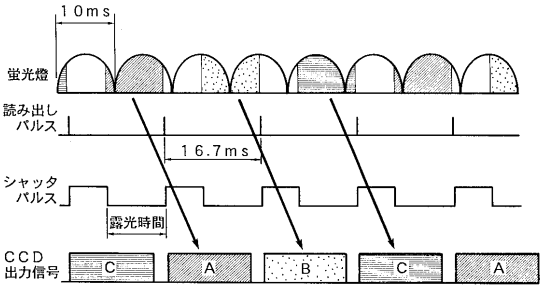
【発明の効果】
以上説明したように、本発明によれば、室内光源の発光周波数に対応して設定されたリミッタデータを発生する手段を設け、低照度撮像時にはこのリミッタデータに基づいてシャッタスピードを設定し、最低速のシャッタスピードを規制するようにしたので、室内光源下での撮像時においても、電子アイリス動作を行いながら、外部回路の追加なしに低コストにて光源周波数に起因するフリッカを抑圧できることになる。
【図面の簡単な説明】
【図１】インターライン転送方式のＣＣＤ固体撮像素子に適用された本発明の一実施例を示す構成図である。
【図２】フリッカレスの説明図である。
【図３】本発明に係るビデオカメラの一例を示す構成図である。
【図４】電子シャッタのタイミングチャートである。
【図５】従来例を示すブロック図である。
【図６】何通りかのシャッタスピードの例を示すタイミングチャートである。
【図７】フリッカの説明図である。
【符号の説明】
１０　ＣＣＤ固体撮像素子
１１　センサ部
１２　垂直転送レジスタ
１４　水平転送レジスタ
２０　タイミング発生回路
２１，２２　コンパレータ
２３　デコーダ
２４　加算／減算器
２５　セレクタ
２６　リミッタデータ発生回路
２８　シャッタパルス生成回路

【図１】



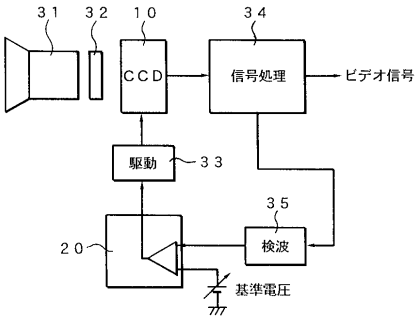

本発明の一実施例を示すブロック図

【図２】



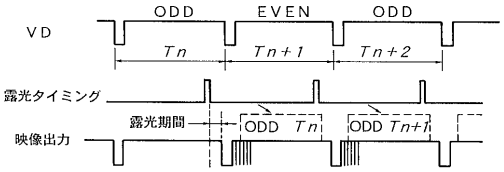

フリッカレスの説明図

【図３】



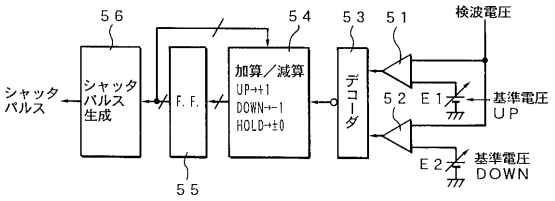

ビデオカメラの構成図

【図４】



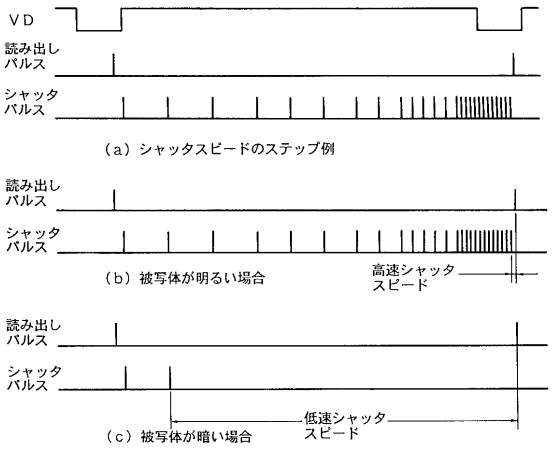

電子シャッタのタイミングチャート

【図５】



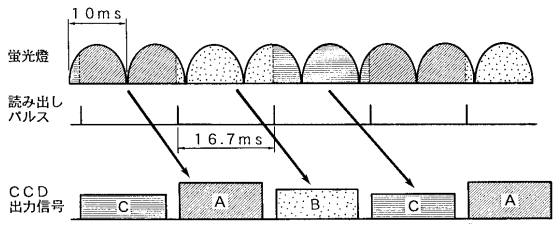

従来例を示すブロック図

【図６】




シャッタスピードの例を示すタイミングチャート

【図７】




フリッカの説明図

フロントページの続き

(58)調査した分野(Int.Cl.[7], ＤＢ名)

H04N 5/335
H04N 5/235
H04N 5/238