

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年10月3日(03.10.2024)

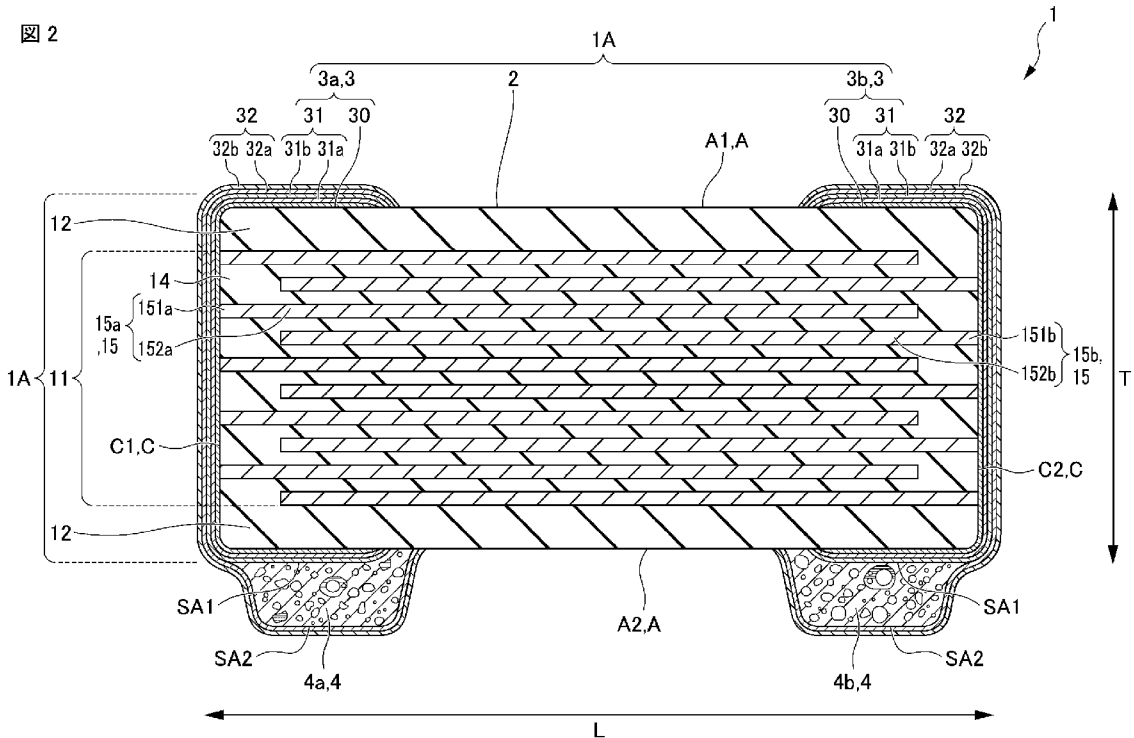


(10) 国際公開番号
WO 2024/203522 A1

- (51) 国際特許分類:
H01G 4/30 (2006.01) *H01C 7/04* (2006.01)
H01C 7/02 (2006.01) *H01C 7/10* (2006.01)
- (21) 国際出願番号: PCT/JP2024/010486
- (22) 国際出願日: 2024年3月18日(18.03.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-056330 2023年3月30日(30.03.2023) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
- JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 善哉 孝太(ZENZAI Kota); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 加藤 竜太, 外 (KATO Ryuta et al.); 〒1000005 東京都千代田区丸の内 1 - 7 - 12 サピアタワー Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,

(54) Title: MULTILAYER CERAMIC ELECTRONIC COMPONENT

(54) 発明の名称: 積層セラミック電子部品



(57) Abstract: Provided is a multilayer ceramic capacitor that can be reliably mounted on a wiring board and can suppress the occurrence of an acoustic noise. This multilayer ceramic electronic component comprises: a laminate 2 including an inner layer part 11 in which dielectric layers 14 and internal electrode layers 15 are alternately laminated, the laminate 2 having two main surfaces A opposing each other in a lamination direction T, and two end surfaces C opposing each other in a length direction L; two external electrodes 3 which are connected to the internal electrode layers 15 respectively at the



WO 2024/203522 A1

KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

two end faces C, and which cover the end faces C and part of the two main surfaces A continuous therefrom and opposing each other; and two spacers 4 disposed on one of the two main surfaces A so as to sandwich the external electrodes 3 between the main surface A and the two spacers 4. When, of the two surfaces formed in each of the spacers 4 and opposing each other in the lamination direction T, the surface not sandwiching the external electrode is defined as a second main surface SA2, the angle of the second main surface SA2 of the spacer 4 with respect to the main surface of the laminate 2 on which the spacer is disposed is five degrees or less when viewed from the width direction.

(57) 要約 : 配線基板へ確実に実装することができるとともに、鳴きの発生を抑えることができる、積層セラミックコンデンサを提供すること。誘電体層 14 と内部電極層 15 とが交互に積層された内層部 11 を含み、積層方向 T に相対する 2 つの主面 A と長さ方向 L に相対する 2 つの端面 C を備えた積層体 2 と、前記 2 つの端面 C のそれぞれにおいて、前記内部電極層 15 に接続するとともに、前記端面 C とこれに続けて相対する 2 つの主面 A の一部を覆う 2 つの外部電極 3 と、前記 2 つの主面 A の一方において、前記外部電極 3 を間に挟んで配置される 2 つのスペーサ 4 と、を備え、前記スペーサ 4 に形成された積層方向 T に相対する 2 つの面のうち、前記外部電極を挟まない面を第 2 主面 SA2 としたとき、前記スペーサ 4 を配置した前記積層体 2 の主面に対する前記スペーサの前記第 2 主面 SA2 の角度が幅方向から見て 5 度以下である積層セラミック電子部品。

明 細 書

発明の名称：積層セラミック電子部品

技術分野

[0001] 本発明は、積層セラミックコンデンサ等の積層セラミック電子部品に関する。

背景技術

[0002] 積層セラミックコンデンサは、誘電体層と内部電極とが交互に積み重ねられた内層部を有する。そして、その内層部の上部と下部とに外層部としての誘電体層が配置されて直方体状の積層体が形成され、積層体の長手方向の両端面に外部電極が設けられてコンデンサ本体が形成される。

[0003] さらに、いわゆる「鳴き」の発生を抑制するために、コンデンサ本体における基板に実装される側に外部電極の一部を覆うように形成されたスペーサを備える積層セラミックコンデンサが知られている。

[0004] しかしながら、スペーサの形状によっては、配線基板への積層セラミックコンデンサの実装が困難となる場合や、実装する際に加熱され熔融したはんだが、スペーサの表面を伝い、積層セラミックコンデンサの高さ方向の寸法で高く濡れ上がると、内層部の伸縮振動が配線基板に伝搬するため、鳴きの発生を抑えることが困難となる場合がある。

[0005] このため、配線基板へ確実に実装することができるとともに、鳴きの発生を抑えることができる、積層セラミックコンデンサの開発が求められる。

先行技術文献

特許文献

[0006] 特許文献1：特開2015-216337号公報

発明の概要

発明が解決しようとする課題

[0007] 本発明は、配線基板へ確実に実装することができるとともに、鳴きの発生を抑えることができる、積層セラミックコンデンサを提供することを目的と

する。

課題を解決するための手段

[0008] 本発明者は、スペーサを備えた積層セラミックコンデンサにおいて、配線基板のランドに接合するスペーサの第2主面が、スペーサを配置する積層体の主面に対し、幅方向から見て5度以下の角度をなすように配置すると、配線基板のランドとスペーサとの間の隙間が少なくなるため、積層セラミックコンデンサを確実に実装できることを見出し、本発明を完成するに至った。

[0009] すなわち、本発明は、誘電体層と内部電極層とが交互に積層された内層部を含み、積層方向に相對する2つの主面、前記積層方向に交差する長さ方向に相對する2つの端面、及び、前記積層方向及び前記長さ方向と交差する幅方向に相對する2つの側面を備えた積層体と、

前記2つの端面のそれぞれにおいて、前記内部電極層に接続するとともに、前記端面とこれに続けて相對する2つの主面の一部を覆う2つの外部電極と、

前記積層体の前記2つの主面の一方において、前記外部電極を間に挟んで配置される2つのスペーサと、を備え、

前記スペーサに形成された積層方向に相對する2つの面のうち、前記外部電極を挟む面を第1主面とし、外部電極を挟まない面を第2主面としたとき、

前記スペーサを配置した前記積層体の前記主面に対する前記スペーサの前記第2主面の角度が前記幅方向から見て5度以下である積層セラミック電子部品である。

発明の効果

[0010] 本発明によれば、配線基板へ確実に実装することができるとともに、音の発生を抑えることができる積層セラミックコンデンサの提供が可能となる。

図面の簡単な説明

[0011] [図1]積層セラミックコンデンサ1の外観を示す図である。

[図2]図1に示す1-1-1線に沿った積層セラミックコンデンサ1の断面図

である。

[図3]図1に示すⅠⅠⅠーⅠⅠⅠ線に沿った積層セラミックコンデンサ1の断面図である。

[図4]幅方向Wから見た各種形状のスペーサの模式図である。

[図5]図2に示すスペーサ4の断面拡大図である。

[図6]積層セラミックコンデンサ1の製造方法を示すフローチャートである。

[図7]積層体製造工程S1と、下地電極層形成工程S2と、第1めっき層形成工程S3と、を説明する図である。

[図8]スペーサ配置工程S4と、第2めっき層形成工程S5と、を説明する図である。

[図9]第2めっき層32を配置しない積層セラミックコンデンサ1を示す断面図である。

[図10]補強材50を備えた積層セラミックコンデンサ1の断面図である。

[図11]補強材配置工程S6を説明する図である。

発明を実施するための形態

[0012] 以下、本発明の積層セラミック電子部品の実施形態として積層セラミックコンデンサ1について説明するが、本発明がこれに限定されることはない。また、図面は、発明の内容を説明するため、模式的に簡略化して描画している場合があり、描画された構成要素又は構成要素間の寸法の比率が、明細書に記載されたそれらの寸法の比率と一致していない場合がある。また、明細書に記載されている構成要素が、図面において省略されている場合や、個数を省略して描画されている場合などがある。

[0013] 図1は、実施形態の積層セラミックコンデンサ1の概略斜視図である。図2は、実施形態の積層セラミックコンデンサ1の図1におけるⅠⅠーⅠⅠ線に沿った断面図である。図3は、実施形態の積層セラミックコンデンサ1の図1におけるⅠⅠⅠーⅠⅠⅠ線に沿った断面図である。

[0014] 積層セラミックコンデンサ1は、略直方体形状で、積層体2及び積層体2の両端に設けられた一对の外部電極3を備えるコンデンサ本体1Aと、コン

デンサ本体 1 A に取り付けられたスペーサ 4 と、を備える。また、積層体 2 は、誘電体層 1 4 と内部電極層 1 5 とを積層した内層部 1 1 を含む。

[0015] 以下の説明において、積層セラミックコンデンサ 1 の向きを表わす用語として、積層セラミックコンデンサ 1 において、一对の外部電極 3 が設けられている方向を長さ方向 L とする。誘電体層 1 4 と内部電極層 1 5 とが積層されている方向を積層方向 T とする。長さ方向 L 及び積層方向 T のいずれにも交差する方向を幅方向 W とする。なお、実施形態においては、幅方向 W は長さ方向 L 及び積層方向 T のいずれにも直交している。

[0016] (積層体 2 の外表面)

また、積層体 2 の 6 つの外表面のうち、積層方向 T に相対する一对の外表面を第 1 主面 A 1 と第 2 主面 A 2 とし、幅方向 W に相対する一对の外表面を第 1 側面 B 1 と第 2 側面 B 2 とし、長さ方向 L に相対する一对の外表面を第 1 端面 C 1 と第 2 端面 C 2 とする。なお、第 1 主面 A 1 と第 2 主面 A 2 とを特に区別して説明する必要のない場合、まとめて主面 A とし、第 1 側面 B 1 と第 2 側面 B 2 とを特に区別して説明する必要のない場合、まとめて側面 B とし、第 1 端面 C 1 と第 2 端面 C 2 とを特に区別して説明する必要のない場合、まとめて端面 C として説明する。

[0017] 積層体 2 は、角部を含む稜線部 R 1 に丸みがつけられていることが好ましい。稜線部 R 1 は、積層体 2 の 2 面、すなわち主面 A と側面 B、主面 A と端面 C、又は、側面 B と端面 C が交わる部分である。

[0018] (積層体 2)

積層体 2 は、静電容量を形成する内層部 1 1 と、内層部 1 1 を積層方向 T から挟み込むように配置される外層部 1 2 と、内層部 1 1 と外層部 1 2 を幅方向 W から挟み込むように配置されるサイドギャップ部 1 6 と、を備える。

[0019] (内層部 1 1)

内層部 1 1 は、積層方向 T に沿って交互に積層された誘電体層 1 4 と内部電極層 1 5 とを含む。

[0020] (誘電体層 1 4)

誘電体層 14 は、セラミック材料で製造されている。セラミック材料としては、例えば、BaTiO₃ を主成分とする誘電体セラミックが用いられる。

[0021] (内部電極層 15)

内部電極層 15 は、複数の第 1 内部電極層 15 a と、複数の第 2 内部電極層 15 b とを備える。第 1 内部電極層 15 a と第 2 内部電極層 15 b とは、交互に配置されている。第 1 内部電極層 15 a は、第 2 内部電極層 15 b と対向する第 1 対向部 15 2 a と、第 1 対向部 15 2 a から第 1 端面 C 1 側に引き出された第 1 引き出し部 15 1 a とを備える。第 1 引き出し部 15 1 a の端部は、第 1 端面 C 1 に露出し、後述の第 1 外部電極 3 a に電氣的に接続されている。第 2 内部電極層 15 b は、第 1 内部電極層 15 a と対向する第 2 対向部 15 2 b と、第 2 対向部 15 2 b から第 2 端面 C 2 に引き出された第 2 引き出し部 15 1 b とを備える。第 2 引き出し部 15 1 b の端部は、後述の第 2 外部電極 3 b に電氣的に接続されている。第 1 内部電極層 15 a の第 1 対向部 15 2 a と、第 2 内部電極層 15 b の第 2 対向部 15 2 b とに電荷が蓄積される。

[0022] 内部電極層 15 は、例えばニッケル (Ni)、銅 (Cu)、銀 (Ag)、パラジウム (Pd)、銀-パラジウム (Ag-Pd) 合金、金 (Au) 等に代表される金属材料により形成されていることが好ましい。

[0023] (外層部 12)

外層部 12 は、内層部 11 の誘電体層 14 と同じ材料で形成することができる。

[0024] (サイドギャップ部 16)

内層部 11 と外層部 12 を幅方向 W から挟み込むように配置され、積層セラミックコンデンサ 1 の第 1 側面 B 1 を形成する第 1 サイドギャップ部 16 a と、積層セラミックコンデンサ 1 の第 2 側面 B 2 を形成する第 2 サイドギャップ部 16 b と、を備える。サイドギャップ部 16 は、誘電体層 14 と同じの材料で形成することができる。

[0025] (外部電極 3)

外部電極 3 は、第 1 端面 C 1 に設けられた第 1 外部電極 3 a と、第 2 端面 C 2 に設けられた第 2 外部電極 3 b とを備える。外部電極 3 は、端面 C だけでなく、端面 C に続く主面 A 及び側面 B の一部も覆っている。

[0026] 上述のように、第 1 内部電極層 1 5 a の第 1 引き出し部 1 5 1 a の端部は第 1 端面 C 1 に露出し、第 1 外部電極 3 a に電氣的に接続されている。また、第 2 内部電極層 1 5 b の第 2 引き出し部 1 5 1 b の端部は第 2 端面 C 2 に露出し、第 2 外部電極 3 b に電氣的に接続されている。これにより、第 1 外部電極 3 a と第 2 外部電極 3 b との間は、複数のコンデンサ要素が電氣的に並列に接続された構造となっている。

[0027] また、外部電極 3 は、例えば下地電極層 3 0 と第 1 めっき層 3 1 を含む。なお、外部電極 3 が、このような層状構造であることは、必ずしも必要でない。

[0028] 下地電極層 3 0 は、例えば、銅 (Cu) を含む導電性ペーストを塗布、焼き付けることにより形成される。また、実施形態の下地電極層 3 0 はガラスやセラミック材料を含んでもよい。なお、下地電極層 3 0 の構成は、これに限定されるものではない。

[0029] 第 1 めっき層 3 1 は、下地電極層 3 0 の表面に配置された第 1 ニッケル (Ni) めっき層 3 1 a と、かかる第 1 ニッケル (Ni) めっき層 3 1 a の表面に配置された第 1 錫 (Sn) めっき層 3 1 b とを含む。なお、第 1 めっき層 3 1 の構成は、これに限定されるものではない。

[0030] (スペーサ 4)

スペーサ 4 は、一对の第 1 スペーサ 4 a と第 2 スペーサ 4 b とを備える。第 1 スペーサ 4 a は、コンデンサ本体 1 A の基板実装面である第 2 主面 A 2 側における、長さ方向 L の一方の端面 C 1 側に配置され、第 2 スペーサ 4 b は、他方の端面 C 2 側に配置されている。コンデンサ本体 1 A の基板実装面が第 1 側面 B 1 である場合、第 1 スペーサ 4 a は、コンデンサ本体 1 A の基板実装面である第 1 側面 B 1 側における、長さ方向 L の一方の端面 C 1 側に配置され、第 2 スペーサ 4 b は、他方の端面 C 2 側に配置される。

[0031] スペーサ4は、コンデンサ本体1Aの外部電極3と、これに続く外部電極3が配置されていない積層体2の第2主面A2の表面上に配置されている。コンデンサ本体1Aの基板実装面が第1側面B1である場合、スペーサ4は、コンデンサ本体1Aの外部電極3と、これに続く外部電極3が配置されていない積層体2の第1側面B1の表面上に配置される。

[0032] スペーサ4は略直方体形状であり、表面に形成された積層方向Tに相対する2つの面のうち、積層体2の第2主面A2との間に外部電極3を挟む面を第1主面SA1とし、外部電極3を挟まない面を第2主面SA2としたとき、積層体2の第2主面A2に対するスペーサ4の第2主面SA2の角度は、幅方向Wから見て5度以下とする。これにより、スペーサ4の第2主面SA2を配線基板に対して略平行にして積層セラミックコンデンサ1を配置することができるため、はんだを用いて接合する際、スペーサ4と配線基板に設けたランドとの間に隙間が生じることがなく、確実に接合することが可能となる。また、2つのスペーサ4と積層体2の第2主面A2との間に入り込むはんだの量について、2つのスペーサ4間で差を少なくすることができるため、はんだの収縮により生じる2つのスペーサ4の相対位置の変動を抑えることができ、実装性を向上させることができる。コンデンサ本体1Aの基板実装面が第1側面B1である場合、略直方体形状のスペーサ4の表面に形成された幅方向Wに相対する2つの面のうち、積層体2の第1側面B1との間に外部電極3を挟む面を第1側面SB1とし、外部電極3を挟まない面を第2側面SB2としたとき、積層体2の第1側面B1に対するスペーサ4の第2側面SB2の角度は、積層方向Tから見て5度以下とする。

[0033] 積層体2の第2主面A2に対するスペーサ4の第2主面SA2の角度を測定する方法としては、例えば、スペーサ4を幅方向Wの中央まで幅方向Wに垂直に研磨し、研磨した面を顕微鏡用デジタルカメラ(DP22、オリンパス製)を接続した顕微鏡(BX-51)で、総合倍率10倍にして撮影する。撮影した画像において、積層体2の第2主面A2の両端を結ぶ線と、スペーサ4の第2主面SA2の両端を結ぶ線と、がなす角度を測定することができる。

両端に丸みを帯びている場合は、丸みを帯びていない部分を両端とする。

[0034] 実装する際に加熱され溶融したはんだが、スペーサ4の表面を伝い、積層セラミックコンデンサ1の実装面に垂直な方向に高く、端面Cに沿って外部電極3の表面を濡れ上がると、内層部11の伸縮振動が配線基板に伝搬するため、鳴きの発生を抑えることが困難となる場合がある。このため、スペーサ4を幅方向Wから見たとき、スペーサ4の第1主面SA1の長さ方向Lの長さW1は、スペーサ4の第2主面SA2の長さ方向Lの長さW3の95%以下、又は、105%以上であることが好ましい。これにより、溶融したはんだが、スペーサ4の表面を伝い、濡れ上がることを防止することができる。

[0035] また、スペーサ4を幅方向Wから見たとき、積層方向T中央部の長さ方向Lの長さW2が、第1主面SA1の長さ方向Lの長さW1、及び、第2主面SA2の長さ方向Lの長さW3より短いことが好ましい。例えば、図4に示す模式図のように、関係式として、 $W1 < W2 < W3$ と示すことができる形状(図4(b))、 $W1 > W2 > W3$ と示すことができる形状(図4(c))、あるいは、 $W1 > W2$ 、かつ、 $W2 < W3$ と示すことができる形状(図4(d))であれば、溶融したはんだが、スペーサ4の表面を伝い、濡れ上がることを防止することができる。また、スペーサをこのような形状にすると、後述する補強材との固着面積も増加するため、スペーサと積層セラミックコンデンサとの固着力が向上する。コンデンサ本体1Aの基板実装面が第1側面B1である場合も同様である。

[0036] W1、W2、及びW3を測定する方法としては、例えば、スペーサ4を幅方向Wの中央まで幅方向Wに垂直に研磨し、研磨した面を顕微鏡用デジタルカメラ(DP22、オリンパス製)を接続した顕微鏡(BX-51)で、総合倍率10倍にして撮影する。撮影した画像から各部位の長さを測定する。

[0037] スペーサ4および外部電極3を覆うように第2めっき層32が配置されるが、これに限定されず、第2めっき層32はスペーサ4および外部電極3上に配置されなくてもよい(図9)。スペーサ4および外部電極3を覆うよう

に第2めっき層32が配置される場合、第2めっき層32は、第2ニッケル(Ni)めっき層32aと、かかる第2ニッケル(Ni)めっき層32aの表面に配置された第2錫(Sn)めっき層32bと、を備える。

第2めっき層32は、スペーサ4が配置されていない部分では、第1めっき層31の第1錫(Sn)めっき層31bの外表面に配置されており、スペーサ4が配置されている部分ではスペーサ4の外表面に配置されている。なお、第2めっき層32の構成は、これに限定されるものではない。第2めっき層32を配置することにより、スペーサ4とコンデンサ本体1Aとの固着力が向上する。

[0038] 実施形態においては、外部電極3を下地電極層30とこれを被覆する第1めっき層31とにより構成し、スペーサ4は、第1めっき層31の表面に配置する態様を示したが、必ずしも、第1めっき層31は必要ではなく、例えば、下地電極層30の表面にスペーサ4を配置し、スペーサ4と下地電極層30を覆うように第2めっき層32を配置してもよい。第2めっき層32を配置することにより、スペーサ4と下地電極層30との固着力が向上するとともに、スペーサ4の表面に表出した空隙Pに第2めっき層32が入り込むことにより、スペーサ4の機械的強度が向上する。

[0039] スペーサ4は、金属粉として、銅(Cu)又はニッケル(Ni)のいずれかと錫(Sn)を含む。銅(Cu)とニッケル(Ni)は、銀(Ag)で被覆してもよい。銅(Cu)又はニッケル(Ni)のいずれかと錫(Sn)を加えて形成される金属間化合物は、積層セラミックコンデンサ1を配線基板に実装する際、はんだ付けを行う場合にも、熱による変形が生じることなく確実にスペーサ4の形状を維持することができる。特に、銅(Cu)とニッケル(Ni)との合金に錫(Sn)を加えて形成される金属間化合物は、スペーサ4を形成する成分として好ましい。

[0040] 金属粉が形成する金属領域MP中に、フェノール樹脂が含まれていてもよい。フェノール樹脂は、金属間化合物の粒子を被覆するとともに、粒子間の隙間を埋めるように点在する。フェノール樹脂は、金属間化合物の粒子を完

全に被覆しない状態であってもよい。また、フェノール樹脂を用いることにより、スペーサ4を形成する際の加熱処理において、ガスの発生量を少なくすることができるため、スペーサ4内の空隙Pを減らすことができる。フェノール樹脂は、スペーサ4の表面に表出しスペーサ4の表面の少なくとも一部を被覆してもよい。フェノール樹脂がスペーサ4の表面を被覆することにより、スペーサ4の表面の平滑性が向上し、スペーサ4の機械的強度を高めることができる。

[0041] フェノール樹脂は、例えば、フェノールノボラック樹脂、フェノールアラキル樹脂、クレゾールノボラック樹脂、tert-ブチルフェノールノボラック樹脂、ノンルフェノールノボラック樹脂などのノボラック型フェノール樹脂、レゾール型フェノール樹脂、ポリパラオキシスチレンなどのポリオキシスチレンなどが挙げられる。

[0042] フェノール樹脂が占める面積の割合は、スペーサ4の幅方向Wに対して垂直なLT断面において、1%以上20%以下であることが好ましく、特に、5%以上15%以下であることが好ましい。1%未満であると、フェノール樹脂による効果が十分に発揮できず、20%を超えるとスペーサの外部電極との固着強度が低下する恐れがある。

[0043] なお、フェノール樹脂が占める面積の割合(%)を求める方法としては、例えば、スペーサ4を幅方向W中央の位置まで幅方向Wに研磨し、研磨した面を顕微鏡(BX-51)で総合倍率50倍に拡大し、顕微鏡用デジタルカメラ(オリンパス製のDP22)で撮影する。得られた撮影画像を二値化することで金属領域MPと樹脂領域RPの部分に分け、金属領域MP、金属粉MF、樹脂領域RP、空隙Pのそれぞれの面積から、フェノール樹脂が占める面積の割合(%) = 樹脂領域RPの面積 / (金属領域MPの面積 + 金属粉MFの面積 + 樹脂領域RPの面積 + 空隙Pの面積) × 100の計算式により算出することができる。

[0044] 図5に示すように、フェノール樹脂が形成する樹脂領域RP中に金属粉MFを含んでもよい。フェノール樹脂の収縮を金属粉MFによって阻害し、フ

エノール樹脂による収縮応力を緩和することができる。

[0045] スペーサ4は、外部電極3との界面から5 μ mまでの領域Zにおいて、空隙率が20%以下であることが好ましい。空隙率を少なく抑えることにより、外部電極3と固着するスペーサ4の固着面積が増加し、外部電極3との固着力が向上する。

[0046] なお、空隙率(%)を求める方法としては、例えば、スペーサ4を幅方向W中央の位置まで幅方向Wに研磨し、研磨した面を顕微鏡(BX-51)で総合倍率50倍に拡大し、顕微鏡用デジタルカメラ(オリンパス製のDP22)で撮影する。得られた撮影画像を二値化することで金属領域MPと空隙Pの部分に分け、金属領域MP、金属粉MF、樹脂領域RP、空隙Pのそれぞれの面積から、空隙率(%) = 空隙Pの面積 / (金属領域MPの面積 + 金属粉MFの面積 + 樹脂領域RPの面積 + 空隙Pの面積) × 100の計算式により算出することができる。

[0047] スペーサ4の内部に形成される空隙Pの最大直径は、スペーサ4の積層方向Tの厚みにおける最大寸法の1/2以下であることが好ましい。1/2よりも大きくなると、空隙Pを起点として亀裂が生じ易くなり、スペーサ4の強度が低下する。コンデンサ本体1Aの基板実装面が第1側面B1である場合、スペーサ4の内部に形成される空隙Pの最大直径は、スペーサ4の幅方向Wの厚みにおける最大寸法の1/2以下であることが好ましい。

[0048] 上記においてスペーサ4の材料の一例として、金属間化合物とフェノール樹脂が含まれる構成を示したが、これに限定されず、別種の金属成分を含むものであってもよいし、フェノール樹脂以外にもエポキシ樹脂やロジン等の樹脂やガラス成分を含むものであってもよい。また、樹脂を含まずに形成してもよい。

[0049] 積層方向Tからの平面視において、外部電極3よりもスペーサ4の方が小さく形成されている場合、スペーサ4の少なくとも一部に方向判別手段を付すことが好ましい。方向判別手段は、積層セラミックコンデンサ1を配線基板に実装する際、スペーサ4を配置した第2主面A2を配線基板に対向する

ように方向を示すものであり、外部電極3とは異なる色でスペーサ4を着色する手段や、QRコード（登録商標）のような方向を判別するためのマークを印刷する手段や、積層体の一部の凹部を設けるなどの手段を施すことができる。なお、着色する手段としては、スペーサ4に含有するフェノール樹脂をスペーサ4の表面に表出させることにより、外部電極3と異なる色を呈するようにしてもよい。なお、外部電極3よりもスペーサ4が大きい場合でも、方向判別手段を設けていてもよい。

[0050] 図10に示すように、第1スペーサ4aと第2スペーサ4bとの間には、第1スペーサ4aと第2スペーサ4bの少なくとも一方の少なくとも一部と、積層体2の第2主面A2または第1側面B1の少なくとも一部と、を被覆するように補強材50を配置することができる。

補強材50を配置することにより、スペーサ4と外部電極3との間、および、スペーサ4と積層体2との間の固着力を向上させることができる。

[0051] 補強材50は、第1スペーサ4aと第2スペーサ4bとの間に、連続して配置することができるが、必ずしも連続して配置する必要はなく、例えば、第1スペーサ4aの一部と積層体2の第2主面A2または第1側面B1の一部を被覆するものと、第2スペーサ4bの一部と積層体2の第2主面A2または第1側面B1の一部を被覆するものとに分けて配置してもよい。

[0052] 補強材50は、絶縁性樹脂により形成することができる。絶縁性樹脂の表面は、絶縁性の撥水処理剤で被覆されてもよい。補強材を絶縁性樹脂で形成することにより、たわみ強度が向上し、絶縁性の撥水処理剤で被覆することにより耐湿性が向上する。絶縁性樹脂は、セラミックス、ガラス等を含有してもよい。撥水処理剤のみで形成されていてもよい。

[0053] 補強材50の材質としては、エポキシ樹脂を主成分とし、これにフェノール樹脂を硬化剤として組み合わせることができる。その他の硬化剤としては、酸無水物系、アミン系、及びエステル系等の硬化剤を用いることができる。エポキシ樹脂には、さらに硬化促進剤を添加してもよい。

[0054] 補強材50は、スペーサ4の側周面SWを覆うように配置することができる。

る。この場合、補強材50は、積層体2の第2主面A2または第1側面B1を覆いながら、スペーサ4の積層方向Tの長さの5%以上の高さでスペーサ4の側周面SWを覆うことが好ましい。このように補強材50で被覆することにより、機械的強度が向上し、特に、積層セラミックコンデンサ1に衝撃が加わった際の耐衝撃性を向上させることができる。

[0055] (積層セラミックコンデンサ1の製造方法)

図6は、積層セラミックコンデンサ1の製造方法を説明するフローチャートである。積層セラミックコンデンサ1の製造方法は、積層体製造工程S1と、下地電極層形成工程S2と、第1めっき層形成工程S3と、スペーサ配置工程S4と、第2めっき層形成工程S5とを含む。また、積層セラミックコンデンサ1は、スペーサ配置工程S4の後、補強材配置工程S6を経ることにより、補強材50を備えることができる。図7は、積層体製造工程S1と、下地電極層形成工程S2と、第1めっき層形成工程S3とを説明する図である。図8はスペーサ配置工程S4と、第2めっき層形成工程S5とを説明する図である。図11は、補強材配置工程S6を説明する図である。

[0056] (積層体製造工程S1)

セラミックス粉末、バインダ及び溶剤を含むセラミックスラリーをキャリアフィルムの上表面においてダイコータ、グラビアコータ、マイクログラビアコータ等を用いてシート状に成形して誘電体層14となる積層用セラミックグリーンシート101を作成する。次いで、積層用セラミックグリーンシート101に導電体ペーストをスクリーン印刷、インクジェット印刷、グラビア印刷等によって帯状に印刷し、積層用セラミックグリーンシート101の表面に内部電極層15となる導電パターン102を印刷して素材シート103を作成する。

[0057] 続いて、図7(a)に示すように、導電パターン102が同一の方向を向き且つ導電パターン102が隣り合う素材シート103間において長さ方向において、例えば、半ピッチずつずれた状態になるように、複数の素材シート103を積み重ねる。さらに、複数枚積層された素材シート103の両側

にそれぞれ、外層部12となる外層部用セラミックグリーンシート112を積み重ねる。

[0058] 積み重ねた複数の素材シート103と外層部用セラミックグリーンシート112とを静水圧プレスなどで圧着し、図7(b)に示すマザーブロック110を作成する。

[0059] 次いで、マザーブロック110を、図7(b)に示す切断線X及び切断線Xと交差する切断線Yに沿って切断し、図7(c)に示す未焼成の積層体2を複数製造する。

[0060] (下地電極層形成工程S2)

続いて、積層体2の端面Cに、銅(Cu)を含む導電性ペーストを塗布、焼き付けることにより下地電極層30を形成する。下地電極層30は、積層体2両側の端面Cのみならず、積層体2の主面A及び側面B側まで延びて、主面Aの端面C側の一部も覆うように形成する。しかし、これに限定されず、他の金属や他の成分を含んでいてもよく、下地電極層を二層設けてもよい。

[0061] (第1めっき層形成工程S3)

次いで、下地電極層30の表面に第1ニッケル(Ni)めっき層31aと、第1ニッケル(Ni)めっき層31aの表面に配置された第1錫(Sn)めっき層31bとを形成し、図7(d)に示すコンデンサ本体1Aを製造する。

[0062] (スペーサ配置工程S4)

スペーサ製造に用いる、スペーサ製造用ペースト41を用意する。

スペーサ製造用ペースト41は、銅(Cu)、ニッケル(Ni)、錫(Sn)、銀(Ag)からなる金属と、フェノール樹脂と、溶剤と、添加剤と、を含む。

[0063] フェノール樹脂は、例えば、フェノールノボラック樹脂、フェノールアラルキル樹脂、クレゾールノボラック樹脂、tert-ブチルフェノールノボラック樹脂、ノニルフェノールノボラック樹脂などのノボラック型フェノー

ル樹脂、レゾール型フェノール樹脂、ポリパラオキシスチレンなどのポリオキシスチレンなどが挙げられる。

[0064] スペーサ4の形成には、例えば図8に示すような保持基板40を用いる。

保持基板40の上に、スペーサ製造用ペースト41をスクリーン印刷法またはディスペンス法等により配置する。

[0065] 次に、コンデンサ本体1Aを図8(b)に示すように、第2主面A2側が保持基板40に対向する姿勢で保持基板40の上面に搭載する。このとき、コンデンサ本体1Aの外部電極3とスペーサ製造用ペースト41とが位置合わせされ、スペーサ製造用ペースト41がコンデンサ本体1Aに付着する。

[0066] この状態で、加熱工程を実施する。ペースト中の少なくとも一部の金属が金属間化合物を生成し金属領域MPが形成する際、フェノール樹脂の一部は金属領域MPの中に取り込まれ、一部は金属領域MPから排出されながら、硬化し、コンデンサ本体1Aに接合したスペーサ4が形成される。

[0067] その後、コンデンサ本体1Aがスペーサ4とともに、保持基板40から分離され、図8(c)の状態となる。

なお、この製造方法に限らず、コンデンサ本体1Aの表面上に直接所望の形にスペーサ製造用ペーストを配置し、加熱処理を行い、スペーサを形成してもよい。

[0068] スペーサ4を所定の形状に調整するため、例えば、下記の方法を採用することができる。

[0069] 関係式として $W1 < W2 < W3$ で示される形状の場合は、未焼成の積層体2上にスクリーン印刷などでスペーサ製造用ペーストを印刷した後に、平滑な板状の治具を印刷面に押し付ける。治具の高さを調整してスペーサ製造用ペーストへの押し付け量を大きくし、その後に熱処理を行う。

関係式として $W1 > W2 > W3$ で示される形状の場合は、未焼成の積層体2上にスクリーン印刷などでスペーサ製造用ペーストを印刷した後に、平滑な板状の治具を印刷面に押し付ける。治具の高さを調整してスペーサ製造用ペーストへの押し付け量を小さくし、その後に熱処理を行う。

関係式として $W1 > W2$ 、かつ、 $W2 < W3$ で示される形状の場合は、未焼成の積層体2上にスクリーン印刷などでスペーサ製造用ペーストを印刷した後に、平滑な板状の治具を高さ調整しながらスペーサ製造用ペーストに押し付けた後、スペーサ製造用ペーストから離れない程度に治具を離す方向に動かした状態で熱処理を行う。

[0070] 上記においてスペーサ4の材料の一例として、金属間化合物とフェノール樹脂が含まれる構成を示したが、これに限定されず、別種の金属成分を含むものであってもよいし、フェノール樹脂以外にもエポキシ樹脂やロジン等の樹脂やガラス成分を含むものであってもよい。また、樹脂を含まずに形成してもよい。

[0071] (第2めっき層形成工程S5)

次いで、コンデンサ本体1Aにおける第1錫(Sn)めっき層31bが露出している部分及びスペーサ4の表面に、第2ニッケル(Ni)めっき層32aを形成し、さらに第2ニッケル(Ni)めっき層32aの外周に第2錫(Sn)めっき層32bを形成してもよい。

[0072] (補強材配置工程S6)

図11は、補強材配置工程S6を説明する図である。スペーサ配置工程S4の後、スペーサ4が配置されたコンデンサ本体1Aの表面を溶剤で洗浄する。図11(a)に示すように、洗浄が完了した後、スペーサ4が配置されたコンデンサ本体1Aを、スペーサ4が上向きになるように整列させる。

[0073] 次に、図11(b)に示すように、スペーサ4が配置されたコンデンサ本体1Aに対して、ディスペンサーもしくはスキージ印刷を用いて、第1スペーサ4aと第2スペーサ4bとの間に補強材50の中央部51となる絶縁性樹脂層を形成する。絶縁性樹脂の量によってスペーサ4の側面への濡れあがり量を調整することができる。

[0074] スペーサ4と積層体2との界面に絶縁性樹脂を入り込ませる場合は、絶縁性樹脂を配置した後に真空引きを行うことで入りこませることができる。真空引きの時間、圧力を変化させることで入り込み量を操作することができる。

。

[0075] 次いで、図11(c)に示すように、コンデンサ本体1Aの外周とスペーサ4の外周を覆うようにして、絶縁性樹脂を塗布してもよい。

そして、塗布した絶縁性樹脂を100~200℃で20~80分加熱することで絶縁性樹脂が硬化してコンデンサ本体1Aの外周と、スペーサ4の側周面SWに補強材50による被覆部が形成される。以上の工程により積層セラミックコンデンサ1が製造される。

[0076] なお、実施形態においては、補強材50は、スペーサ4の表面を直接覆う態様を示したが、必ずしも、このような態様に限定されるものではなく、例えば、スペーサ4の表面に第2めっき層32を形成し、第2めっき層32の表面上をスペーサ4の側周面SW覆うように補強材50を配置してもよい。

[0077] 以上、本発明の実施形態について説明したが、本発明は実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の態様で実施することが可能である。本発明は以下の組み合わせを含む。

[0078] <1>

誘電体層と内部電極層とが交互に積層された内層部を含み、積層方向に相対する2つの主面、前記積層方向に交差する長さ方向に相対する2つの端面、及び、前記積層方向及び前記長さ方向と交差する幅方向に相対する2つの側面を備えた積層体と、

前記2つの端面のそれぞれにおいて、前記内部電極層に接続するとともに、前記端面とこれに続けて相対する2つの主面の一部を覆う2つの外部電極と、

前記積層体の前記2つの主面の一方において、前記外部電極を間に挟んで配置される2つのスペーサと、を備え、

前記スペーサに形成された前記積層方向に相対する2つの面のうち、前記外部電極を挟む面を第1主面とし、前記外部電極を挟まない面を第2主面としたとき、

前記スペーサを配置した前記積層体の前記主面に対する前記スペーサの前

記第2主面の角度が前記幅方向から見て5度以下である積層セラミック電子部品。

<2>

前記幅方向から前記スペーサを見たとき、前記第1主面の前記長さ方向の長さは、前記第2主面の前記長さ方向の長さの95%以下、又は、105%以上である、<1>記載の積層セラミック電子部品。

<3>

前記幅方向から前記スペーサを見たとき、積層方向中央部の前記長さ方向の長さが、前記第1主面の前記長さ方向の長さ、及び、前記第2主面の長さ方向の長さより短い、<1>又は<2>記載の積層セラミック電子部品。

<4>

前記スペーサは、樹脂を含有する、<1>乃至<3>のいずれかに記載の積層セラミック電子部品。

<5>

前記スペーサは、銅とガラスとを含有する、<1>乃至<4>のいずれかに記載のセラミックコンデンサ。

<6>

前記スペーサは、フェノール樹脂を含有する、<1>乃至<5>のいずれかに記載の積層セラミックコンデンサ。

<7>

前記スペーサは、エポキシ樹脂を含有する、<1>乃至<6>記載の積層セラミックコンデンサ。

<8>

前記スペーサは、ロジン含有する、<1>乃至<7>記載の積層セラミックコンデンサ。

<9>

前記2つのスペーサの間に、前記2つのスペーサの少なくとも一部および前記積層体の前記主面の少なくとも一部を覆う補強材が配置される、<1>

乃至<8>のいずれかに記載の積層セラミック電子部品。

<10>

前記補強材は、前記2つのスペーサの側周面を覆う、<9>記載の積層セラミック電子部品。

<11>

誘電体層と内部電極層とが交互に積層された内層部を含み、積層方向に相対する2つの主面、前記積層方向に交差する長さ方向に相対する2つの端面、及び、前記積層方向及び前記長さ方向と交差する幅方向に相対する2つの側面を備えた積層体と、

前記2つの端面のそれぞれにおいて、前記内部電極層に接続するとともに、前記端面とこれに続けて相対する2つの側面の一部を覆う2つの外部電極と、

前記積層体の前記2つの側面の一方において、前記外部電極を間に挟んで配置される2つのスペーサと、を備え、

前記スペーサに形成された前記幅方向に相対する2つの面のうち、前記外部電極を挟む面を第1側面とし、前記外部電極を挟まない面を第2側面としたとき、

前記スペーサを配置した前記積層体の前記側面に対する前記スペーサの前記第2側面の角度が前記幅方向から見て5度以下である積層セラミック電子部品。

<12>

前記積層方向から前記スペーサを見たとき、前記第1側面の前記長さ方向の長さは、前記第2側面の前記長さ方向の長さの95%以下、又は、105%以上である、<11>記載の積層セラミック電子部品。

<13>

前記積層方向から前記スペーサを見たとき、幅方向中央部の前記長さ方向の長さが、前記第1側面の前記長さ方向の長さ、及び、前記第2側面の長さ方向の長さより短い、<11>又は<12>記載の積層セラミック電子部品

。

<14>

前記スペーサは、樹脂を含有する、<11>乃至<13>のいずれかに記載の積層セラミック電子部品。

<15>

前記スペーサは、銅とガラスとを含有する、<11>乃至<14>のいずれかに記載のセラミックコンデンサ。

<16>

前記スペーサは、フェノール樹脂を含有する、<11>乃至<15>のいずれかに記載の積層セラミックコンデンサ。

<17>

前記スペーサは、エポキシ樹脂を含有する、<11>乃至<16>記載の積層セラミックコンデンサ。

<18>

前記スペーサは、ロジン含有する、<11>乃至<17>記載の積層セラミックコンデンサ。

<19>

前記2つのスペーサの間に、前記2つのスペーサの少なくとも一部および前記積層体の前記側面の少なくとも一部を覆う補強材が配置される、<11>乃至<18>のいずれかに記載の積層セラミック電子部品。

<20>

前記補強材は、前記2つのスペーサの側周面を覆う、<19>記載の積層セラミック電子部品。

符号の説明

- [0079] A 主面
A1 第1主面
A2 第2主面
B 側面

- C 端面
- M F 金属粉
- M P 金属領域
- P 空隙
- R P 樹脂領域
- S A 1 第1主面
- S A 2 第2主面
- S W 側周面
- 1 積層セラミックコンデンサ
- 1 A コンデンサ本体
- 2 積層体
- 3 外部電極
- 4 スペース
- 1 1 内層部
- 1 2 外層部
- 1 4 誘電体層
- 1 5 内部電極層
- 3 0 下地電極層
- 3 1 第1めっき層
- 3 2 第2めっき層
- 4 0 保持基板
- 4 1 スペース製造用ペースト
- 5 0 補強材
- 5 1 中央部

請求の範囲

- [請求項1] 誘電体層と内部電極層とが交互に積層された内層部を含み、積層方向に相對する2つの主面、前記積層方向に交差する長さ方向に相對する2つの端面、及び、前記積層方向及び前記長さ方向と交差する幅方向に相對する2つの側面を備えた積層体と、
- 前記2つの端面のそれぞれにおいて、前記内部電極層に接続するとともに、前記端面とこれに続けて相對する2つの主面の一部を覆う2つの外部電極と、
- 前記積層体の前記2つの主面の一方において、前記外部電極を間に挟んで配置される2つのスペーサと、を備え、
- 前記スペーサに形成された前記積層方向に相對する2つの面のうち、前記外部電極を挟む面を第1主面とし、前記外部電極を挟まない面を第2主面としたとき、
- 前記スペーサを配置した前記積層体の前記主面に対する前記スペーサの前記第2主面の角度が前記幅方向から見て5度以下である積層セラミック電子部品。
- [請求項2] 前記幅方向から前記スペーサを見たとき、前記第1主面の前記長さ方向の長さは、前記第2主面の前記長さ方向の長さの95%以下、又は、105%以上である、請求項1記載の積層セラミック電子部品。
- [請求項3] 前記幅方向から前記スペーサを見たとき、積層方向中央部の前記長さ方向の長さが、前記第1主面の前記長さ方向の長さ、及び、前記第2主面の長さ方向の長さより短い、請求項1又は2記載の積層セラミック電子部品。
- [請求項4] 前記スペーサは、樹脂を含有する、請求項1乃至3のいずれかに記載の積層セラミック電子部品。
- [請求項5] 前記スペーサは、銅とガラスとを含有する、請求項1乃至4のいずれかに2記載の積層セラミック電子部品。
- [請求項6] 前記スペーサは、フェノール樹脂を含有する、請求項1乃至5のい

ずれかに記載の積層セラミック電子部品。

[請求項7] 前記スペーサは、エポキシ樹脂を含有する、請求項1乃至6のいずれかに記載の積層セラミック電子部品。

[請求項8] 前記スペーサは、ロジン含有する、請求項1乃至7のいずれかに記載の積層セラミック電子部品。

[請求項9] 前記2つのスペーサの間に、前記2つのスペーサの少なくとも一部および前記積層体の前記主面の少なくとも一部を覆う補強材が配置される、請求項1乃至8のいずれかに記載の積層セラミック電子部品。

[請求項10] 前記補強材は、前記2つのスペーサの側周面を覆う、請求項9記載の積層セラミック電子部品。

[請求項11] 誘電体層と内部電極層とが交互に積層された内層部を含み、積層方向に相對する2つの主面、前記積層方向に交差する長さ方向に相對する2つの端面、及び、前記積層方向及び前記長さ方向と交差する幅方向に相對する2つの側面を備えた積層体と、

前記2つの端面のそれぞれにおいて、前記内部電極層に接続するとともに、前記端面とこれに続けて相對する2つの側面の一部を覆う2つの外部電極と、

前記積層体の前記2つの側面の一方において、前記外部電極を間に挟んで配置される2つのスペーサと、を備え、

前記スペーサに形成された前記幅方向に相對する2つの面のうち、前記外部電極を挟む面を第1側面とし、前記外部電極を挟まない面を第2側面としたとき、

前記スペーサを配置した前記積層体の前記側面に対する前記スペーサの前記第2側面の角度が前記積層方向から見て5度以下である積層セラミック電子部品。

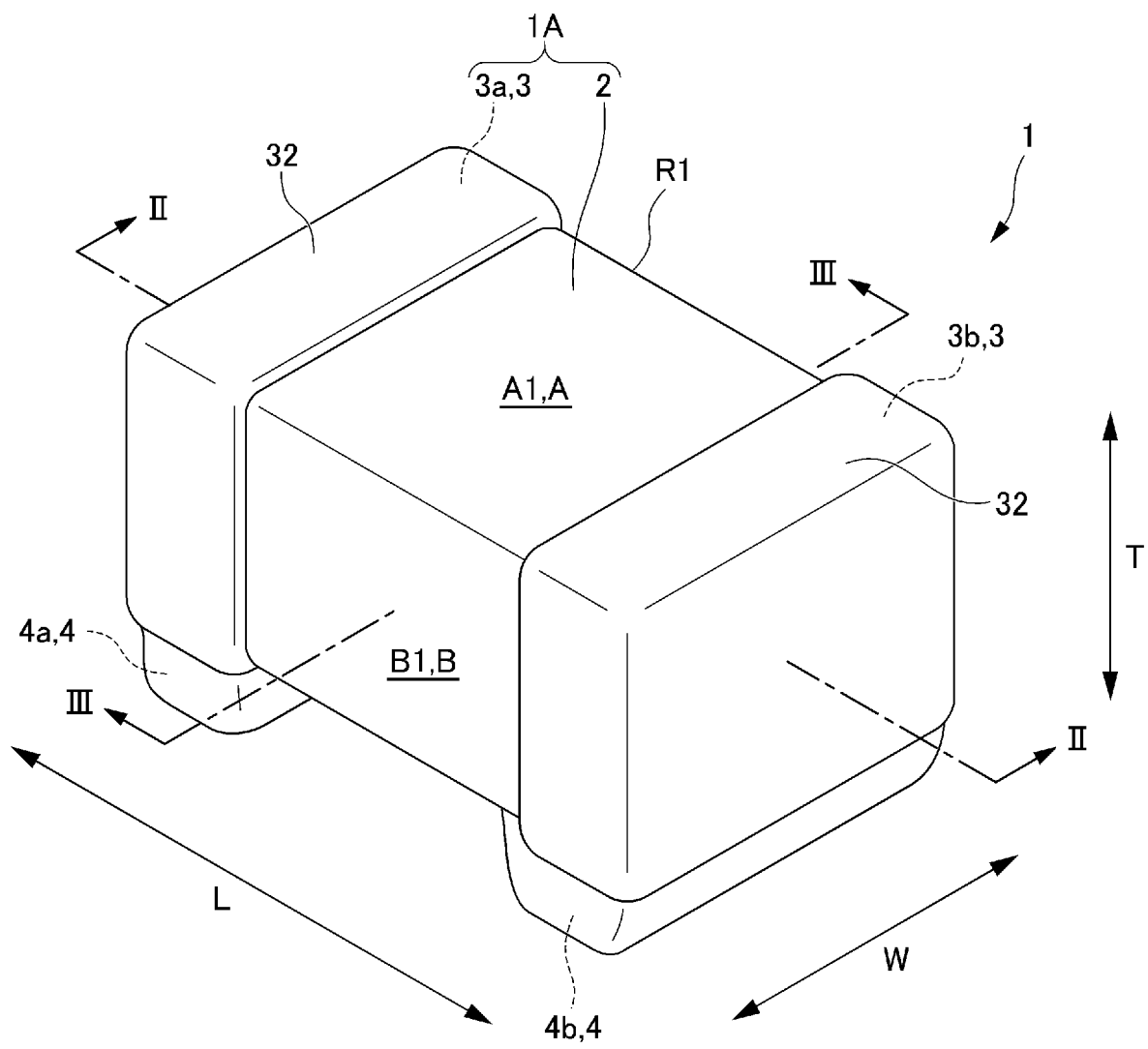
[請求項12] 前記積層方向から前記スペーサを見たとき、前記第1側面の前記長さ方向の長さは、前記第2側面の前記長さ方向の長さの95%以下、又は、105%以上である、請求項11記載の積層セラミック電子部

品。

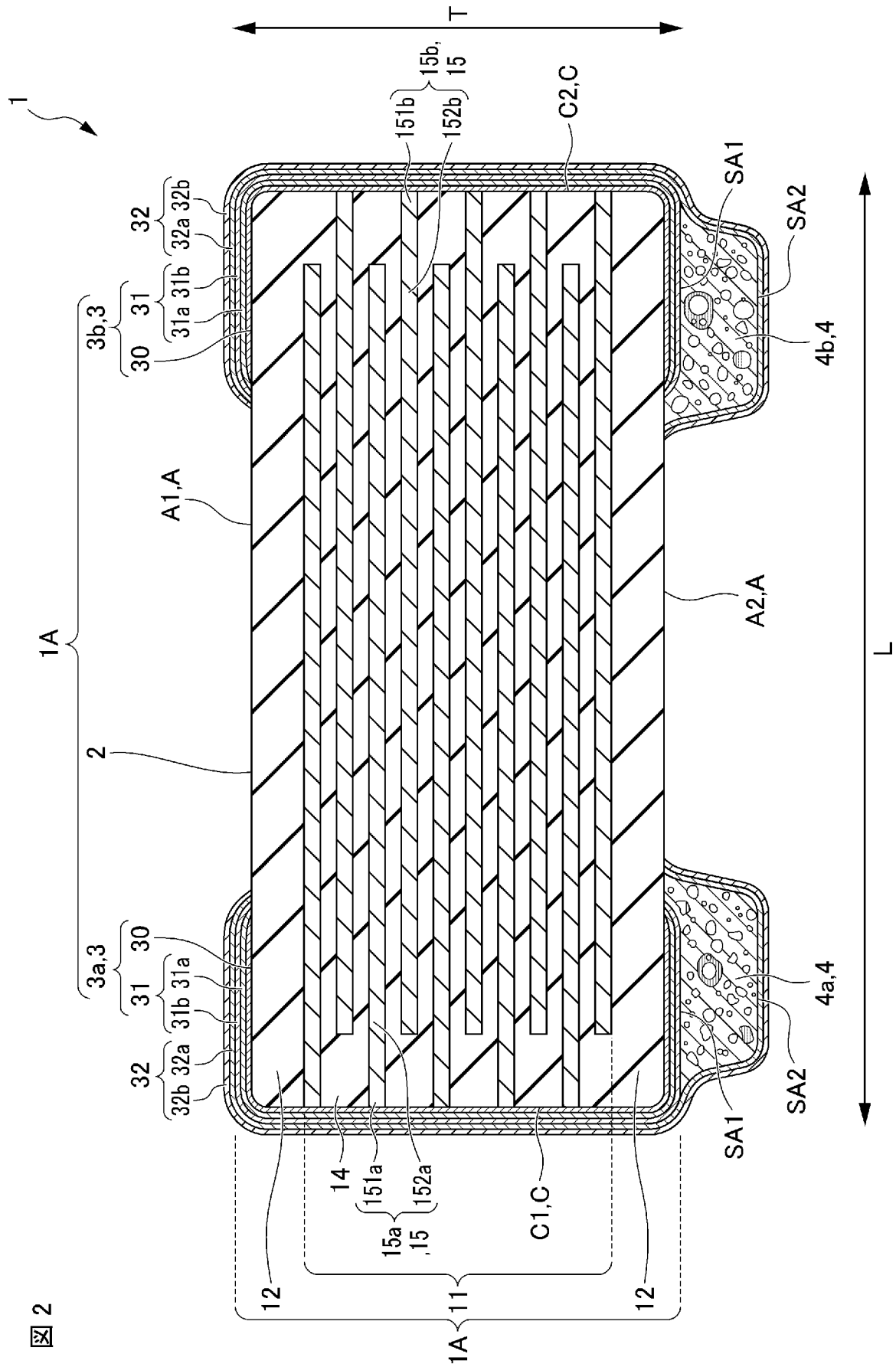
- [請求項13] 前記積層方向から前記スペーサを見たとき、幅方向中央部の前記長さ方向の長さが、前記第1側面の前記長さ方向の長さ、及び、前記第2側面の長さ方向の長さより短い、請求項11又は12記載の積層セラミック電子部品。
- [請求項14] 前記スペーサは、樹脂を含有する、請求項11乃至13のいずれかに記載の積層セラミック電子部品。
- [請求項15] 前記スペーサは、銅とガラスとを含有する、請求項11乃至14のいずれかに記載の積層セラミック電子部品。
- [請求項16] 前記スペーサは、フェノール樹脂を含有する、請求項11乃至15のいずれかに記載の積層セラミック電子部品。
- [請求項17] 前記スペーサは、エポキシ樹脂を含有する、請求項11乃至16のいずれかに記載の積層セラミック電子部品。
- [請求項18] 前記スペーサは、ロジン含有する、請求項11乃至17のいずれかに記載の積層セラミック電子部品。
- [請求項19] 前記2つのスペーサの間に、前記2つのスペーサの少なくとも一部および前記積層体の前記側面の少なくとも一部を覆う補強材が配置される、請求項11乃至18のいずれかに記載の積層セラミック電子部品。
- [請求項20] 前記補強材は、前記2つのスペーサの側周面を覆う、請求項19記載の積層セラミック電子部品。

[図1]

図 1

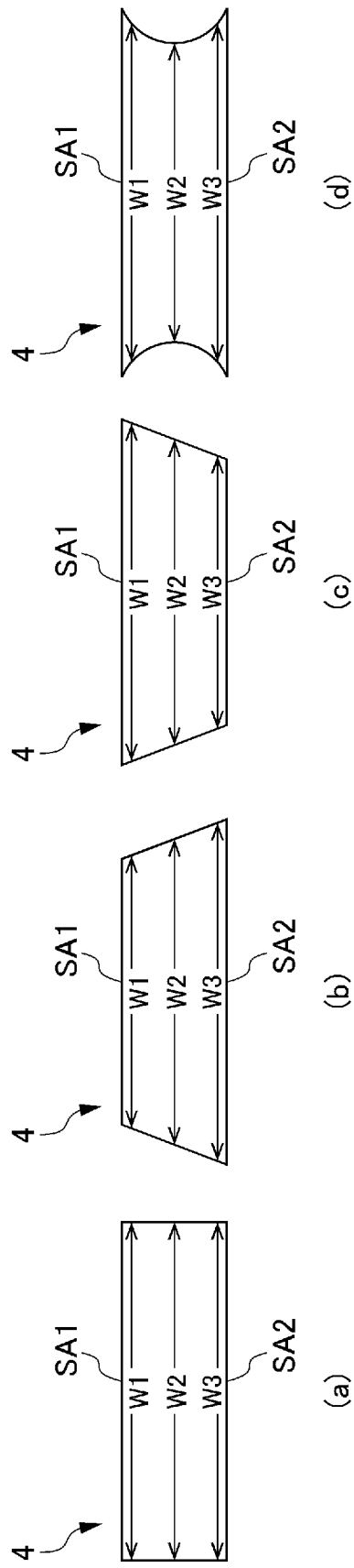


[圖2]



[図4]

[図] 4



[図5]

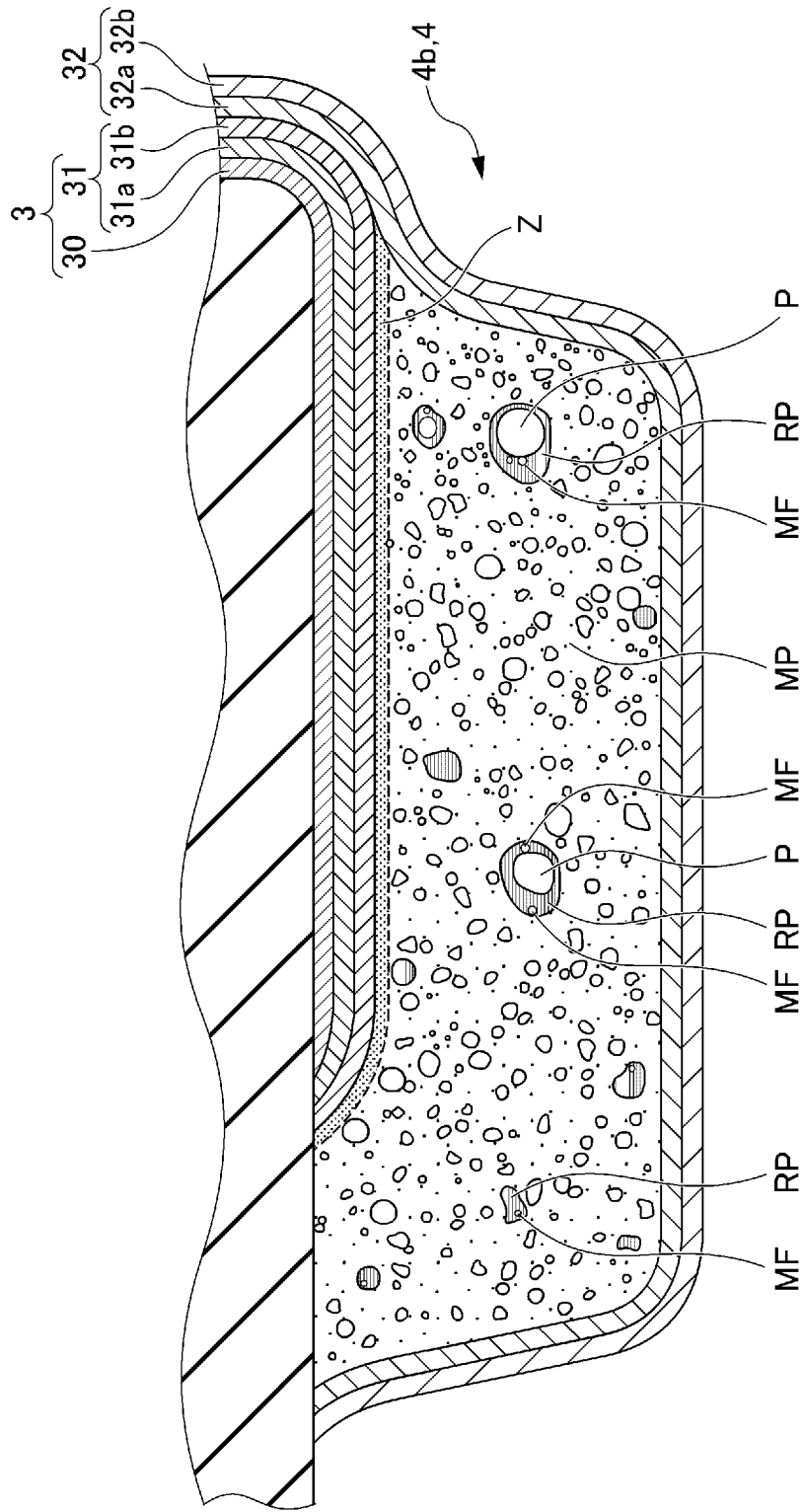
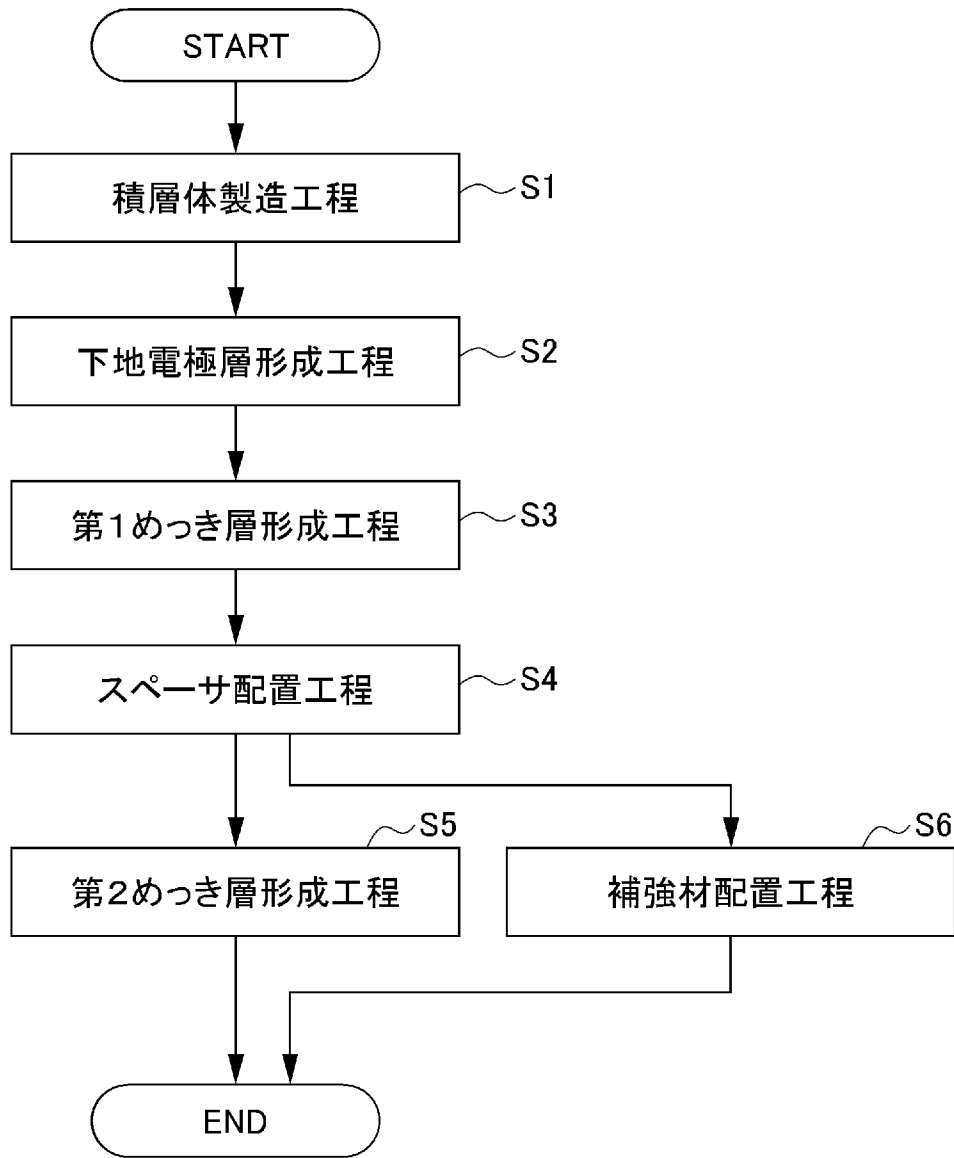


図 5

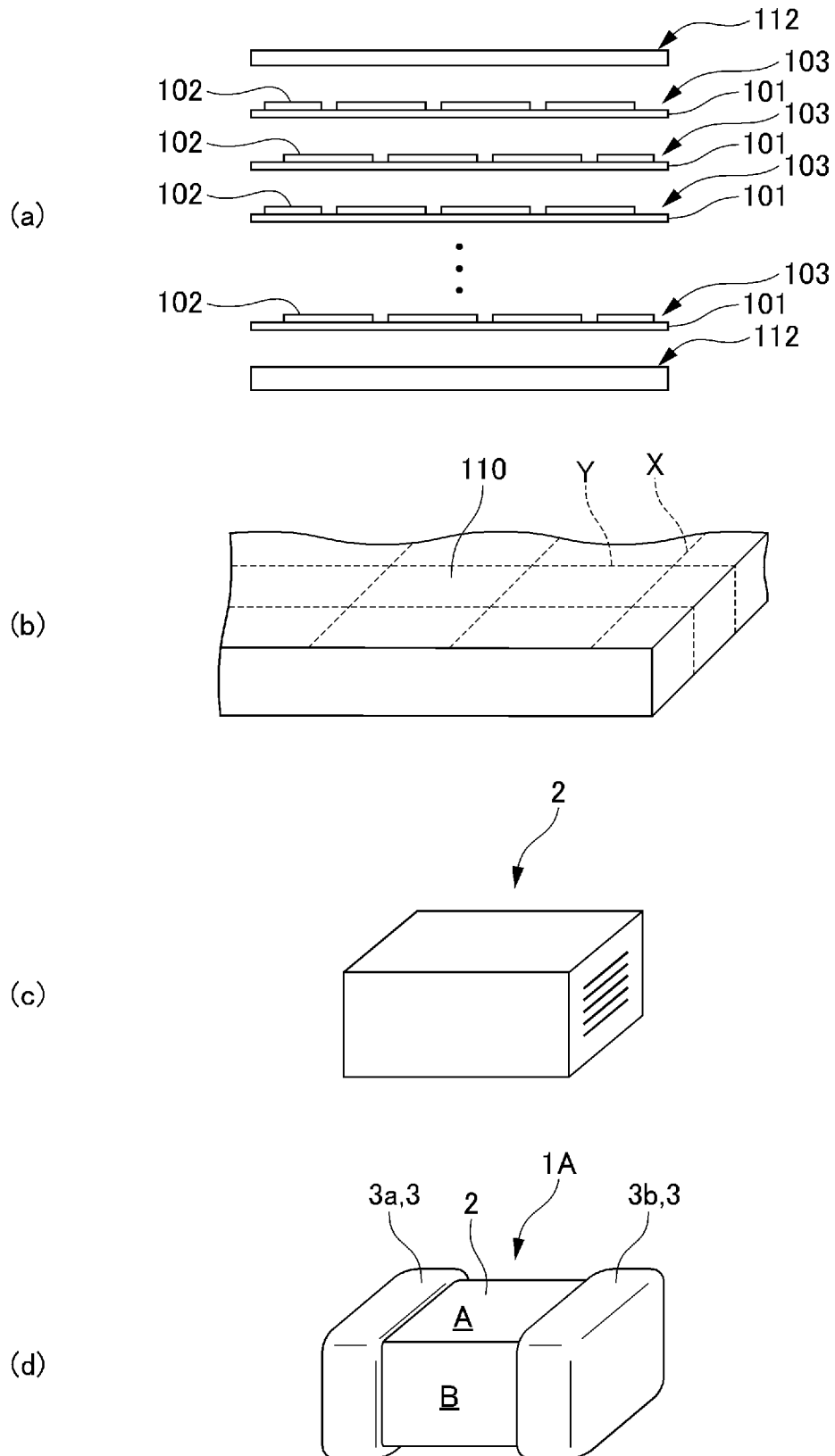
[図6]

図 6



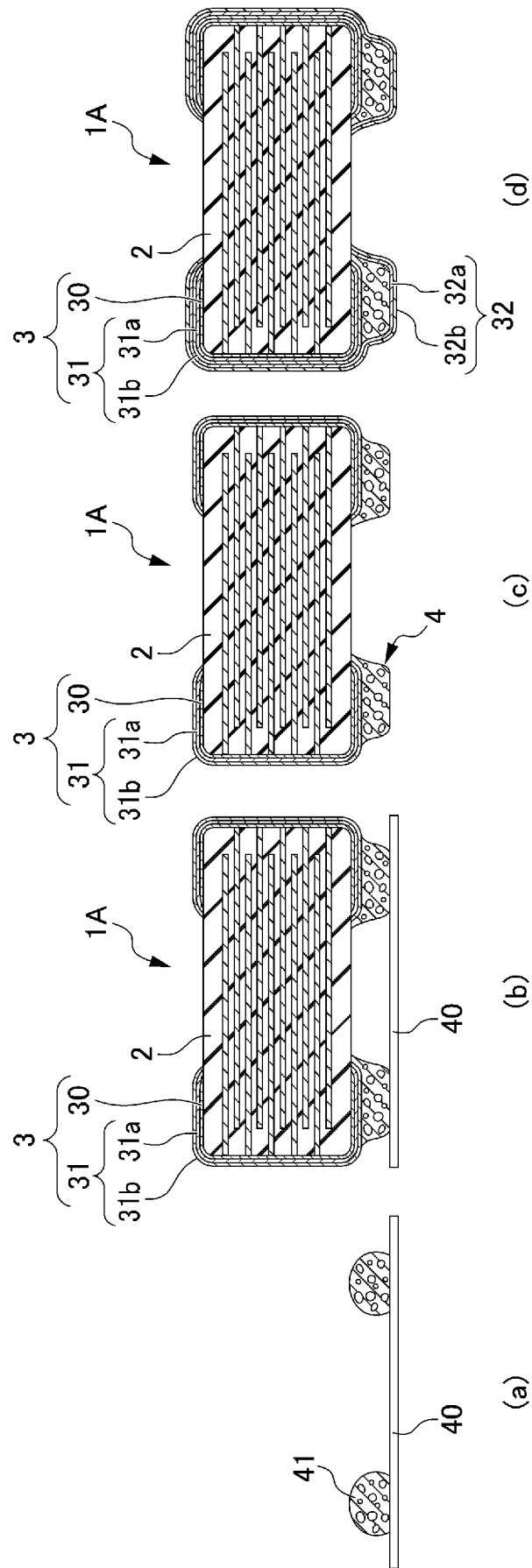
[図7]

図 7

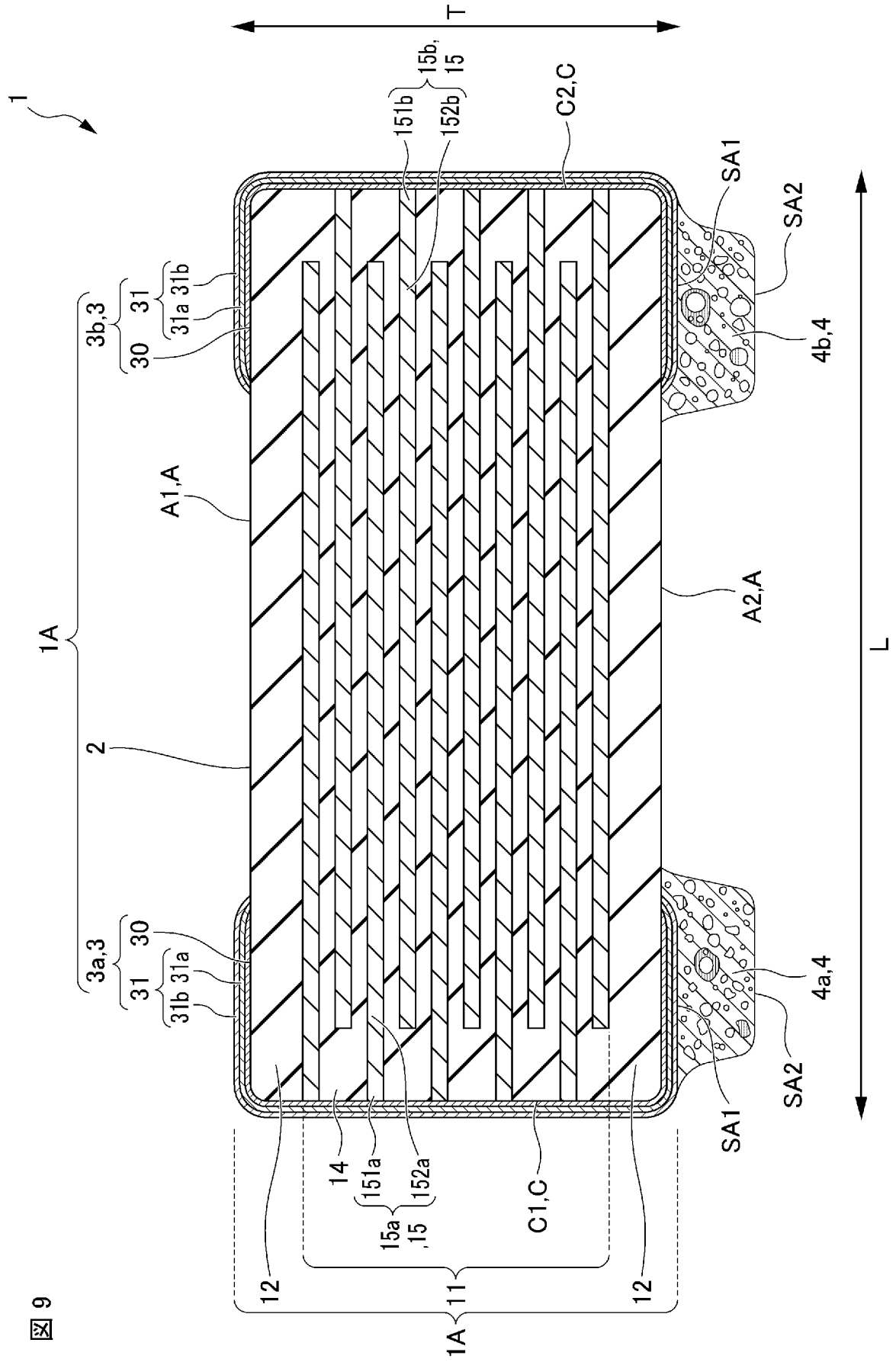


[図8]

[図8]



[9]



[図10]

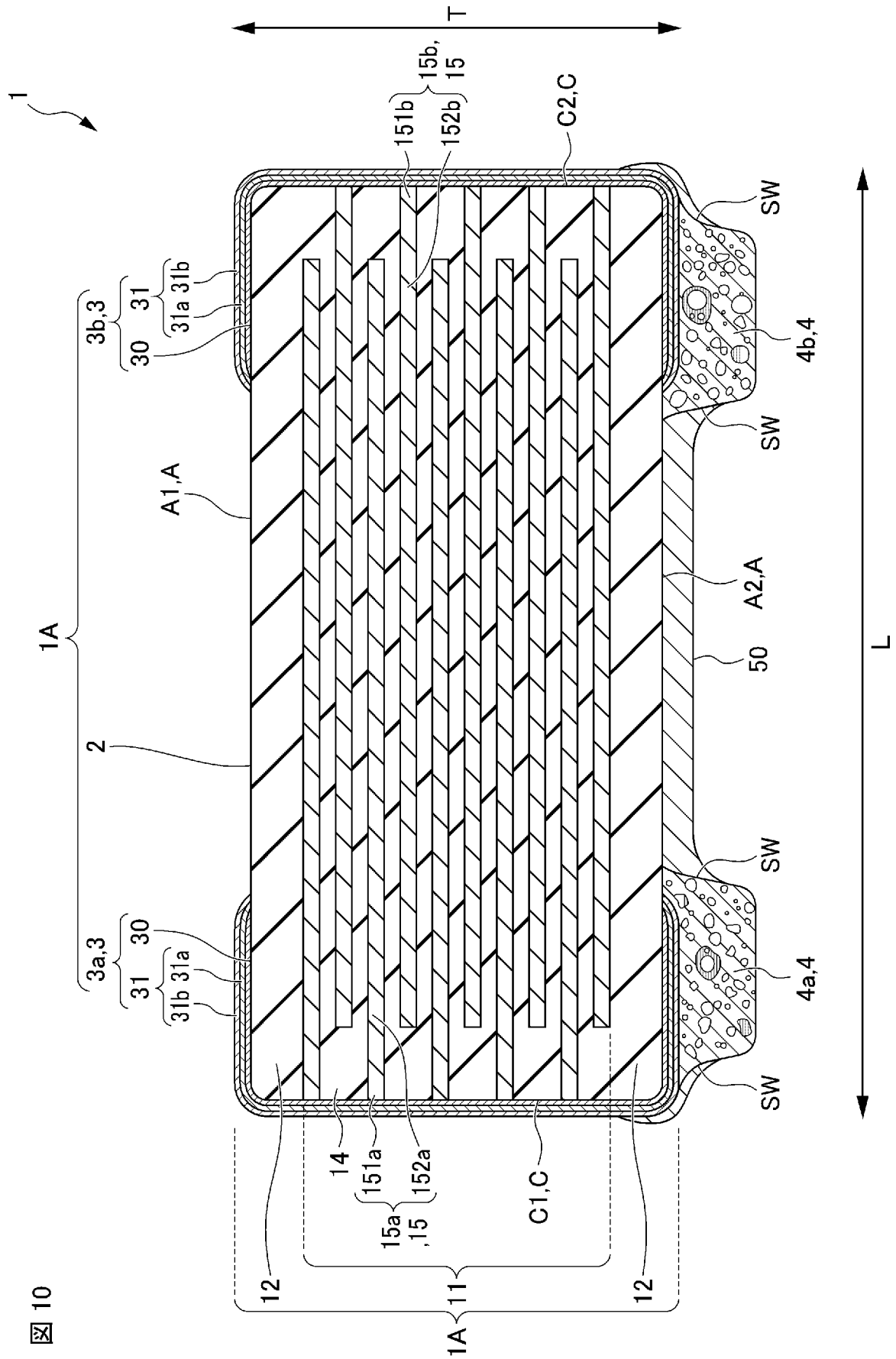
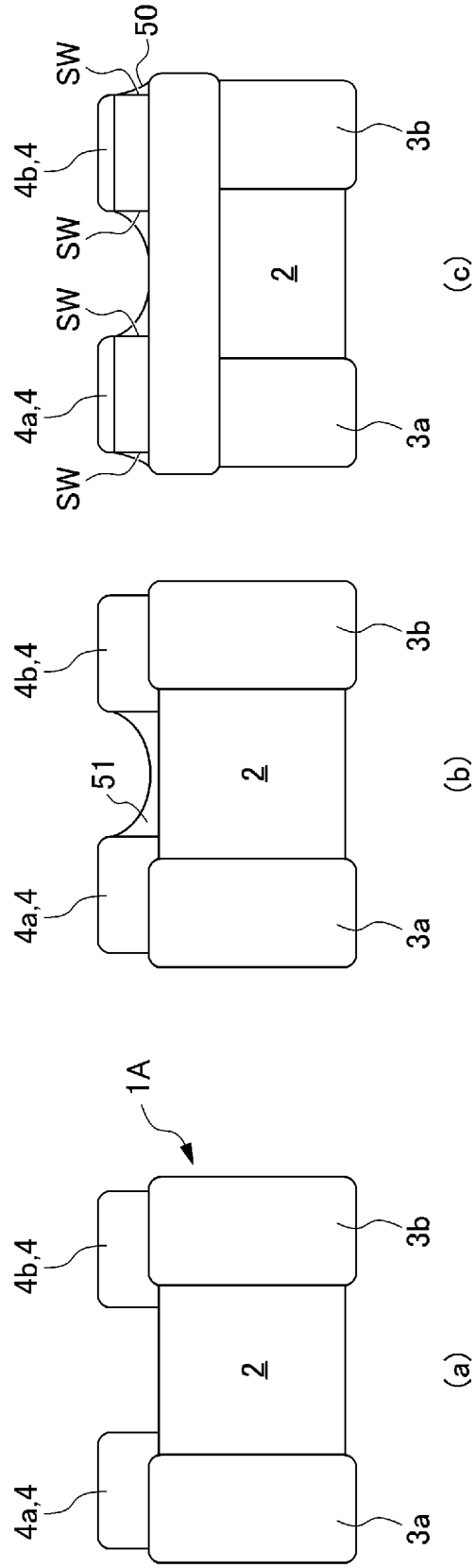


図 10

[図11]

図 11



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/010486

A. CLASSIFICATION OF SUBJECT MATTER**H01G 4/30**(2006.01)i; **H01C 7/02**(2006.01)i; **H01C 7/04**(2006.01)i; **H01C 7/10**(2006.01)i

FI: H01G4/30 513; H01C7/02; H01C7/04; H01C7/10; H01G4/30 201F; H01G4/30 201K; H01G4/30 201M; H01G4/30 512

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/30; H01C7/02; H01C7/04; H01C7/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2022-099069 A (MURATA MANUFACTURING CO., LTD.) 04 July 2022 (2022-07-04) claims, paragraphs [0002], [0003], [0027]-[0040], fig. 1, 2, 6, 7-9	1-3, 9-13, 19, 20
Y	claims, paragraphs [0002], [0003], [0027]-[0040], fig. 1, 2, 6, 7-9	4-8, 14-18
Y	WO 2015/098990 A1 (KYOCERA CORPORATION) 02 July 2015 (2015-07-02) paragraph [0021], fig. 3, 4	4-8, 14-18
Y	WO 2020/040138 A1 (SHOEI CHEMICAL IND CO.) 27 February 2020 (2020-02-27) paragraphs [0002]-[0004], [0053]	5, 15
A	JP 2018-207090 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 27 December 2018 (2018-12-27) entire text, all drawings	1-20

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

27 May 2024

Date of mailing of the international search report

04 June 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/JP2024/010486

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2022-099069	A	04 July 2022	US 2022/0199325 A1 claims, paragraphs [0004], [0005], [0048]-[0071], fig. 1, 2, 6, 7-9	
WO	2015/098990	A1	02 July 2015	US 2017/0042029 A1 paragraph [0048], fig. 3, 4	
WO	2020/040138	A1	27 February 2020	CN 112602158 A paragraphs [0002]-[0004], [0078]	
JP	2018-207090	A	27 December 2018	US 10062511 B1 entire text, all drawings	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i; H01C 7/02(2006.01)i; H01C 7/04(2006.01)i; H01C 7/10(2006.01)i FI: H01G4/30 513; H01C7/02; H01C7/04; H01C7/10; H01G4/30 201F; H01G4/30 201K; H01G4/30 201M; H01G4/30 512		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/30; H01C7/02; H01C7/04; H01C7/10 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2024年 日本国実用新案登録公報 1996-2024年 日本国登録実用新案公報 1994-2024年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2022-099069 A (株式会社村田製作所) 04.07.2022 (2022-07-04) 特許請求の範囲,段落[0002],[0003],[0027]-[0040],図1,図2,図6,図7-9	1-3,9-13,19,20
Y	特許請求の範囲,段落[0002],[0003],[0027]-[0040],図1,図2,図6,図7-9	4-8,14-18
Y	WO 2015/098990 A1 (京セラ株式会社) 02.07.2015 (2015-07-02) 段落[0021],図3,図4	4-8,14-18
Y	WO 2020/040138 A1 (昭栄化学工業株式会社) 27.02.2020 (2020-02-27) 段落[0002]-[0004],[0053]	5,15
A	JP 2018-207090 A (サムソン エレクトロメカニクス カンパニーリミテッド.) 27.12.2018 (2018-12-27) 全文,全図	1-20
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	27.05.2024	国際調査報告の発送日 04.06.2024
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 田中 晃洋 5D 3800 電話番号 03-3581-1101 内線 3549	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/010486

引用文献			公表日	パテントファミリー文献		公表日
JP	2022-099069	A	04.07.2022	US	2022/0199325 A1	
				特許請求の範囲, 段落 [0004], [0005], [0048]- [0071], 図1, 図2, 図6, 図7-9		
WO	2015/098990	A1	02.07.2015	US	2017/0042029 A1	
				段落[0048], 図3, 図4		
WO	2020/040138	A1	27.02.2020	CN	112602158 A	
				段落[0002]-[0004], [0078]		
JP	2018-207090	A	27.12.2018	US	10062511 B1	
				全文, 全図		