(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第6119111号
(P6119111)

(45)発行日　平成29年4月26日(2017.4.26)　(24)登録日　平成29年4月7日(2017.4.7)

(51)Int.Cl.			F I		
H05K	3/46	(2006.01)	H05K	3/46	U
H05K	7/20	(2006.01)	H05K	7/20	C
H05K	1/02	(2006.01)	H05K	3/46	N
			H05K	3/46	Q
			H05K	1/02	Q

請求項の数 10　(全 20 頁)　最終頁に続く

(21)出願番号　特願2012-112510 (P2012-112510)
(22)出願日　平成24年5月16日 (2012.5.16)
(65)公開番号　特開2013-239631 (P2013-239631A)
(43)公開日　平成25年11月28日 (2013.11.28)
審査請求日　平成27年3月19日 (2015.3.19)

(73)特許権者　000005223
富士通株式会社
神奈川県川崎市中原区上小田中４丁目１番１号
(74)代理人　100092152
弁理士　服部　毅巖
(72)発明者　阿部　知行
神奈川県川崎市中原区上小田中４丁目１番１号　富士通株式会社内
(72)発明者　▲高▼須　庸一
神奈川県川崎市中原区上小田中４丁目１番１号　富士通株式会社内

審査官　岡崎　克彦

最終頁に続く

(54)【発明の名称】回路基板、回路基板の製造方法、電子装置及び電子装置の製造方法

(57)【特許請求の範囲】
【請求項１】
基板と、
前記基板の内部に設けられた熱拡散層と、
前記基板の表面に設けられ、炭素材料が用いられ、気孔率が体積比率で５０％以上の多孔質の放熱層と、
前記熱拡散層と前記放熱層とに接続された伝熱部と
を含むことを特徴とする回路基板。
【請求項２】
前記伝熱部は、
前記基板の表面に設けられ、前記放熱層が接続された配線層と、
前記熱拡散層と前記配線層とに接続されたビアと
を含むことを特徴とする請求項１に記載の回路基板。
【請求項３】
前記基板の表面に設けられた保護膜を更に含み、前記放熱層が前記保護膜から露出することを特徴とする請求項１又は２に記載の回路基板。
【請求項４】
前記放熱層は、
前記基板の第１表面に設けられ、気孔率が体積比率で５０％以上の多孔質の第１放熱層と、

前記基板の第２表面に設けられ、気孔率が体積比率で５０％以上の多孔質の第２放熱層と
を含むことを特徴とする請求項１乃至３のいずれかに記載の回路基板。
【請求項５】
前記炭素材料は、グラフェン又はカーボンナノチューブであることを特徴とする請求項１乃至４のいずれかに記載の回路基板。
【請求項６】
内部に設けられた熱拡散層と、前記熱拡散層に接続された伝熱部とを有する基板の表面に、前記伝熱部に接続され、炭素材料が用いられ、気孔率が体積比率で５０％以上の多孔質の放熱層を設ける工程を含むことを特徴とする回路基板の製造方法。
【請求項７】
基板と、前記基板の内部に設けられた熱拡散層と、前記基板の表面に設けられ、炭素材料が用いられ、気孔率が体積比率で５０％以上の多孔質の放熱層と、前記熱拡散層と前記放熱層とに接続された伝熱部とを含む回路基板と、
前記回路基板に実装された電子部品と
を備えることを特徴とする電子装置。
【請求項８】
前記伝熱部は、
前記基板の表面に設けられ、前記放熱層が接続された配線層と、
前記熱拡散層と前記配線層とに接続されたビアと
を含むことを特徴とする請求項７に記載の電子装置。
【請求項９】
前記炭素材料は、グラフェン又はカーボンナノチューブであることを特徴とする請求項７又は８に記載の電子装置。
【請求項１０】
回路基板を形成する工程と、
形成された前記回路基板に電子部品を実装する工程と
を含み、
前記回路基板を形成する工程は、
内部に設けられた熱拡散層と、前記熱拡散層に接続された伝熱部とを有する基板の表面に、前記伝熱部に接続され、炭素材料が用いられ、気孔率が体積比率で５０％以上の多孔質の放熱層を設ける工程を含むことを特徴とする電子装置の製造方法。

【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、回路基板及び回路基板の製造方法、並びに回路基板を含む電子装置及び電子装置の製造方法に関する。
【背景技術】
【０００２】
発熱する電子部品が回路基板に実装された電子装置の放熱技術として、電子部品に放熱フィンを搭載する技術、回路基板にヒートシンクを搭載する技術等が知られている。更に、回路基板に放熱板、放熱フィンを搭載する技術、回路基板の電極（裏面電極）に凹凸部を設けて放熱面積を増大させる技術等も知られている。
【０００３】
また、従来、基板内或いは基板上に、気孔を内蔵した低抵抗配線導体を設け、それにワイヤやハンダ等で半導体素子を接続する電子装置等が知られている。
【先行技術文献】
【特許文献】
【０００４】

【特許文献１】実開平０６－０７７２８１号公報
【特許文献２】特開２００６－３５１９７６号公報
【特許文献３】特開平１１－３１２８５０号公報
【発明の概要】
【発明が解決しようとする課題】
【０００５】
放熱フィンやヒートシンク等の放熱体は、電子装置によっては搭載スペースに制限があり、採用することができない場合がある。或いは、そのような搭載スペースの制限のために、放熱体のサイズを大きくして放熱性（放熱効果）を高めるといった手法を採用することができない場合がある。
【０００６】
これまでの放熱技術では、電子装置の回路基板に実装される電子部品の発熱量に応じた放熱面積を確保して所望の放熱効果を得ることができない場合がある。
【課題を解決するための手段】
【０００７】
本発明の一観点によれば、基板と、前記基板の内部に設けられた熱拡散層と、前記基板の表面に設けられ、炭素材料が用いられ、気孔率が体積比率で５０％以上の多孔質の放熱層と、前記熱拡散層と前記放熱層とに接続された伝熱部とを含む回路基板が提供される。
【０００８】
また、本発明の一観点によれば、内部に設けられた熱拡散層と、前記熱拡散層に接続された伝熱部とを有する基板の表面に、前記伝熱部に接続され、炭素材料が用いられ、気孔率が体積比率で５０％以上の多孔質の放熱層を設ける工程を含む回路基板の製造方法が提供される。
【０００９】
また、本発明の一観点によれば、上記のような回路基板を含む電子装置、電子装置の製造方法が提供される。
【発明の効果】
【００１０】
開示の技術によれば、回路基板の熱を、多孔質の放熱層に伝熱して放熱することが可能になり、放熱効果の高い回路基板を実現することが可能になる。また、このような回路基板を用いることにより、放熱効果の高い電子装置を実現することが可能になる。
【図面の簡単な説明】
【００１１】
【図１】回路基板の第１構成例を示す図である。
【図２】電子装置の一例を示す図である。
【図３】回路基板の第２構成例を示す図である。
【図４】回路基板表面側の放熱層の一例を示す図である。
【図５】回路基板裏面側の放熱層の一例を示す図である。
【図６】回路基板の第３構成例を示す図である。
【図７】回路基板の第４構成例を示す図である。
【図８】放熱層形成方法の一例の説明図である。
【図９】両面配線板形成工程の説明図である。
【図１０】熱拡散層形成工程の説明図（その１）である。
【図１１】熱拡散層形成工程の説明図（その２）である。
【図１２】積層工程の説明図である。
【図１３】ビア形成工程の説明図（その１）である。
【図１４】ビア形成工程の説明図（その２）である。
【図１５】保護膜形成工程及び放熱層配設工程の説明図である。
【図１６】電子装置の製造方法の一例を示す図である。
【発明を実施するための形態】

【００１２】
図１は回路基板の第１構成例を示す図である。図１には、回路基板の一例の断面を模式的に図示している。
図１に示す回路基板１０Ａは、配線層１１ａ及びビア１１ｂが設けられた基板１１、基板１１の内部に設けられた熱拡散層１２、基板１１上に設けられた多孔質の放熱層１３、及び基板１１上に設けられた保護膜１４を有する。
【００１３】
ここでは基板１１として、銅（Ｃｕ）等を用いて複数層に設けられた配線層１１ａと、複数層を貫通するビア１１ｂを備える多層基板を例示している。基板１１には、例えば、ガラスエポキシ等の基材１１ｃの両面に配線層１１ａを設けた両面配線板１１ｄを複数枚、プリプレグ等の絶縁層１１ｅを介して積層したものが用いられる。
【００１４】
熱拡散層１２は、基板１１の内部、ここでは基板１１の中央部となる層に、設けられる。熱拡散層１２と、その上下の両面配線板１１ｄの間には、絶縁層１１ｅが設けられる。熱拡散層１２には、例えば、箔状、板状で、配線層１１ａよりも厚いものが用いられる。熱拡散層１２の厚みは、例えば、５００μｍ～２ｍｍとされる。熱拡散層１２は、基板１１の内層に全体的に（プレーン状に）設けられる。熱拡散層１２には、一部のビア１１ｂが接続され、熱拡散層１２を非接触で貫通するビア１１ｂの部位には孔１２ａが設けられる。
【００１５】
熱拡散層１２には、熱伝導率が高く、熱拡散層１２に伝熱された熱をその層内に拡散させ易い材料が用いられる。このような材料としては、銅、アルミニウム（Ａｌ）、ステンレス等の金属材料、グラフェン、カーボンナノチューブ等の炭素材料等を用いることができる。
【００１６】
放熱層１３は、基板１１上、ここでは基板１１の表層に設けられて熱拡散層１２にビア１１ｂで接続された配線層１１ａの上に、設けられる。例えば、放熱層１３は、そのような配線層１１ａの上に、導電性ペースト等、熱伝導性を有する接合材料（図示せず）を用いて接合される。放熱層１３には、熱伝導率の高い材料が用いられる。このような材料としては、銅、アルミニウム、ステンレス等の金属材料、グラフェン、カーボンナノチューブ等の炭素材料等を用いることができる。このような材料を用いて、多孔質の放熱層１３が形成される。
【００１７】
熱拡散層１２に伝熱され拡散された熱は、熱拡散層１２に繋がるビア１１ｂを通じて表層の配線層１１ａ、更にそれに接続された放熱層１３に伝熱される。放熱層１３に伝熱された熱は、放熱層１３から回路基板１０Ａの外部へと放熱される。放熱層１３に多孔質材料を用いることで、その表面積（比表面積、放熱面積）を増大させることができるため、放熱層１３に伝熱された熱を、その気孔内を流れる外気によって効果的に放熱することが可能になっている。
【００１８】
尚、回路基板１０Ａから外部への放熱経路は、放熱層１３からの経路に限定されるものではない。
放熱層１３には、気孔率が、好ましくは体積比率で５０％以上、より好ましくは体積比率で８０％以上の多孔質材料が用いられる。気孔率が体積比率で５０％を下回るような場合には、外気が気孔内を流れ難くなり、効果的に放熱が行えない可能性がある。
【００１９】
基板１１上には、ソルダレジスト等の保護膜１４が設けられる。基板１１の表層（ここでは表面側と裏面側）の配線層１１ａは、各々の表面の少なくとも一部が保護膜１４から露出する。
【００２０】

保護膜１４から露出する配線層１１ａの一部は、回路基板１０Ａの外部接続端子（電極部）となる。例えば、そのような配線層１１ａのうち、基板１１の表面側に露出する配線層１１ａは、半導体装置等の電子部品を実装するための端子となり、基板１１の裏面側に露出する配線層１１ａは、回路基板１０Ａをマザーボード等の他の基板に実装するための端子となる。

【００２１】

放熱層１３は、ここでは保護膜１４から露出する所定の配線層１１ａ上に設けられる。放熱層１３、及び放熱層１３が設けられる配線層１１ａは、外部接続端子として利用される配線層１１ａの配設領域以外の領域に設けられる。

【００２２】

尚、基板１１のビア１１ｂには、所謂サーマルビアのような熱伝導パスとして設けられるもののほか、信号線、グランド（ＧＮＤ）線として設けられるものが含まれ得る。

また、熱拡散層１２としては多層基板に設けられるＧＮＤプレーン配線を利用してもよく、或いは熱拡散層１２を多層基板に設けられるＧＮＤプレーン配線として利用してもよい。

【００２３】

ここで、上記のような回路基板１０Ａを用いた電子装置の一例を図２に示す。図２には、回路基板１０Ａを用いた電子装置の一例の断面を模式的に図示している。

図２に示す電子装置２０は、回路基板１０Ａ、回路基板１０Ａに実装された半導体パッケージ（半導体装置（電子部品））３０、及び半導体パッケージ３０に搭載された放熱フィン（放熱体）４０を有する。

【００２４】

半導体パッケージ３０は、パッケージ基板（回路基板）３１、及びパッケージ基板３１に実装された半導体チップ（半導体素子）３２を備える。半導体チップ３２は、ここでは図示を省略するが、パッケージ基板３１にフリップチップ接続されて実装される。このような半導体パッケージ３０が、ソルダボール等のバンプ３３を介して、回路基板１０Ａの所定の配線層１１ａ（外部接続端子）に電気的に接続される。

【００２５】

半導体パッケージ３０の上には、針状や板状の複数のフィン４１を備えた放熱フィン４０が搭載される。放熱フィン４０は、熱伝導性の接合材料（図示せず）等を介して、半導体パッケージ３０の上に搭載され、半導体パッケージ３０と熱的に接続される。

【００２６】

半導体パッケージ３０は、動作に伴い発熱する。半導体パッケージ３０の過熱は、その寿命の低下を招いたり、リーク電流の増加による性能低下を招いたりする可能性がある。そのため、半導体パッケージ３０で発生した熱を放熱し、冷却する必要がある。電子装置２０では、まず、半導体パッケージ３０に放熱フィン４０を搭載することで、半導体パッケージ３０の放熱（冷却）を行う。放熱フィン４０を搭載した電子装置２０に対し、ファンによる空冷を行うことで、より放熱効果が高められる。

【００２７】

更に、この電子装置２０では、半導体パッケージ３０が実装された回路基板１０Ａに多孔質の放熱層１３が設けられる。半導体パッケージ３０で発生した熱は、例えば、回路基板１０Ａに伝熱され、ビア１１ｂを通じて、そのビア１１ｂに接続された熱拡散層１２に伝熱される。熱拡散層１２に伝熱された熱は、その層内に拡散され、熱拡散層１２に接続されたビア１１ｂを通じて、そのビア１１ｂに接続された配線層１１ａ、更に放熱層１３へと伝熱される。

【００２８】

ここで、放熱層１３には、多孔質材料が用いられる。そのため、放熱層１３は、そのような多孔質材料を用いていないものに比べて、放熱面積が大きくなっている。また、所定の気孔率を有する放熱層１３を用いることで、回路基板に複数のフィンを備えた放熱フィンを設けたものや、凹凸表面を形成した部材を設けたものに比べて、放熱面積を大きくす

ることができる。このような多孔質の放熱層１３の気孔内を外気が流れることで、半導体パッケージ３０で発生し、回路基板１０Ａに輸送され、その放熱層１３まで伝熱された熱が、電子装置２０の外部へと効果的に放熱される。

【００２９】

尚、電子装置２０から外部への放熱経路は、放熱フィン４０、放熱層１３からの経路に限定されるものではない。

半導体パッケージ３０に放熱フィン４０を搭載し、回路基板１０Ａに多孔質の放熱層１３を設けることで、半導体パッケージ３０で発生した熱を効果的に放熱し、その過熱を抑え、寿命や性能の低下を抑えることができる。

【００３０】

更に、多孔質の放熱層１３は、小さなサイズでも大きな放熱面積を得ることができる。そのため、電子装置２０に含まれる部品や部材、電子装置２０の周辺に配置される部品や部材と干渉しないサイズで、放熱面積の大きい放熱層１３を、回路基板１０Ａに設けることができる。

【００３１】

電子装置２０の放熱効果を高める方法としては、空冷に用いるファンの能力を向上させる方法、放熱フィン４０を大型化する（その放熱面積を大きくする）方法等がある。しかし、ファン能力を向上させると、電子装置２０を含めたシステム全体の消費電力が増加してしまう場合がある。また、搭載スペースが制限され、放熱フィン４０を大型化することができない場合がある。更に、電子装置２０が配置される環境によっては、回路基板１０Ａの裏面側（半導体パッケージ３０の実装面と反対の面側）に空間が確保できず、回路基板１０Ａにヒートシンク等の比較的大型の放熱体を搭載することができない場合もある。

【００３２】

これに対し、上記のような多孔質の放熱層１３は、大型化を抑えて放熱面積の増加を図ることができる。放熱層１３を用いることで、放熱フィン４０の大型化を不要にし、ファン能力向上のための消費電力の増加を抑制して、高い放熱効果を得ることができる。

【００３３】

尚、ここでは、回路基板１０Ａに半導体パッケージ３０が実装された電子装置２０を例示したが、回路基板１０Ａには、半導体パッケージ３０に替えて、或いは半導体パッケージ３０と共に、様々な電子部品を実装することができる。

【００３４】

また、図１及び図２には、回路基板１０Ａの一方の面側に多孔質の放熱層１３を設ける場合を例示したが、放熱層１３は、回路基板１０Ａの他方の面側にも設けることができる。

【００３５】

図３は回路基板の第２構成例を示す図である。図３には、回路基板の一例の断面を模式的に図示している。

図３に示す回路基板１０Ｂは、一方の面（表面）側に設けられた多孔質の放熱層１３、及び他方の面（裏面）側に設けられた多孔質の放熱層１５を有する。放熱層１５は、基板１１の裏面に設けられて熱拡散層１２にビア１１ｂで接続された配線層１１ａの上に、設けられる。例えば、放熱層１５は、そのような配線層１１ａの上に、熱伝導性を有する接合材料（図示せず）を用いて接合される。放熱層１５は、保護膜１４から露出する所定の配線層１１ａ上に設けられる。放熱層１５には、放熱層１３と同様、金属材料、炭素材料等を用いることができ、その気孔率は、好ましくは体積比率で５０％以上、より好ましくは体積比率で８０％以上とすることができる。

【００３６】

回路基板１０Ｂでは、熱拡散層１２に伝熱され拡散された熱が、熱拡散層１２に繋がるビア１１ｂを通じて表面側の配線層１１ａ、放熱層１３、及び裏面側の配線層１１ａ、放熱層１５に伝熱される。放熱層１３及び放熱層１５に伝熱された熱は、放熱層１３及び放熱層１５からそれぞれ回路基板１０Ｂの外部へと放熱される。放熱層１３及び放熱層１５

に多孔質材料を用いることで、その放熱面積を増大させることができ、放熱層１３及び放熱層１５に伝熱された熱を、各々の気孔内を流れる外気によって効果的に放熱することができる。このように回路基板１０Ｂの表面側及び裏面側にそれぞれ放熱層１３及び放熱層１５を設けることで、大きな放熱面積を確保し、高い放熱効果を得ることができる。

【００３７】

尚、回路基板１０Ｂから外部への放熱経路は、放熱層１３及び放熱層１５からの経路に限定されるものではない。

また、回路基板１０Ｂの表面側に放熱層１３を設けず、裏面側にのみ放熱層１５を設けることもできる。

【００３８】

続いて、上記のような放熱層１３及び放熱層１５の平面配置について説明する。

図４は回路基板表面側の放熱層の一例を示す図である。図４には、回路基板表面側の平面配置の一例を模式的に図示している。

【００３９】

回路基板１０（例えば上記の回路基板１０Ａ、回路基板１０Ｂ）の表面側には、例えば図４に示すように、電子部品５０として、ＣＰＵモジュール５１、メモリモジュール５２、Ｉ／Ｏコントロールモジュール５３、コネクタ５４が、それぞれ所定の箇所に実装される。

【００４０】

このような電子部品５０が実装される回路基板１０の表面側に、上記のような多孔質の放熱層１３が設けられる。放熱層１３は、電子部品５０が実装される領域以外の領域に設けられる。回路基板１０には、例えば、放熱層１３を設ける領域の下に、保護膜１４から露出する配線層１１ａが設けられ、その配線層１１ａの上に、放熱層１３が設けられる。図４には、電子部品５０が実装されない領域に、平面ライン状の放熱層１３を３本並設した例を示している。

【００４１】

図４に示すように、回路基板１０の表面側の、一定広さの領域に、多孔質の放熱層１３を設けることで、一定の放熱面積を確保し、放熱効果の高い回路基板１０を実現することができる。

【００４２】

図５は回路基板裏面側の放熱層の一例を示す図である。図５には、回路基板裏面側の平面配置の一例を模式的に図示している。

回路基板１０（例えば上記の回路基板１０Ｂ）の裏面側にも同様に、一定広さの領域に多孔質の放熱層１５を設けることができる。図５には、回路基板１０の四辺の端部にそれぞれ平面ライン状の放熱層１５を設け、更に、それらに繋がる平面十字状の放熱層１５を設けた例を示している。回路基板１０には、例えば、放熱層１５を設ける領域の下に、保護膜１４から露出する配線層１１ａが設けられ、その配線層１１ａの上に、放熱層１５が設けられる。ここでは図示を省略するが、回路基板１０の裏面側に保護膜１４から露出する外部接続端子（配線層１１ａ）が存在する場合には、そのような外部接続端子の領域以外の領域に、放熱層１５が設けられる。

【００４３】

図５に示すように、回路基板１０の裏面側の、一定広さの領域に、多孔質の放熱層１５を設けることで、一定の放熱面積を確保し、放熱効果の高い回路基板１０を実現することができる。

【００４４】

放熱層１３及び放熱層１５の平面配置は、回路基板１０に実装される電子部品５０の配置、電子部品５０の電気的動作に用いられる配線パターンの配置、電子部品５０の発熱量等を基に、設定することができる。

【００４５】

以上の説明では、基板１１表層の配線層１１ａの上に多孔質の放熱層１３及び放熱層１

５を設ける場合を例示したが、放熱層１３及び放熱層１５は、基板１１表層の配線層１１ａに熱的に接続されれば、必ずしも配線層１１ａの上に設けることを要しない。

【００４６】

図６は回路基板の第３構成例を示す図である。図６には、回路基板の一例の断面を模式的に図示している。

図６に示す回路基板１０Ｃは、基板１１の表層（表面側）の配線層１１ａに隣接して、基板１１の表面に、多孔質の放熱層１３が設けられている点で、上記図１に示した回路基板１０Ａと相違する。この回路基板１０Ｃにおいて、放熱層１３は、隣接する配線層１１ａに、例えば、導電性ペースト等、熱伝導性を有する接合材料（図示せず）を用いて接合され、熱的に接続される。このように放熱層１３に接続された配線層１１ａは、ビア１１ｂを介して熱拡散層１２に接続される。

【００４７】

このような回路基板１０Ｃでも、熱拡散層１２に伝熱され拡散された熱は、熱拡散層１２に繋がるビア１１ｂを通じて表層の配線層１１ａ、放熱層１３に伝熱され、放熱層１３に伝熱された熱は、放熱層１３から回路基板１０Ｃの外部へと放熱される。放熱層１３に多孔質材料を用いることで、その放熱面積を増大させ、放熱層１３に伝熱された熱を、その気孔内を流れる外気によって効果的に放熱することができる。

【００４８】

尚、回路基板１０Ｃから外部への放熱経路は、放熱層１３からの経路に限定されるものではない。

図７は回路基板の第４構成例を示す図である。図７には、回路基板の一例の断面を模式的に図示している。

【００４９】

図７に示す回路基板１０Ｄは、基板１１の表層（表面側及び裏面側）の配線層１１ａに隣接して、基板１１の表裏面に、多孔質の放熱層１３及び放熱層１５が設けられている点で、上記図３に示した回路基板１０Ｂと相違する。この回路基板１０Ｄにおいて、放熱層１３及び放熱層１５はそれぞれ、隣接する配線層１１ａに、例えば、導電性ペースト等、熱伝導性を有する接合材料（図示せず）を用いて接合され、熱的に接続される。このように放熱層１３及び放熱層１５に接続された配線層１１ａはそれぞれ、ビア１１ｂを介して熱拡散層１２に接続される。

【００５０】

このような回路基板１０Ｄでも、熱拡散層１２に伝熱され拡散された熱は、熱拡散層１２に繋がるビア１１ｂを通じて表面側の配線層１１ａ、放熱層１３、及び裏面側の配線層１１ａ、放熱層１５に伝熱される。放熱層１３及び放熱層１５に伝熱された熱は、放熱層１３及び放熱層１５からそれぞれ回路基板１０Ｄの外部へと放熱される。放熱層１３及び放熱層１５に多孔質材料を用いることで、その放熱面積を増大させ、放熱層１３及び放熱層１５に伝熱された熱を、各々の気孔内を流れる外気によって効果的に放熱することができる。

【００５１】

尚、回路基板１０Ｄから外部への放熱経路は、放熱層１３及び放熱層１５からの経路に限定されるものではない。

また、回路基板１０Ｄの表面側に放熱層１３を設けず、裏面側にのみ放熱層１５を設けることもできる。

【００５２】

図６及び図７に示したような回路基板１０Ｃ及び回路基板１０Ｄにおいて、放熱層１３及び放熱層１５は、例えば、上記図４及び図５に示したような平面配置とすることが可能である。放熱層１３及び放熱層１５の平面配置は、回路基板１０Ｃ及び回路基板１０Ｄに実装される電子部品の配置、電子部品の電気的動作に用いられる配線パターンの配置、電子部品の発熱量等を基に、設定することができる。

【００５３】

尚、以上述べたような多孔質の放熱層１３及び放熱層１５を金属材料で形成する場合、放熱層１３及び放熱層１５の形成には、例えば、所謂パウダースペースホルダー法を用いることができる。

【００５４】

図８は放熱層形成方法の一例の説明図である。

パウダースペースホルダー法では、まず、放熱層１３及び放熱層１５に用いる粉末状の金属材料１１０と、バインダとなる粉末状の樹脂等の材料（バインダ材料）１２０を混合し（図８（Ａ））、所定の形状に成形して成形体１３０ａとする（図８（Ｂ））。そして、その成形体１３０ａからバインダ材料１２０を選択的に溶融除去（脱脂）し、その後、焼結する（図８（Ｃ））。これにより、バインダ材料１２０が脱脂された部分が気孔１３１となった焼結体１３０、即ち多孔質の放熱層１３及び放熱層１５が得られる。

【００５５】

この方法では、混合する粉末状の金属材料１１０及びバインダ材料１２０の粒径、混合比等を調整することで、所望の気孔サイズ、気孔率の放熱層１３及び放熱層１５を形成することができる。

【００５６】

また、多孔質の放熱層１３及び放熱層１５を、炭素材料で形成する場合には、例えば、ＣＶＤ（Chemical Vapor Deposition）法を用いることができる。ＣＶＤ法を用いて別途作製されたカーボンナノチューブやグラフェン等を、放熱層１３及び放熱層１５に利用することができる。また、放熱層１３及び放熱層１５を形成すべき領域に直接、ＣＶＤ法を用いてカーボンナノチューブやグラフェン等を作製することもできる。このほか、所謂鋳型法を用い、炭素源となるポリマと鋳型となる界面活性剤ミセルの複合体を形成し、界面活性剤の除去とポリマの炭素化を行うことで、多孔質の放熱層１３及び放熱層１５を形成することもできる。

【００５７】

尚、上記のように、熱拡散層１２には箔状、板状のものを用いることができる。この熱拡散層１２の形成に、放熱層１３及び放熱層１５と同様の上記手法を用いてもよい。

次に、上記のような多孔質の放熱層を設けた回路基板の製造方法の一例について、図９～図１５を参照して説明する。ここでは、表裏面にそれぞれ放熱層１３及び放熱層１５を設ける回路基板１０Ｂの製造を例に、その工程を説明する。

【００５８】

まず、両面配線板の形成工程について説明する。

図９は両面配線板形成工程の説明図である。図９において、（Ａ）は両面銅張板の一例の断面模式図、（Ｂ）はレジスト形成工程の一例の断面模式図、（Ｃ）はレジストパターニング工程の一例の断面模式図、（Ｄ）はエッチング工程の一例の断面模式図、（Ｅ）はレジスト剥離工程の一例の断面模式図である。

【００５９】

まず、図９（Ａ）に示すような両面銅張板１１ｄａを準備する。両面銅張板１１ｄａは、基材１１ｃと、その両面にラミネートされた銅箔１１ａａを含む。基材１１ｃには、例えば、ガラスエポキシ基材が用いられる。基材１１ｃには、例えば、平面サイズ３４０ｍｍ×５１０ｍｍ、厚さ０．２ｍｍのものが用いられる。

【００６０】

図９（Ａ）のような両面銅張板１１ｄａに、図９（Ｂ）～（Ｅ）に示すようにして配線層１１ａを形成する。まず、図９（Ｂ）に示すように、両面銅張板１１ｄａの両面にレジスト６０を形成する。例えば、両面銅張板１１ｄａの両面にドライフィルムレジストをラミネートし、レジスト６０とする。次いで、形成したレジスト６０の露光、現像を行い、図９（Ｃ）に示すように、配線層１１ａの形成領域以外の領域に開口を設けたレジストパターン６１を形成する。このレジストパターン６１をマスクにして、両面銅張板１１ｄａの銅箔１１ａａをウェットエッチング等でエッチングし、図９（Ｄ）に示すような、配線層１１ａが形成された両面配線板１１ｄを形成する。両面配線板１１ｄの形成後は、図９

（Ｄ）に示すように、レジストパターン６１（レジスト６０）を剥離する。

【００６１】

この図９に示すような方法を用い、製造する回路基板（ここでは回路基板１０Ｂ）の配線層数に応じた所定枚数の両面配線板１１ｄを形成する。例えば、８層の配線層を備える回路基板１０Ｂを製造する場合であれば、図９のような方法を用いて４枚の両面配線板１１ｄを形成する。

【００６２】

尚、図９には、両面銅張板１１ｄａの両面を共にパターニングして配線層１１ａを形成する場合を例示したが、この図９の例に従い、両面銅張板１１ｄａの片面のみをパターニングして両面配線板１１ｄを得ることもできる。

【００６３】

続いて、熱拡散層の形成工程について説明する。

図１０及び図１１は熱拡散層形成工程の説明図である。図１０及び図１１において、（Ａ）は銅箔ラミネート工程の一例の断面模式図、（Ｂ）はレジストパターニング工程の一例の断面模式図、（Ｃ）はエッチング工程の一例の断面模式図、（Ｄ）はレジスト剥離工程の一例の断面模式図、（Ｅ）は銅箔剥離工程の一例の断面模式図である。

【００６４】

まず、図１０（Ａ）に示すような銅箔１２ａａを準備する。例えば、厚さ５００μｍの銅箔１２ａａを準備する。準備した銅箔１２ａａを、図１０（Ａ）に示すように、発泡テープ６２を用いて支持体６３にラミネートする。この銅箔１２ａａに、位置合わせマークとなる貫通孔（図示せず）をコーナ部に形成する。そして、図１０（Ｂ）に示すように、銅箔１２ａａにドライフィルムレジスト等のレジストを形成し、その露光、現像を行い、孔１２ａの形成位置に開口を設けたレジストパターン６４を形成する。このレジストパターン６４をマスクにして、図１０（Ｃ）に示すように、銅箔１２ａａを、その厚さの半分程度まで、ウェットエッチング等でエッチング（ハーフエッチング）し、凹部１２ａｂを形成する。凹部１２ａｂの形成後は、図１０（Ｄ）に示すように、レジストパターン６４を剥離する。その後、加熱を行い、図１０（Ｅ）に示すように、凹部１２ａｂを形成した銅箔１２ａａを発泡テープ６２から剥離する。

【００６５】

このようにして凹部１２ａｂを形成した銅箔１２ａａを、図１１（Ａ）に示すように、発泡テープ６２を用いて支持体６３にラミネートする。そして、図１１（Ｂ）に示すように、銅箔１２ａａにドライフィルムレジスト等のレジストを形成し、その露光、現像を行い、孔１２ａの形成位置に開口を設けたレジストパターン６５を形成する。このレジストパターン６５をマスクにして、図１１（Ｃ）に示すように、銅箔１２ａａをウェットエッチング等でエッチングし、孔１２ａを形成する。これにより、発泡テープ６２上に、孔１２ａが設けられた熱拡散層１２が形成される。孔１２ａの形成後は、図１１（Ｄ）に示すように、レジストパターン６５を剥離し、その後、加熱を行い、図１１（Ｅ）に示すように、孔１２ａを設けた熱拡散層１２を発泡テープ６２から剥離する。

【００６６】

続いて、両面配線板及び熱拡散層の積層工程について説明する。

図１２は積層工程の説明図である。図１２において、（Ａ）はレイアップ工程の一例の断面模式図、（Ｂ）はプレス工程の一例の断面模式図である。

【００６７】

図９のような方法で所定枚数の両面配線板１１ｄを準備し、図１０及び図１１のような方法で熱拡散層１２を準備した後、図１２（Ａ）に示すように、それらを、製造する回路基板（ここでは回路基板１０Ｂ）の構造に応じた所定の順でレイアップする。例えば、熱拡散層１２を中心にして、その上下にプリプレグ１１ｅａと両面配線板１１ｄが交互に積層されるように、熱拡散層１２、所定枚数のプリプレグ１１ｅａ及び両面配線板１１ｄを、金型にレイアップする。尚、ここでは、１枚の熱拡散層１２を挟んで上下に２枚ずつ両面配線板１１ｄを設け、熱拡散層１２と上下の両面配線板１１ｄの間には２枚ずつプリプ

レグ１１ｅａを設け、両面配線板１１ｄ同士の間には１枚のプリプレグ１１ｅａを設ける場合を例示している。

【００６８】

図１２（Ａ）のような順で熱拡散層１２、所定枚数のプリプレグ１１ｅａ及び両面配線板１１ｄを金型にレイアップした後、これらを、真空プレス機等を用いてプレスする。例えば、真空中、１８０℃、３ＭＰａ、１時間の条件でプレスする。これにより、図１２（Ｂ）に示すような、熱拡散層１２及び４枚の両面配線板１１ｄが絶縁層１１ｅ（プリプレグ１１ｅａ）を介して積層された積層板１１ｆが形成される。この例では、厚さ約２ｍｍの積層板１１ｆが形成される。

【００６９】

続いて、ビアの形成工程について説明する。

図１３及び図１４はビア形成工程の説明図である。図１３において、（Ａ）は貫通孔形成工程の一例の断面模式図、（Ｂ）は無電解めっき工程の一例の断面模式図、（Ｃ）は電解めっき工程の一例の断面模式図である。図１４において、（Ａ）はレジストパターニング工程の一例の断面模式図、（Ｂ）はエッチング工程の一例の断面模式図、（Ｃ）はレジスト剥離工程の一例の断面模式図である。

【００７０】

図１２のようにして積層板１１ｆを形成した後、図１３（Ａ）に示すように、積層板１１ｆに貫通孔１１ｈを形成する。この例では、熱拡散層１２の孔１２ａを通る貫通孔１１ｈ、及び熱拡散層１２自体を貫通する貫通孔１１ｈを形成する。貫通孔１１ｈは、例えば、ドリル加工によって形成する。貫通孔１１ｈの形成後は、例えばデスミアを行った後、図１３（Ｂ）に示すように、無電解めっきによって銅シード層１１ｉを形成する。その後、電解めっきを行って、図１３（Ｃ）に示すような銅層１１ｋ（銅シード層１１ｉが含まれるものとし、積層板１１ｆの表裏面にあっては更に銅箔１１ａａが含まれるものとする）を形成する。

【００７１】

次いで、図１４（Ａ）に示すように、回路基板（ここでは回路基板１０Ｂ）の表層の配線層１１ａをパターニングする領域を開口したレジストパターン６６を形成し、図１４（Ｂ）に示すように、ウェットエッチング等で銅層１１ｋをエッチングする。これにより、積層板１１ｆに対して表層の配線層１１ａ（銅箔１１ａａ及び銅層１１ｋ）及びビア１１ｂ（銅層１１ｋ）の形成まで行われた基板１１が得られる。基板１１の形成後は、図１４（Ｃ）に示すように、レジストパターン６６を基板１１から剥離する。

【００７２】

続いて、保護膜の形成工程及び放熱層の配設工程について説明する。

図１５は保護膜形成工程及び放熱層配設工程の説明図である。図１５において、（Ａ）は保護膜形成工程の一例の断面模式図、（Ｂ）は接合材料形成工程の一例の断面模式図、（Ｃ）は放熱層配設工程の一例の断面模式図である。

【００７３】

上記のようにして基板１１を形成した後は、図１５（Ａ）に示すように、その表裏面に、ソルダレジスト等の保護膜１４を形成する。例えば、形成した基板１１の表裏面にソルダレジストを印刷し、露光、現像を行い、加熱による硬化を行って、保護膜１４を形成する。その際は、表層の配線層１１ａのうち、外部接続端子となる領域、ビア１１ｂの周辺領域、並びに、この例では放熱層１３及び放熱層１５を設ける領域が開口されるように、保護膜１４を形成する。

【００７４】

尚、ここでは図示を省略するが、保護膜１４の形成後、保護膜１４から露出する配線層１１ａの表面に表面処理層を形成してもよい。例えば、保護膜１４から露出する配線層１１ａの表面に、無電解めっきによって厚さ５μｍのニッケル（Ｎｉ）層を形成し、その上に、無電解めっきによって厚さ０．１μｍの金（Ａｕ）層を形成して、表面処理層とすることができる。

【００７５】
保護膜１４を形成した後は、図１５（Ｂ）に示すように、保護膜１４から露出する配線層１１ａのうち、放熱層１３及び放熱層１５を設ける領域の配線層１１ａの表面にそれぞれ、銀（Ａｇ）ペースト等の熱伝導性の接合材料１６を塗布する。
【００７６】
そして、図１５（Ｃ）に示すように、それらの接合材料１６の上に、多孔質の放熱層１３及び放熱層１５をそれぞれ張り合わせる。放熱層１３及び放熱層１５には、配線層１１ａが露出する保護膜１４の開口と同じかそれよりも小さい平面サイズで、厚さ２ｍｍの多孔質銅シートを用いる。放熱層１３及び放熱層１５の張り合わせ後、接合材料１６を硬化させる。例えば、接合材料１６に銀ペーストを用い、それを１６０℃、３０分の条件で硬化させる。これにより、基板１１の表裏面に保護膜１４が設けられ、放熱層１３及び放熱層１５がそれぞれ所定領域に接合された回路基板１０Ｂが得られる。
【００７７】
ここで、回路基板１０Ｂの放熱効果について検証した結果の一例について述べる。
以上のようにして得られた回路基板１０Ｂに、半導体チップに見立てた消費電力１５０Ｗのヒータを、ＢＧＡ（Ball Grid Array）型のパッケージ基板を介して搭載し、そのヒータを発熱させると共に、風量２ｍ／ｓのファンで空冷した。この時のヒータ温度を測定した。放熱層１３及び放熱層１５には、気孔率が９０％の多孔質銅シートを用いている。比較のため、放熱層１３及び放熱層１５に替えてアルミニウム製の放熱フィンを設けた回路基板を準備し、ＢＧＡ型のパッケージ基板を介してヒータを搭載し、同条件でヒータを発熱させると共にファンで空冷した。
【００７８】
その結果、アルミニウム製放熱フィンを搭載した回路基板を用いたものでは、ヒータと回路基板との界面温度が６５℃であったのに対し、放熱層１３及び放熱層１５を設けた回路基板１０Ｂを用いたものでは、ヒータと回路基板１０Ｂとの界面温度が５０℃であった。多孔質の放熱層１３及び放熱層１５の表面積（放熱面積）は、同様のスペースに配置したアルミニウム製放熱フィンの１０倍となった。また、フィン効率は、アルミニウム製放熱フィンで０．８であったのに対し、多孔質の放熱層１３及び放熱層１５で０．９であった。このことから、放熱量としては、多孔質の放熱層１３及び放熱層１５ではアルミニウム製放熱フィンの約１０倍となる。
【００７９】
多孔質の放熱層１３及び放熱層１５を設けることで、放熱効果の高い回路基板１０Ｂを実現することができる。
また、上記のようにして得られる回路基板１０Ｂに、電子部品が実装され、電子装置が製造される。
【００８０】
回路基板１０Ｂを用いた電子装置の製造方法の一例を図１６に示す。図１６において、（Ａ）は電子部品実装工程の一例の断面模式図、（Ｂ）は放熱体搭載工程の一例の断面模式図である。
【００８１】
上記のようにして製造された回路基板１０Ｂに、図１６（Ａ）に示すように、所定の電子部品７０が実装される。電子部品７０は、それに設けられた電極端子７１が、回路基板１０Ｂの保護膜１４から露出する所定の配線層１１ａ（外部接続端子）に接続されて、回路基板１０Ｂに実装される。
【００８２】
電子部品７０の上には、図１６（Ｂ）に示すように、放熱フィン等の放熱体８０が搭載される。放熱体８０は、熱伝導性を有する接合材料（図示せず）等を介して、電子部品７０の上に搭載され、電子部品７０と熱的に接続される。
【００８３】
このようにして、回路基板１０Ｂに電子部品７０が実装され、電子部品７０に放熱体８

０が搭載された電子装置９０が得られる。多孔質の放熱層１３及び放熱層１５を設けた回路基板１０Ｂを用いることで、放熱効果の高い電子装置９０が実現される。

【００８４】

尚、ここでは表裏面に放熱層１３及び放熱層１５を設けた回路基板１０Ｂを例に、その製造方法、及びそれを用いた電子装置９０の製造方法を説明した。

図１に示したように表面側に放熱層１３を設けた回路基板１０Ａも、この回路基板１０Ｂと同様に製造することができる。即ち、回路基板１０Ａの場合には、上記回路基板１０Ｂの裏面側に設けていた放熱層１５を省略することができる。また、この場合、基板１１の裏面側の放熱層１５下に設けていた配線層１１ａの形成を省略することもできる。

【００８５】

また、図６に示したような回路基板１０Ｃ、図７に示したような回路基板１０Ｄの場合には、上記回路基板１０Ｂにおける表層（表面側、又は表面側と裏面側）の配線層１１ａの配置、保護膜１４の開口の配置を変更する。そして、表層の配線層１１ａに隣接配置されて接続されるように、基板１１上に放熱層１３、又は放熱層１３と放熱層１５を設けるようにすればよい。

【００８６】

回路基板１０Ａ、回路基板１０Ｃ及び回路基板１０Ｄに、上記のような電子部品７０を実装し、電子装置を得ることができる。これらの回路基板１０Ａ、回路基板１０Ｃ及び回路基板１０Ｄを用いることで、放熱効果の高い電子装置を実現することができる。

【００８７】

尚、以上の説明では、多孔質の放熱層１３及び放熱層１５を、基板１１の表層に設けた配線層１１ａの上、又は配線層１１ａに隣接して、設けるようにしたが、ビア１１ｂによって直接、熱拡散層１２と放熱層１３、放熱層１５とを接続することもできる。

【００８８】

以上説明した実施の形態に関し、更に以下の付記を開示する。

（付記１）　基板と、
前記基板の内部に設けられた熱拡散層と、
前記基板の表面に設けられた多孔質の放熱層と、
前記熱拡散層と前記放熱層とに接続された伝熱部と
を含むことを特徴とする回路基板。

【００８９】

（付記２）　前記伝熱部は、
前記基板の表面に設けられ、前記放熱層が接続された配線層と、
前記熱拡散層と前記配線層とに接続されたビアと
を含むことを特徴とする付記１に記載の回路基板。

【００９０】

（付記３）　前記放熱層は、前記配線層の上に設けられていることを特徴とする付記２に記載の回路基板。

（付記４）　前記放熱層は、前記配線層に隣接して設けられていることを特徴とする付記２に記載の回路基板。

【００９１】

（付記５）　前記基板の表面に設けられた保護膜を更に含み、前記放熱層が前記保護膜から露出することを特徴とする付記１乃至４のいずれかに記載の回路基板。

（付記６）　前記放熱層は、
前記基板の第１表面に設けられた多孔質の第１放熱層と、
前記基板の第２表面に設けられた多孔質の第２放熱層と
を含むことを特徴とする付記１乃至５のいずれかに記載の回路基板。

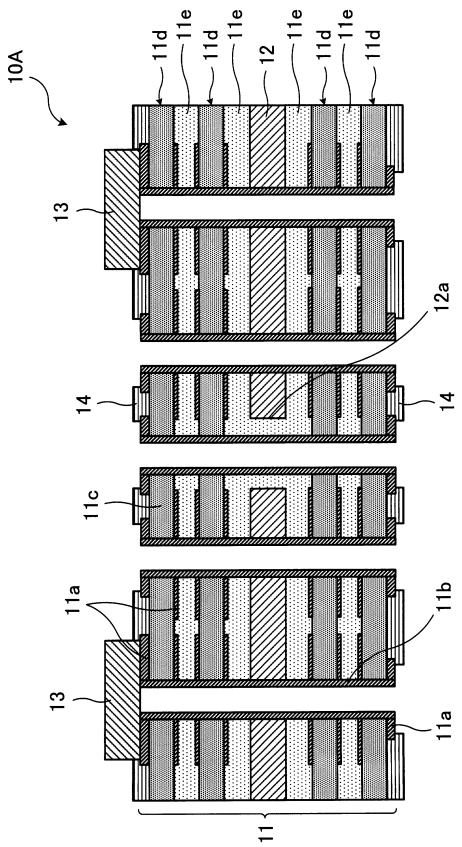
【００９２】

（付記７）　内部に熱拡散層が設けられた基板を準備する工程と、
前記基板に、前記熱拡散層に接続される伝熱部を設ける工程と、

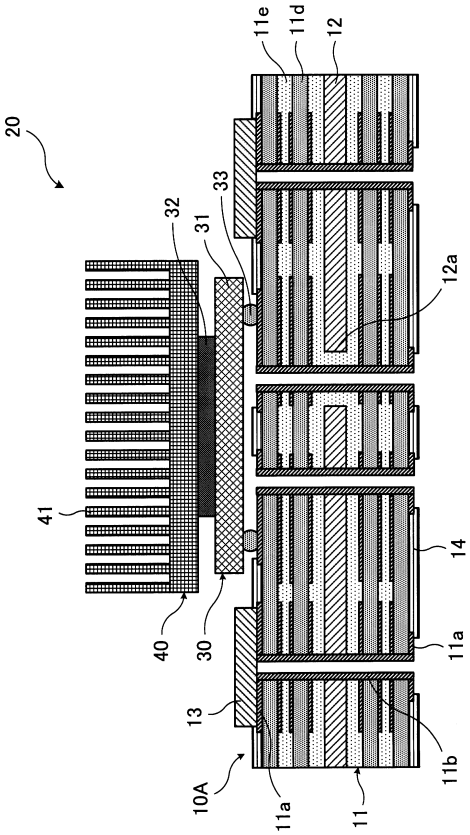
前記基板の表面に、前記伝熱部に接続される多孔質の放熱層を設ける工程と
を含むことを特徴とする回路基板の製造方法。
【００９３】
（付記８） 基板と、前記基板の内部に設けられた熱拡散層と、前記基板の表面に設けられた多孔質の放熱層と、前記熱拡散層と前記放熱層とに接続された伝熱部とを含む回路基板と、
前記回路基板に実装された電子部品と
を備えることを特徴とする電子装置。
【００９４】
（付記９） 前記電子部品は、前記基板の表面に設けられ前記熱拡散層に接続された電極部に実装されている
ことを特徴とする付記８に記載の電子装置。
【００９５】
（付記１０） 前記伝熱部は、
前記基板の表面に設けられ、前記放熱層が接続された配線層と、
前記熱拡散層と前記配線層とに接続されたビアと
を含むことを特徴とする付記８又は９に記載の電子装置。
【００９６】
（付記１１） 前記放熱層は、前記配線層の上に設けられていることを特徴とする付記１０に記載の電子装置。
（付記１２） 前記放熱層は、前記配線層に隣接して設けられていることを特徴とする付記１０に記載の電子装置。
【００９７】
（付記１３） 前記基板の表面に設けられた保護膜を更に含み、前記放熱層が前記保護膜から露出することを特徴とする付記８乃至１２のいずれかに記載の電子装置。
（付記１４） 前記放熱層は、
前記基板の第１表面に設けられた多孔質の第１放熱層と、
前記基板の第２表面に設けられた多孔質の第２放熱層と
を含むことを特徴とする付記８乃至１３のいずれかに記載の電子装置。
【００９８】
（付記１５） 前記電子部品に搭載された放熱体を更に含むことを特徴とする付記８乃至１４のいずれかに記載の電子装置。
（付記１６） 回路基板を形成する工程と、
形成された前記回路基板に電子部品を実装する工程と
を含み、
前記回路基板を形成する工程は、
内部に熱拡散層が設けられた基板を準備する工程と、
前記基板に、前記熱拡散層に接続される伝熱部を設ける工程と、
前記基板の表面に、前記伝熱部に接続される多孔質の放熱層を設ける工程と
を含むことを特徴とする電子装置の製造方法。
【符号の説明】
【００９９】
１０，１０Ａ，１０Ｂ，１０Ｃ，１０Ｄ 回路基板
１１ 基板
１１ａ 配線層
１１ａａ，１２ａａ 銅箔
１１ｂ ビア
１１ｃ 基材
１１ｄ 両面配線板
１１ｄａ 両面銅張板

１１ｅ　絶縁層
１１ｅａ　プリプレグ
１１ｆ　積層板
１１ｈ　貫通孔
１１ｉ　銅シード層
１１ｋ　銅層
１２　熱拡散層
１２ａ　孔
１２ａｂ　凹部
１３，１５　放熱層
１４　保護膜
１６　接合材料
２０，９０　電子装置
３０　半導体パッケージ
３１　パッケージ基板
３２　半導体チップ
３３　バンプ
４０　放熱フィン
４１　フィン
５０，７０　電子部品
５１　ＣＰＵモジュール
５２　メモリモジュール
５３　Ｉ／Ｏコントロールモジュール
５４　コネクタ
６０　レジスト
６１，６４，６５，６６　レジストパターン
６２　発泡テープ
６３　支持体
７１　電極端子
８０　放熱体
１１０　金属材料
１２０　バインダ材料
１３０　焼結体
１３０ａ　成形体
１３１　気孔

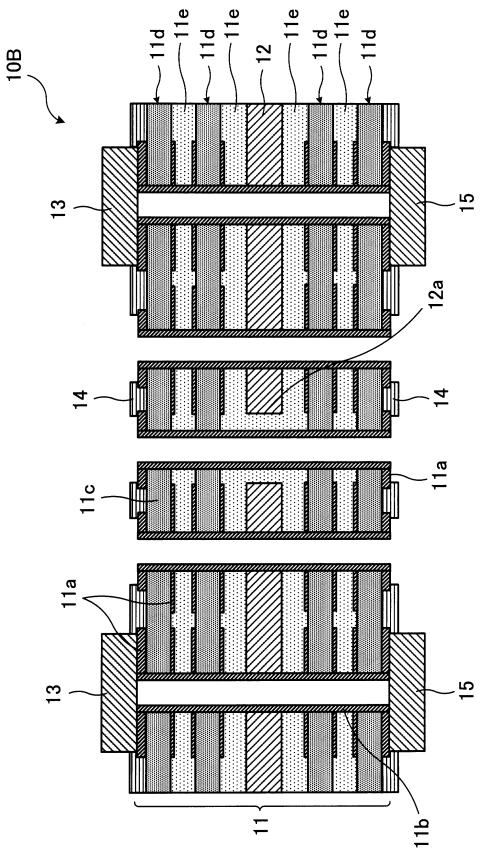
【図１】


10A
11d
11e
11d
11e
12
11e
11d
11e
11d
13
12a
14
14
11c
11a
11b
13
11a
11

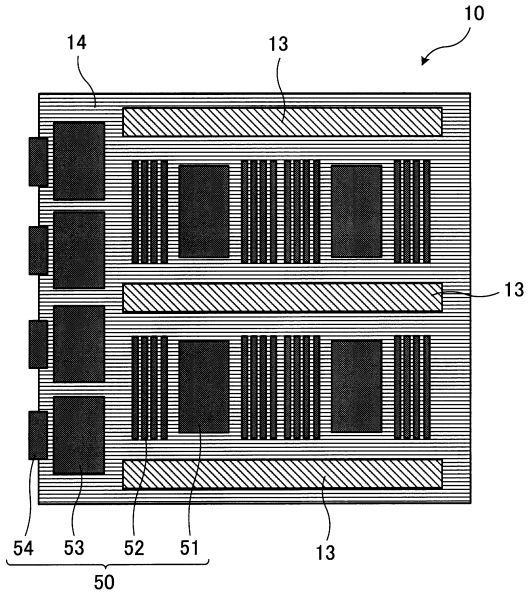
【図２】


20
11e
11d
12
33
32
31
12a
41
14
40
30
11a
13
11b
10A
11a
11

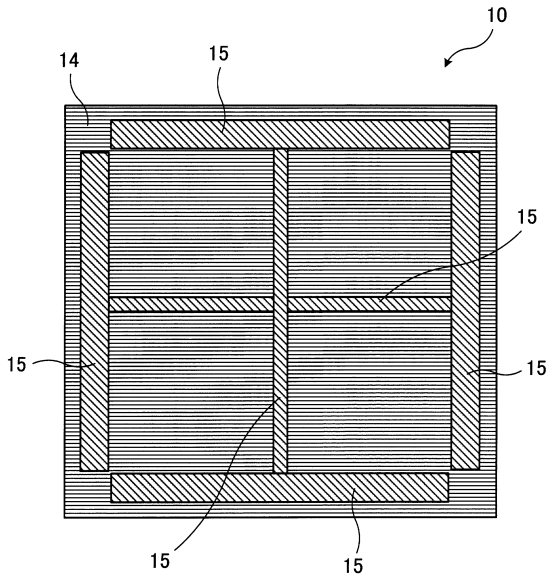
【図３】


10B
11d
11e
11d
11e
12
11e
11d
11e
11d
13
15
12a
14
14
11c
11a
11a
13
15
11
11b

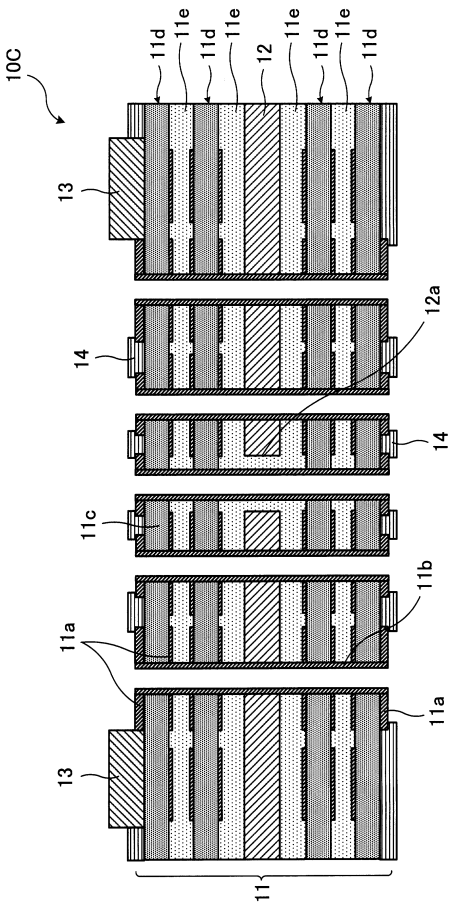
【図４】


10
14
13
13
54
53
52
51
13
50

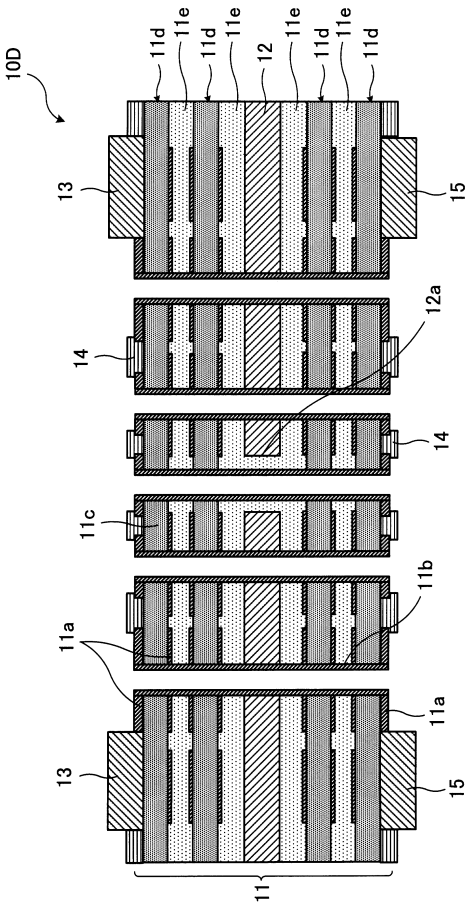
【図５】


10
14
15
15
15
15
15
15

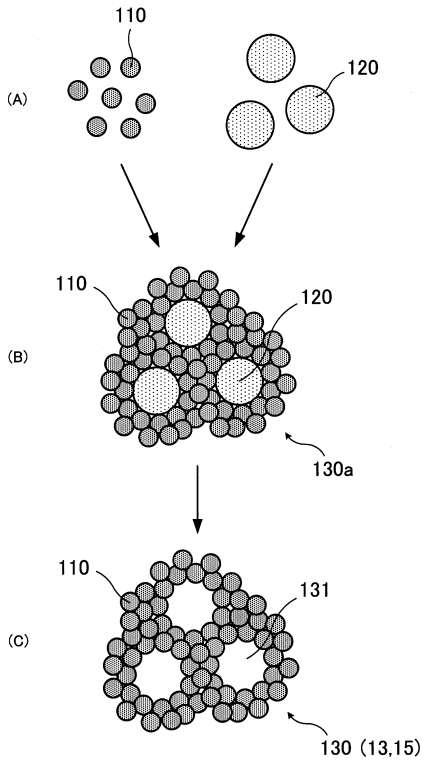
【図６】


10C
11d
11e
11d
11e
12
11e
11d
11e
11d
13
12a
14
14
11c
11b
11a
11a
13
11

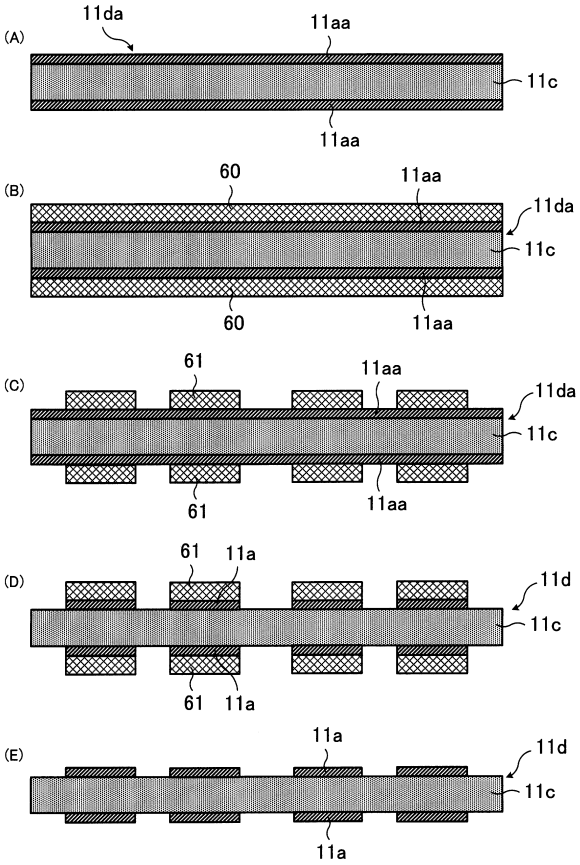
【図７】


10D
11d
11e
11d
11e
12
11e
11d
11e
11d
13
15
12a
14
14
11c
11b
11a
11a
13
15
11

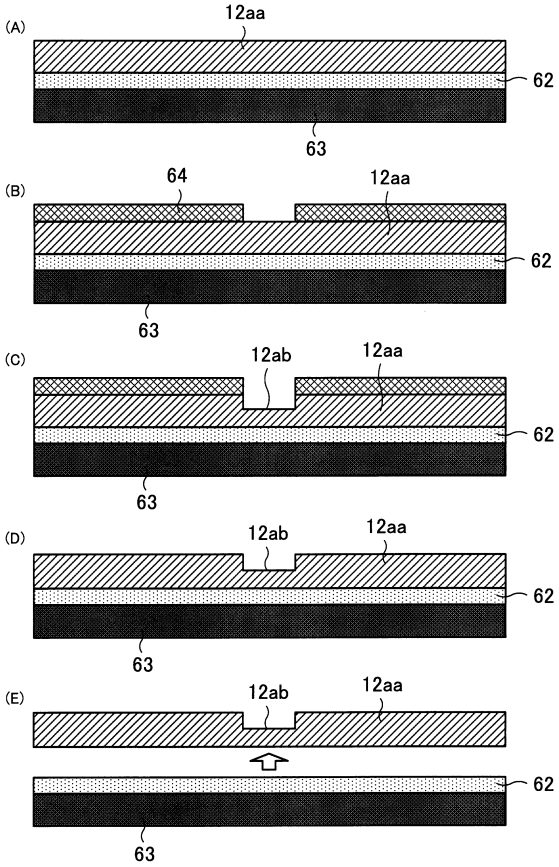
【図８】


(A)
110
120
(B)
110
120
130a
(C)
110
131
130 (13,15)

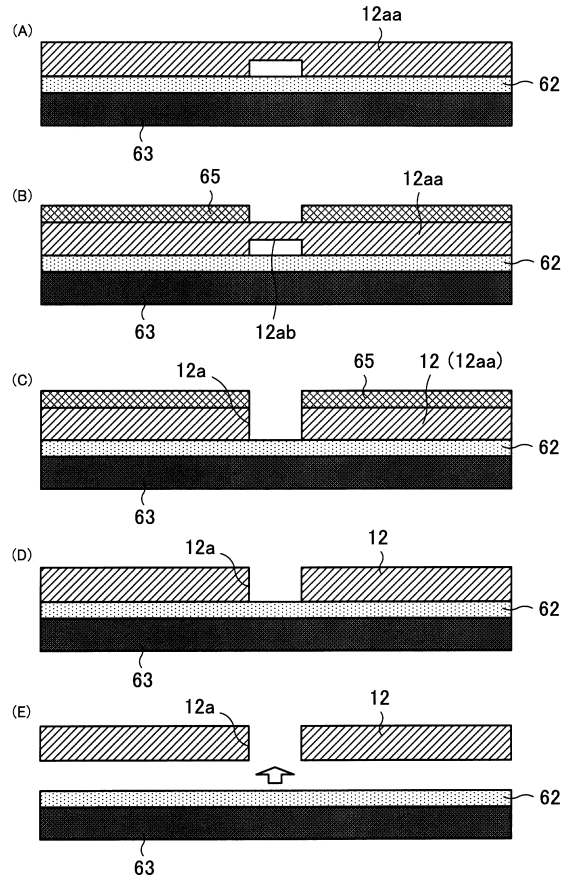
【図９】



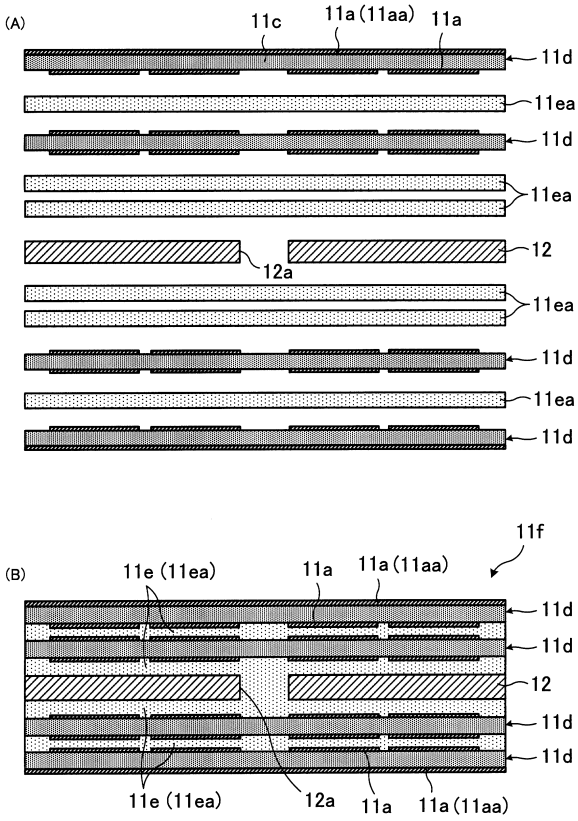
【図１０】



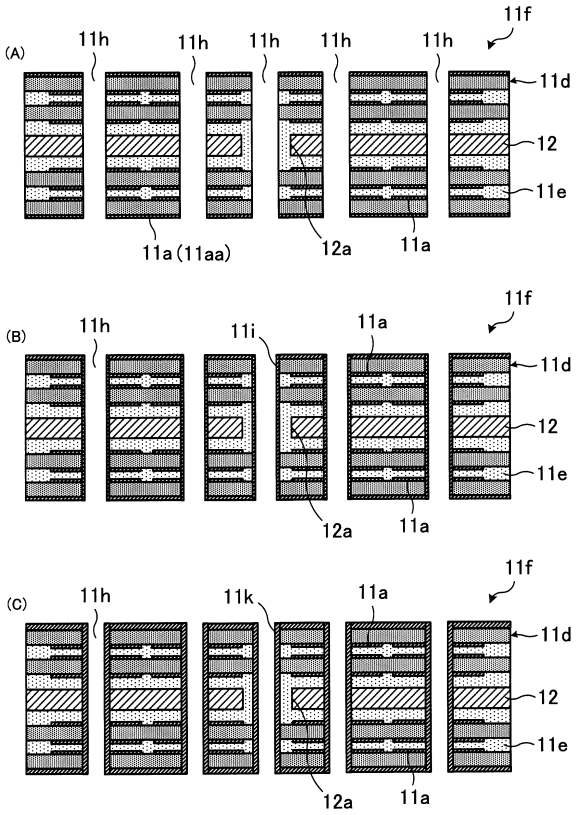
【図１１】



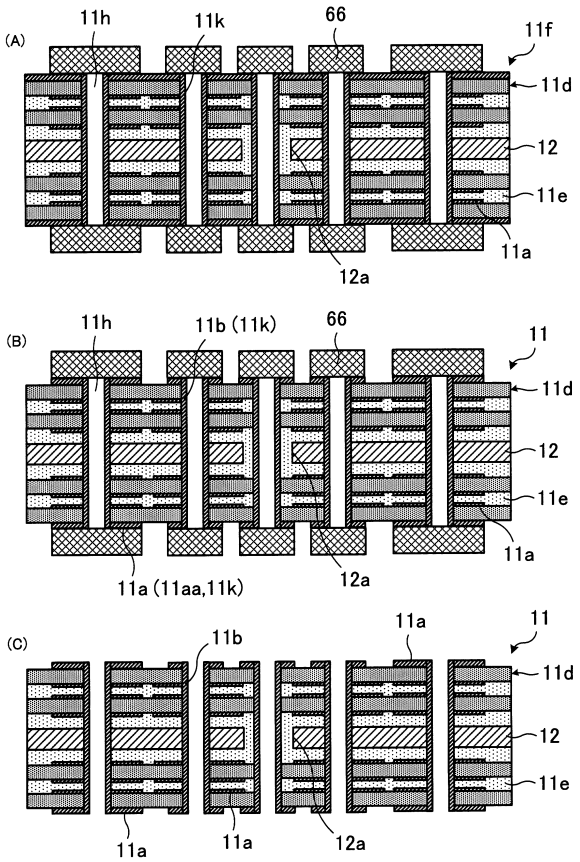
【図１２】



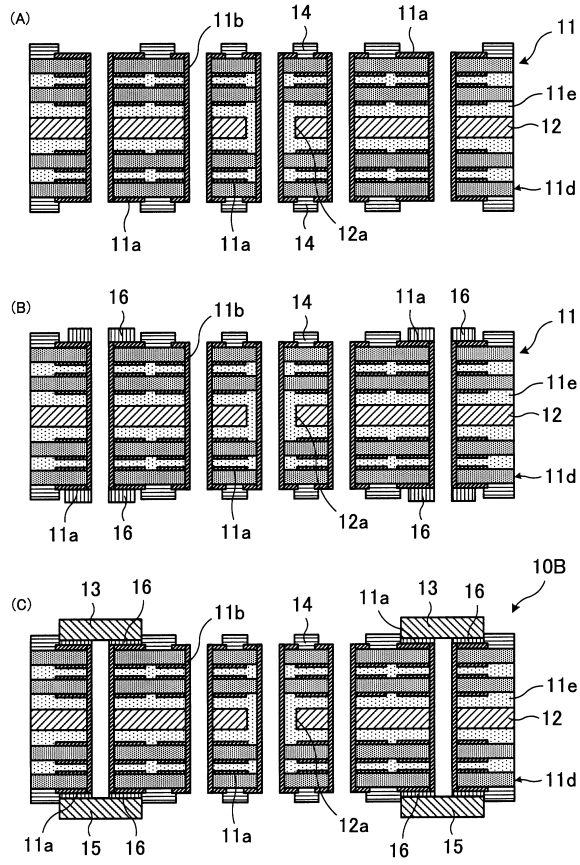
【図１３】



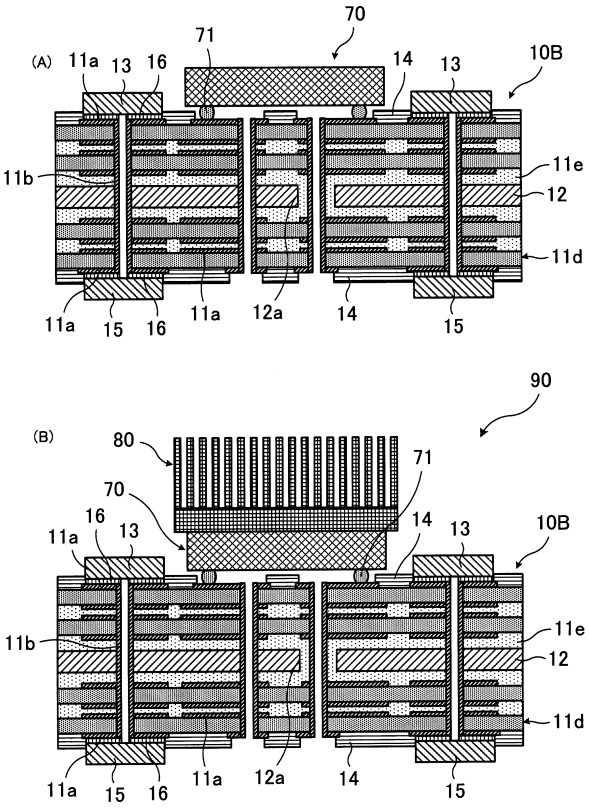
【図１４】



【図１５】



【図１６】



フロントページの続き

(51)Int.Cl. FI

H05K	1/02	F
H05K	1/02	C

(56)参考文献 特開平06－169189（JP, A）
特開平11－330708（JP, A）
実開平06－077281（JP, U）
特開2003－309385（JP, A）
再公表特許第2005／019132（JP, A1）
実開平03－128987（JP, U）
特開2004－319942（JP, A）

(58)調査した分野(Int.Cl., DB名)

H05K 3／46
H05K 1／02
H05K 7／20