

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第1区分

【発行日】平成26年12月25日(2014.12.25)

【公開番号】特開2012-118060(P2012-118060A)

【公開日】平成24年6月21日(2012.6.21)

【年通号数】公開・登録公報2012-024

【出願番号】特願2011-252145(P2011-252145)

【国際特許分類】

G 0 1 T	7/00	(2006.01)
A 6 1 B	6/03	(2006.01)
A 6 1 B	6/00	(2006.01)
H 0 1 L	31/10	(2006.01)
H 0 1 L	27/144	(2006.01)
H 0 1 L	27/146	(2006.01)
H 0 1 L	27/14	(2006.01)

【F I】

G 0 1 T	7/00	A
A 6 1 B	6/03	3 2 0 Y
A 6 1 B	6/00	3 0 0 S
H 0 1 L	31/10	A
H 0 1 L	27/14	K
H 0 1 L	27/14	F
H 0 1 L	27/14	D

【手続補正書】

【提出日】平成26年11月6日(2014.11.6)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

タイミング可能な検出器アレイを形成する方法において、  
検出器モジュールを形成するステップであって、  
第1の面と第2の面とを有し、センサアレイの第2の面上に配置された第1の複数の接触パッドを備える前記センサアレイを設けるステップと、  
第1の面と第2の面とを有し、再配線層の第1の面上に配置された第2の複数の接触パッドを備える前記再配線層と、  
複数の貫通ビアが貫設されている集積回路であって、該集積回路の第1の面が前記再配線層の第2の面上に作用的に結合され、前記集積回路が、前記集積回路の前記第1の面と第2の面においてパターン配列で配置された複数の貫通ビアを有し、前記第1の面の前記貫通ビアのパターン配列が、前記第2の面の前記貫通ビアのパターン配列と異なっている、前記集積回路と、を備える相互接続層上にセンサアレイを配置するステップであって、前記センサアレイの前記第2の面上の第1の複数の接触パッドが、前記再配線層の前記第1の面上の第2の複数の接触パッドと位置合わせされるように、前記センサアレイを前記相互接続層上に配置するステップと、  
前記センサアレイの前記第2の面上の第1の複数の接触パッドを、前記再配線層の前記第1の面上の第2の複数の接触パッドに作用的に結合して、センサ積層体を形成するステッ

と、

前記センサ積層体を第1の基板に結合して、前記検出器モジュールを形成するステップと

、

第2の基板上に複数の前記検出器モジュールをタイリングして、前記タイリング可能な検出器アレイを形成するステップとを含む方法。

#### 【請求項2】

前記センサアレイの前記第2の面上の前記第1の複数の接触パッドを、前記再配線層の前記第1の面の前記第2の複数の接触パッドに作用的に結合する前記ステップが、高温フリップチップ接着工程を用いて、前記センサ積層体を形成するステップを含む、請求項1に記載の方法。

#### 【請求項3】

前記複数の検出器モジュールをタイリングするステップが、フリップチップ接着工程を用いて、前記複数の検出器モジュールを前記第2の基板に接着するステップを含む、請求項1または2に記載の方法。

#### 【請求項4】

複数のはんだボール、複数のピン、又はその組み合わせを前記第2の基板の第2の面上に配置して、プラグ接続可能な検出器モジュールを形成するステップを更に含む、請求項1乃至3のいずれかに記載の方法。

#### 【請求項5】

複数のプラグ接続可能な検出器モジュールを第3の基板上に配置して、現場交換可能なユニットを形成するステップを更に含む、請求項4に記載の方法。

#### 【請求項6】

処理回路を前記第2の基板の第2の面に結合するステップを更に含み、前記処理回路が制御電子素子、フロントエンド電子素子、又は制御電子素子とフロントエンド電子素子の両方を備える、請求項1乃至5のいずれかに記載の方法。

#### 【請求項7】

タイリング可能な検出器アレイ(170)において、

第1の面と第2の面とを有する第1の基板(162)と、

前記第1の基板(162)の第1の面上に配置された複数の検出器モジュール(160)であって、複数の検出器モジュール(160)の各々が、

第1の面と第2の面とを有していて、第1の複数の接触パッド(20)がセンサアレイ(14)の第2の面上に配置されている前記センサアレイ(14)と、

相互接続層(22)であって、

第1の面と第2の面とを有し、再配線層(24)の前記第1の面上に配置された第2の複数の接触パッド(28)を備える前記再配線層(24)と、

集積回路(26)の第1の面が前記再配線層(24)の前記第2の面上に作用的に結合され、複数の貫通ビア(30)が貫設されており、前記集積回路が、前記集積回路の前記第1の面と第2の面においてパターン配列で配置された複数の貫通ビアを有し、前記第1の面の前記貫通ビアのパターン配列が、前記第2の面の前記貫通ビアのパターン配列と異なる前記集積回路(26)と、を備え、

前記センサアレイ(14)の前記第2の面上の前記第1の複数の接触パッド(20)が、前記再配線層(24)の前記第1の面上の前記第2の複数の接触パッド(28)と位置合わせされるように、前記センサアレイ(14)が前記相互接続層(22)上に配置され、前記センサアレイ(14)の前記第2の面上の前記第1の複数の接触パッド(20)が、前記再配線層(24)の前記第2の複数の接触パッド(28)に作用的に結合され、且つ、

前記集積回路(26)の第2の面上に配置された結合手段(154)を備える前記相互接続層(22)と、を備える前記複数の検出器モジュール(160)とを備え、

前記複数の検出器モジュール(160)が、前記集積回路(26)の前記第2の面上に配置された前記結合手段(154)を介して前記第1の基板(162)の前記第1の面上に結

合される、タイミング可能な検出器アレイ。

【請求項 8】

プラグ接続可能な検出器モジュールを形成するため、前記基板の前記第2の面上に配置された複数のピン、複数のはんだボール、又はこれらの組み合わせを更に備える、請求項7に記載のタイミング可能な検出器アレイ(170)。

【請求項 9】

1つ又は複数のプラグ接続可能な検出器モジュールに作用的に結合され、現場交換可能なユニットを形成する第2の基板を更に備える、請求項7または8に記載のタイミング可能な検出器アレイ(170)。