



(12) 发明专利申请

(10) 申请公布号 CN 104683057 A

(43) 申请公布日 2015. 06. 03

(21) 申请号 201510083230. 3

(22) 申请日 2015. 02. 15

(71) 申请人 大唐联仪科技有限公司

地址 100083 北京市海淀区学院路 29 号 92
号楼 104-106 室

(72) 发明人 金仲晟 潘超男

(74) 专利代理机构 北京润泽恒知识产权代理有
限公司 11319

代理人 兰淑铎

(51) Int. Cl.

H04J 3/06(2006. 01)

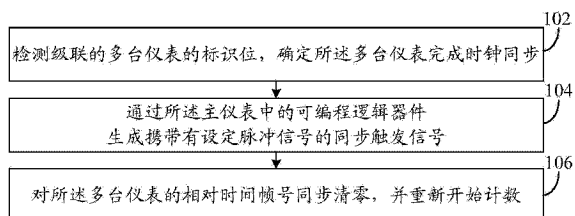
权利要求书2页 说明书9页 附图4页

(54) 发明名称

一种多仪表间的时间同步的方法和系统

(57) 摘要

本发明提供了一种多仪表间时间同步的方案,其中,所述方法包括:检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步;其中,所述级联的多台仪表包括:一台主仪表,以及,一台或多台从仪表;所述标识位的标识用于指示所述多台仪表是否完成时钟同步;通过所述主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;并将所述同步触发信号透传至所述一台或多台从仪表;当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。通过本发明解决了目前综合测试仪或一致性测试仪中设备结构复杂、成本高,以及时间同步准确性难以保证的问题。



1. 一种多仪表间时间同步的方法,其特征在于,包括:

检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步;其中,所述级联的多台仪表包括:一台主仪表,以及,一台或多台从仪表;所述标识位的标识用于指示所述多台仪表是否完成时钟同步;

通过所述主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;并将所述同步触发信号透传至所述一台或多台从仪表;

当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。

2. 如权利要求1所述的方法,其特征在于,所述通过所述主仪表中的可编程逻辑器件生成同步触发信号,包括:

通过所述主仪表中的嵌入式处理器对所述主仪表中的可编程逻辑器件的使能位进行置位;

在确定对使能位的置位完成之后,通过所述主仪表中的可编程逻辑器件生成所述同步触发信号。

3. 如权利要求2所述的方法,其特征在于,在所述通过所述主仪表中的嵌入式处理器对所述主仪表中的可编程逻辑器件的使能位进行置位的步骤之前,所述方法还包括:

通过上位机生成相对时间同步命令,将所述相对时间同步命令发送至所述主仪表的下位机,以使所述主仪表的下位机在接收到所述相对时间同步命令之后,控制所述主仪表下的嵌入式处理器执行所述通过所述主仪表中的嵌入式处理器对所述主仪表中的可编程逻辑器件的使能位进行置位的步骤;其中,所述上位机分别与所述多台仪表中的下位机连接。

4. 如权利要求1所述的方法,其特征在于,在所述检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步的步骤之前,所述方法还包括:

接收外部的参考时钟源信号,将当前仪表的本地时钟信号调制至与所述参考时钟源信号同步,得到时钟同步信号,以作为所述当前仪表的时钟输出信号;其中,所述当前仪表为接收所述参考时钟源信号的仪表;

将所述时钟同步信号传递至与所述当前仪表级联的下级仪表,逐级完成级联的多台仪表间的时钟同步。

5. 如权利要求4所述的方法,其特征在于,在所述逐级完成级联的多台仪表间的时钟同步的步骤之后,所述方法还包括:

分别重置所述多台仪表的标识位,以使重置后的标识位指示仪表完成时钟同步。

6. 如权利要求4所述的方法,其特征在于,所述将当前仪表的时钟输出信号调制至与所述参考时钟源信号同步,得到时钟同步信号,包括:

分别获取所述参考时钟源信号和所述当前仪表的本地时钟信号的相位值,确定所述参考时钟源信号与所述当前仪表的本地时钟信号的相位差值;

通过所述当前仪表中的嵌入式处理器,将所述相位差值的数字信号转换为模拟信号;

依据所述模拟信号,调制所述当前仪表的本地时钟信号,得到与所述参考时钟源信号同频的第一信号;

将所述第一信号调制至与所述参考时钟源信号同相,得到所述时钟同步信号。

7. 一种多仪表间时间同步的系统,其特征在于,包括:

确定模块,用于检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步;其中,所述级联的多台仪表包括:一台主仪表,以及,一台或多台从仪表;所述标识位的标识用于指示所述多台仪表是否完成时钟同步;

生成模块,用于通过所述主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;

发送模块,用于将所述同步触发信号透传至所述一台或多台从仪表;

第一同步模块,用于在所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。

8. 如权利要求 7 所述的系统,其特征在于,所述生成模块,包括:

置位子模块,用于通过所述主仪表中的嵌入式处理器对所述主仪表中的可编程逻辑器件的使能位进行置位;

信号生成子模块,用于在确定对使能位的置位完成之后,通过所述主仪表中的可编程逻辑器件生成所述同步触发信号。

9. 如权利要求 8 所述的系统,其特征在于,还包括:

命令发送模块,用于在所述置位子模块通过所述主仪表中的嵌入式处理器对所述主仪表中的可编程逻辑器件的使能位进行置位之前,通过上位机生成相对时间同步命令,将所述相对时间同步命令发送至所述主仪表的下位机,以使所述主仪表的下位机在接收到所述相对时间同步命令之后,执行所述置位子模块;其中,所述上位机分别与所述多台仪表中的下位机连接。

10. 如权利要求 7 所述的系统,其特征在于,还包括:

接收模块,用于在所述确定模块检测级联的多台仪表的标识位之前,接收外部的参考时钟源信号;

信号调制模块,用于将当前仪表的本地时钟信号调制至与所述参考时钟源信号同步,得到时钟同步信号,以作为所述当前仪表的时钟输出信号;其中,所述当前仪表为接收所述参考时钟源信号的仪表;

第二同步模块,用于将所述时钟同步信号传递至与所述当前仪表级联的下级仪表,逐级完成级联的多台仪表间的时钟同步。

11. 如权利要求 10 所述的系统,其特征在于,还包括:

重置模块,用于在所述第二同步模块逐级完成级联的多台仪表间的时钟同步之后,分别重置所述多台仪表的标识位,以使重置后的标识位指示仪表完成时钟同步。

12. 如权利要求 10 所述的系统,其特征在于,所述信号调制模块,包括:

相位差值获取子模块,用于分别获取所述参考时钟源信号和所述当前仪表的本地时钟信号的相位值,确定所述参考时钟源信号与所述当前仪表的本地时钟信号的相位差值;

信号转换子模块,用于通过所述当前仪表中的嵌入式处理器,将所述相位差值的数字信号转换为模拟信号;

第一信号调制子模块,用于依据所述模拟信号,调制所述当前仪表的本地时钟信号,得到与所述参考时钟源信号同频的第一信号;

同步信号调制子模块,用于将所述第一信号调制至与所述参考时钟源信号同相,得到所述时钟同步信号。

一种多仪表间的时间同步的方法和系统

技术领域

[0001] 本发明涉及通信测试技术领域,特别是涉及一种多仪表间的时间同步的方法和系统。

背景技术

[0002] 目前,为了保证终端设备的性能,往往需要通过综合测试仪或一致性测试仪对终端设备进行测量。

[0003] 例如,在 LTE(Long Term Evolution,长期演进)终端射频测试中,需要通过综合测试仪对终端进行包括射频参数在内的多项参数的测量,其中,很多测试项需要由通过综合测试仪下的多台仪表联合完成,这就需要保证多台仪表间时间的精确同步。本领域技术人员通常采用的方法是,在各个仪表中设置 GPS(Global Positioning System,全球定位系统)接收模块来实现各个仪表和授时系统的同步。

[0004] 然而,在每个仪表中均单独设置 GPS 接收模块不但使得设备结构变的复杂、设备成本增加;而且,由于各台仪表均是通过各自内部的 GPS 接收模块来实现时间的同步,各个仪表间的时间同步过程是仍是相互独立的,时间同步的准确性难以得到保证。

发明内容

[0005] 本发明提供一种多仪表间的时间同步的方法和系统,以解决目前综合测试仪或一致性测试仪中设备结构复杂、成本高,以及时间同步准确性难以保证的问题。

[0006] 为了解决上述问题,本发明公开了一种多仪表间时间同步的方法,包括:

[0007] 检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步;其中,所述级联的多台仪表包括:一台主仪表,以及,一台或多台从仪表;所述标识位的标识用于指示所述多台仪表是否完成时钟同步;

[0008] 通过所述主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;并将所述同步触发信号透传至所述一台或多台从仪表;

[0009] 当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。

[0010] 相应地,本发明还公开了一种多仪表间时间同步的系统,其特征在于,包括:

[0011] 确定模块,用于检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步;其中,所述级联的多台仪表包括:一台主仪表,以及,一台或多台从仪表;所述标识位的标识用于指示所述多台仪表是否完成时钟同步;

[0012] 生成模块,用于通过所述主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;

[0013] 发送模块,用于将所述同步触发信号透传至所述一台或多台从仪表;

[0014] 第一同步模块,用于在所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。

[0015] 与背景技术相比,本发明包括以下优点:

[0016] 本发明公开的多仪表间时间同步的方案,多台仪表间相互级联,在确定多台仪表完成时钟同步后,通过主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;并将所述同步触发信号透传至所述一台或多台从仪表;然后,当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数,进而完成多台仪表间的时间同步,该时间同步至少包括时钟同步和相对时间同步。各种信号在多台仪表间进行传递、交互,多台仪表协同完成仪表的时间同步,保证了任意一台仪表与其他仪表的时间同步,实现了多台仪表的时间的同时同步,减少了误差,提高了时间同步的准确度。

[0017] 进一步地,所述多仪表间时间同步的方案基于各种信号在级联的多台仪表的交互来实现,不需要单独设置额外的功能模块(或硬件设备),简化了设备结构,降低了设备成本。

附图说明

[0018] 图1是本发明实施例一中一种多仪表间时间同步的方法的步骤流程图;

[0019] 图2是本发明实施例二中一种综合测试仪中的多仪表间的连接示意图;

[0020] 图3是本发明实施例二中一种多仪表间时间同步的方法的步骤流程图;

[0021] 图4是本发明实施例三中一种多仪表间时间同步的方法的步骤流程图;

[0022] 图5是本发明实施例三中一种同步触发信号的波形图;

[0023] 图6是本发明实施例四中一种多仪表间时间同步的系统的结构框图;

[0024] 图7是本发明实施例五中一种多仪表间时间同步的系统的结构框图。

具体实施方式

[0025] 为使本发明的上述目的、特征和优点能够更加明显易懂,下面结合附图和具体实施方式对本发明作进一步详细的说明。

[0026] 实施例一

[0027] 参照图1,示出了本发明实施例一中一种多仪表间时间同步的方法的步骤流程图。在本实施例中,所述多仪表间时间同步的方法包括:

[0028] 步骤102,检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步。

[0029] 在本实施例中,所述多台仪表可以是一些具有相同接口的、连接后(如、级联或菊花链模式连接)用于同一目的仪表。例如,一种多台仪表的可行的运行场景如下:多台仪表级联,级联后的多台仪表用于对移动终端的射频指标进行测量,其中,所述多台仪表均具有ref in(外部参考时钟输入)接口、ref out(本地参考时钟输出)接口、trigger in(外部同步触发输入)接口和trigger out(本地同步触发输出)接口。较佳地,两台仪表之间通过ref in接口和ref out接口以及trigger in接口和trigger out接口连接:本仪表的ref out接口与本仪表的下一级仪表的ref in接口连接;本仪表的trigger out接口与本仪表的下一级仪表的trigger in接口连接。

[0030] 较佳地,一种ref in接口和ref out接口以及trigger in接口和trigger out接口的可行的功能如下:通过ref in接口和ref out接口可以将本仪表的本地时钟同步到另

外一台仪表中,以完成时钟同步;通过 trigger in 接口和 trigger out 接口可以同步多台仪表的时域数据和信号。其中,所述级联的多台仪表可以包括:一台主仪表,以及,一台或多台从仪表;每台仪表均具有至少一个标识位,所述标识位的标识用于指示所述多台仪表是否完成时钟同步。例如,标识位的标识为 1 时则说明仪表完成时钟同步,标识位的标识为 0 时则说明仪表未完成时钟同步。这里的“1”和“0”仅是示例性说明,标识位的具体设置可以根据实际情况确实。

[0031] 步骤 104,通过所述主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;并将所述同步触发信号透传至所述一台或多台从仪表。

[0032] 例如,在确定所有仪表均完成时钟同步后,通过主仪表中的可编程逻辑器件可以生成一个同步触发信号,例如,所述同步触发信号可以是 trigger out 信号,其中,trigger out 信号中携带有一设定脉冲信号(特殊帧号)。较佳地,所述设定脉冲信号可以是任意一种不同与 trigger out 信号参数的信号,如,频率、相位、上升沿或下降沿等任意一种参数不同于 trigger out 信号参数的特殊信号。较佳地,所述设定脉冲信号可以包含在产生的 trigger out 信号中。

[0033] 步骤 106,当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。

[0034] 例如,当所有仪表同步接收到所述同步触发信号之后,可以由各个仪表分别根据各自接收到的同步触发信号对各自的相对时间帧号进行同步清零,并重新开始计数。

[0035] 在本实施例中,为了保证多台从仪表同时接收到所述携带有设定脉冲信号的同步触发信号,可以采用透传(负责将需要传送的业务传送到目的节点,不对传输的业务进行处理)的形式,将所述携带有设定脉冲信号的同步触发信号同步发送至多台从仪表,以使多台从仪表同时接收到所述携带有设定脉冲信号的同步触发信号。当所有仪表同步接收到所述携带有设定脉冲信号的同步触发信号后,将所述多台仪表的相对时间帧号同步清零,并重新开始计数,进而实现多台仪表的相对时间同步。

[0036] 综上所述,本实施例所述的多仪表间时间同步的方法,多台仪表间相互级联,在确定多台仪表完成时钟同步后,通过主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;并将所述同步触发信号透传至所述一台或多台从仪表;然后,当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数,进而完成多台仪表间的时间同步,该时间同步至少包括时钟同步和相对时间同步。各种信号在多台仪表间进行传递、交互,多台仪表协同完成仪表的时间同步,保证了任意一台仪表与其他仪表的时间同步,,实现了多台仪表的时间的同时同步,减少了误差,提高了时间同步的准确度。

[0037] 进一步地,在本实施例中,多台仪表间可以通过 ref in 接口、ref out 接口、trigger in 接口和 trigger out 接口实现级联,各种信号通过上述接口实现在多台仪表的交互,不需要单独设置额外的功能模块(或硬件设备),简化了设备结构,降低了设备成本。

[0038] 实施例二

[0039] 参照图 2,示出了本发明实施例二中一种综合测试仪中的多仪表间的连接示意图。在本实施例中,所述综合测试仪至少包括:上位机和多台用于测量的仪表。其中,每台仪表(包括主仪表和从仪表)至少包括:下位机,以及设置有嵌入式处理器和可编程逻辑器件的

板块、以及 ref in 接口、ref out 接口、trigger in 接口和 trigger out 接口。较佳地，上位机、主仪表和多台从仪表间采用菊花链模式连接（一种简化的级联模式）：上位机分别与每台仪表（包括主仪表和从仪表）中的下位机连接，各个仪表间通过 ref in 接口和 ref out 接口以及 trigger in 接口和 trigger out 接口连接。这里需要说明的是，上位机一般是指可以直接发出操控命令的终端（如，personal computer、host computer、master computer 和 upper computer 等）；下位机一般是指：直接控制设备获取设备状况的终端（如，单片机、slave computer 和 lower computer 等）。

[0040] 参照图 3，示出了本发明实施例二中一种多仪表间时间同步的方法的步骤流程图。在本实施例中，多仪表间时间同步至少可以包括：时钟同步（至少包括频率同步和相位同步）和相对时间同步（至少包括触发同步和帧号同步）。较佳地，所述多仪表间时间同步的方法包括：

[0041] 步骤 302，接收外部的参考时钟源信号，将当前仪表的本地时钟信号调制至与所述参考时钟源信号同步，得到时钟同步信号，以作为所述当前仪表的时钟输出信号。

[0042] 在本实施例中，所述当前仪表为接收所述参考时钟源信号的仪表。较佳地，该参考时钟源信号可以是外部输入的时钟源信号。

[0043] 较佳地，所述步骤 302 具体可以包括：

[0044] 子步骤 3022，分别获取所述参考时钟源信号和所述当前仪表的本地时钟信号的相位值，确定所述参考时钟源信号与所述当前仪表的本地时钟信号的相位差值。

[0045] 例如，一种可行的相位差值确定方法如下：通过当前仪表中的可编程逻辑器件器件采样所述参考时钟源信号和当前仪表的本地时钟信号作数字鉴相处理，将数字鉴相处理后得到的相位差值动态地的存储到寄存器中。

[0046] 子步骤 3024，通过所述当前仪表中的嵌入式处理器，将所述相位差值的数字信号转换为模拟信号。

[0047] 较佳地，如前所述，可以从上述寄存器中采样所述相位差值，得到对应于所述相位差值的数字值。通过所述当前仪表中的嵌入式处理器进行数字低通滤波处理，得到控制值，并将所述控制值配置给所述当前仪表中的 DAC (Digital to analog converter, 数字模拟转换器) 芯片；通过所述 DAC 芯片将所述控制值转换为模拟控制电压（即所述模拟信号）。

[0048] 子步骤 3026，依据所述模拟信号，调制所述当前仪表的本地时钟信号，得到与所述参考时钟源信号同频的第一信号。

[0049] 较佳地，如前所述，可以通过所述模拟控制电压控制本地时钟源（本地时钟信号）的压控端进行输出时钟信号的频率调整，进而得到与所述参考时钟源信号同频的第一信号。

[0050] 子步骤 3028，将所述第一信号调制至与所述参考时钟源信号同相，得到所述时钟同步信号。

[0051] 本实施例可以通过上述子步骤 3022-子步骤 3028 组成的基于数字鉴相的锁频锁相的反馈环路完成多台仪表间的时钟同步，保证了各个仪表所处于相同的测试环境及系统时间。

[0052] 步骤 304，将所述时钟同步信号传递至与所述当前仪表级联的下级仪表，逐级完成级联的多台仪表间的时钟同步。

[0053] 在本实施例中,多台仪表间通过接口实现级联,例如:第二台同步第一台时钟完成后,第三台开始同步第二台表的时钟,以此类推,实现多台仪表的时钟同步。

[0054] 步骤 306,分别重置所述多台仪表的标识位,以使重置后的标识位指示仪表完成时钟同步。

[0055] 较佳地,仪表的标识位的标识可以用于指示所述多台仪表是否完成时钟同步。

[0056] 步骤 308 检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步。

[0057] 较佳地,在确定所有仪表均完成了时钟同步后继续执行下述步骤 210。

[0058] 步骤 310,通过上位机生成相对时间同步命令,将所述相对时间同步命令发送至所述主仪表的下位机。

[0059] 较佳地,在确定所有仪表均完成了时钟同步后,可以通过上位机生成(或启动)相对时间同步命令,并将所述相对时间同步命令发送至主仪表的下位机,以使所述主仪表的下位机在接收到所述相对时间同步命令之后,控制所述主仪表下的嵌入式处理器执行所述通过所述主仪表中的嵌入式处理器对所述主仪表中的可编程逻辑器件的使能位进行置位,并最终生成携带设定脉冲信号的同步触发信号。

[0060] 步骤 312,通过所述主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号。

[0061] 较佳地,所述步骤 312 可以包括:

[0062] 子步骤 3122,通过所述主仪表中的嵌入式处理器对所述主仪表中的可编程逻辑器件的使能位进行置位。

[0063] 子步骤 3124,在确定对使能位的置位完成之后,通过所述主仪表中的可编程逻辑器件生成所述同步触发信号。

[0064] 在本实施例中,所述同步触发信号不同与常规的同步触发信号,本发明中生成的同步触发信号中携带有设定脉冲信号。例如,常规的同步触发信号的脉冲宽度为 25us,则可以将脉冲宽度大于 25us 的脉冲信号作为所述设定脉冲信号。

[0065] 步骤 314,将所述同步触发信号透传至所述一台或多台从仪表。

[0066] 较佳地,基于板卡硬件的设计上和可编程逻辑器件的控制,可以将每台从仪表接收到的同步触发信号透传:直接由 trigger out 接口输出传递给下一级仪表,进而确保每台从仪表同步接收到的所述同步触发信号。

[0067] 步骤 316,当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。

[0068] 较佳地,各台仪表的可编程逻辑器件同时检测到所述携带有设定脉冲信号的同步触发信号后,当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。

[0069] 例如,一种可行的相对时间同步的方式如下:各台仪表分别基于同步码流机制分别对相对时间帧号同步清零并开始计数,实现各表相对时间同步。其中,同步码流机制为每隔 25us 为一帧信号,每帧信号包含当前 25us、5ms 和 80ms 等同步信号的帧值,因此可以修改同步码流传递的同步信号的帧值来改变产生的 25us、5ms 和 80ms 的同步信号,进而实现相对时间帧号同步清零,并重新开始计数。

[0070] 综上所述,本实施例所述的多仪表间时间同步的方法,首先可以基于 ref in 接口

和 ref out 接口将本台仪表的本地时钟同步到另外一台仪表,进而实现多台仪表的时钟同步。然后在时钟同步的基础上,通过主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;并将所述同步触发信号透传至所述一台或多台从仪表。最后,当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数,进而完成多台仪表间的时间同步,该时间同步至少包括时钟同步和相对时间同步。各种信号在多台仪表间进行传递、交互,多台仪表协同完成仪表的时间同步,实现了多台仪表的时间的同时同步,保证了任意一台仪表与其他仪表的时间同步,减少了误差,提高了时间同步的准确度。

[0071] 进一步地,在本实施例中,多台仪表间可以通过 ref in 接口、ref out 接口、trigger in 接口和 trigger out 接口实现级联,各种信号通过上述接口实现在多台仪表的交互,不需要单独设置额外的功能模块(或硬件设备),不改动任何硬件架,仅通过接口的复用即实现了多台仪表间的时间同步(至少包括:频率同步、相位同步、触发同步和帧号同步),简化了设备结构,降低了设备成本。

[0072] 实施例三

[0073] 基于上述实施例,本实施例以一种终端综合测试仪的时间同步为例对所述多仪表间时间同步的方法进行详细说明。其中,所述终端综合测试仪至少包括:多台 LTE 制式的仪表和上位机。

[0074] 本实施例中以三台 LTE 制式的仪表进行说明:表 1 的 ref out 接表 2 的 ref in,表 1 的 trigger out 接表 2 的 trigger in;表 2 的 ref out 接表 3 的 ref in,表 2 的 trigger out 接表 3 的 trigger in。其中,各个仪表中的可编辑逻辑器件中包括指示主从仪表的主从标识位(如,0x2D[1]bit),若表 1 为主仪表,表 2 和表 3 为从仪表,则将表 1 中的 bit 位置为 1,将表 2 和表 3 中的 bit 位分别置为 0。

[0075] 参照图 4,示出了本发明实施例三中一种多仪表间时间同步的方法的步骤流程图。在本实施例中,所述多仪表间时间同步的方法包括:

[0076] 步骤 402,终端综合测试仪分别检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步。

[0077] 较佳地,所述标识位的标识用于指示所述多台仪表是否完成时钟同步。

[0078] 步骤 404,在确定所述多台仪表完成时钟同步之后,终端综合测试仪控制所述多台仪表完成相对时间同步。

[0079] 较佳地,一种可行的相对时间同步的步骤流程如下:

[0080] 子步骤 4042,在确定所述多台仪表完成时钟同步之后,通过上位机生成相对时间同步命令。

[0081] 子步骤 4044,通过主从标识位确定主仪表,通过所述主仪表中的嵌入式处理器对所述主仪表中的可编程逻辑器件的使能位进行置位,启动帧号同步清零操作。

[0082] 子步骤 4046,通过所述主仪表中的可编程逻辑器件生成所述同步触发信号,并将所述同步触发信号透传至所述一台或多台从仪表。

[0083] 参照图 5,示出了本发明实施例三中一种同步触发信号的波形图。较佳地,主仪表可以在下一时间周期(如,5ms)上升沿到来时触发一个设定脉冲信号,该脉冲信号可以是一脉冲宽度大于 25us 的正脉冲信号,将所述设定脉冲信号与本地 trigger 信号(本地同步

触发信号,脉冲宽度为 25us) 进行逻辑操作,得到 trigger out 信号(同步触发输出信号,也即携带有设定脉冲信号的同步触发信号)。最后,将逻辑操作处理后得到的 trigger out 信号透传至从仪表。

[0084] 子步骤 4048,当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。

[0085] 较佳地,所有从仪表均将 trigger 信号透传,次级级联的表检查 trigger in 信号,当检测到 trigger 的高脉冲宽度大于 25us 后,在下一个 trigger in 信号(时间周期 5ms)上升沿来临时,主仪表和级联的所有从仪表同时进行帧号清零操作。

[0086] 综上所述,本实施例所述的多仪表间时间同步的方法,首先可以基于 ref in 接口和 ref out 接口将本台仪表的本地时钟同步到另外一台仪表,进而实现多台仪表的时钟同步。然后在时钟同步的基础上,通过主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;并将所述同步触发信号透传至所述一台或多台从仪表。最后,当所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数,进而完成多台仪表间的时间同步,该时间同步至少包括时钟同步和相对时间同步。各种信号在多台仪表间进行传递、交互,多台仪表协同完成仪表的时间同步,实现了多台仪表的时间的同时同步,保证了任意一台仪表与其他仪表的时间同步,减少了误差,提高了时间同步的准确度。

[0087] 进一步地,在本实施例中,多台仪表间可以通过 ref in 接口、ref out 接口、trigger in 接口和 trigger out 接口实现级联,各种信号通过上述接口实现在多台仪表的交互,不需要单独设置额外的功能模块(或硬件设备),不改动任何硬件架,仅通过接口的复用即实现了多台仪表间的时间同步(至少包括:频率同步、相位同步、触发同步和帧号同步),简化了设备结构,降低了设备成本。

[0088] 实施例四

[0089] 参照图 6,示出了本发明实施例四中一种多仪表间时间同步的系统的结构框图。在本实施例中,所述多仪表间时间同步的系统包括:

[0090] 确定模块 602,用于检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步。

[0091] 其中,所述级联的多台仪表包括:一台主仪表,以及,一台或多台从仪表;所述标识位的标识用于指示所述多台仪表是否完成时钟同步。

[0092] 生成模块 604,用于通过所述主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号。

[0093] 发送模块 606,用于将所述同步触发信号透传至所述一台或多台从仪表。

[0094] 第一同步模块 608,用于在所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。

[0095] 综上所述,本实施例所述的多仪表间时间同步的方法,多台仪表间相互级联,在确定多台仪表完成时钟同步后,通过主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;并将所述同步触发信号透传至所述一台或多台从仪表;然后根据同步触发信号,所述多台仪表分别进行相对时间帧号同步清零,并重新开始计数,进而完成多台仪表间的时间同步,该时间同步至少包括时钟同步和相对时间同步。各种信号在多台仪表间进

行传递、交互,多台仪表协同完成仪表的时间同步,保证了任意一台仪表与其他仪表的时间同步,,实现了多台仪表的时间的同时同步,减少了误差,提高了时间同步的准确度。

[0096] 进一步地,在本实施例中,多台仪表间可以通过 ref in 接口、ref out 接口、trigger in 接口和 trigger out 接口实现级联,各种信号通过上述接口实现在多台仪表的交互,不需要单独设置额外的功能模块(或硬件设备),简化了设备结构,降低了设备成本。

[0097] 需要说明的是,对于前述的方法实施例,为了简单描述,故将其都表述为一系列的动作组合,但是本领域技术人员应该知悉,本发明并不受所描述的动作顺序的限制,因为依据本发明,某些步骤可以采用其他顺序或者同时进行。其次,本领域技术人员也应该知悉,说明书中所描述的实施例均属于优选实施例,所涉及的动作并不一定是本发明所必需的。

[0098] 实施例五

[0099] 基于与上述方法实施例同一发明构思。参照图7,示出了本发明实施例五中一种多仪表间时间同步的系统的结构框图。在本实施例中,所述多仪表间时间同步的系统包括:

[0100] 接收模块702,用于接收外部的参考时钟源信号。

[0101] 信号调制模块704,用于将当前仪表的本地时钟信号调制至与所述参考时钟源信号同步,得到时钟同步信号,以作为所述当前仪表的时钟输出信号。

[0102] 其中,所述当前仪表为接收所述参考时钟源信号的仪表。

[0103] 较佳地,所述信号调制模块704,可以包括:

[0104] 相位差值获取子模块7042,用于分别获取所述参考时钟源信号和所述当前仪表的本地时钟信号的相位值,确定所述参考时钟源信号与所述当前仪表的本地时钟信号的相位差值。

[0105] 信号转换子模块7044,用于通过所述当前仪表中的嵌入式处理器,将所述相位差值的数字信号转换为模拟信号。

[0106] 第一信号调制子模块7046,用于依据所述模拟信号,如模拟控制电压信号,调制所述当前仪表的本地时钟信号,得到与所述参考时钟源信号同频的第一信号。

[0107] 同步信号调制子模块7048,用于将所述第一信号调制至与所述参考时钟源信号同相,得到所述时钟同步信号。

[0108] 第二同步模块706,用于将所述时钟同步信号传递至与所述当前仪表级联的下级仪表,逐级完成级联的多台仪表间的时钟同步。

[0109] 重置模块708,用于在所述第二同步模块706逐级完成级联的多台仪表间的时钟同步之后,分别重置所述多台仪表的标识位,以使重置后的标识位指示仪表完成时钟同步。

[0110] 确定模块710,用于检测级联的多台仪表的标识位,确定所述多台仪表完成时钟同步。

[0111] 在本实施例中,所述级联的多台仪表包括:一台主仪表,以及,一台或多台从仪表;所述标识位的标识用于指示所述多台仪表是否完成时钟同步。

[0112] 命令发送模块712,用于通过上位机生成相对时间同步命令,将所述相对时间同步命令发送至所述主仪表的下位机,以使所述主仪表的下位机在接收到所述相对时间同步命令之后,执行下述生成模块714中的置位子模块7142。

[0113] 在本实施例中,所述上位机分别与所述多台仪表中的下位机连接。

[0114] 生成模块714,用于通过所述主仪表中的可编程逻辑器件生成携带有设定脉冲信

号的同步触发信号。

[0115] 较佳地,所述生成模块 714,可以包括:

[0116] 置位子模块 7142,用于通过所述主仪表中的嵌入式处理器对所述主仪表中的可编程逻辑器件的使能位进行置位。

[0117] 信号生成子模块 7144,用于在确定对使能位的置位完成之后,通过所述主仪表中的可编程逻辑器件生成所述同步触发信号。

[0118] 发送模块 716,用于将所述同步触发信号透传至所述一台或多台从仪表。

[0119] 例如,一种可行方式中,透传功能在流程开始时由发送模块 716 的设置来保证,后续同步工作可以不再进行确定。

[0120] 第一同步模块 718,用于在所有仪表同步接收到所述同步触发信号之后,根据所述同步触发信号分别对所述多台仪表的相对时间帧号同步清零,并重新开始计数。

[0121] 例如,所述多台仪表在同步接收到透传的同步触发信号之后,所述多台仪表可以分别根据接收到的同步信号进行相对时间帧号同步清零操作,并重新开始计数。

[0122] 综上所述,本实施例所述的多仪表间时间同步的系统,首先可以基于 ref in 接口和 ref out 接口将本台仪表的本地时钟同步到另外一台仪表,进而实现多台仪表的时钟同步。然后在时钟同步的基础上,通过主仪表中的可编程逻辑器件生成携带有设定脉冲信号的同步触发信号;并将所述同步触发信号透传至所述一台或多台从仪表。最后将所述多台仪表的相对时间帧号同步清零,并重新开始计数,进而完成多台仪表间的时间同步,该时间同步至少包括时钟同步和相对时间同步。各种信号在多台仪表间进行传递、交互,多台仪表协同完成仪表的时间同步,实现了多台仪表的时间的同时同步,保证了任意一台仪表与其他仪表的时间同步,减少了误差,提高了时间同步的准确度。

[0123] 进一步地,在本实施例中,多台仪表间可以通过 ref in 接口、ref out 接口、trigger in 接口和 trigger out 接口实现级联,各种信号通过上述接口实现在多台仪表的交互,不需要单独设置额外的功能模块(或硬件设备),不改动任何硬件架,仅通过接口的复用即实现了多台仪表间的时间同步(至少包括:频率同步、相位同步、触发同步和帧号同步),简化了设备结构,降低了设备成本。

[0124] 对于装置实施例而言,由于其与方法实施例基本相似,所以描述的比较简单,相关之处参见方法实施例的部分说明即可。

[0125] 本说明书中的各个实施例均采用递进的方式描述,每个实施例重点说明的都是与其他实施例的不同之处,各个实施例之间相同相似的部分互相参见即可。

[0126] 以上对本发明实施例所提供的一种多仪表间时间同步的方法和系统,进行了详细介绍,本文中应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的方法及其核心思想;同时,对于本领域的一般技术人员,依据本发明的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本发明的限制。

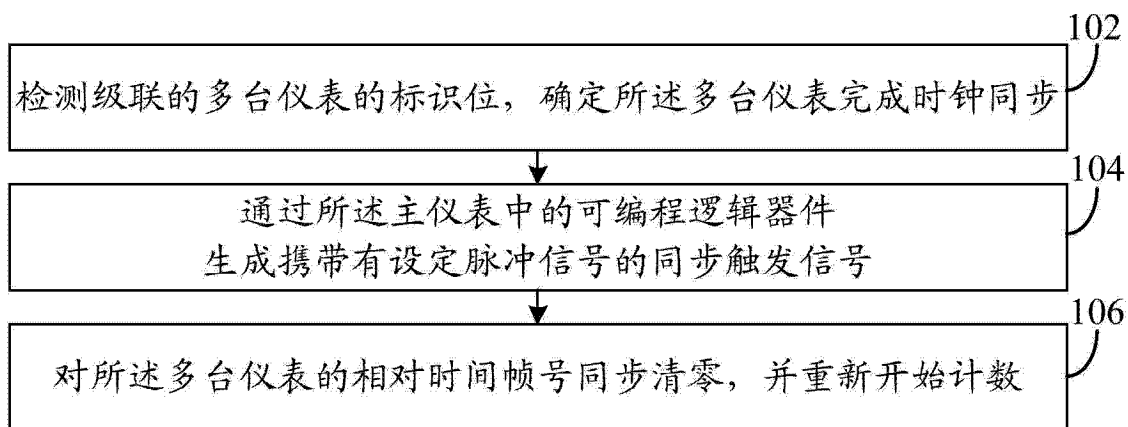


图 1

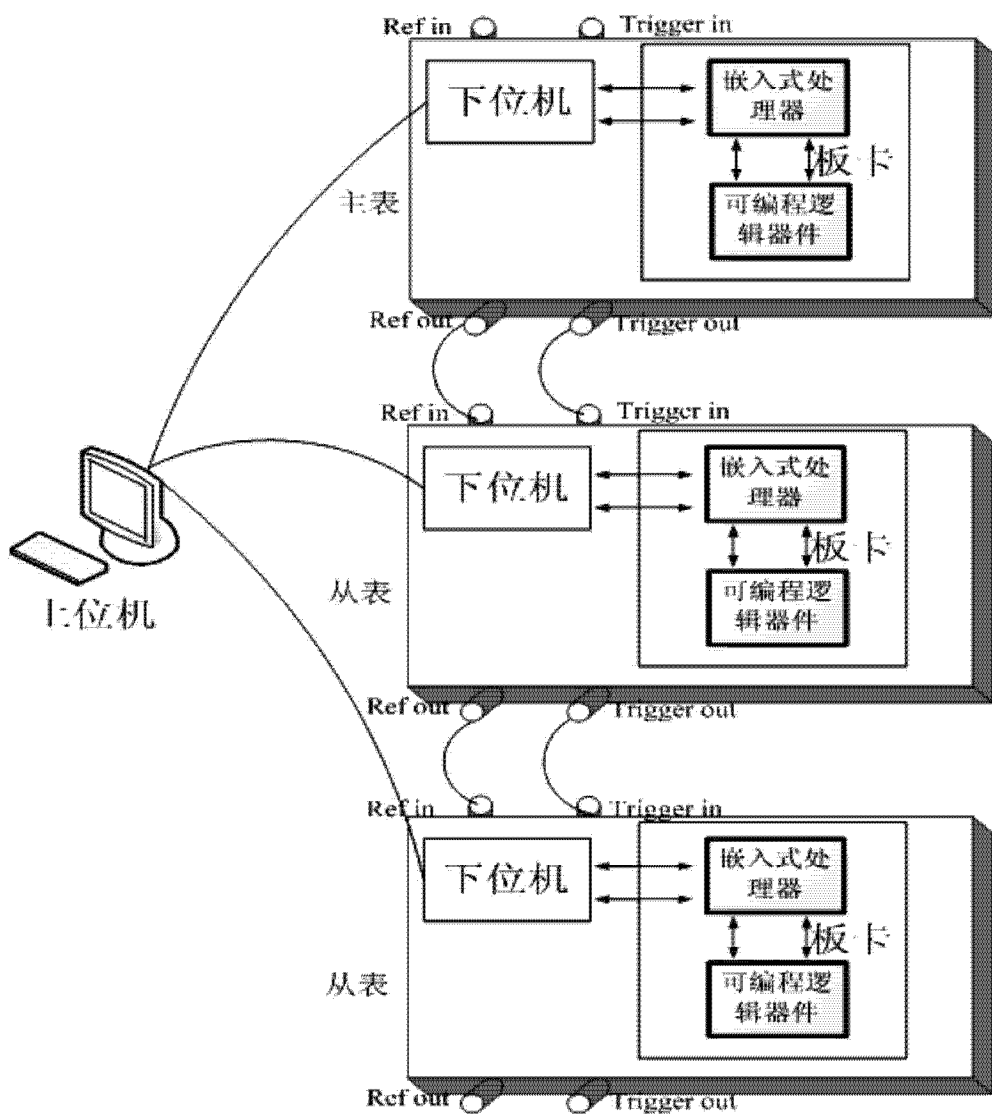


图 2



图 3

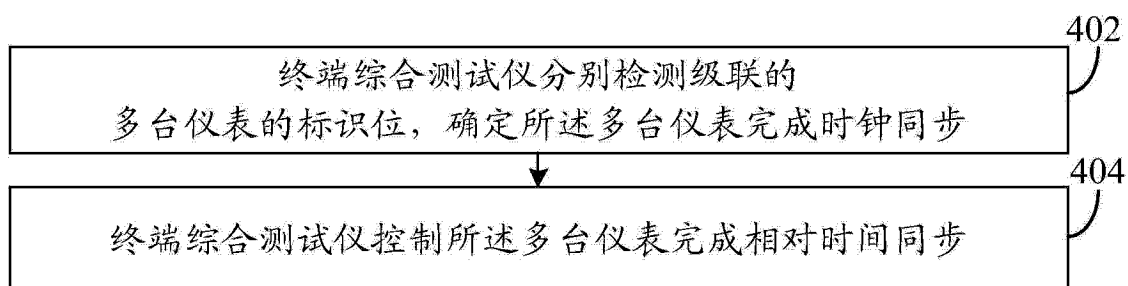


图 4

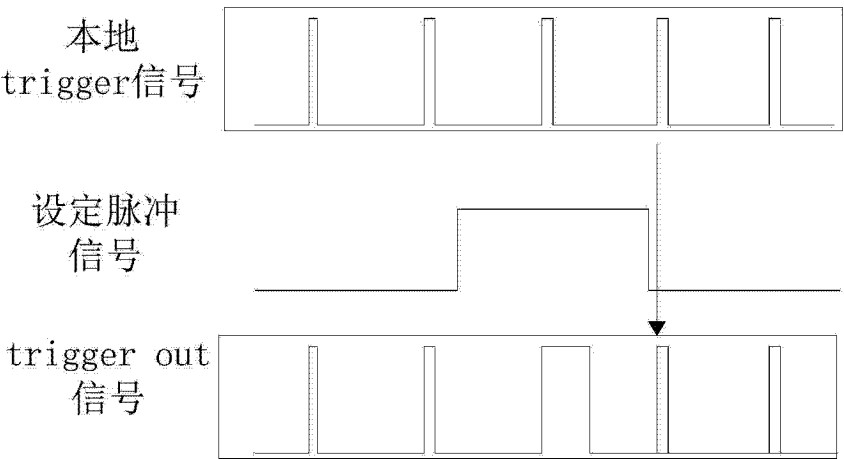


图 5

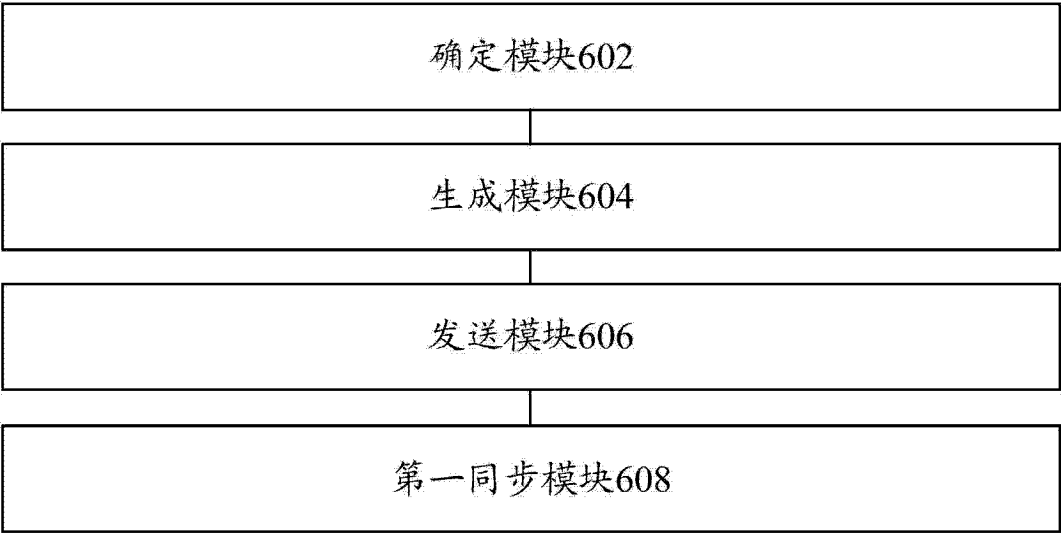


图 6

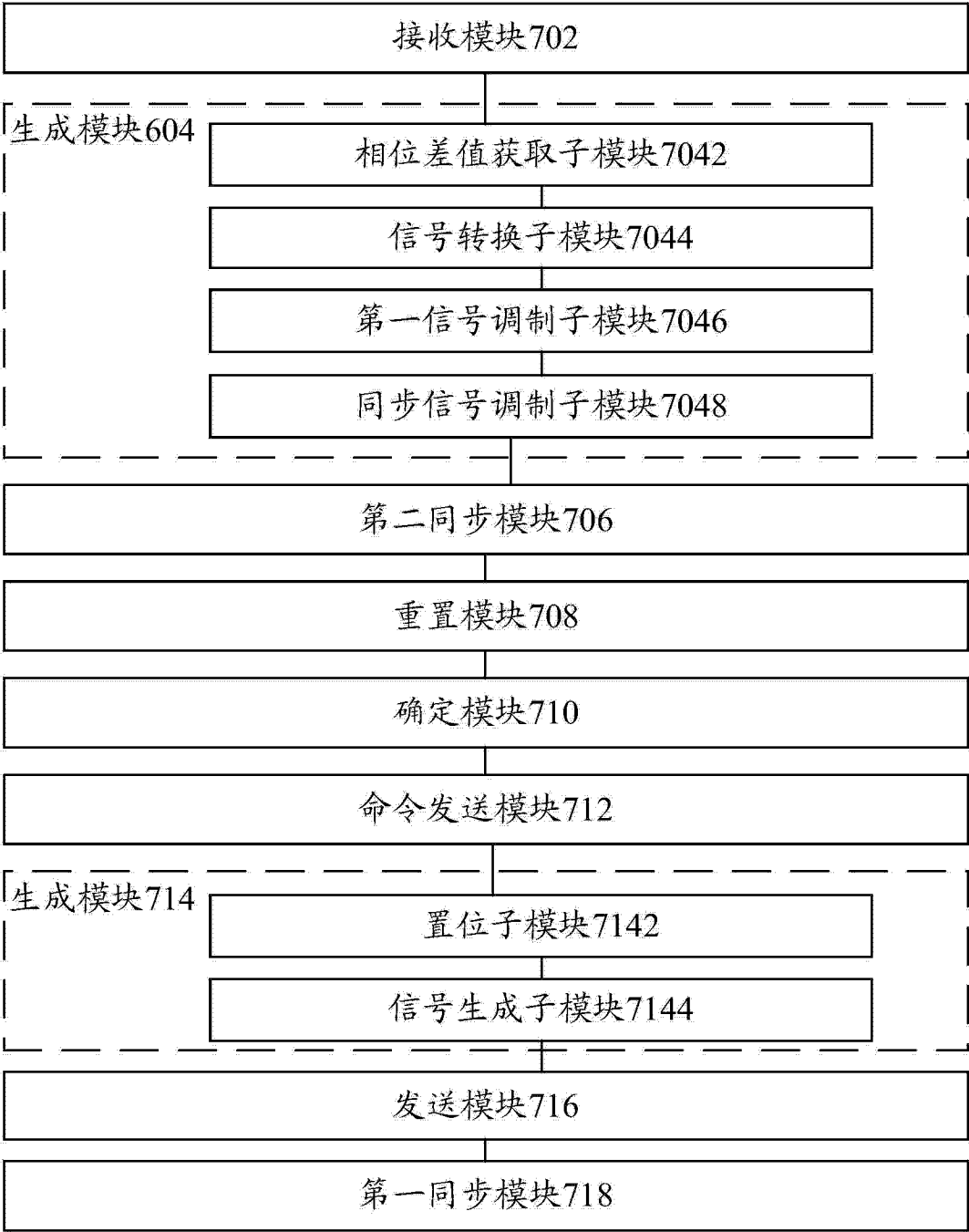


图 7