

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7574632号
(P7574632)

(45)発行日 令和6年10月29日(2024.10.29)

(24)登録日 令和6年10月21日(2024.10.21)

(51)国際特許分類

F I

H 0 5 K 3/46 (2006.01)

H 0 5 K 3/46 B

H 0 5 K 3/00 (2006.01)

H 0 5 K 3/46 Y

H 0 1 L 23/12 (2006.01)

H 0 5 K 3/46 Q

H 0 1 L 23/14 (2006.01)

H 0 5 K 3/46 X

H 0 5 K 3/00 X

請求項の数 13 (全18頁) 最終頁に続く

(21)出願番号 特願2020-205343(P2020-205343)

(22)出願日 令和2年12月10日(2020.12.10)

(65)公開番号 特開2022-92505(P2022-92505A)

(43)公開日 令和4年6月22日(2022.6.22)

審査請求日 令和5年11月27日(2023.11.27)

(73)特許権者 000003193

TOPPANホールディングス株式会社
東京都台東区台東1丁目5番1号

(74)代理人 110001276

弁理士法人小笠原特許事務所

(72)発明者 小林 茜

東京都台東区台東1丁目5番1号 凸版
印刷株式会社内

(72)発明者 木津 貴志

東京都台東区台東1丁目5番1号 凸版
印刷株式会社内

(72)発明者 新田 祐幹

東京都台東区台東1丁目5番1号 凸版
印刷株式会社内

審査官 片岡 弘之

最終頁に続く

(54)【発明の名称】 基板ユニット、基板ユニットの製造方法及び半導体装置の製造方法

(57)【特許請求の範囲】

【請求項1】

支持体と

前記支持体の上方に剥離層を介して複数の第1配線基板が載置された基板ユニットであって、

前記第1配線基板の第1の表面には、少なくとも一つの半導体素子を接合するための電極が設けられており、

前記第1配線基板の第2の表面には、第2配線基板と接合するための電極が設けられており、

前記支持体の下方に反り抑制層が形成されていることを特徴とする基板ユニット。 10

【請求項2】

前記反り抑制層は、樹脂からなることを特徴とする請求項1に記載の基板ユニット。

【請求項3】

前記反り抑制層の厚さは、5 μ m以上50 μ m以下であることを特徴とする請求項1または2に記載の基板ユニット。

【請求項4】

前記反り抑制層には、前記第1配線基板の絶縁樹脂と同一の樹脂が含まれることを特徴とする請求項1から3のいずれか一項に記載の基板ユニット。

【請求項5】

前記反り抑制層の厚さは、前記第1配線基板の厚さよりも薄いことを特徴とする請求項 20

1 から 4 のいずれか一項に記載の基板ユニット。

【請求項 6】

前記反り抑制層には、前記第 1 配線基板の絶縁樹脂と異なる樹脂が含まれることを特徴とする請求項 1 から 3 のいずれか一項に記載の基板ユニット。

【請求項 7】

前記反り抑制層のヤング率×厚さ×CTEは、前記第 1 配線基板の絶縁樹脂のヤング率×厚さ×CTEの 0.9 倍～1.1 倍であることを特徴とする請求項 1、2、3、6 のいずれか一項に記載の基板ユニット。

【請求項 8】

前記支持体はガラスからなることを特徴とする請求項 1 から 7 のいずれか一項に記載の基板ユニット。 10

【請求項 9】

前記反り抑制層の樹脂が、エポキシ樹脂、ポリイミド樹脂、ポリベンゾオキサゾール樹脂及びベンゾシクロブテン樹脂から選ばれる 1 種または 2 種以上の混合物であることを特徴とする請求項 3 に記載の基板ユニット。

【請求項 10】

支持体の上方に複数の第 1 配線基板が載置された基板ユニットの製造方法において、
 前記支持体の上面に剥離層を形成する工程と、
 前記剥離層の上方に樹脂層を形成する工程と、
 前記支持体の下面に反り抑制層を形成する工程と、 20
 前記樹脂層に開口部を形成する工程と、
 前記樹脂層および前記開口部の上方にシード層を形成する工程と、
 前記シード層の上方に電解めっき層を形成する工程と、
 前記電解めっき層と前記シード層を、前記樹脂層が露出するまで研磨し、第 2 配線基板と接合するための電極を形成する工程と、
 露出した前記樹脂層及び電極の上面に、樹脂層と導体層の形成を繰り返して多層配線を得る工程と、
 前記多層配線の最表面に半導体素子を接合するための電極を形成する工程と、
 を含むことを特徴とする基板ユニットの製造方法。

【請求項 11】 30

請求項 1 から請求項 9 のいずれか一項に記載の基板ユニットを用いた半導体装置の製造方法において、
 前記第 1 配線基板に前記半導体素子を接合する工程と、
 前記第 1 配線基板と前記半導体素子の間隙を第 1 封止樹脂で封止する工程と、
 前記第 1 配線基板と前記半導体素子の側面を第 2 封止樹脂で封止する工程と、
 前記支持体から前記第 1 配線基板を剥離する工程と、
 前記第 1 配線基板に前記半導体素子が接合された集合体を得る工程と、
 前記集合体を第 1 配線基板単位で個片化する工程と
 前記第 1 配線基板を前記第 2 配線基板に接合する工程と、
 前記第 1 配線基板と前記第 2 配線基板の間隙を第 3 封止樹脂で封止する工程と、 40
 を含むことを特徴とする半導体装置の製造方法。

【請求項 12】

前記支持体から前記第 1 配線基板を剥離する工程において、
 前記反り抑制層にレーザー光を照射する工程を含むことを特徴とする請求項 11 に記載の半導体装置の製造方法。

【請求項 13】

前記レーザー光は、IRレーザー光であることを特徴とする請求項 12 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】 50

【0001】

本発明は、基板ユニット、基板ユニットの製造方法及び半導体装置の製造方法に関する。

【背景技術】

【0002】

近年半導体装置の高速、高集積化が進む中で、FC-BGA(Flip Chip-Ball Grid Array)基板に対しても、半導体素子との接合端子の狭ピッチ化、基板内の配線の微細化が求められている。一方、FC-BGA基板とマザーボードとの接合は、従来とほぼ変わらないピッチの接合端子での接合が要求されている。

【0003】

このような半導体素子との接合端子の狭ピッチ化、FC-BGA基板内の配線の微細化に対応するため、いくつかの対応策が検討されている。

10

【0004】

その一つは、シリコン基板上に微細な配線を形成した半導体素子接合用の基板(シリコンインターポーザ)を作成し、これをFC-BGA基板に接合する方式である。

【0005】

また、シリコンインターポーザを用いずに、FC-BGA基板の表面をCMP(Chemical Mechanical Polishing、化学機械研磨)等で平坦化し、FC-BGA基板上に微細配線を形成する方式が特許文献1に開示されている。

【0006】

さらに、支持体の上に微細な配線層を形成し、これをFC-BGA基板に搭載した後、支持基板を剥離することで狭ピッチな配線基板を形成する方式が特許文献2に開示されている。

20

【先行技術文献】

【特許文献】

【0007】

【文献】特開2014-225671号公報

【文献】国際公開第2018/047861号

【発明の概要】

【発明が解決しようとする課題】

【0008】

シリコンインターポーザは、シリコンウェハを利用して、半導体製造における前工程用の設備を用いて製作されている。シリコンウェハは形状、サイズに制限があり、1枚のウェハから製作できるインターポーザの数が少なく、製造設備も高価であるため、インターポーザも高価となる。また、シリコンウェハが半導体であることから、伝送特性も劣化するという問題がある。

30

【0009】

また、FC-BGA基板の表面の平坦化を行い、その上に微細配線層を形成する方式においては、シリコンインターポーザに見られる伝送特性劣化は小さいが、FC-BGA基板自体の製造歩留まりや、FC-BGA基板上に形成する微細配線の形成の難易度が高いため、微細配線形成の製造歩留まりが課題となっている。さらにFC-BGA基板の反り、歪みに起因した半導体素子の実装における課題も存在する。

40

【0010】

一方、支持体の上に微細な配線層を形成し、これをFC-BGA基板に搭載する方式の場合には、次のような問題があった。すなわち、支持基板上に形成した微細配線層をFC-BGA基板に搭載し、その後に支持基板を剥離する際に、微細配線層をFC-BGA基板に搭載する時に用いた封止樹脂材が支持基板まで濡れ上がって支持基板の剥離を妨げる問題と、支持基板の剥離時に生じる力や内部に貯蔵されている応力で微細配線層全体が反るため、半導体素子を実装する際に不具合を生じる問題である。

【0011】

さらに、別の手法として、支持基板の上に微細な配線層を形成し、この微細配線層の上

50

に半導体素子を実装、封止を行った後に、支持基板から微細配線層を剥離し、剥離した半導体素子付きの微細配線層をFC-BGA基板へ搭載する方法がある。この方式によれば、支持基板に保持された微細配線層に半導体素子を搭載するため、変形が少ない状態で半導体素子を実装することが可能である。しかしながら、微細配線層は支持体の片側に形成されるため、配線層を形成する際の熱履歴によって反りが生じるといった問題があった。特に、微細配線層に実装される半導体素子は、端子間の距離が短いため、わずかな反りが生じている場合においても、実装不良が生じやすいという問題があった。

【0012】

そこで本発明は、上記問題に鑑みなされたものであり、変形しにくく、安定的な製造が可能な基板ユニット、基板ユニットの製造方法及び半導体装置の製造方法を提供することを目的とする。

10

【0013】

上記した以外の課題及び効果は、以下の発明の実施形態において説明される。

【課題を解決するための手段】

【0014】

上記の課題を解決するため、本発明の代表的な基板ユニットの一つは

支持体と支持体の上方に剥離層を介して複数の第1配線基板が載置された基板ユニットであって、

第1配線基板の第1の表面には、少なくとも一つの半導体素子を接合するための電極が設けられており、

20

第1配線基板の第2の表面には、第2配線基板と接合するための電極が設けられており、支持体の下方に反り抑制層が形成されている。

【0015】

また、本発明の本発明の代表的な基板ユニットの製造方法の一つは、

支持体の上面に剥離層を形成する工程と、

剥離層の上方に樹脂層を形成する工程と、

支持体の下面に反り抑制層を形成する工程と、

樹脂層に開口部を形成する工程と、

樹脂層および開口部の上方にシード層を形成する工程と、

シード層の上方に電解めっき層を形成する工程と、

30

電解めっき層とシード層を、樹脂層が露出するまで研磨し、第2配線基板と接合するための電極を形成する工程と、

露出した樹脂層及び電極の上面に、樹脂層と導体層の形成を繰り返して多層配線を得る工程と、

多層配線の最表面に半導体素子を接合するための電極を形成する工程と、を含む。

【0016】

さらに、本発明の代表的な半導体装置の製造方法の一つは、

第1配線基板に半導体素子を接合する工程と、

第1配線基板と半導体素子の間隙を第1封止樹脂で封止する工程と、

40

第1配線基板と半導体素子の側面を第2封止樹脂で封止する工程と、

支持体から第1配線基板を剥離する工程と、

第1配線基板に半導体素子が接合された集合体を得る工程と、

集合体を第1配線基板単位で個片化する工程と

第1配線基板を第2配線基板に接合する工程と、

第1配線基板と第2配線基板の間隙を第3封止樹脂で封止する工程と、

を含む。

【発明の効果】

【0017】

本発明によれば、反りが発生しにくい基板ユニットを製造することが可能となり、反り

50

が少ない状態で半導体素子を実装することができる。

上記した以外の課題及び効果は以下の実施形態において説明される。

【図面の簡単な説明】

【0018】

【図1】支持体の上方に剥離層および第1配線基板、支持体の下方に反り抑制層を形成した状態を示す図である。

【図2】複数の第1配線基板を支持体の上方に載置した状態を示す平面図である。

【図3】支持体の上方に剥離層および絶縁樹脂層、支持体の下方に反り抑制層を形成した状態を示す断面図である。

【図4】絶縁樹脂層及び導体層を形成する工程を示す断面図である。

10

【図5A】ビア部の絶縁樹脂層を形成してから導体層を形成する工程を示す断面図である。

【図5B】レジストパターンを除去し不要なシード層をエッチング除去する工程を示す断面図である。

【図6】多層配線を形成した状態を示す断面図である。

【図7】半導体素子との接合用電極を形成した状態を示す断面図である。

【図8】表面処理層を形成し、支持体上の第1配線基板が完成した状態を示す断面図である。

【図9】第1配線基板への半導体素子を搭載した工程を示す断面図である。

【図10】剥離層を除去する工程を示す断面図である。

【図11】第1配線基板へのはんだ接合部形成を示す工程図である。

20

【図12】半導体素子を搭載した第1配線基板をFC-BGA基板に搭載する状態を示す断面図である。

【図13】本発明の半導体装置の一例を示す断面図である。

【図14】比較例の一例を示す断面図である。

【発明を実施するための形態】

【0019】

以下に、本発明の実施形態について図面を参照して説明する。以下の図面の記載において、同一又は類似の部分には同一又は類似の符号を付している。但し、図面は模式的なものであり、厚みと平面寸法との関係、各層の厚みの比率等は現実のものとは異なることに留意すべきである。したがって、具体的な厚みや寸法は以下の説明を参酌して判断すべきものである。また、図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることはもちろんである。

30

【0020】

また、以下に示す実施形態は、本発明の技術的思想を具体化するための装置や方法を例示するものであって、本発明の技術的思想は、構成部品の材質、形状、構造、配置等を下記のものに特定するものでない。本発明の技術的思想は、特許請求の範囲に記載された請求項が規定する技術的範囲内において、種々の変更を加えることができる。

【0021】

<本発明の実施形態>

以下、図面を用いて、本発明の一実施形態に係る支持体を用いた配線基板の製造工程の一例を説明する。

40

なお、本開示において「支持体」とは、面を有する物体を意味する。

また、「上面」とは面や層の法線方向の表面を意味し、「下面」とは面や層の法線方向の裏面を意味する。

また、「上方」とは、面又は層を水平に載置した場合の垂直上方の方向を意味する。

また、「下方」とは、面又は層を水平に載置した場合の垂直下の方向を意味する。

また、「平面形状」とは、上方から面又は層を視認した場合の形状を意味する。

【0022】

まず、図1に示すように、矩形の板状部材である支持体1を用いた場合を例として説明する。図1は、支持体1の上面に剥離層2が形成され、剥離層2の上面に複数の第1配線

50

基板 1 2 が形成され、支持体 1 の下面に反り抑制層 3 が形成された状態を示す断面図である。

【 0 0 2 3 】

また、本実施形態では、図 2 に示すように、支持体 1 の上方には、複数の第 1 配線基板 1 2 が載置され、基板ユニット 1 2 A が形成されることとなる。

【 0 0 2 4 】

支持体 1 は、本実施形態では矩形の板状部材であるパネルを用いて説明するが、支持体 1 は、例えば、円形のウェハであってもよい。

【 0 0 2 5 】

支持体 1 は、支持体 1 を通じて剥離層 2 に光を照射させる場合もあるため、透光性を有するのが有利であり、例えば矩形のガラス板を用いることができる。矩形のガラスは大型化に適しているとともに、ガラスは平坦性に優れており、また、剛性が高いため、支持体上に微細なパターンを形成するのに適している。

10

【 0 0 2 6 】

また、ガラスは C T E (c o e f f i c i e n t o f t h e r m a l e x p a n s i o n 、熱膨張率) が小さく歪みにくいことから、パターン配置精度及び平坦性の確保に優れている。支持体 1 としてガラスを用いる場合、ガラスの厚さは、製造プロセスにおける反りの発生を抑制する観点から厚い方が望ましく、例えば 0 . 7 m m 以上、好ましくは 1 . 1 m m 以上の厚みである。

【 0 0 2 7 】

さらに、ガラスの C T E は 3 p p m 以上 1 5 p p m 以下が好ましく、 F C - B G A 基板 (第 2 配線基板) 1 2 、半導体素子 1 1 の C T E との整合性の観点から 9 p p m 程度がより好ましい。

20

【 0 0 2 8 】

ガラスの種類としては、例えば石英ガラス、ホウケイ酸ガラス、無アルカリガラス、ソーダガラス、又は、サファイヤガラス等が用いることができる。

【 0 0 2 9 】

一方、剥離層 2 に熱によって発泡する樹脂を用いる等、支持体 1 を剥離する際に支持体 1 に光の透過性が不要でない場合は、支持体 1 には、歪みの少ない材質、例えばメタルやセラミックスなどを用いることができる。

30

【 0 0 3 0 】

剥離層 2 は、例えば、 U V 光などの光を吸収して発熱、もしくは、変質によって剥離可能となる樹脂でもよく、熱によって発泡して剥離可能となる樹脂でもよい。

【 0 0 3 1 】

具体的には、剥離層 2 は、例えばエポキシ樹脂、ポリアミド樹脂、ポリウレタン樹脂、シリコン樹脂、ポリエステル樹脂、オキセタン樹脂、マレイミド樹脂、及び、アクリル樹脂などの有機樹脂や、アモルファスシリコン、ガリウムナイトライド、金属酸化物層などの無機層から選ぶことが出来る。さらに剥離層 2 は光分解促進剤や光吸収剤、増感剤、フィラー等の添加剤を含有してもよい。

【 0 0 3 2 】

さらに剥離層 2 は複数層で構成されていてもよく、例えば、後の工程で支持体 1 上に形成される多層配線層の保護を目的として、剥離層 2 上にさらに保護層を設けることや、支持体 1 との密着性を向上させる層を剥離層 2 の下層に設けてもよい。さらに剥離層 2 と多層配線層との間にレーザー光反射層や金属層を設けてもよく、その構成は本実施形態により限定されない。

40

【 0 0 3 3 】

なお、剥離層 2 としてレーザー光などの光によって剥離可能となる樹脂を用いる場合、支持体 1 が透光性であれば、剥離層 2 に光を照射する方向は、剥離層 2 を設けた側とは反対側の面、すなわち反り抑制層 3 が形成された面から支持体 1 に光を照射してもよい。

【 0 0 3 4 】

50

反り抑制層 3 は、例えば、レーザー光などの光を透過する樹脂でもよい。具体的には、反り抑制層 3 は例えばエポキシ樹脂、ポリイミド樹脂、ポリベンゾオキサゾール樹脂、ベンゾシクロブテン樹脂などの有機樹脂を用いることができる。また、反り抑制層 3 には、第 1 配線基板 1 2 の絶縁樹脂と同一の樹脂を用いることも可能であり、感光性を有していてもよい。

【 0 0 3 5 】

反り抑制層 3 の厚さは、5 μm 以上 50 μm 以下であることが望ましい。5 μm 以下であると、反り抑制効果が得られないおそれがある。50 μm 以上とすると、反り抑制効果が過剰となり、反対方向の反りが発生するおそれがある。また、反り抑制層 3 の厚さは、第 1 配線基板よりも薄いことが望ましい。反り抑制層 3 が第 1 配線基板 1 2 よりも厚くなると反り抑制効果が過剰となり、反対方向の（第 1 配線基板 1 2 側に凸）反りが発生するおそれがある。

10

【 0 0 3 6 】

以下、本発明の一実施形態では、反り抑制層 3 には I R（赤外）レーザー光を透過する樹脂を用い、支持体 1 にはガラスを用い、剥離層 2 として I R レーザー光を吸収して剥離可能となる樹脂を用いる例で説明する。

【 0 0 3 7 】

次に、図 3 から図 8 を用いて、本発明の一実施形態に係る支持体 1 上への第 1 配線基板 1 2 の製造工程の一例を説明する。

【 0 0 3 8 】

まず、図 3（a）に示すように、支持体 1 の上面に剥離層 2 を形成する。

20

【 0 0 3 9 】

次に、図 3（b）に示すように、剥離層 2 の上面に絶縁樹脂層 4、支持体 1 の下面に反り抑制層 3 を形成する。

【 0 0 4 0 】

本実施形態では、絶縁樹脂層を、例えば、感光性のエポキシ系樹脂をスピンコートすることにより形成する。感光性のエポキシ樹脂は比較的低温で硬化することができ、形成後の硬化による収縮が少なく、その後の微細パターン形成に優れている。

【 0 0 4 1 】

感光性樹脂の形成方法としては、液状の感光性樹脂を用いる場合は、スリットコート、カーテンコート、ダイコート、スプレーコート、静電塗布法、インクジェットコート、グラビアコート、スクリーン印刷、グラビアオフセット印刷、スピンコート、ドクターコートより選定できる。フィルム状の感光性樹脂を用いる場合は、ラミネート、真空ラミネート、真空プレスなどが適用できる。絶縁樹脂層には、例えば感光性ポリイミド樹脂、感光性ベンゾシクロブテン樹脂、感光性エポキシ樹脂およびその変性物、感光性ポリベンゾオキサゾール樹脂を用いることも可能である。

30

【 0 0 4 2 】

反り抑制層 3 の形成方法としては、液状の樹脂を用いる場合は、スリットコート、カーテンコート、ダイコート、スプレーコート、静電塗布法、インクジェットコート、グラビアコート、スクリーン印刷、グラビアオフセット印刷、スピンコート、ドクターコートより選定できる。フィルム状の樹脂を用いる場合は、ラミネート、真空ラミネート、真空プレスなどが適用できる。反り抑制層 3 は感光性を有していてもよく、例えば感光性ポリイミド樹脂、感光性ベンゾシクロブテン樹脂、感光性エポキシ樹脂およびその変性物、感光性ポリベンゾオキサゾール樹脂を用いることも可能である。

40

【 0 0 4 3 】

反り抑制層 3 は、絶縁樹脂層 4 と同一の樹脂を用いることもできる。絶縁樹脂層 4 と同一の樹脂を用いることにより、一連の工程での加工が可能となる。

【 0 0 4 4 】

絶縁樹脂層 4 と反り抑制層 3 を形成する順序は、どちらが先でも差し支えない。さらに、支持体 1 の下面に反り抑制層 3 を形成した後に、剥離層 2、絶縁樹脂層 4 を形成するこ

50

とも可能である。

【 0 0 4 5 】

さらに、反り抑制層 3 には、絶縁樹脂層 4 と異なる樹脂を用いることも可能である。例えば、絶縁樹脂層 4 よりもヤング率が高く、CTE が大きい樹脂を用いることによって、反り抑制層 3 を薄くしても、反り抑制効果を得ることが可能となる。

【 0 0 4 6 】

反り抑制層 3 は、第 1 配線基板 1 2 の絶縁樹脂層 4 と異なる樹脂を含むことも可能である。反り抑制層 3 が絶縁樹脂層 4 と異なる樹脂を含む場合、選択可能な樹脂が増え、設計の自由度が上がる。例えば、第 1 配線基板 1 2 の絶縁樹脂層 4 に感光性エポキシ樹脂を用い、反り抑制層 3 には非感光性、熱硬化性のポリイミド樹脂を使用することが可能である。

10

【 0 0 4 7 】

反り抑制層 3 のヤング率 \times 厚さ \times CTE は、第 1 配線基板の絶縁樹脂 (絶縁樹脂層 4) のヤング率 \times 厚さ \times CTE の 0.9 倍 \sim 1.1 倍であることが望ましい。反り抑制層 3 のヤング率 \times 厚さ \times CTE が、第 1 配線基板の絶縁樹脂のヤング率 \times 厚さ \times CTE の 0.9 倍未満であると、反り抑制効果が得られないおそれがある。反り抑制層 3 のヤング率 \times 厚さ \times CTE が、第 1 配線基板の絶縁樹脂のヤング率 \times 厚さ \times CTE の 1.1 倍より大きいと、反り抑制効果が過剰となり、反対方向の反りが発生するおそれがある。

【 0 0 4 8 】

ヤング率とは、材料の弾性としての特性を反映しており、材料の変形しにくさを表す値である。縦弾性率、縦弾性係数ともいう。ヤング率は、万能材料試験機、薄膜高度計、動的粘弾性測定装置等を用いた測定によって得られる。反り抑制層 3 のヤング率と絶縁樹脂層 4 のヤング率は、同一の測定方法および温度における値を用いることが望ましい。

20

【 0 0 4 9 】

CTE とは、単位温度変化あたりの長さ変化率であり、熱膨張率、線膨張係数とも呼ばれる。CTE は、熱機械分析装置等を用いた測定によって得られる。CTE には、ある温度範囲における平均 CTE を用いることも可能である。反り抑制層 3 の CTE と絶縁樹脂層 4 の CTE は、同一の測定方法および温度または温度範囲における値を用いることが望ましい。

【 0 0 5 0 】

以下、本発明の一実施形態では、反り抑制層 3 には絶縁樹脂層 4 と同一の樹脂を用い、15 μm の厚さで形成する例で説明する。

30

【 0 0 5 1 】

次いで、図 3 (c) に示すように、フォトリソグラフィーにより、絶縁樹脂層に開口部を設ける。開口部に対しては、現像時の残渣除去を目的として、プラズマ処理を行ってもよい。絶縁樹脂層 4 の厚みは、開口部に形成する導体層の厚みに応じて設定され、本発明の一実施形態では例えば 7 μm としている。また平面視の開口部形状は、FC-BGA 基板の接合用電極のピッチ、形状に応じて設定され、本発明の一実施形態では例えば 80 μm の開口形状とし、ピッチは 150 μm としている。

【 0 0 5 2 】

次に、図 4 \sim 図 8 において、支持体 1 の面の上方に第 1 配線基板 1 2 を製造するための工程を説明する。なお、図 4 \sim 図 8 においては、支持体 1 の中心部の領域の一部を拡大した図を用いて、本発明の第 1 配線基板の多層配線の形成工程、接合用電極の形成工程の一例を説明する。

40

【 0 0 5 3 】

図 4 (a) においては、図 3 (c) で説明したとおり、支持体 1 の面の上方に剥離層 2 および絶縁樹脂層 4 が形成されており、支持体 1 の下方には反り抑制層 3 が形成されている。

【 0 0 5 4 】

次に、図 4 (b) に示すように、真空中で、剥離層 2 上にシード層 5 を形成する。シード層 5 は配線形成において、電解めっきの給電層として作用する。シード層 5 については

50

、例えば、スパッタ法、またはCVD法などにより形成され、例えば、Cu、Ni、Al、Ti、Cr、Mo、W、Ta、Au、Ir、Ru、Pd、Pt、AlSi、AlSiCu、AlCu、NiFe、ITO、IZO、AZO、ZnO、PZT、TiN、Cu₃N₄、これらの単独もしくは複数組み合わせたものを適用することができる。

【0055】

本実施形態では、電気特性、製造の容易性の観点およびコスト面を考慮して、チタン層、続いて銅層を順次スパッタリング法で形成する。チタンと銅層の合計の膜厚は、電解めっきの給電層として1μm以下とするのが好ましい。本発明の一実施形態ではTi：50nm、Cu：300nmを採用している。

【0056】

次に図4(c)に示すように、シード層5の上方に電解めっきにより導体層6を形成する。この導体層6は、後に、FC-BGA基板13との接合用電極となる。電解めっきの種類としては、電解ニッケルめっき、電解銅めっき、電解クロムめっき、電解Pdめっき、電解金めっき、電解ロジウムめっき、電解イリジウムめっき等が挙げられるが、電解銅めっきであることが簡便で安価で、電気伝導性が良好であることから望ましい。

【0057】

電解銅めっきの厚みは、導体層6がFC-BGA基板13との接合用電極となり、はんだ接合されることを踏まえ、1μm以上、且つ、生産性の観点から30μm以下であることが望ましい。本発明の一実施形態では絶縁樹脂層4の開口部にはCu：9μmの厚みで電解銅めっきを施し、絶縁樹脂層4の上部にはCu：2μmの厚みで電解銅めっきを施している。

【0058】

次に図4(d)に示すように、CMP(化学機械研磨)加工等によって銅層を研磨し、導体層6、及び、シード層5を除去する。本発明の一実施形態では、絶縁樹脂層4の上部の導体層6のCu：2μm、及び、シード層5を研磨により除去する。そして、研磨を行った後に残った導体層6が、FC-BGA基板13との接合用電極となる。つまり、本実施形態では、ダマシン法によりFC-BGA基板13との接合用電極を形成する。

【0059】

次いで、配線層を形成する。本発明の一例では、配線層はセミアディティブ法(SAP)にて形成する。まず、図5A(a)に示すように、図4(a)で説明したものと同様に、図4(d)で形成した平面の上面に絶縁樹脂層4を形成する。絶縁樹脂層4の厚みは、開口部に形成する導体層の厚みに応じて設定され、本発明の一実施形態では例えば2μmとしている。

【0060】

また絶縁樹脂層4における開口部は、導体層6との接合が取れるように形成され、本発明の一実施形態では例えば10μmの開口として形成する。この開口部は多層配線の上下層をつなぐビア部の形状となる。

【0061】

次いで、図5A(b)に示すように、図4(b)で説明したものと同様に真空中で、シード層5を形成する。

【0062】

次いで、図5A(c)に示すように、シード層5の上面にレジストパターン7を形成する。その後、図5A(d)のように電解めっきにより導体層6を形成する。導体層6はビア部、及び、配線部となる。

【0063】

電解めっきの種類としては、電解ニッケルめっき、電解銅めっき、電解クロムめっき、電解Pdめっき、電解金めっき、電解ロジウムめっき、電解イリジウムめっき等が挙げられるが、電解銅めっきであることが簡便で安価で、電気伝導性が良好であることから望ましい。

【0064】

10

20

30

40

50

電解銅めっきの厚みは、配線部の電気抵抗の観点から $0.5\mu\text{m}$ 以上、生産性の観点から $30\mu\text{m}$ 以下であることが望ましい。本発明の一実施形態では絶縁樹脂層4の開口部にはCu： $4\mu\text{m}$ を形成し、絶縁樹脂層4の上部にはCu： $2\mu\text{m}$ を形成している。

【0065】

その後、図5B(e)に示すようにレジストパターン7を除去する。その後、図5B(f)に示すように不要なシード層5をエッチング除去する。

【0066】

そして、図5A及び図5Bの工程を繰り返すと、剥離層2の上方に多層構造の配線を形成することができる。図6の例では、配線層を2層形成したものを例として示している。

【0067】

多層化工程によって、基板ユニットの反りが増加した場合は、反り抑制層3の厚さを適宜増加させることも可能である。

【0068】

次いで、図7に示すように、半導体素子11との接合用電極とするための導体層6を形成して基板ユニットとすることができる。接合用電極の形成方法は、上述した配線層の形成方法と同様であるが、接合用電極と配線層とでは、電解銅めっきの厚みが異なる。接合用電極の電解銅めっきの厚みは、はんだ接合の観点から $1\mu\text{m}$ 以上、且つ、生産性の観点から $30\mu\text{m}$ 以下であることが望ましい。本発明の一実施形態では絶縁樹脂層4の開口部にはCu： $9\mu\text{m}$ を形成し、絶縁樹脂層4の上部にはCu： $7\mu\text{m}$ を形成する。

【0069】

次に、図8に示すように導体層6の表面の酸化防止とはんだバンプの濡れ性をよくするため、基板ユニットには、表面処理層8を設けることとしてもよい。本発明の実施形態では、表面処理層8として、電解Ni/SnAgめっきを成膜する。なお、表面処理層8には、OSP(Organic Solderability Preservative 水溶性プレフラックスによる表面処理)膜を形成してもよい。また、電解めっきとして、Sn、SnAg、Ni/Sn、Ni/SnAg、Ni/Cu/Sn、Ni/Cu/SnAg、Ni/Au、Ni/Pd/Au、無電解めっきとして、Ni/Au、Ni/Pd/Au、Snなどの表面処理から適宜用途に応じて選択しても良い。

【0070】

これにより、図1に示すように、支持体上に第1配線基板12が完成し、支持体上に第1配線基板12が複数面付された基板ユニット12Aを得ることができる。

【0071】

配線層の形成については、図5～図8に記載したSAP(Semi Additive Process)工法その他、ダマシン(Damascene)法によって実現することも可能である。ダマシン法の場合は、絶縁樹脂層を積層後にフォトリソグラフィよりパターン形成を行い、シード層を形成した後に電解銅めっき処理を行う。電解銅めっき処理後は、CMP:Chemical Mechanical Polishingによって平坦化処理をおこなえばよい。配線層の層数は少なくとも1層以上であり、第1配線基板の線幅に応じて、適宜設定して構わない。

【0072】

次に、図9～図13を用いて、本発明の一実施形態に係る半導体素子の実装工程、支持体並びに剥離層の除去工程、FC-BGA基板への実装工程からなる半導体装置の製造方法の一例を説明する。図9～図13は、支持体1の上方に載置された複数の第1配線基板の細部を説明するため、個片化後の第1配線基板12の領域に限定した断面図で説明する。

【0073】

まず、図9(a)に示す半導体素子11の搭載工程を説明する。図9(a)において、9は半導体素子搭載用電極、10はFC-BGA基板との接合用電極、12は第1配線基板、14は半導体素子と第1配線基板とのはんだ接合部である。

【0074】

10

20

30

40

50

第1配線基板12への半導体素子11の搭載は、マウント&リフロー、TCB(Thermal Compression Bonding)などを使用して搭載する。TCBについては、はんだ接合後に第1封止樹脂16を毛細管現象で注入するTC-CUF(Thermal Compression Capillary Underfill)方式、フィルム状接合材料(NCF)や、接合前に液状の樹脂を予め配置し接合時に空間を充填する非導電ペースト(NCP)などを用いてもよい。

【0075】

本発明では、図9(b)に示すはんだ接合後の第1封止樹脂16による封止に当たっては、毛細管現象で注入するTC-CUFを使用している。半導体素子11の搭載方法については、半導体素子11のサイズ、搭載に使用する設備の観点から、適宜変更しても良い。ただし、第1配線基板12と、半導体素子11の接合ピッチが微細である場合には、TCBのいずれかの方式を選択することが好ましい。

10

【0076】

次に、図9(c)に示すように、半導体素子11の側面を保護するために第2封止樹脂17で封止を行う。第2封止樹脂17で使用される材料は、顆粒、液状、タブレット形状であり、エポキシ樹脂、シリコン樹脂、アクリル樹脂、ウレタン樹脂、ポリエステル樹脂、オキセタン樹脂の1種又はこれらの樹脂の2種類以上が混合された樹脂に、フィラーとしてのシリカ、酸化チタン、酸化アルミニウム、酸化マグネシウム、又は酸化亜鉛等が加えられた材料が使用されおり、コンプレッションモールド、もしくはトランスファーモールドによって形成される。樹脂の形状、組成、形成方法については、支持体1への第1配線基板12の載置の態様に応じて、適宜設定して構わない。本発明では、液状のエポキシ樹脂を使用し、コンプレッションモールドで成形している。

20

【0077】

次に、図9(d)に示すように第2封止樹脂17で封止した第1配線基板12に対し、半導体素子11の上面の第2封止樹脂17を除去する。半導体素子11上に第2封止樹脂17が残存すると、第2封止樹脂17のCTEの影響により反りが発生するおそれがあり、場合によっては、第1配線基板12と第2封止樹脂17の界面で剥離が発生する可能性がある。半導体素子11上の第2封止樹脂17の除去はCMP、グラインド加工等が採用できる。本発明ではグラインド加工によって半導体素子11上の第2封止樹脂17の除去を行っている。

30

【0078】

次に、図10を用いて、支持体1から第1配線基板及び半導体素子を分離する工程について説明する。なお、図10では、図9に示した個片化後の半導体素子が接合された支持体1と第1配線基板12について天地を逆にした様式で表記している。

【0079】

剥離層2がレーザー光19を照射して剥離可能な場合、支持体1が透光性であるので、図10(a)に示すように、反り抑制層3側からレーザー光19を反り抑制層3に照射する。レーザー光19は反り抑制層3および支持体1を透過して剥離層2に照射され、図10(b)に示すように、支持体1を取り外すことが可能となる。本発明の一実施形態では、レーザー光19に1064nmのIRレーザー光を用いた。本発明の一実施形態では、支持体1はガラスであり、透光性があり、反り抑制層3に用いられる樹脂であるエポキシ樹脂、ポリイミド樹脂、ポリベンゾオキサゾール樹脂、ベンゾシクロブテン樹脂は、IRレーザーを透過する性質があるため、レーザー光は反り抑制層および支持体を透過して剥離層に照射される。

40

【0080】

次に、図10(c)に示すように、剥離層2をドライエッチング、溶剤洗浄、超音波洗浄等によって確実に除去し、FC-BGA基板13との接合用電極10を露出させる。ドライエッチングを使用する場合、使用するガスはO₂、Ar、CF₄等のガス種を少なくとも一つ以上含むガスを使用しエッチングを行う。溶剤洗浄の場合は、アセトン、トルエン、MEK、メタノール等の溶剤を使用する。超音波洗浄の場合は、発振周波数28kHz

50

z ~ 1 MHz の範囲で除去を行う。剥離層 2 の除去については、これらの除去方法をいずれか一つ以上を組み合わせることで除去を行ってもよい。

【0081】

次に図 11 に示す第 1 配線基板 12 の FC - BGA 基板 13 との接合用電極 10 へのはんだ形成を行う。はんだ形成については、FC - BGA 基板 13 との接合用電極 10 に OSP (Organic Solderability Preservative 水溶性プレフラックスによる表面処理) 膜、または無電解めっき処理にて Ni / Au、Ni / Pd / Au、Sn を形成した後にフラックス印刷をし、はんだボールを搭載しリフロー、もしくは電解めっき処理で Sn、SnAg、Ni / Sn、Ni / SnAg、Ni / Cu / Sn、Ni / Cu / SnAg、Sn を形成した後にフラックスを印刷した後はんだボールを搭載する方法、もしくは、電解めっき処理にて Sn、SnAg、Ni / Sn、Ni / SnAg、Ni / Cu / Sn、Ni / Cu / SnAg を形成してリフロー、または、直接印刷ではんだペーストを印刷しリフローを行う方法がある。本発明の実施形態では、無電解めっき処理にて Ni / Pd / Au を形成した後にフラックス印刷をし、はんだボールを搭載しリフローを行っている。これによって第 1 配線基板と FC - BGA 基板とはんだ接合部 15 を形成され、半導体素子 11 が第 1 の封止樹脂及び第 2 の封止樹脂で固定された第 1 配線基板 12 の集合体が完成する。

10

【0082】

次に、ボール搭載後の集合体としての第 1 配線基板 12 は、支持体又はウェハの形状に応じて、ピースサイズに個片化を行う。個片化方式についてはブレードダイシング、レーザダイシング、プラズマダイシング等の方式が挙げられるが、方式については適宜設定して良い。本発明では、ブレードダイシングを使用しピースサイズに個片化を行っている。

20

【0083】

次に図 12 に示すように、FC - BGA 基板 13 に、個片化された半導体素子 11 を搭載した第 1 配線基板 12 が搭載される。半導体素子 11 を搭載した第 1 配線基板 12 の搭載はマウント & リフロー、TCB などを使用して FC - BGA 基板 13 に搭載される。

【0084】

本実施形態では、FC - BGA 基板 13 に半導体素子 11 を搭載した第 1 配線基板 12 を搭載しマウント & リフロー方式で FC - BGA 基板 13 と半導体素子 11 を搭載した第 1 配線基板 12 とのはんだ接合を行い、第 3 封止樹脂 18 を毛細管現象で FC - BGA 基板 13 と第 1 配線基板 12 の隙間に注入する。この結果、図 13 に示すように、本発明の半導体装置 20 を得ることができる。

30

【0085】

以上、本発明の一実施形態を例示したが、本発明は上記実施形態に限定されたものではなく、本発明の実施形態の技術的思想が逸脱しない限り、配線基板としての用途を考慮し、要求される他の物性である剛性、強度、耐衝撃性などを向上する目的で、他の層や構造を任意に形成できることはいうまでもない。

【0086】

< 作用効果 >

次に、上述したような基板ユニットの構成とその製造方法を用いた場合の作用効果について説明する。

40

【0087】

本発明の一態様によれば、支持体の上に剥離層および微細な配線層を形成し、半導体素子を実装、封止を行った後に支持基板の剥離、FC - BGA 基板へ搭載する方法において、基板ユニットの反りを抑制し、反りが少ない状態で半導体素子を実装することが可能となる。

【0088】

< 比較例 >

支持体の下方に反り抑制層 3 を形成せずに基板ユニットを製造した構成について、比較例として図 14 を参照して説明する。図 14 は、支持体 1 の上面に剥離層 2 が形成され、

50

剥離層 2 の上面に複数の第 1 配線基板 1 2 が形成された状態を示す断面図である。支持体 1 の下面に反り抑制層 3 は形成されていない。

【 0 0 8 9 】

このとき、反り抑制層 3 が形成されていないため、基板ユニット 1 2 B に反りが発生するおそれがある。基板ユニット 1 2 B に反りが発生することによって、半導体素子の実装不良が発生するおそれがある。近年の高性能な半導体素子は面積が大きく、面積の大きい半導体素子においては、より実装不良が起こりやすくなる。

【 0 0 9 0 】

< 作用効果の確認 >

本実施形態の効果の確認として、実施例の基板ユニット 1 2 A と比較例での基板ユニット 1 2 B のシミュレーションモデルを作成した。実施例、比較例とも基板ユニットの大きさは 3 0 0 mm 角とした。第 1 配線基板の絶縁樹脂には、ヤング率 1 . 5 G P a、C T E 6 5 p p m の材料を使用した。実施例、比較例ともに第 1 配線基板の絶縁樹脂層の厚さは 1 7 μ m とした。実施例では、支持体の下面に 1 5 μ m の反り抑制層 3 を第 1 配線基板の絶縁樹脂と同一の材料を用いて形成した。

10

【 0 0 9 1 】

このとき、実施例のシミュレーションモデルにおいては、第 1 配線基板が支持体の上方となる配置にて、凸部の高さが 5 0 μ m である、下に凸の反りが算出された。一方、比較例のシミュレーションモデルにおいては、第 1 配線基板が支持体の上方となる配置にて、凸部の高さが 4 0 0 μ m である、下に凸の反りが算出された。反り抑制層 3 の形成によつて、反りを少なくする効果が確認された。

20

【 0 0 9 2 】

上述の実施形態は一例であつて、その他、具体的な細部構造などについては適宜に変更可能であることは勿論である。

【 産業上の利用可能性 】

【 0 0 9 3 】

本発明は、半導体素子を F C - B G A 基板に搭載するために用いる基板ユニット等に利用できる。

【 符号の説明 】

【 0 0 9 4 】

- 1 支持体
- 2 剥離層
- 3 反り抑制層
- 4 絶縁樹脂層
- 5 シード層
- 6 導体層
- 7 レジストパターン
- 8 表面処理層
- 9 半導体素子搭載用電極
- 1 0 F C - B G A 基板との接合用電極
- 1 1 半導体素子
- 1 2 第 1 配線基板
- 1 2 A 本発明の基板ユニット
- 1 2 B 比較例の基板ユニット
- 1 3 F C - B G A 基板 (第 2 配線基板)
- 1 4 半導体素子と第 1 配線基板とのはんだ接合部
- 1 5 第 1 配線基板と F C - B G A 基板とのはんだ接合部
- 1 6 第 1 封止樹脂
- 1 7 第 2 封止樹脂
- 1 8 第 3 封止樹脂

30

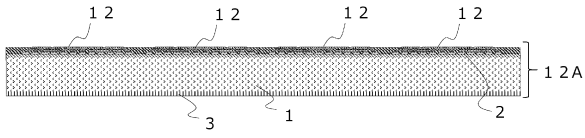
40

50

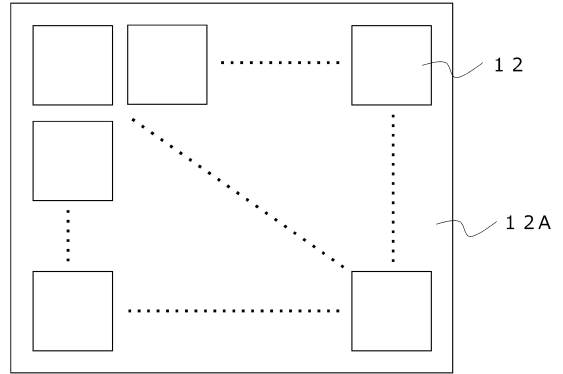
19 レーザー光
20 半導体装置

【図面】

【図1】

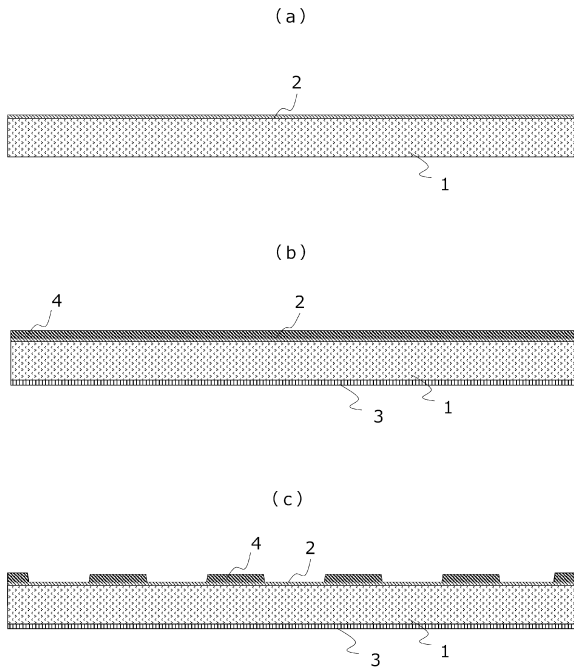


【図2】

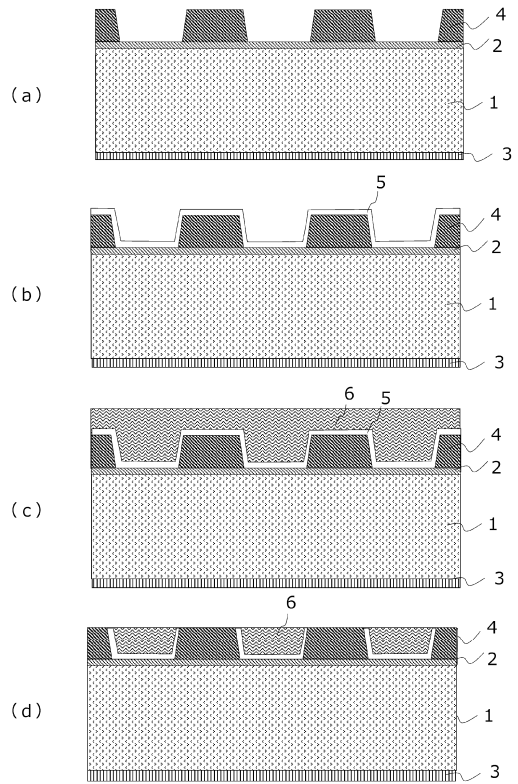


10

【図3】



【図4】

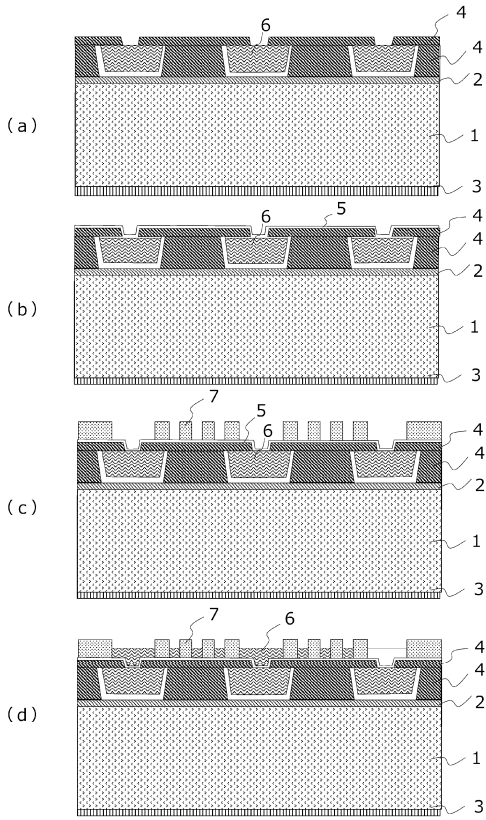


20

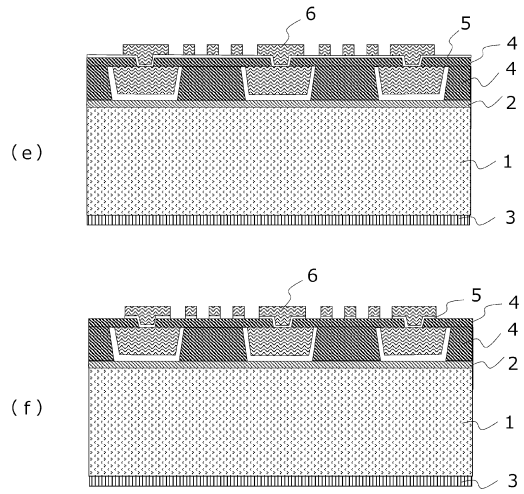
30

40

【図 5 A】



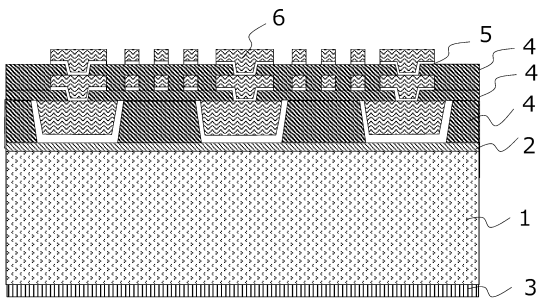
【図 5 B】



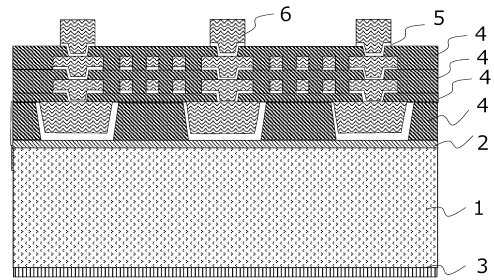
10

20

【図 6】



【図 7】

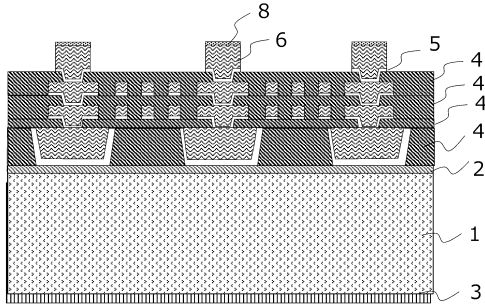


30

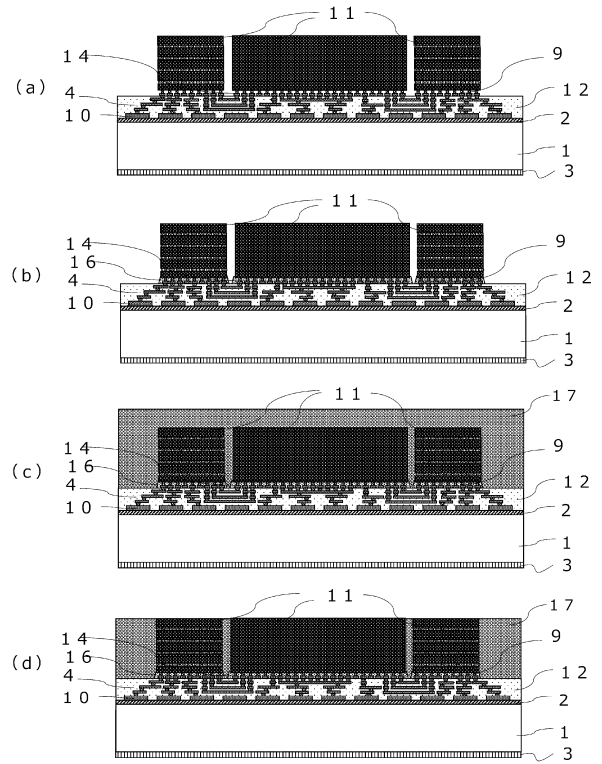
40

50

【図 8】



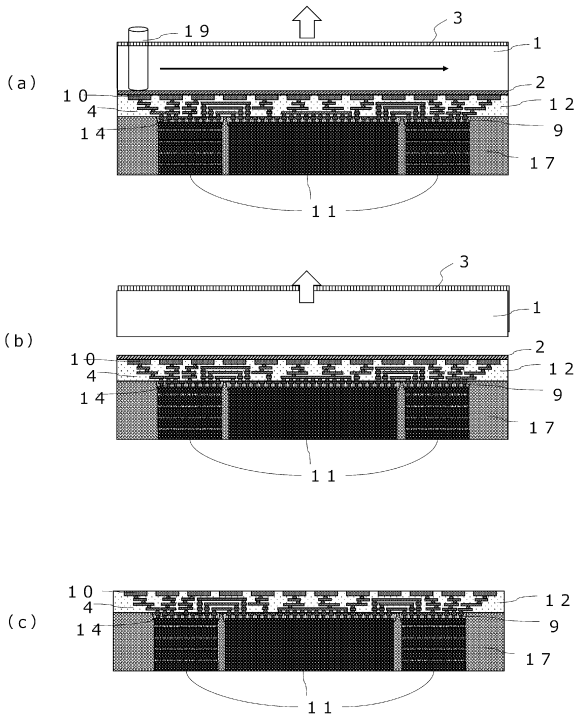
【図 9】



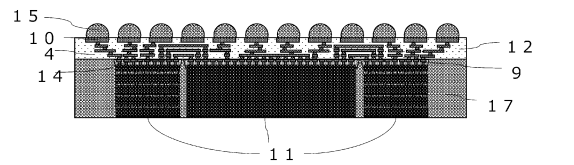
10

20

【図 10】



【図 11】

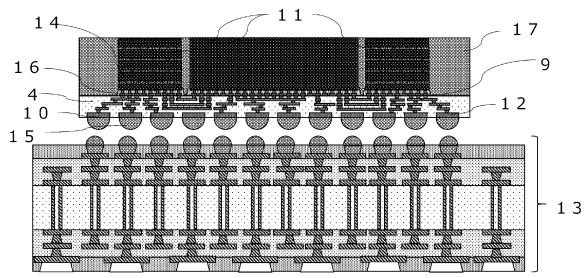


30

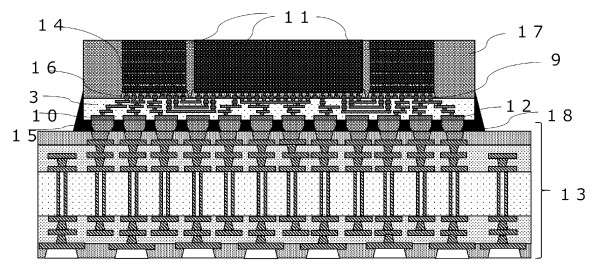
40

50

【図 1 2】



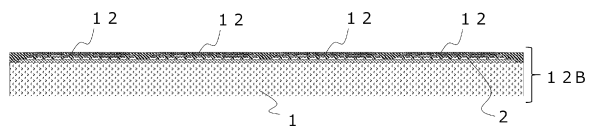
【図 1 3】



20

10

【図 1 4】



20

30

40

50

フロントページの続き

(51)国際特許分類

F I

H 0 1 L 23/12

Z

H 0 1 L 23/14

R

(56)参考文献

特開 2 0 1 9 - 1 6 9 5 5 9 (J P , A)

国際公開第 2 0 1 8 / 0 3 0 2 6 2 (W O , A 1)

特開 2 0 1 3 - 1 1 8 3 6 4 (J P , A)

特開 2 0 1 7 - 1 9 9 7 0 5 (J P , A)

特開 2 0 1 2 - 1 2 9 4 1 9 (J P , A)

特開 2 0 1 4 - 2 2 5 6 7 1 (J P , A)

国際公開第 2 0 1 8 / 0 4 7 8 6 1 (W O , A 1)

(58)調査した分野 (Int.Cl., D B 名)

H 0 5 K 3 / 4 6

H 0 5 K 3 / 0 0

H 0 1 L 2 3 / 1 2

H 0 1 L 2 3 / 1 4