



## (12)发明专利

(10)授权公告号 CN 103095290 B

(45)授权公告日 2017.03.01

(21)申请号 201210432154.9

(51) Int. Cl.

(22)申请日 2012.11.02

H03L 7/08(2006.01)

H03L 7/18(2006.01)

(65)同一申请的已公布的文献号

申请公布号 CN 103095290 A

审查员 朱雪珍

(43)申请公布日 2013.05.08

### (30) 优先权数据

2011-241635 2011.11.02 JP

(73)专利权人 日本电波工业株式会社

地址 日本东京涩谷区笹塚一丁目50番1号

笹塚NA大楼

(72)发明人 赤池和男 古幡司 佐藤信一

## 小山光明

(74)专利代理机构 北京同立钧成知识产权代理

有限公司 11205

代理人 臧建明

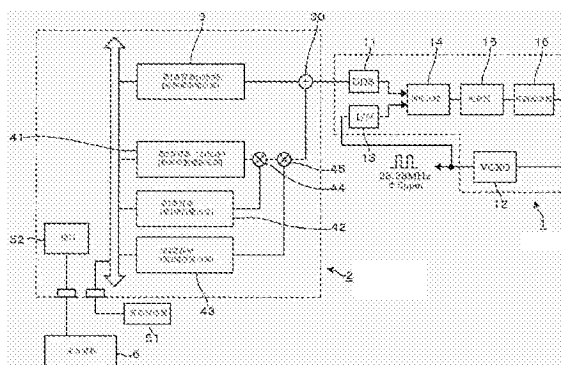
权利要求书1页 说明书7页 附图4页

(54)发明名称

# 振荡器

(57)摘要

本发明提供一种振荡器,可容易地变更频率的可变幅度且还可高精度地调整频率。利用第1寄存器(3)输出:与标称频率相对应的数字值。利用第2寄存器(41)输出:相对于标称频率,以频率比率进行表示的频率调整量。另一方面,以使作为所述频率调整量的数字值的可变范围(全域)与由频率比率表示的频率的可变幅度对应的方式,来决定增益,并将该增益乘以来自第2寄存器(41)的数字值,再将该乘积值和与标称频率相对应的数字值相加,而设为频率设定信号。



1. 一种振荡器,构成为:通过将频率的设定信号输入至振荡电路部,而得到对应于来自该振荡电路部的所述设定信号的频率的输出,且在低于标称频率的频率和高于标称频率的频率所限定的范围内,使频率成为可变,其特征在于,所述振荡器包括:

标称频率输出部,输出与所述标称频率相对应的数字值;

频率调整量输出部,为了根据频率的比率来设定相对于所述标称频率的频率调整量,而输出与该比率相对应的数字值;

增益输出部,输出与应乘以从该频率调整量输出部输出的数字值的增益相对应的数字值;

乘法运算部,使从所述增益输出部输出的增益乘以从所述频率调整量输出部输出的数字值;以及

加法运算部,将从所述标称频率输出部输出的数字值、和从所述乘法运算部输出的数字值相加后,作为频率的设定信号输出;

以将由频率的比率表示的频率可变幅度的下限值分配给能够利用所述频率调整量输出部设定的数字值的最小值,并且将由频率的比率表示的频率可变幅度的上限值分配给能够利用所述频率调整量输出部设定的数字值的最大值的方式,来决定所述增益值。

2. 根据权利要求1所述的振荡器,其特征在于:

由所述增益输出部输出的增益包含:大于1的第1增益、和作为2的指数的倒数的第2增益,

利用所述乘法运算部所得的值是:将从所述频率调整量输出部输出的数字值、所述第1增益及所述第2增益相乘所得的值。

3. 根据权利要求1或2所述的振荡器,其特征在于还包括:

非挥发性存储器,所述非挥发性存储器包含所述频率调整量及所述增益值,且存储所述振荡器中使用的特定信息,

所述频率调整量输出部及所述增益输出部包含:挥发性存储器,且

所述挥发性存储器中的所述频率调整量及所述增益是:从所述非挥发性存储器中读出后写入。

4. 根据权利要求3所述的振荡器,其特征在于还包括:

数字接口,且所述频率调整量及所述增益是:从外部控制部经由所述数字接口而写入到所述非挥发性存储器中。

## 振荡器

### 技术领域

[0001] 本发明涉及一种振荡器,以与频率设定信号相对应的频率进行振荡。

### 背景技术

[0002] 在图6中表示使用有考毕兹(Colpitts)电路的晶体振荡器,作为晶体振荡器(Crystal Oscillator)的代表性构成例。

[0003] 该电路包括:共振部和作为放大部的晶体管104,该共振部包含:晶体振荡器101、电感器102及作为电压控制型的可变电容元件的例如变容二极管(varicap diode)103,且该电路构成为通过将模拟(analog)的控制电压输入至控制端子105,而改变该变容二极管103的电容,从而设定振荡频率。106、107为电阻,108、109为电容器。

[0004] 因此,振荡频率的可变幅度与变容二极管103中的电压-电容的直线区域相对应,实际上,为了较大地取得频率的可变幅度,而例如使用2个变容二极管103。图7表示控制电压和振荡频率的关系的一例,在控制电压为V1至V2之间,输出频率在f1至f2之间呈直线性变化。此外,作为电压控制型的可变电容元件,不仅可使用变容二极管,还可以使用金属氧化物半导体(MOS,Metal Oxide Semiconductor)型可变电容元件等。

[0005] 这种晶体振荡器存在如下课题。

[0006] 虽然强烈要求根据用户侧的振荡频率的使用范围,在该使用范围中高精度地设定频率,但这种晶体振荡器无法应对这种要求。例如,在图7中,作为标称频率(nominal frequency)为f0,对于该f0即便在用户侧需要对于所需的可变范围尽量高精度地进行调整,但分辨力(resolution)仍由模拟电压的调整设备的分辨力来决定。另外,假如以可在与用户侧的振荡频率的使用范围相对应的电压的可变幅度的最小值和最大值之间改变控制电压的方式,来构成调整设备时,可获得较高的分辨力。然而,由于用户所要求的频率的可变范围各种各样,所以,必须每次构筑硬件构成,也就是说,无法进行硬件构成的共享化,因此,导致制造效率变差,成为制造成本升高的要因。

[0007] 而且,因模拟直流电压的不稳定性或控制用信号线的噪音造成的输出杂音劣化等,而难以确保准确的频率控制和频率的高稳定度。进而,还为了提高调整精度,模拟控制的频率调整必须抑制装置(device)的特性偏差,但特性偏差较小的装置存在价格高的倾向。

[0008] 进而,当使用可变电容元件时,可变电容元件的非直线性区域引起的频率调整的界限、可变电容元件的经年变化导致的频率变动等问题也显著化。另一方面,在全球定位系统(GPS,Global Positioning System)等要求高频率稳定度的领域内,也存在频率的容许变化率为 $10^{-9}$ 级(order)的情况,从而存在难以应对这种要求的课题。

[0009] 在专利文献1中记载有如下装置:输出直接数字频率合成器(DDS,Direct Digital Synthesizer)参照用的时钟(clock),并将该参照用的时钟输入至锁相环路(PLL,Phase Locked Loop),从电压控制振荡器输出作为目标的频率的频率信号。而且,记载着:在存储器中存储设定寄生信号良好的参照用时钟的频率和分频比的信道(channel)编号群,并根据从该存储器中读出的信道编号,从DDS输出参照用的时钟。然而,在该技术中,无法应对在

用户侧尽量高精度地对所需的频率的可变范围进行调整这一要求。

[0010] 现有技术文献

[0011] 专利文献

[0012] 专利文献1:日本专利特开2011-19208号公报

## 发明内容

[0013] 本发明是在这种情况下完成的,其目的在于:提供一种振荡器,可容易地变更频率的可变幅度且还可高精度地调整频率。

[0014] 本发明提供一种振荡器,构成为:通过将频率的设定信号输入至振荡电路部,而得到对应于来自该振荡电路部的所述设定信号的频率的输出,且能够使频率在低于标称频率的频率和高于标称频率的频率之间可变,其特征在于所述振荡器包括:

[0015] 标称频率输出部,输出与标称频率相对应的数字值;

[0016] 频率调整量输出部,为了根据频率的比率来设定相对于标称频率的频率调整量,而输出与该比率相对应的数字值;

[0017] 增益输出部,输出与应乘以从该频率调整量输出部输出的数字值的增益相对应的数字值;

[0018] 乘法运算部,使从增益输出部输出的增益乘以从所述频率调整量输出部输出的数字值;以及

[0019] 加法运算部,将从所述标称频率输出部输出的数字值和从所述乘法运算部输出的数字值相加后,作为频率的设定信号输出;

[0020] 以将由频率的比率表示的频率可变幅度的下限值分配给能够利用所述频率调整量输出部设定的数字值的最小值,并且将由频率的比率表示的频率可变幅度的上限值分配给能够利用频率调整量输出部设定的数字值的最大值的方式,来决定所述增益值。

[0021] 以下列举本发明的具体例。

[0022] 由所述增益输出部输出的增益包含:大于1的第1增益、和作为2的指数的倒数的第2增益,

[0023] 利用所述乘法运算部所得的值是:将从频率调整量输出部输出的数字值、所述第1增益及所述第2增益相乘所得的值。

[0024] 还包括非挥发性存储器,该非挥发性存储器包含所述频率调整量及增益值,且存储所述振荡器中使用的特定信息,

[0025] 所述频率调整量输出部及增益输出部包含:挥发性存储器、例如寄存器,

[0026] 所述挥发性存储器中的所述频率调整量及所述增益是:从所述非挥发性存储器中读出后写入。

[0027] 所述频率调整量及所述增益是:从外部控制部经由设置在振荡器中的数字接口而写入到所述非挥发性存储器中。

[0028] 发明的效果

[0029] 本发明是利用标称频率输出部输出与标称频率相对应的数字值,并且生成相对于标称频率的频率调整量的数字值,以作为由频率比率表示的频率调整量和增益的乘积值,且将该乘积值和标称频率相加,以作为频率的设定信号。而且,以使作为频率调整量的数字

值的可变范围和由频率比率表示的频率的可变幅度相对应的方式,来决定增益。因此,根据本发明,可根据振荡频率的使用范围来设定可变幅度,从而在该可变幅度中高精度地设定频率。

#### 附图说明

- [0030] 图1是表示本发明的实施方式的整体构成的框图。
- [0031] 图2是表示构成可变幅度设定部的一部分寄存器的输入输出的关系的说明图。
- [0032] 图3是表示相当于频率调整量的数字值和相对于标称频率的变动率的关系的特性图。
- [0033] 图4是使本发明的实施方式中使用的寄存器的地址和数据相对应的说明图。
- [0034] 图5是表示本发明的另一实施方式的电路图。
- [0035] 图6是表示以往的振荡器的电路图。
- [0036] 图7是表示以往的振荡器中的控制电压和振荡频率(输出频率)的关系的特性图。
- [0037] [符号的说明]
- |        |         |                 |
|--------|---------|-----------------|
| [0038] | 1       | 振荡电路部           |
| [0039] | 2       | 微控制器            |
| [0040] | 3       | 第1寄存器(标称频率输出部)  |
| [0041] | 6       | 主计算机            |
| [0042] | 7       | 振荡电路部           |
| [0043] | 11      | DDS(直接数字频率合成器)  |
| [0044] | 12      | 电压控制振荡器         |
| [0045] | 13      | 分频器             |
| [0046] | 14      | 相位比较部           |
| [0047] | 15      | 电荷泵             |
| [0048] | 16      | 环路滤波器           |
| [0049] | 30      | 加法运算部           |
| [0050] | 41      | 第2寄存器(频率调整量输出部) |
| [0051] | 42      | 第3寄存器(第1增益输出部)  |
| [0052] | 43      | 第4寄存器(第2增益输出部)  |
| [0053] | 44、45   | 乘法运算部           |
| [0054] | 51      | 外部存储器           |
| [0055] | 52      | 接口              |
| [0056] | 71      | 数字/模拟转换部        |
| [0057] | 101     | 晶体振荡器           |
| [0058] | 102     | 电感器             |
| [0059] | 103     | 变容二极管           |
| [0060] | 104     | 晶体管             |
| [0061] | 105     | 控制端子            |
| [0062] | 106、107 | 电阻              |
| [0063] | 108、109 | 电容器             |

## 具体实施方式

[0064] 图1是表示本发明实施方式的振荡器的整体构成的框(block)图。该振荡器是构成频率合成器(frequency synthesizer),相对应于经设定的频率,而输出频率信号。该频率合成器包括:振荡电路部1;及作为控制部的微控制器(microcontroller)2,具有输出该振荡电路部1的动作所需的参数的功能、以及控制该振荡电路部1。

[0065] 振荡电路部1包含DDS(Direct Digital Synthesizer)11,且该DDS 11具有:通过输入作为频率的设定信号的频率数据(数字值(digital value)),而输出与该频率数据相对应的频率信号的功能。作为DDS的一例,可列举具有如下功能的DDS:例如根据数字值,而生成与频率数据相对应的锯齿波,且在构成该锯齿波的数字值的排列中,从负的数字值变为正的数字值的每一个时序(timing)(零交叉点(Zero-Cross Point))输出矩形波。

[0066] 作为从DDS11输出的矩形波的频率信号为:参考(参照用)时钟(reference clock),因此,DDS11是参照用时钟的输出部。另一方面,构成振荡电路部1的一部分的电压控制振荡器12的输出是由分频器13进行分频,且利用相位比较部14对从分频器13输出的脉冲的相位、和所述参考时钟的相位进行比较。利用电荷泵(charge pump)15将相位比较部14中作为比较结果的相位差模拟化,将经模拟化的信号输入至环路滤波器(loop filter)16,且在此处进行积分。而且,将环路滤波器16的输出作为控制电压,而输入至电压控制振荡器12,这样,PLL(Phase locked loop)以稳定的方式进行控制。来自于电压控制振荡器12的是:与所述参考时钟的频率相对应的频率,在该例中,相对于参考时钟的频率,分频比的分母、即N倍的频率的脉冲信号是作为频率合成器的输出信号而输出。

[0067] 接着,对微控制器2进行说明。微控制器2具备:与频率合成器的频率设定相关的功能。该实施方式的频率合成器构成为:可相对于制造商(maker)侧决定的标称频率,以制造商侧设定的可变幅度为可变。可变幅度由相对于标称频率的比率(ppm)来表示,且相对于标称频率例如在正侧及负侧设定相同的比率。作为可变幅度的具体例,以标称频率 $\pm 5\text{ppm}$ 的方式表示。因此,频率合成器的用户可在该可变幅度的范围内调整频率。换言之,频率合成器的制造商根据来自用户的要求设定可变幅度。

[0068] 3是相当于标称频率输出部的第1寄存器(register),且具有通过例如32比特(bit)的数字值(数字数据(digital data))来设定标称频率的作用。

[0069] 41是相当于频率调整量输出部的第2寄存器,且第2寄存器41具有通过例如以2的补数表现的24比特的数字值(数字数据)来设定频率调整量的作用。该频率调整量是用来:使得用户在制造商侧设定的可变幅度中,来设定相对于标称频率的比率。若该频率调整量已决定,则如下所述,使得与所述比率相对应的频率和标称频率相加,且该相加值成为:作为频率设定信号的频率数据。

[0070] 而且,在微控制器2中,设置着增益输出部,用来:相对于第2寄存器41中所设定的频率调整量,而设定增益(gain)。增益输出部包含:第3寄存器42,相当于用来设定第1增益G1的第1增益输出部;及第4寄存器43,相当于用来设定第2增益G2的第2增益输出部。44及45分别为乘法运算部。

[0071] 增益G1及G2是以下述方式而决定:利用第2寄存器41中所设定的频率调整量的最小值是对应于可变幅度的下限值(例如 $-5\text{ppm}$ ),且利用所述第2寄存器41中所设定的频率调

整量的最大值是对应于可变幅度的上限值(例如+5ppm)。即,如果将所述频率调整量从最小值变更为最大值,则频率调整量 $\times G1 \times G2$ 的值例如从-5ppm变为+5ppm。

[0072] 第1增益G1是以例如由2的补数表现的8比特的数字值表示。

[0073] 第2增益G2是用来对第1增益G1乘以所述频率调整量所得的值进行舍入处理(乘以 $2^{-n}$ 的处理( $n$ 为自然数))的值。第4寄存器43对于3比特的数字值的输入,从 $2^0$ 、 $2^{-3}$ 、 $2^{-6}$ 、 $2^{-8}$ 、 $2^{-9}$ 、 $2^{-10}$ 、 $2^{-11}$ 、 $2^{-12}$ 的值中,选择与输入值相对应的值来作为增益G2而输出。预先在图2中表示3比特的数字值和增益G2的关系。

[0074] 对于频率调整量、可变幅度、及增益G1、G2列举具体例。将标称频率假设为38.88MHz,且将与该标称频率相对应的数字值假设为“128792027777”。如果将可变幅度设为 $\pm 5$ ppm,则第1寄存器3的数字值中,与38.88MHz的5ppm相当的数字值为“643960”。第2寄存器41中的、以2的补数表现的24比特的最大值为“8388608-1”,所以当24比特的数字值为最大值时,通过找出乘法运算部45的输出值为“643960”的增益G1、G2,便可将可变幅度设定为 $\pm 5$ ppm。在此情况下,增益G1为79,增益G2为 $2^{-10}$ 。

[0075] 30是加法运算部,且将与第1寄存器3中所设定的标称频率为相对应的数字值、和来自乘法运算部45的数字值进行相加。在所述例子中,当利用频率调整量输出部41设定为作为2的补数表现的数字值的最小值的“-8388608”时,加法运算部30中所得的数字值(频率设定数据)成为:从38.88MHz中减去相当于5ppm的频率( $38.88\text{MHz} \times 5/100\text{万}$ )所得的值。而且,当利用频率调整量输出部41设定为作为最大值的“8388608-1”时,加法运算部30中所得的数字值(频率设定数据)成为:38.88MHz加上相当于5ppm的频率( $38.88\text{MHz} \times 5/100\text{万}$ )所得的值。

[0076] 即,频率调整量输出部41中的频率调整量是:在相当于 $38.88\text{MHz} \pm 5\text{ppm}$ 的频率的可变幅度中,可设定符合该数字值的频率。图3表示使利用频率调整量输出部41设定的数字值从最小值变为最大值时的频率调整量(频率相对于标称频率的比率),且表示将可变幅度设定为 $\pm 5\text{ppm}$ 及 $\pm 7\text{ppm}$ 时的例子。

[0077] 返回到图1中,微控制器2上连接着非挥发性存储器、例如包含电可擦除可编程只读存储器(EEPROM,Electrically Erasable Programmable ROM)的外部存储器51。而且,微控制器2包含:可与主计算机(host computer)6正常通信的接口(interface)52。该接口52使用例如作为串行接口(serial interface)的标准规格的“I2C接口”或“RS232”等。此外,接口52也可以为并行接口(parallel interface)。

[0078] 外部存储器51是对每个振荡器写入有特定的特定信息。作为特定信息,可列举振荡电路部1中所需的各种参数、产品编号等,但存储在所述第1~第4寄存器3、41、42、43中的数字值也包含在特定信息中。由制造商从主计算机6经由接口52对外部存储器51写入特定信息。而且,在该例中,分别分配给所述第1~第4寄存器3、41、42、43的地址(address)、与在外部存储器51内分别分配给标称频率、频率调整量、第1增益G1、第2增益G2的地址一致。例如,如果将外部存储器51内分配给标称频率的地址设为A2,那么分配给第1寄存器3的地址也是A2。

[0079] 接着,对所述实施方式的作用进行说明。首先,振荡器制造商在制造振荡器时,将所需的参数从主计算机6写入到外部存储器51中。在参数中,包含:前文所述的标称频率、增益G1、G2的值等。以下述方式进行标称频率的设定。从第1寄存器3中将作为频率设定信号的

数字值输入至振荡电路部1的DDS11,且利用频率测量器测量振荡电路部1的输出频率,将输出频率为标称频率的所述数字值作为标称频率的设定值、且写入到外部存储器51中。此时,第2寄存器41中存储有零值作为数字值。

[0080] 而且,按照以若与标称频率相对应的第1寄存器的数字值经决定,则标称频率为38.88MHz,与该标称频率相对应的数字值为“128792027777”的情况为例详细叙述的方式,决定第3寄存器42中的增益G1的值及第4寄存器43中的增益G2的值。制造商根据例如用户的要求,而决定相对于标称频率的可变幅度(可变比率),且根据该可变幅度决定增益G1、G2的各值。这些值作为串行信号而从主计算机6被输入至接口52,且在此处转换为并行信号后,写入到外部存储器51中。

[0081] 这样的话,若决定增益G1、G2,那么存储在第2寄存器41中的数字值的全域(full range)与可变幅度、例如 $\pm 5$ ppm相对应,通过调整该数字值,输出频率便可例如图3所示进行调整。频率调整量由制造商设定为例如零值,用户可在制造商设定的可变幅度的范围内将输出频率设定为期望值。

[0082] 即,用户对于所需的频率调整量从主计算机6经由接口52,而重写第2寄存器41的数据。此外,也可以构成为,应写入到第2寄存器41中的频率调整量是:和其他参数同样地,从主计算机6经由接口52一旦写入到外部存储器51中,且当装置的电源接通时由第2寄存器41读出。

[0083] 其后,若接通振荡器的电源,那么,通过存储在微控制器2内的程序(program),将外部存储器51内的参数读出后,写入到相应的寄存器中。从第1寄存器3输出与标称频率相对应的数字值。第2寄存器41可由用户经由接口52任意地进行调整、且输出:与相对于标称频率的调整比率相对应的数字值。将增益G1、G2乘以与该调整比率相对应的数字值,求出:与应相对于标称频率进行调整的频率对应的数字值。利用加法运算部30将该数字值和与标称频率相对应的数字值相加,并将相加值作为频率设定信号而输入至振荡电路部1的DDS11,以已详细叙述的方式进行动作,且从振荡电路部1中获得所需的输出频率。

[0084] 此外,振荡电路也可以是恒温控制晶体振荡器(OCXO,Oven Controlled Crystal Oscillator)(带有恒温槽的振荡器),或者也可以是温度补偿晶体振荡器(TCXO, Temperature Compensated Crystal Oscillator)(带有温度补偿的振荡器),在TCXO的情况下,将与温度检测部中的检测结果相对应的补偿信号和以所述方式获得的频率设定信号(来自加法运算部30的输出信号)相加后,输入至DDS11。

[0085] 所述实施方式中,由作为标称频率输出部的第1寄存器3输出:与标称频率相对应的数字值,并且,生成:相对于标称频率的率的调整量的数字值,来作为由频率比率表示的频率调整量和增益的乘积值,并将该乘积值和标称频率相加,以作为频率的设定信号。而且,以使作为频率调整量的数字值的可变范围和由频率比率表示的率的可变幅度相对应的方式,来决定增益。因此,根据本发明,例如制造商可根据振荡频率的使用范围,利用主计算机6设定:由频率比率表示的可变幅度,而且,用户可在该可变幅度中高精度地设定频率。因此,无需变更硬件构成,便可应对各种频率调整范围规格(可变幅度)。

[0086] 即,可通过确保:使与频率调整量相对应的数字数据的比特宽为足够宽,而获得较高的频率设定精度。

[0087] 而且,由于利用数字值来进行频率调整,所以不会受到使用模拟信号时成为问题

的电子杂音的影响,也能消除模拟元件的经年变化或温度导致的特性变化造成的频率不稳定性问题。因此,频率的稳定性较高,适合于GPS等要求高稳定频率控制的系统。进而,更由于通过对第2寄存器41设定数字值来决定频率调整量,所以与利用模拟电路进行频率设定的场合相比,频率的设定输入值和输入至振荡电路部的频率设定信号的直线性变得良好,因此,频率的设定输入值和输出频率的直线性变得良好。

[0088] 此处,对各寄存器3、41、42、43写入数字值的方法,并不限于从外部存储器51中读出,也可以从主计算机经由接口52直接写入。

[0089] 另外,本发明也可以在用户侧变更频率的可变幅度。

[0090] 本发明只要为根据频率的设定信号来决定输出频率的振荡器,则可采用各种构成作为振荡电路部。

[0091] 图5是使用考毕兹振荡电路作为振荡电路部的例子。7表示振荡电路部,且对与背景技术中说明的图6的电路相同的部分标注相同的符号。在该例中,在图1所示的微控制器2的频率设定信号的输出端(加法运算部30的输出端)和控制输入端子105之间设置着数字/模拟转换部71,且利用数字/模拟转换部71将作为数字值的频率设定信号转换为模拟信号,而输入至控制输入端子105。在该例中也能获得和前文所述的实施方式相同的效果。

[0092] 此外,作为振荡电路部,除考毕兹电路以外,也可以是Pierce(皮尔斯)电路、Clapp(克拉普)电路、Butler(巴特勒)电路等其他振荡电路。

[0093] 此处,当频率的可变幅度由频率比率来表示时,并不限于:高于标称频率一侧的比率和低于标称频率一侧的比率为相同,也能以彼此不同的方式进行设定。

[0094] 即,在所述实施方式中,列举了相对标称频率为 $\pm 5\text{ppm}$ 等的例子,但也可以例如相对标称频率为 $-4\text{ppm}$ 至 $+6\text{ppm}$ 的方式进行设定。

[0095] 这样,可通过不仅设置例如图1所示的构成,而且设置辅助寄存器来实施设定。例如,构成为如果设定相对标称频率 $\pm 5\text{ppm}$ 的可变幅度,那么对辅助寄存器设定相当于 $+1\text{ppm}$ 的数字值,使来自辅助寄存器的数字值和从第2寄存器41输出的数字值相加,且使增益G1、G2乘以该相加值。在此情况下,如果使第2寄存器41的数字值从最小值变为最大值,则将增加 $+1\text{ppm}$ 的频率调整量,所以可获得 $-4\text{ppm}$ 至 $+6\text{ppm}$ 的可变幅度。

[0096] 另外,在图1的实施方式中,使用寄存器作为标称频率输出部、频率调整量输出部及增益输出部,但并不限于寄存器,也可以使用例如随机存取存储器(RAM, Random Access Memory)。

[0097] 进而,振荡电路部并不限于使晶体振荡器为振荡部的构成,也可以为例如将电感电容(LC, Inductance-capacitance)共振部(使用有电感器(inductor)成分和导体(conductor)成分的共振部)设为振荡部的构成。

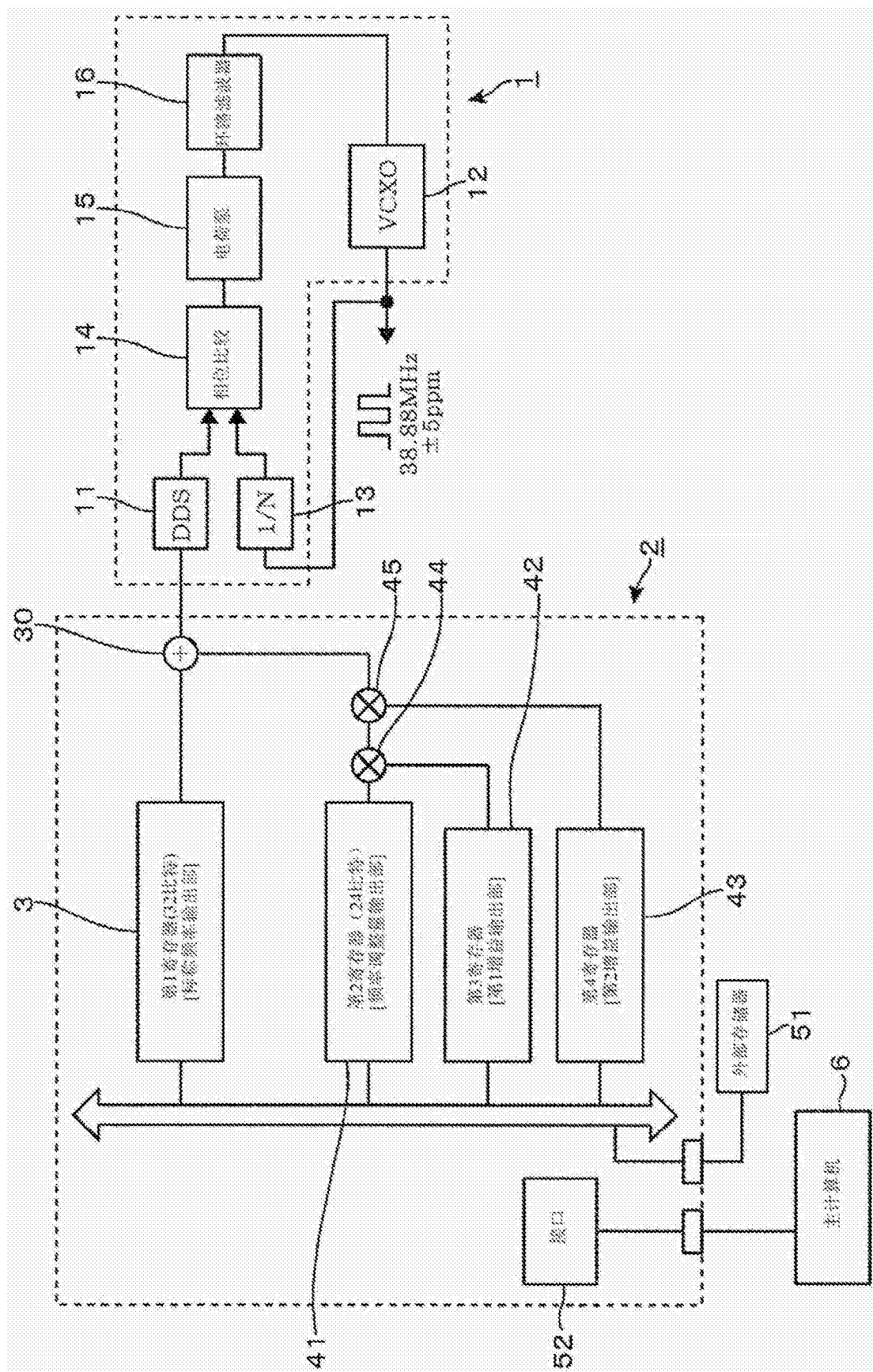


图1

| 寄存器输入 | 寄存器输出(G2) |
|-------|-----------|
| 000   | $2^{-0}$  |
| 001   | $2^{-1}$  |
| 010   | $2^{-2}$  |
| 011   | $2^{-3}$  |
| 100   | $2^{-4}$  |
| 101   | $2^{-5}$  |
| 110   | $2^{-6}$  |
| 111   | $2^{-7}$  |

图2

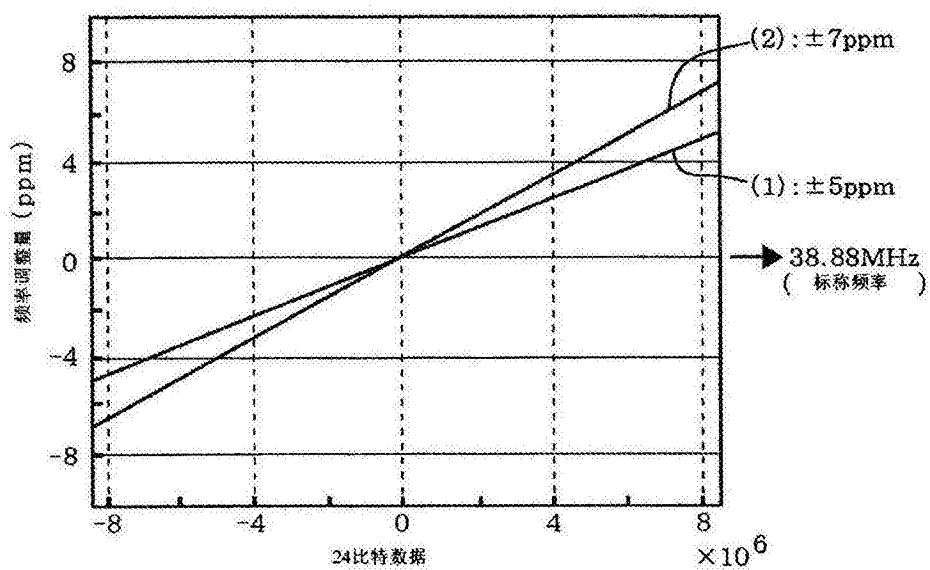


图3

| 地址          | 数据     |
|-------------|--------|
| A0          | D0     |
| A1          | D1     |
| A2( 第1寄存器 ) | D2     |
| A3          | D3     |
| A4( 第2寄存器 ) | D4     |
| A5          | D5     |
| A6          | D6     |
| A7( 第3寄存器 ) | D7(G1) |
| A8( 第4寄存器 ) | D8(G2) |
| ⋮           | ⋮      |

图4

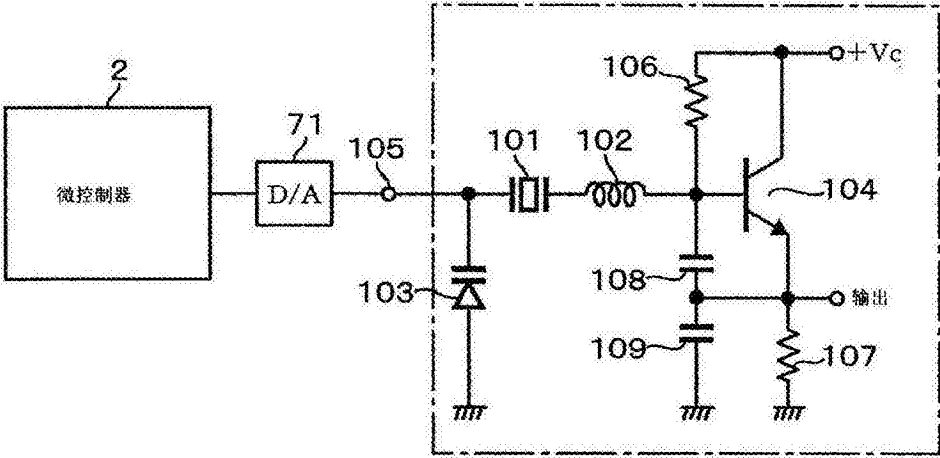


图5

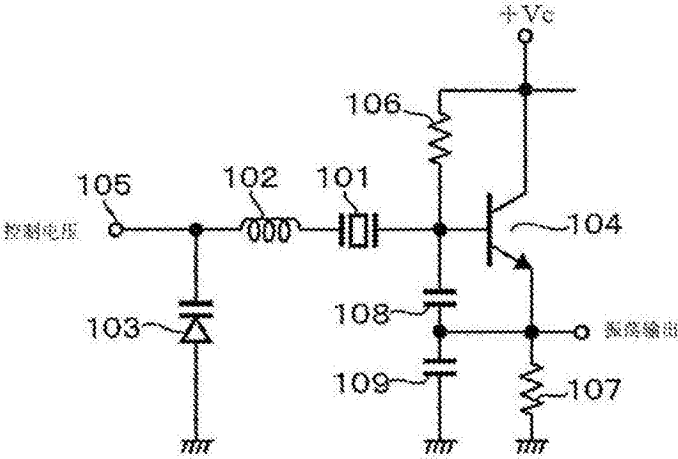


图6

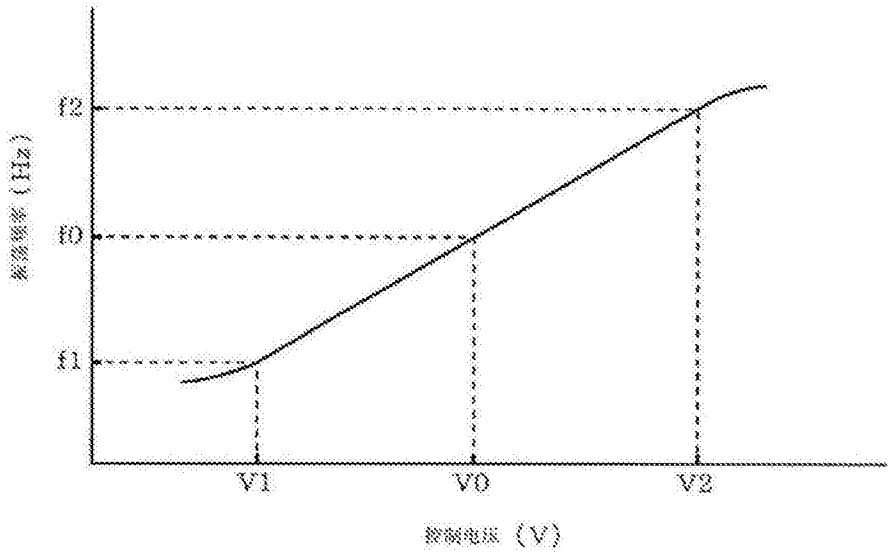


图7