

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G11C 19/28

H01L 27/148 H04N 3/15



[12] 发明专利说明书

[21] ZL 专利号 99102176.2

[45] 授权公告日 2003 年 10 月 29 日

[11] 授权公告号 CN 1126114C

[22] 申请日 1999.2.10 [21] 申请号 99102176.2

[30] 优先权

[32] 1998.5.11 [33] US [31] 09/076014

[71] 专利权人 艾加伦特技术公司

地址 美国加利福尼亚州

[72] 发明人 M·M·伯尔格 C·E·穆尔

审查员 熊 婷

[74] 专利代理机构 中国专利代理(香港)有限公司

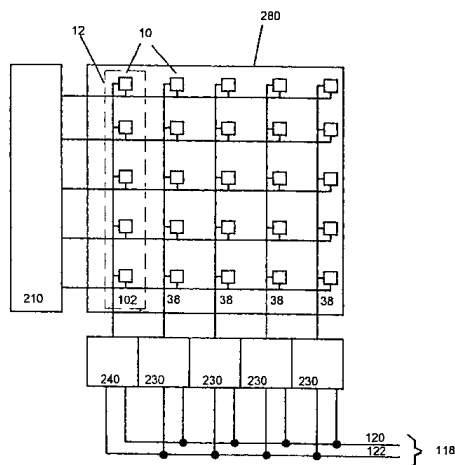
代理人 邹光新 王 岳

权利要求书 5 页 说明书 14 页 附图 9 页

[54] 发明名称 像素传感器列放大器、成像系统和产生差分图像信号的方法

[57] 摘要

一个像素列放大器结构，从一个像素传感器阵列(280)得到一个噪声降低的差分图像信号(118)。像素列放大器结构包括第一双采样(DS)电路(230)和与第一 DS 电路(230)具有同样结构的第二 DS 电路(240)。一个包含了在衬底上产生的各噪声分量(74)的图像信号(38)耦合到第一 DS 电路(230)。一个保持在复位状态的参考图像信号(102)，代表着图像信号的噪声分量，耦合到第二 DS 电路(240)。另外，将一个参考电压源(88)耦合到第一 DS(230)和第二 DS(240)电路的参考输入端。第一 DS 电路(230)给出差分图像信号(118)的第一部分(120)，第二 DS 电路(240)给出差分图像信号(118)的第二部分(122)。



1. 一种产生降低噪声的差分图像信号 (118) 的像素列放大器, 包括:

5 一个第一双采样 (DS) 电路 (230) 和一个第二 DS 电路 (240), 上述第二 DS 电路 (240) 与上述第一 DS 电路 (230) 具有基本一样的结构, 每个 DS 电路有一个输入端, 输出端和一个参考输入端,

上述第一 DS 电路 (230) 的上述输入端与一个图像信号 (38) 相连, 该图像信号 (38) 带有一组噪声分量 (74), 上述第一 DS 电路 (230) 的上述输出端输出降低噪声的差分图像信号 (118) 的第一部分 (120),

10 上述第二 DS 电路 (240) 的上述输入端与一个保持在复位状态的参考图像信号 (102) 耦合, 该参考图像信号 (102) 与上述图像信号 (39) 一样带有一组噪声分量 (104), 上述第二 DS 电路 (240) 的上述输出端输出降低噪声的差分图像信号 (118) 的第二部分 (122);

15 和一个与上述第一 DS 电路 (230) 的上述参考输入端和上述第二 DS 电路 (240) 的上述参考输入端相连的参考电压源 (88);

上述第一 DS 电路 (230) 和上述第二 DS 电路 (240) 之一还包括:

一个具有输入端、输出端和控制端的第一采样保持电路 (140), 其输入端与上述一个 DS 电路的输入端耦合;

20 一个具有正输入端、负输入端和输出端的第一相减电路 (130), 所说的负输入端与上述一个 DS 电路的输入端和上述第一采样保持电路 (140) 的输入端耦合, 所说的正输入端与第一采样保持电路 (140) 的上述输出端耦合;

25 一个具有偏置补偿、输入端、输出端和增益设定的放大器 152, 上述增益设定由电容面积比值控制, 上述输入端与第一相减电路 (130) 的输出端耦合;

一个具有输入端、输出端和控制信号的第二采样保持电路 (142), 其输入端与上述一个 DS 电路的参考输入端耦合, 上述控制信号与第一采样保持电路 (140) 的上述控制信号耦合;

30 一个具有正输入端、负输入端和输出端的第二相减电路 (132), 所说的正输入端与上述第二采样保持电路 (142) 的上述输出端相连, 上述负输入端与上述放大器 (152) 的上述输出端相连;

一个具有输入端、输出端和控制信号的第二采样保持电路 (148),

其输入端与上述第二相减电路（132）的上述输出端耦合，其输出端与上述一个 DS 电路的上述输出端耦合；

一个与第一采样保持电路（140）的上述控制输入端和每个 DS 电路的上述第二采样保持电路（142）相连的第一控制信号；

5 和一个与每个 DS 电路的上述第三采样保持电路（148）相连的第二控制信号。

2. 根据权利要求 1 的像素列放大器，其中上述第一 DS 电路（230）和上述第二 DS 电路（240）具有一个第一采样周期和一个第二采样周期并且在第一采样周期内在上述第一 DS 电路（230）和上述第二 DS 电路
10 （240）中对参考电压进行采样。

3. 根据权利要求 1 的像素列放大器，其中所说的图像信号（38）和上述参考图像信号（102）在单个衬底上形成。

4. 根据权利要求 1 的像素列放大器，其中上述第一 DS 电路（230）和上述第二 DS 电路（240）之一还包括：

15 一个具有输入端、控制输入端和一个输出端的第一开关（76）；

一个具有第一节点和第二节点的第一存储单元（78），所说的第一节点与上述第一开关（76）的输出端耦合；

20 一个具有输入端、输出端和增益设定的放大器（80），所说的输入端与上述第一存储单元（78）的上述第二节点耦合，所说的输出端与上述一个 DS 电路的上述输出端相连；

一个具有第一节点和第二节点的第二存储单元（82），所说的第一节点与上述第一存储单元（78）的上述第二节点和上述放大器（80）的上述输入端耦合；

25 一个具有输入端、控制输入端和一个输出端的第二开关（92），其输入端与上述放大器（80）的上述输入端耦合，其输出端与上述放大器（80）的上述输出端耦合；

一个具有输入端、控制输入端和一个输出端的第三开关（94），其输入端与上述放大器（80）的上述输出端耦合，其输入端与上述第二存储单元（82）的上述第二节点耦合；

30 以及一个具有输入端、控制输入端和一个输出端的第四开关（84），其输入端与上述第二存储单元（82）的上述第二节点耦合，其输入端与上述一个 DS 电路的上述参考输入端耦合；

一个与上述一个 DS 电路的上述第一开关 (76) 的上述控制输入端耦合的第一控制信号;

一个与上述一个 DS 电路的上述第二开关(92)和上述第四开关(84)的上述控制输入端耦合的第二控制信号;

5 和一个与上述一个 DS 电路的上述第三开关 (94) 的上述控制输入端耦合的第三控制信号;

5. 一种成像系统, 在聚焦到成像系统上的图像的基础上产生一个基本上没有寄生噪声的差分图像信号 (118), 它包括:

10 许多按行和列排成阵列的有源像素传感器 (10), 构成一个传感器阵列 (280), 每个有源像素传感器 (10) 可以在一个扩散节点产生一个与该有源像素传感器 (10) 探测到的光强或一个复位信号相应的电压, 每个有源像素传感器 (10) 对出现在扩散节点上的该电压进行缓冲, 以有别于在上述有源像素传感器 (10) 之外产生的其它信号;

15 许多参考像素传感器, 排成一个有许多行和至少一列的阵列, 从而形成至少一个参考列信号 (102), 所说的参考像素传感器与上述有源像素传感器 (10) 具有基本一样的结构, 除了具有一个用来在扩散节点产生一个电压的参考复位信号以外, 每个参考复位像素传感器对所说的出现在扩散节点上的复位电压进行缓冲, 以有别于在上述参考像素传感器之外产生的其它信号;

20 一个参考电压源 (88);

许多有源像素列放大器电路, 在一列中每个放大器电路分别与各个有源像素传感器 (10) 相连以形成各个列信号 (38), 所说的各个列信号 (38) 带有各噪声源 (74) 的组合, 每个有源像素列放大器电路还包括,

25 一个具有输入端、输出端和参考输入端的第一双采样 (DS) 电路 (230), 第一 DS 电路 (230) 的上述输入端与上述各个列信号 (38) 耦合,

上述参考电压源 (88) 与每个上述第一 DS 电路 (230) 的上述参考输入端耦合;

30 至少一个参考列放大器电路, 所说的至少一个参考列放大器与一个保持在复位状态的上述各个参考列信号 (102) 耦合, 上述各个参考列信号 (102) 带有与上述各个的有源像素列一样的噪声源 (104), 上述

各个的参考列放大器电路还包括:

一个与上述第一 DS 电路 (230) 具有基本一样的结构的第二 DS 电路 (240), 所说的第二 DS 电路 (240) 具有输入端、输出端和参考输入端,

- 5 第二 DS 电路 (240) 的上述输入端与保持在复位状态的上述各个参考列信号 (102) 耦合, 并且

每个上述第二 DS 电路 (240) 的上述参考输入端与上述参考电压源 (88) 耦合;

- 10 以及一个与每个上述有源像素列放大器和每个参考列放大器电路耦合的时序控制器 (200), 其中所说的时序控制器 (200) 驱动上述许多有源像素传感器 (10), 为有源像素列放大器提供一个与当前帧相应的电压信号, 并给激活的参考列像素提供一个非复位信号以给各个的参考列放大器电路提供一个与复位电平相应的电压信号, 然后给有源像素列放大器提供一个与复位信号相应的电压信号并给参考列放大器电路提供
- 15 一个非复位信号, 其中时序控制器 (200) 启动有源像素列放大器电路, 顺序地把每个上述列放大器电路输出信号提供给一个第一共用输出线 (120), 而且其中的时序控制器 (200) 启动参考列放大器把输出信号提供给一个第二共用输出线 (122) 以产生成像系统的无寄生噪声的差分信号 (118)。

- 20 6. 根据权利要求 5 的成像系统, 其中上述第一 DS 电路 (230) 和上述第二 DS 电路 (240) 具有一个第一采样周期和一个第二采样周期并且在上述第一采样周期内在上述第一 DS 电路 (230) 和上述第二 DS 电路 (240) 中对上述参考电压 (88) 进行采样。

- 25 7. 根据权利要求 5 的成像系统, 其中上述图像信号 (38) 和上述参考图像信号 (102) 在单个衬底上形成。

8. 根据权利要求 5 的成像系统, 其中还包括一个行解码器 (210), 它有许多与上述传感器阵列 (280) 相连的控制线, 每个控制线分别和各个列信号中的上述有源像素传感器 (10) 相连, 其中行解码器 (210) 可以激活一行中的有源像素传感器 (10), 并且上述时序控制器 (200)
- 30 与该行解码器 (210) 耦合, 其中时序控制器 (200) 使每个传感器行顺序激活。

9. 一种对像素传感器阵列 (280) 的一组列输出进行采样以产生

一个降低噪声的差分图像信号 (118) 的方法, 包括以下步骤:

对一组列输出的第一列输出 (38) 进行采样和存储, 从而产生一个第一采样值;

5 对该组列输出的上述第一列输出 (38) 进行采样, 从而产生一个第二采样值;

将上述第一采样值和第二采样值相减, 从而产生一个第一图像值;

对参考电压源 (88) 进行采样和存储, 从而产生一个第一采样参考值;

10 将上述第一图像值和上述第一采样参考值相减, 从而产生一个第一差分图像信号 (120);

将该组列输出的第二列保持在复位状态;

对该组列输出的上述第二列 (102) 进行采样和存储从而产生一个第三采样值;

15 对该组列输出的上述第二列 (102) 进行采样从而产生一个第四采样值;

将上述第三采样值和上述第四采样值相减从而产生一个第二图像值;

对参考电压源 (88) 进行采样和存储, 从而产生一个第二采样参考值;

20 并且将上述第二图像值和第二采样参考值相减, 从而产生一个第二差分图像信号 (122);

从所述第一差分图像信号 (120) 和第二差分图像信号 (122) 产生一个降低噪声的差分图像信号 (118)。

像素传感器列放大器、成像系统和产生差分图像信号的方法

5 本发明一般涉及固体成像器件，更特殊地，涉及一个有源像素传感器列放大器结构，其中固定栅格噪声和其它噪声源可以从固体成像器件上的一组像素产生的图象信号中去除。

过去的电子照相机采用电荷耦合器件 (CCD) 成像器将光学图像转换成相应的电子信号。一个典型的 CCD 成像器包括一个光学格点的矩阵 (一个阵列)，它能收集形成与入射到光学格点的光辐射直接成比例的电荷载体的自由电子。因此，当一个图像聚焦到阵列的表面时，阵列的每个光学格点处的电荷载体分别与整个图像的一个像点或像素相对应。产生的光学格点电荷载体以并行的方式传送到一个 CCD 移位寄存器，然后串行传输做为 CCD 图像的输出信号。CCD 成像器的输出信号是一串
10 电子信号，其幅度代表单帧图像每个像素的图像的光强。连续地重复该过程以产生输出信号，相应于每秒几帧图像。于是，每帧图像所产生的输出信号中都包含着与每个光学格点的探测光强有关的信息。

典型的 CCD 成像器的一个缺点是，要求在大约 1-2 厘米的距离上通过半导体材料近乎完美地传输电荷。因此，这种需要相当大功率的 CCD
20 成像器很难做成大尺寸的阵列，也很难与集成电路上的互补金属氧化物半导体 (CMOS) 集成在一起。困难在于标准的 CCD 工艺与 CMOS 工艺不兼容，而成像器所要求的成像器信号处理电路最好做在 CMOS 中。

因此，在照相机设备中，有源像素传感器 (APS) 做为 CCD 成像器的替代物已经越来越流行了。APS 在阵列的每个像素光学格点处采用一个或多个集成的晶体管。光学格点处的晶体管缓冲一个与光学格点产生的电荷载体相应的光信号并驱动一个输出信号线，避免了 CCD 成像器的
25 必须将信号顺序移位输出的缺点。但是，典型的 APS 阵列对每一帧 (代表阵列的一行图像数据) 还产生包含着代表每个光学格点处的探测光强信息的输出信号。

30 存储和缓冲一个 APS 阵列中一行像素的输出的传统方法 (见美国专利代号 5,471,515) 是用两个电容器分别存储图像信号 (在曝光时间内积分) 和一个复位电平。两个电容器连接在某个参考点 (例如地 (GND)) 和一对源极跟随放大器的栅极之间。然后两个源极跟随器的输出将提供

一个与积分光强成正比的准相关、双采样差分图像信号。该信号可进一步缓冲、放大或数字化。然而，这种传统的方法有一些问题。

5 一个问题是由固定图形噪声 (FPN) 引起的非均匀背景图像。这种 FPN 噪声表现为在空白显示器上随机出现的条纹。这种效应是由于工艺造成的不匹配，因为在原理上相同的一对源极跟随放大器，可能具有不同的偏置电压，导致输出的差分信号具有一个随机的偏置 (对每一列而言)。这种噪声很不利，因为它是 APS 阵列的设计和生产中所固有的，因此各个部分的噪声有所不同。如果不附加复杂的电路就不能将其去掉而这将占用宝贵的集成电路资源，这样将增加一个集成图像传感器的成本。

10 第二个问题是与用户不断增长的对高质量图像的要求相比，由 APS 阵列得到的图像分辨率不够高。这种影响是由于源极跟随放大器的增益小于 1，这样就降低了信号的灵敏度，以及可能的信噪比 (S/N)。这样，任何在电压跟随器之后附加的噪声相对于实际的图像看起来都要变大。

15 这种影响在光强较低的情况下特别要注意。大多数使用过视频照相机的人都熟悉这个问题。用户不希望使用闪光灯或照相灯，由于它们的成本、功率要求、令人讨厌，以及通常安装的不灵便性。因此，需要降低噪声和/或增强 APS 阵列上的图像信号。

20 第三个问题对特定的图像有时要注意，就是画面出现畸变。这种畸变是由于源极跟随放大器设计所固有的非线性。因为源极跟随放大器中没有反馈，所以这种非线性无法纠正。用户要求照相机总能给出一个清晰的没有畸变的图像，以准确保存那些他们希望保留的珍贵记忆。

25 第四个问题不那么严重，就是有些 APS 阵列即使在照明很好的条件下，给出的图像有雪花噪声。由于源极跟随放大器的功耗较大，因此当 APS 阵列的特定列没有被读取时就将其断掉，这种噪声情况将会出现。当接通源极跟随放大器对某一系列进行采样时，开关电路产生的多余电荷将在信号中引入这种噪声。引入这种噪声的另一个途径是耦合到图像信号中的每个源极跟随放大器的共模噪声 (来自电源、衬底，或其它开关电路)。由于共模噪声的频率通常与 APS 阵列对图像的采样速率无关，

30 所以该噪声往往随机出现，因此对用户表现为雪花状。同样，用户要求无缺陷的图像，通常不能忍受这种噪声。

已经尝试了一些措施来解决这些噪声问题，通过采用一个遮光的列做为参考噪声源，将其从对光进行积分的阵列中的其它光电管减掉。但是，由 IC 工艺的缺陷引起的，在参考列光学格点和成像列光学格点之间的，从光电管到衬底的漏电流的任何差别将给固定图形噪声 (FPN) 带来一个附加的噪声源，这正是这些措施要消除的。

一些采用无源像素格点 (在光学格点 10 处没有缓冲或增益晶体管) 的措施在列放大器中采用一个复数运算跨导放大器来减轻与传统的电压跟随放大器有关的问题。但是，除了复杂性及所要求的大量 IC 资源，由于生产工艺的变化，整个 IC 的放大器增益不一致，而又增加了一个新的 FPN 噪声源。

加速数字照相市场所需要的是一种创新的方法，它在去掉图像信号中的噪声源的同时不附加大量成本和生产难度，从而为普通用户提供专业效果。

一个像素列放大器结构，从一个像素传感器阵列得到一个噪声降低的差分图像信号。像素列放大器结构包括一个第一双采样 (DS) 电路和一个与第一 DS 电路具有同样结构的第二 DS 电路。一个包含了在衬底上产生的各噪声分量的组合的图像信号耦合到第一 DS 电路。一个保持在复位状态的参考图像信号，代表着图像信号的噪声分量，耦合到第二 DS 电路。另外，将一个参考电压源耦合到第一 DS 和第二 DS 电路的参考输入端。第一 DS 电路给出差分图像信号的第一部分，第二 DS 电路给出差分图像信号的第二部分。

图 1 示出本发明优选实施例的简单方块图。

图 1A 给出了本发明优选实施例所采用的有源像素传感器光学格点。

图 1B 示出了本发明优选实施例所采用的图像信号的运算范围。

图 2 示出了现有技术的列放大器，包括用来降低低频分量噪声源的双采样电路。

图 3A 示出了一个有源像素传感器阵列的方块图，它采用了如优选实施例中的参考列，以及附加的接口和控制模块。

图 3B 示出了另一个方块图，它采用了多个参考列以加快读出速率。

图 4 给出了本发明优选实施例所采用的列放大器和参考列放大器的设计原理图。

图 5 示出了本发明优选实施例中附加的噪声分量以及引入的地点。

图 6 示出了本发明优选实施例用来控制有源像素传感器光学格点和列及参考放大器的时序。

图 7 示出了采用图 5 中给出的电路的列放大器和参考放大器的功能方块图。

在图 1 中，本发明优选实施例产生一个等效差分图像信号 118 并能抑制许多引入到有源像素传感器格点 (APS) 10 产生的图像信号上的外部噪声分量源。优选实施例在一个有源像素传感器阵列 280 上加上至少一个附加的像素列 (以下称为参考列 102)。该参考列 102 用来产生差分图像信号 118 的一半，该信号包括第一部分 120 和第二部分 122。参考列像素 12 与阵列中的其它像素相同，只是它们采用行解码器 210 给出的不同复位信号。做为一种选择，为了防止光照射到参考列像素 12 上可以对其进行光学掩蔽，以进一步抑制噪声的引入。对于给定行的参考像素 12，在没有被读取时，将保持在复位状态，这样就不对光进行积分。当参考像素 12 被选中时，该像素被选择离开复位状态，参考列放大器 240 被驱动到一个复位像素电平，而所有列放大器 230 都被激励到一个与照射到所选行每一列上的像素上的入射光成正比的电平。在曝光时间内对入射光进行积分以适应环境光照条件。在进行列读取时，参考列放大器 240 的输出一直被选中，提供差分图像信号 118 的一半 (第二部分 122)，而其它列放大器 230 的输出被顺序选中，提供差分图像信号 118 的另一半 (第一部分 120)。所有列放大器 230，包括参考列放大器 240，都是采用同样的控制信号、偏置电压和参考电压 V_{ref} 的相同采样和保持放大器。每个列放大器的放大单元可以是一个简单的双晶体管放大器或具有更复杂的结构，以在更高的频率上提供更大的增益，更低的功耗，从而允许更快的读出速率。

列放大器的运算有三个阶段：阶段 1) 选中阵列中的一行，对所选行中每个像素的图像信号进行采样和存储，该选中行的像素分别与每个共用的列线 38 耦合，列线 38 耦合到列放大器；阶段 2) 对每个所选像素的复位状态进行采样和存储，然后分别与每个存储的采样图像信号进行相减；阶段 3) 对每个列放大器 230 顺序选中并在输出线上给出输出以形成一行图像数据，然后进一步用集成电路上的其它电子学系统进行处理。三个阶段的一组典型时间间隔为：阶段 1 为 4 微秒，阶段 2 为 4

微秒，阶段 3 为 1 微秒到几百微秒，根据成像所需曝光时间及阵列中要读出的列的数目来定。

图 1A 示出了一种有源像素传感器 (APS) 格点 10，代表阵列中的一个像素。该格点完成从光到电子信号的转换。一个有源像素传感器阵列是这种 APS 格点 10 按行和列构成的矩阵 (见图 3A)。这些 APS 格点 10 做在半导体衬底 20 上，图 1A 中给出的例子是 P+型衬底。在衬底上形成了一个光学阱 24，其被设计得可以避免非光学产生的电荷泄露到衬底 20 中。在图 1A 中，在 P+衬底 20 顶端形成一薄层 P-外延层以进一步减小这种泄露。一个光学阱 24，如图 1A 所示，由 N+材料做成，以形成一个扩散节点。专业技术人员知道其它可能的有源像素单元甚至无源像素单元等方案也是可能的，不会影响本发明的范围和实质。

接触点 26 将光学阱 24 与其它电路耦合在一起，用来对照射到光学阱 24 上的光源 22 进行控制和转换。光学阱 24 (一个扩散节点) 是一个反向偏置的二极管 (通常称为光电二极管)，它包括一个能存储电荷 28 的寄生电容，从而产生一个电位。存储电荷 28 由电源 46 (Vdd) 通过复位开关 30 提供，当受到激励时用电荷 28 填充光学阱 24。当复位开关 30 打开后，光源 22 照射到光学阱 24 上，使得光源 22 中的光能在光学阱 24 和下面的衬底 20 中形成许多电子-空穴对。电子-空穴对的数目是从光源 22 接收到的光能强度的函数。接着，在光学阱 24 中形成的空穴，扩散到与衬底 20 的结合处，在光学阱 24 和衬底 20 之间的偏置结的电场的作用下，空穴被掠入到衬底 20 中。同样地，在衬底 20 中形成的电子向光学阱 24 和衬底 20 之间的结扩散，然后被掠入到光学阱 24 中并被接触点 26 所收集。这样，光学阱 24 中每增加一个光电子，接触点 26 处的电压相应降低了。

通常，为了使得填充系数 (光学阱 24 的面积与 APS 格点 10 的面积之比，即光学阱 24 的面积/APS 格点 10 的面积) 尽可能得大，复位开关 30，缓冲器 32 和行选开关 34 最好做成 NMOS FET 器件。这一事实要求为了使晶体管工作，每个晶体管的栅极必须至少比晶体管的源极高出一个阈值。这样，光学阱 24 可能充到的最高电压比复位开关 30 栅极上的电压低一个栅极阈值 (其幅度由采用的 IC 工艺决定，典型值为 0.8V 到 1.2V)，栅极电压的代表性的值为电源电压 46，VDD。同样，电压跟随型缓冲器 32 将使其源极比栅极上的信号低一个栅极阈值。因此，共

用的列线 38 所得到的最大信号比电源电压 46 (Vdd) 低两个栅极阈值电压, 如图 1B 所示。而且, 该最大信号代表着没有光源 22 照射到光学阱上。当光源 22 照射到光学阱时, 共用列线 38 上给出的信号电平将按与光源 22 的光强成正比的比例下降, 在光源 22 的强度达到最大时降到电压的地 (GND)。

5 噪声可以从许多噪声源, 例如 $1/f$ 噪声和阈值 FPN 引入图像信号。当光学阱 24 复位时将引入一个 $1/f$ (有时称为闪烁噪声) 噪声源。该噪声的产生是由于复位晶体管 30 栅极下的硅和二氧化硅界面过多的电子态导致栅极阈值的变化。另一个噪声源是从衬底 20 引入的。噪声还可以由缓冲器 32 阈值的差别和由电源 46, Vdd 引入。

其它需要考虑的问题是: 如何提高信号的增益以降低信噪比 (S/N); 如何将图像信号通过 IC 传给 A/D 解码器或其它处理电路, 在遇到其它信号时不携带上杂散噪声; 如何对信号电平进行移位使它保持在所采用的电路的可用电压参数内。

15 人们知道, 为了抑制低频噪声分量例如 $1/f$ 噪声和阈值固定图形噪声 (FPN), 可以采用图 2 所示的双采样电路。在该电路中, 共用列线 38 将信号分三个阶段传给现有技术的列放大器 70。列线 38 首先给出图像信号, 由于像素选中信号 48 被激活而将像素开关 56 关闭。在第一个阶段结束时, 像素开关 56 打开, 像素电容器 52 上存储的电荷将保持图像信号电平。在第二个阶段, 复位选中信号 50 将复位开关 58 关闭然后将像素光学阱复位。在第二个阶段结束时, 在复位存储电容器 54 上给出一个代表像素阱复位 (无光) 状态的信号 (V_r) 并将复位开关 58 打开。

20 在第三个阶段, 图像电压跟随器 60 和复位电压跟随器 62 由启动控制 64 启动, 图像信号 V_s 和复位信号 V_r 在普通差分电路 66 中相减以提供一个代表照射到光学阱的光强的信号端图像信号 68。然后选择采样每个列线, 以读取整个行, 然后选中下一行并重新开始第一阶段。由于采用这种双采样的方法, $1/f$ 和阈值 FPN 噪声得到抑制。但是, 出现在图像信号 V_s 和复位信号 V_r 中的其它噪声将通过现有技术的列放大器。

30 图 3A 示出了优选实施例所采用的有源像素传感器阵列 280 及对阵列所形成的图像进行控制和读取的相关电路的方块图。阵列由有源像素传感器格点 10 按行和列构成。在该举例说明的图中, 有 5 行和 5 列。然而, 专业技术人员知道行和列的数目可以是任意值但仍然满足本发明

的实质和范围。采用时序控制器 200 通过耦合到行解码器 210 的行控制信号 260 来选择对阵列的哪一行和哪一列进行读取。时序控制器 200 还产生一组列放大器 230 和一个参考列放大器 240 的时序，它们每一个都是由开关电容采样和保持放大器构成的新型双采样电路 (DS)。另外，

5 时序控制器要么顺序选中每一列进行输出，要么根据所需的分辨率按不同的间隔编程对列进行输出。一个例子是对一半分辨率的图像 (最大分辨率由行和列的数目决定) 可能是隔列和隔行选中。每个列放大器 230 和参考列放大器 240 都与一个参考电压源 88 耦合，用来对从 APS 阵列 280 输出到每个共用列线 38 的信号进行电平移位。每个列放大器 230

10 有一个输出。每个列放大器 230 给出代表理想图像的差分图像信号 118 的第一部分 120，参考电压源 88 和一个代表各噪声分量的组合的噪声源。每个列放大器 230 还给出差分图像信号 118 的第二部分 122 的假负载。参考列放大器 240 给出了只代表参考电压源 88 和噪声源分量的差分图像信号 118 的第二部分 122 的源，噪声源分量与每个列放大器 230

15 输出的差分图像信号 118 的第一部分 120 的噪声源分量同相且具有相同的幅度。参考列放大器 240 还给出一个差分图像信号 118 的第一部分 120 的假负载。差分图像信号 118 耦合到一个差分模式的 A/D 转换器 220，它提供一个数字输出 270。

图 3B 示出了另一个有源像素传感器阵列的方块图，它采用两个参

20 考列以提高帧输出的速率。在该方法中，阵列边界每一侧的列用来提供差分图像信号 118 的第二部分 122，一个给奇数列，一个给偶数列。这种方法要求要么再加一个差分 A/D220 要么用一个复用器加单个快速差分 A/D220，对每一种方案，帧读取速率都加倍了。

图 4 示出了采用双采样的列放大器 230 和参考列放大器 240 (其设计

25 和结构与列放大器 230 一样) 以及与差分图像信号耦合的接口的电路的优选实施例。

共用列线 38 用一个由偏置晶体管 36 构成的电流源偏置，其栅极耦合了一个偏置信号 44。共用列线 38 还与列放大器 230 的输入耦合。列放大器 230 包括一个由时序控制器 200 给出的 S_n 信号 49 控制的第一开

30 关 76。第一开关 76 与一个第一存储单元 78 耦合，在优选实施例中它是一个电容器。第一存储单元 78 又与放大器 80、第二开关 92 和第二存储单元 82 (同样在优选实施例中也是一个电容器) 耦合。放大器 80 的输

出与由 Sp 信号 48 控制的第二开关 92 耦合, 又与由 Sr 信号 50 控制的第三开关 94 耦合。第三开关 94 的另一侧与一个同样由 Sp 信号 48 控制的第四开关 84 及第二存储单元 82 耦合。第四开关 84 又与参考电压源 88, Vref 耦合。放大器 80 的输出形成了列放大器 230 的输出。

5 同样地, 对于一个参考列放大器 240, 参考列线 102 用一个由偏置晶体管 36 构成的电流源来偏置, 其栅极由偏置 44 来控制。参考列线 102 与参考列放大器 240 的输入耦合并与由 Sn 信号 49 控制的第一开关 106 耦合。该第一开关 106 然后与一个电容性第一存储单元 108 耦合。接着
10 第一存储单元 108 与放大器 110 的输入和一个由 Sp 信号 48 控制的第二开关 96 和一个电容性第二存储单元 112 耦合。放大器 110 的输出与第二开关 96 和一个由 Sr 信号 50 控制的第三开关 98 耦合。第三开关 98 与一个由 Sp 信号 48 控制的第四开关 90 和第二存储单元 112 的另一端耦合。第四开关 90 又与参考电压源 88, Vref 耦合。放大器 110 的输出形成参考列放大器 240 的输出。

15 为了保证差分图像信号 118 在参考列部分 (第二部分) 122 的噪声和差分图像信号 118 在列放大器部分 (第一部分) 120 的噪声有相同的幅度和频率, 列放大器 230 和参考列放大器 240 的输出需要看到相同的负载。这种平衡负载通过使每一个列放大器 230 和参考列放大器 240 带一个假负载来实现。具有这种平衡负载可以使噪声源有基本一样的幅
20 度, 这样它们在差分 A/D 转换器 220 中可以相互抵消。

列放大器 230 的输出与一个第一晶体管 300 和一个第二晶体管 310 耦合, 它们构成差分图像信号 118 的第二部分 122 的假负载。第一晶体管 300 由列选信号 So 47 控制, 该信号是列选信号 250 之一 (见图 3A 和图 3B)。晶体管 300 又与差分图像信号 118 的第一部分 120 耦合。第
25 二晶体管 310 还与差分图像信号 118 的第二部分 122 耦合。第二晶体管 310 的栅极与 GND 耦合。

参考列放大器 240 的输出与一个第三晶体管 320 和一个第四晶体管 330 耦合。第三晶体管 320 的栅极与 GND 耦合, 做为一个假负载。第三晶体管 320 的目的是在差分图像信号 118 的第一部分 120 提供一个附加
30 的平衡负载, 因此第三晶体管 320 又与差分图像信号 118 的第一部分 120 耦合。第四晶体管 330 又与差分图像信号 118 的第二部分 122 耦合。当

正在读出列输出时，第四晶体管 330 通过将其栅极与参考列复位信号 18 耦合（见图 6）而被启动。

5 图 5 示出了本发明一个优选实施例的操作和原理，该实施例是采用共享参考列放大器的单个列。共用列线 38 由一个理想列输出 39 和一个代表引入到共用列放大器的各噪声源的合并的第一噪声分量 74 所组成。被所有列放大器所共享的参考电压源 88 由一个理想电压源信号 87 和一个第二噪声分量 86 所代表。同样地，参考列输出 102 由一个理想参考列信号 101 和一个第三噪声分量 104 所代表。

10 列放大器的放大器电路由输入端信号加了一个偏置电压 116 的放大器 80 所代表，表明加了输入偏置电压 116 的放大器 80 具有单位增益输入电压。同样地，对参考列放大器 110，在输入信号上加一个偏置电压 114。

15 图 6 示出了用来控制图 5 中的电路工作的时序。在阶段 1 和阶段 2 S_n 49 被激活，用来对共用列输出 38 进行采样。 S_p 48 只在阶段 1 被激活，用来对像素图像进行采样。 S_r 50 在阶段 2 和阶段 3 被激活，并对处在复位状态的像素单元进行采样，同时在 S_o 47 进行采样时保持列放大器的输出。 S_o 47 代表第三阶段内对差分图像信号 118 进行采样以读取最终的图像信号的那段时间。在第一阶段结束时，在共用列输出 38 上有一个带有噪声分量的由选中像素给出的固定图像信号。在阶段 2 结束时，20 在共用列输出 38 上有一个带有不同噪声分量的提供给选中像素的固定复位电平。对参考列输出 102，在阶段 1 结束时，将出现一个带有噪声分量的固定复位电平。在阶段 2 结束时，参考列输出具有同样的复位电平但带有不同的噪声分量。列复位信号 40 表示在阶段 2 当一个像素被复位时的时序。参考列复位信号 18 表示用来对参考列像素进行复位的不同复位信号。参考列像素保持在复位状态直到选中行的像素被选中进行读取。在阶段 1 和阶段 2，被选中用来驱动差分图像信号 118 第二部分 122 的参考列像素，从复位状态释放出来以避免电源噪声再耦合到光电管中。

30 下面用电荷传输术语来分析图 5 中的电路的行为和操作。在第一阶段，开关 76 以及开关 92 和 84 都是关闭的。放大器 80 的输入和输出由于开关 92 的关闭而短路使得出现列放大器偏置电压 116。同样，关闭开

关 84 使得参考电压源 88 和噪声 86 放在存储单元 82 上。在阶段 1 结束时，具有电容 C1 的存储单元 78 上的电荷为：

$$Q_{78} = C1(V_{s39} + V_{n74} - V_{os116})$$

其中 Vs39 是理想的图像信号，Vn74 来自噪声源 n1 74 的共模噪声项，
5 Vos116 是放大器 80 的偏置电压。具有电容 C2 的第二存储单元 82 上的电荷为：

$$Q_{82} = C2(V_{ref87} + V_{n86} - V_{os116})$$

其中 Vref87 是理想的参考源，Vn86 是来自噪声源 n2 86 的共模噪声项。

同样地在阶段 1，对于参考列放大器，开关 106，开关 96 和开关 90
10 是关闭的而开关 98 是打开的。具有电容 C3 的第三存储单元 108 上的电荷是：

$$Q_{108} = C3(V_{r101} + V_{n104} - V_{os114})$$

其中 Vr101 是阶段 1 结束时参考像素的无噪声复位电平，Vn104 是来自
15 噪声源 n3 104 的共模噪声，Vos114 是放大器 110 的偏置电压。具有电容 C4 的第四存储单元 112 上的电荷为：

$$Q_{112} = C4(V_{ref87} + V_{n86} - V_{os114})$$

其中 Vref87 是一个理想的参考电压源，Vn86 是来自噪声源 n2 86 的共模噪声项。

在阶段 2，开关 92，开关 84，开关 90 和开关 96 打开而开关 98 和
20 开关 94 关闭。开关 76 和开关 106 仍然关闭。在阶段 2 结束时，存储单元上的电荷为：

$$Q_{78} = C1(V_{r39} + V_{n74}' - V_{os116})$$

其中 Vn74'=新的噪声分量，Vr39=选中像素的复位电平。

$$Q_{82} = C2(V_{out80} - V_{os116})$$

其中 V_{out80} 是列放大器 80 的输出。

$$Q_{108} = C3(V_{r101}' + V_{n104}' - V_{os114})$$

其中 V_{n104}' =新的噪声分量, V_{r101}' =参考像素的复位电平。

$$Q_{112} = C4(V_{out110} - V_{os114})$$

5 其中 V_{out110} 是参考列放大器 110 的输出。

由于列放大器 80 和参考列放大器 110 做成高输入阻抗, 例如那些 MOSFET 门电路, 传输到放大器输入端的电荷最少, 所以从阶段 1 到阶段 2, 第一存储单元 78 上的任何电荷差别必然传输到第二个存储单元

82。在第三存储单元 108 和第四存储单元 112 之间也存在这样的电荷传输限制。因此, 使 ΔQ_{78} =阶段 1 和阶段 2 之间存储单元 78 上的电荷差别, 那么:

$$\begin{aligned} \Delta Q_{78} &= C1(V_{s39} + V_{n74} - V_{os116} - V_{r39} - V_{n74}' + V_{os116}) \\ &= C1(V_{s39} - V_{r39} + V_{n74} - V_{n74}') \end{aligned}$$

同样:

$$\begin{aligned} \Delta Q_{82} &= C2(V_{ref87} + V_{n86} - V_{os116} - V_{out80} + V_{os116}) \\ &= C2(V_{ref87} - V_{out80} + V_{n86}) \end{aligned}$$

15

$$\begin{aligned} \Delta Q_{108} &= C3(V_{r101} + V_{n104} - V_{os114} - V_{r101}' - V_{n104}' + V_{os114}) \\ &= C3(V_{r101} - V_{r101}' + V_{n104} - V_{n104}') \end{aligned}$$

$$\begin{aligned} \Delta Q_{112} &= C4(V_{ref87} + V_{n86} - V_{os114} - V_{out110} + V_{os114}) \\ &= C4(V_{ref87} - V_{out110} + V_{n86}) \end{aligned}$$

由于电荷守恒:

$$\Delta Q_{78} = \Delta Q_{82}$$

$$\Delta Q_{108} = \Delta Q_{112}$$

因此:

$$C1(V_{s39} - V_{r39} + V_{n74} - V_{n74}') = C2(V_{ref87} - V_{out80} + V_{n86})$$

5

对 Vout80 进行求解:

$$V_{out80} = V_{ref87} + V_{n86} - \frac{C1}{C2}(V_{s39} - V_{r39} + V_{n74} - V_{n74}')$$

同样地对参考列放大器 240:

$$C3(V_{r101} - V_{r101}' + V_{n104} - V_{n104}') = C4(V_{ref87} - V_{out110} + V_{n86})$$

10

求解出 Vout110:

$$V_{out110} = V_{ref87} + V_{n86} - \frac{C3}{C4}(V_{r101} - V_{r101}' + V_{n104} - V_{n104}')$$

15 通过使 $C3/C4=C1/C2$, $V_{n104}=V_{n74}$, $V_{n104}'=V_{n74}'$, 由于参考列放大器 240 的结构和列放大器 230 的结构一样而且参考列和 APS 阵列中的列共用同一个衬底, 所以以上等式是可能的, 并让 $V_{r101}=V_{r101}'$, 因为参考像素的状态是未改变的, 那么:

$$V_{out110} = V_{ref87} + V_{n86} - \frac{C1}{C2}(V_{n74} - V_{n74}')$$

20 差分图像信号即为:

$$V_{out80} - V_{out110} = \frac{C1}{C2}(V_{r39} - V_{s39})$$

这个结果与图 2 中的现有技术放大器 ($C1/C2=1$) 一样, 除了现有技术放大器输出上可能出现的最常见的共模噪声源已经基本上从本发明的优选实施例中去掉了以外。值得注意的是, 通过调节存储单元 78 的电容 C1 和存储单元 82 的电容 C2(同样地, 还要调节 C3 和 C4, 使得 $C1/C2=C3/C4$ 成立), 可以在信号上加上增益。列放大器的增益由 C1 和 C2 的比值设定。由于这两个存储单元彼此挨得很近而且在给定的列放大器中共享一个相同的环境, 因此整个 IC 工艺上的微小差别不会影响各个独立的列放大器之间增益的差别, 而采用跨导放大器做增益元件的方案中却有这种影响。

通过产生差分图像信号 118, 当把差分图像信号 118 通过集成电路传送到差分 A/D220 或差分 A/D220 之前的其它模拟处理电路时, 通过电容耦合引入了很小的附加噪声。由于列放大器电路的设计中, 反馈降低了非线性并且电路本身去掉了放大器上的偏置电压, 对列放大器 230 中所采用的放大器的要求有所降低。

图 7 以方块图的形式给出了图 5 中的电路的功能, 它是实现本发明的更一般的方法。一个由列放大器 230 构成的第一双采样电路 (DS), 接收一个理想的图像信号 39, V_{col} , 和一个第一噪声分量 74, $n1$, 二者一起形成共用列线上的图像信号 38。该图像信号 38 与第一采样保持电路 140 和第一相减电路 130 的负输入端相连。第一采样保持电路 140 的输出与第一相减电路 130 的正输入端相连。第一采样保持电路 140 由采样像素 S_p 信号 48 控制。第一相减电路 130 的输出与第一放大器 152 耦合, 其增益由电容面积比值 ($C1/C2$) 确定并抵消了偏置。第一 DS 电路还接收一个理想参考电压源 87, 其上加了一个第二噪声分量 86, $n2$, 形成参考电压源 88。该参考电压源 88 与一个由采样像素 S_p 信号 48 控制的第二采样保持电路 142 相连。第二采样保持电路 142 的输出耦合到第二相减电路 132 的正输入端。第二相减电路 132 的负输入端接收第一放大器 152 的输出。第二相减电路 132 的输出与一个由采样复位 S_r 信号 50 控制的第三采样保持电路 148 相连。第三采样保持电路 148 的输出即为差分图像信号 118 的第一部分 120。

同样对参考列，一个由参考列放大器 240 构成的第二双采样电路 (DS)，接收一个理想的参考信号 101, V_{r-col} , 和一个第三噪声分量 104, n_3 , 二者一起形成共用参考列线上的信号 102。该参考列线信号 102 与第四采样保持电路 144 和第三相减电路 134 的负输入端相连。第四采样保持电路 144 的输出与第一相减电路 134 的正输入端相连。第四采样保持电路 144 由采样像素 S_p 信号 48 控制。第三相减电路 134 的输出与第二放大器 154 耦合，其增益由电容面积比值 (C_3/C_4 , 优选地 $C_3/C_4=C_1/C_2$) 确定并抵消了偏置。第二 DS 电路还接收一个理想参考电压源 87, 其上加了一个第二噪声分量 86, n_2 , 形成参考电压源 88。该参考电压源 88 与一个由采样像素 S_p 信号 48 控制的第五采样保持电路 146 相连。第五采样保持电路 146 的输出耦合到第四相减电路 136 的正输入端。第四相减电路 136 的负输入端接收第二放大器 154 的输出。第四相减电路 136 的输出与一个由采样复位 S_r 信号 50 控制的第六采样保持电路 150 相连。第六采样保持电路 150 的输出即为差分图像信号 118 的第二部分 122。专业技术人员从这个基本的方块图可以知道，可以设计出几种不同的方案实现本发明，同时还符合本发明的实质和范围。

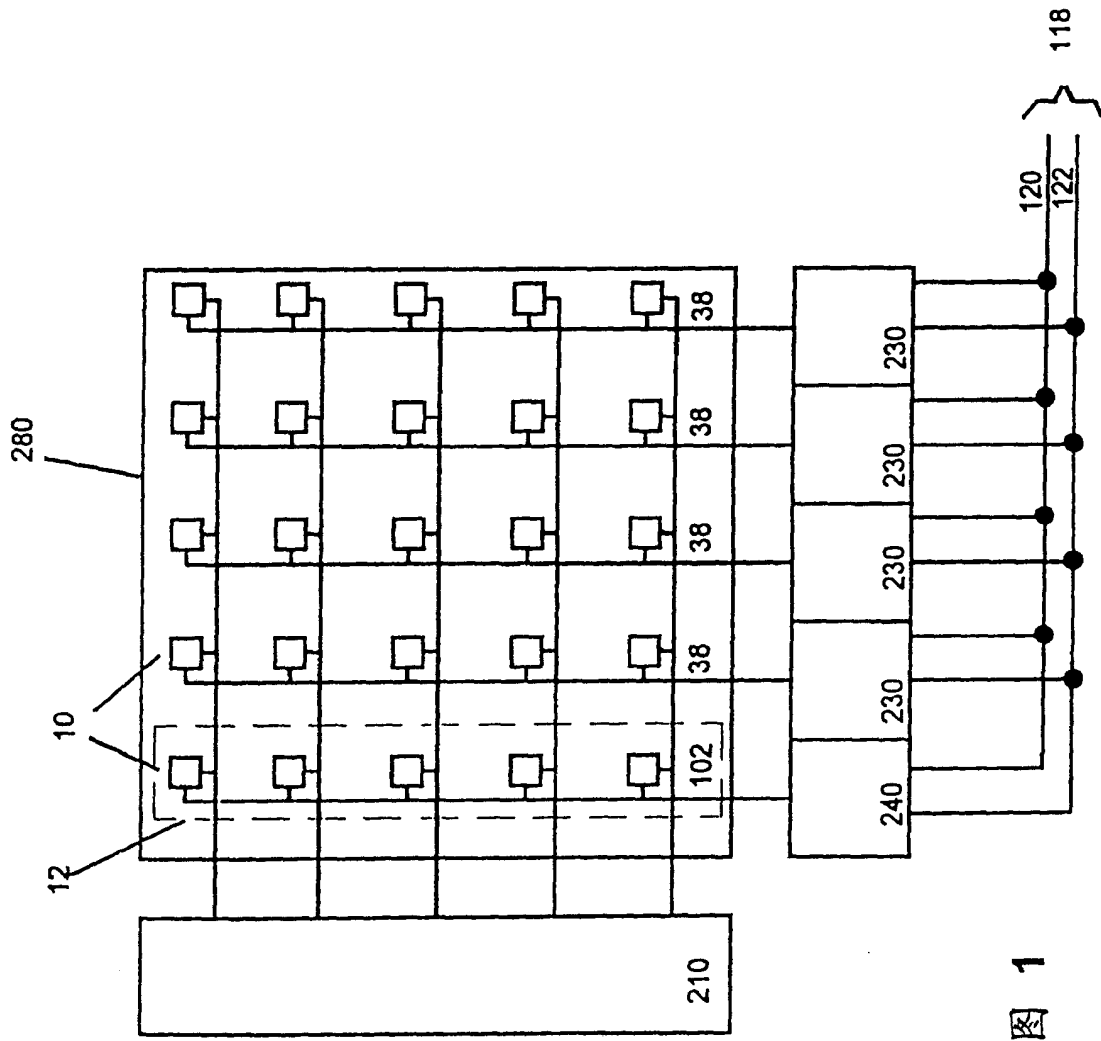


图 1

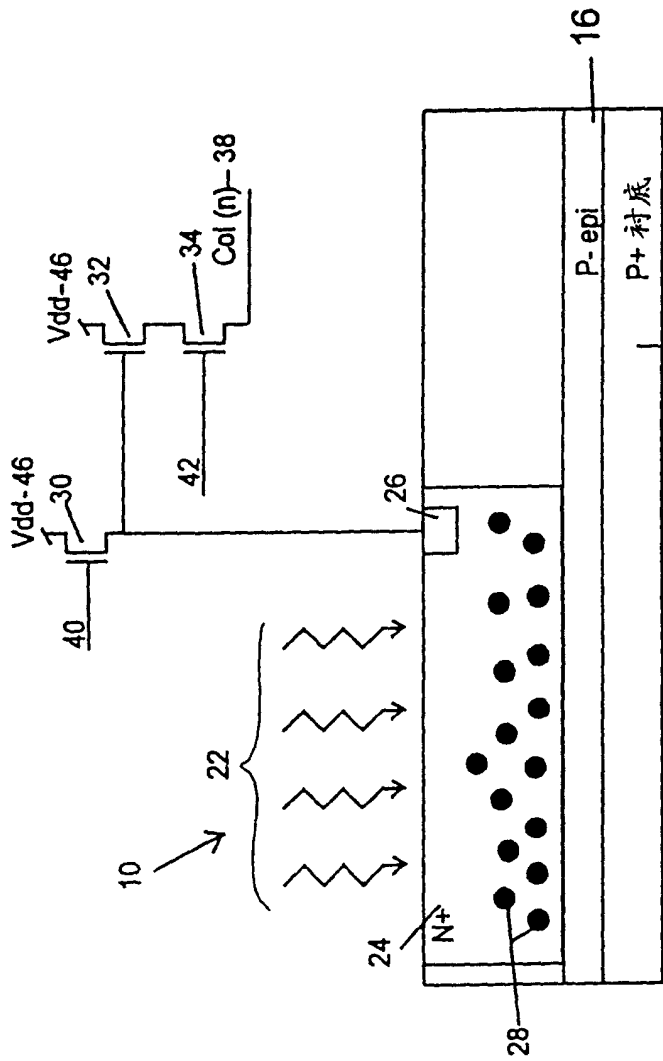


图 1A

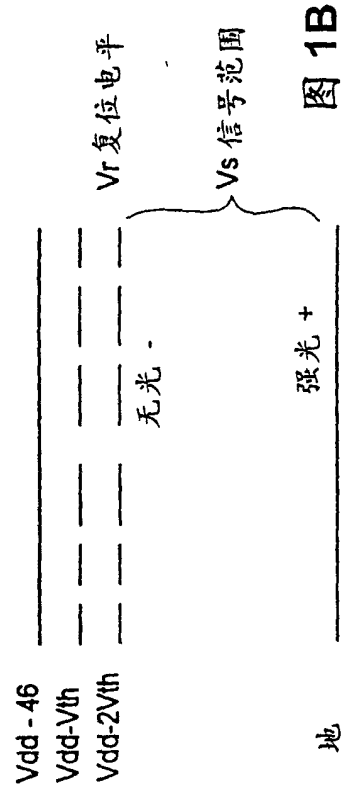


图 1B

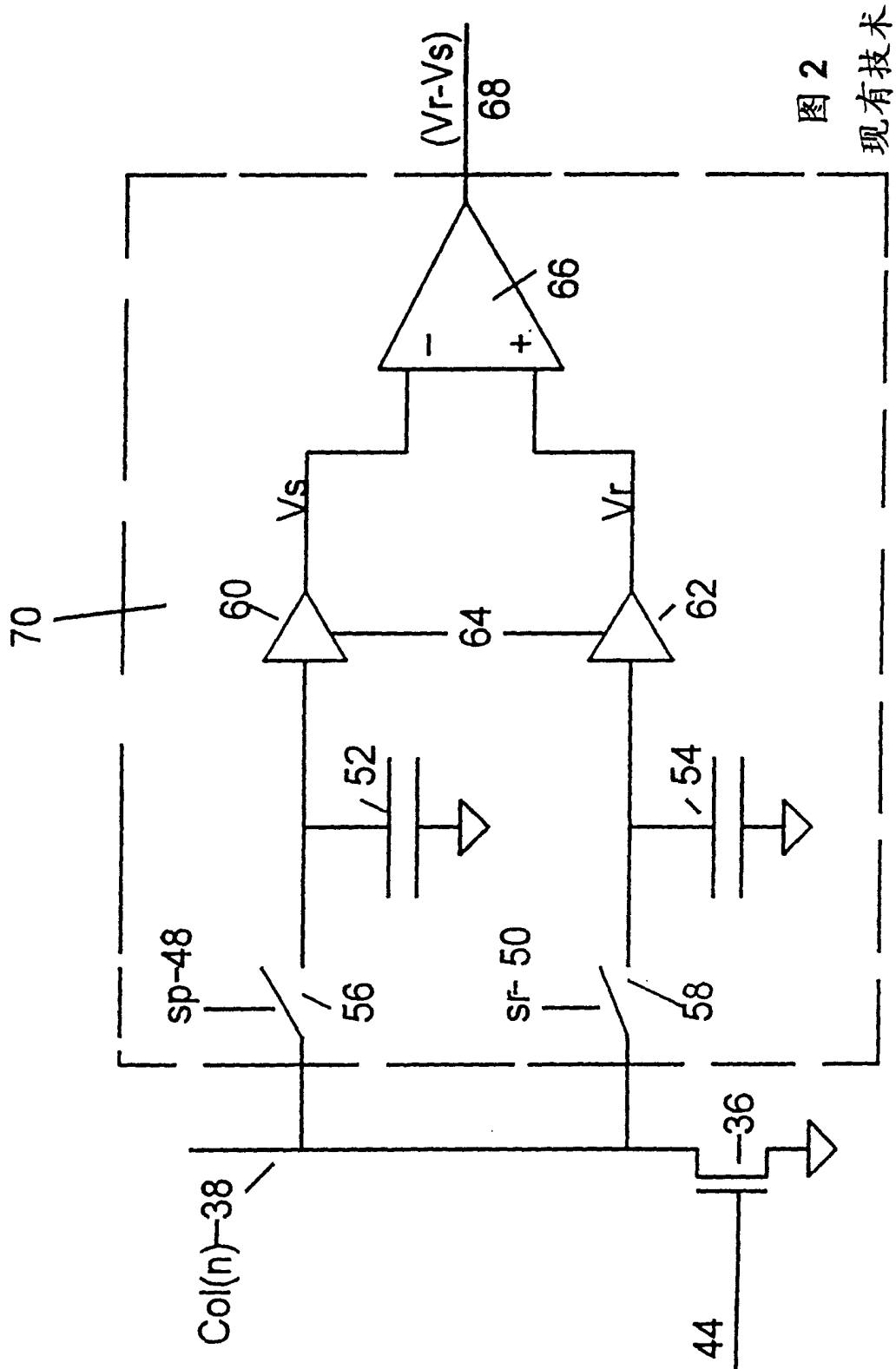


图 2
现有技术

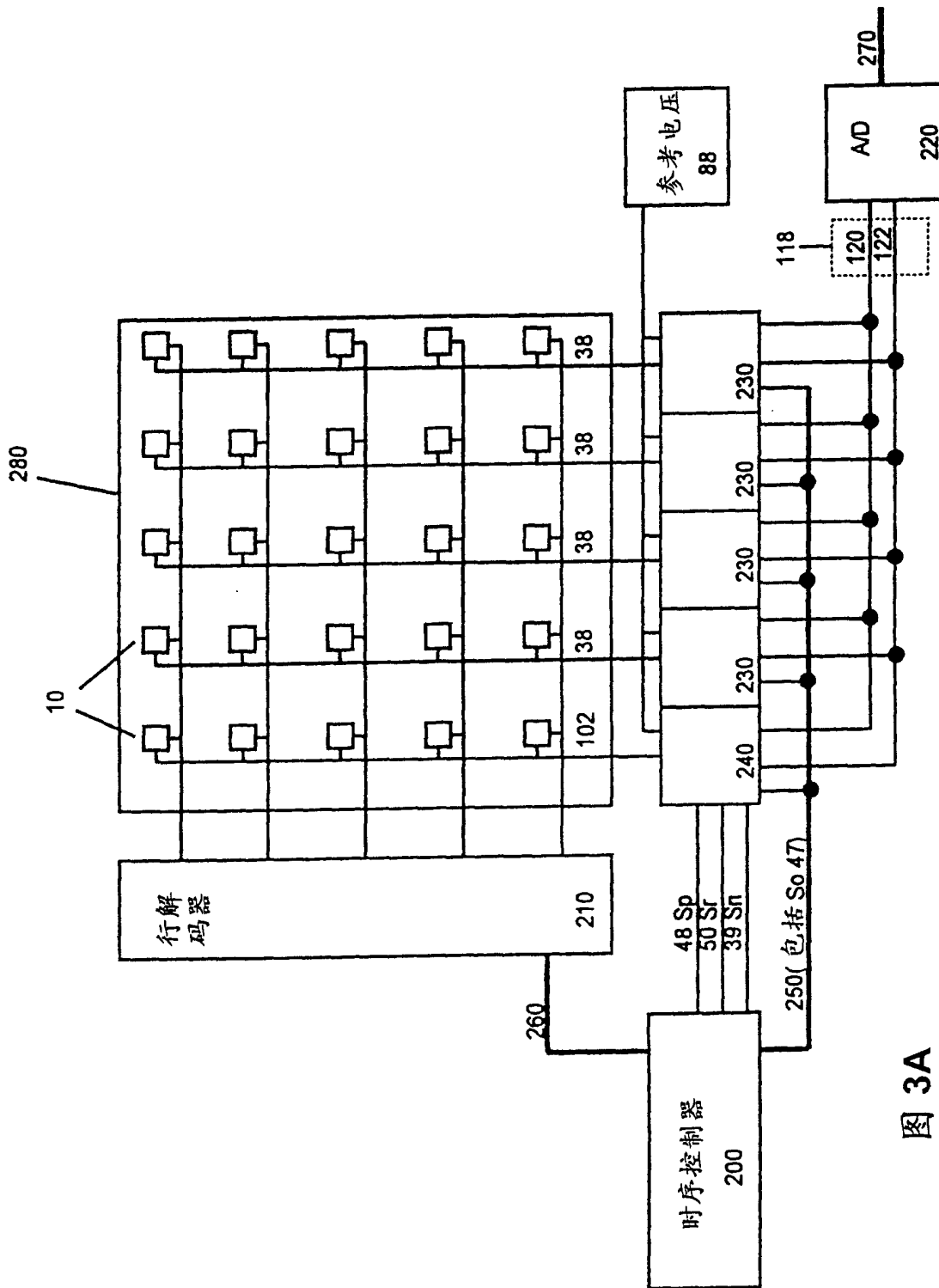


图 3A

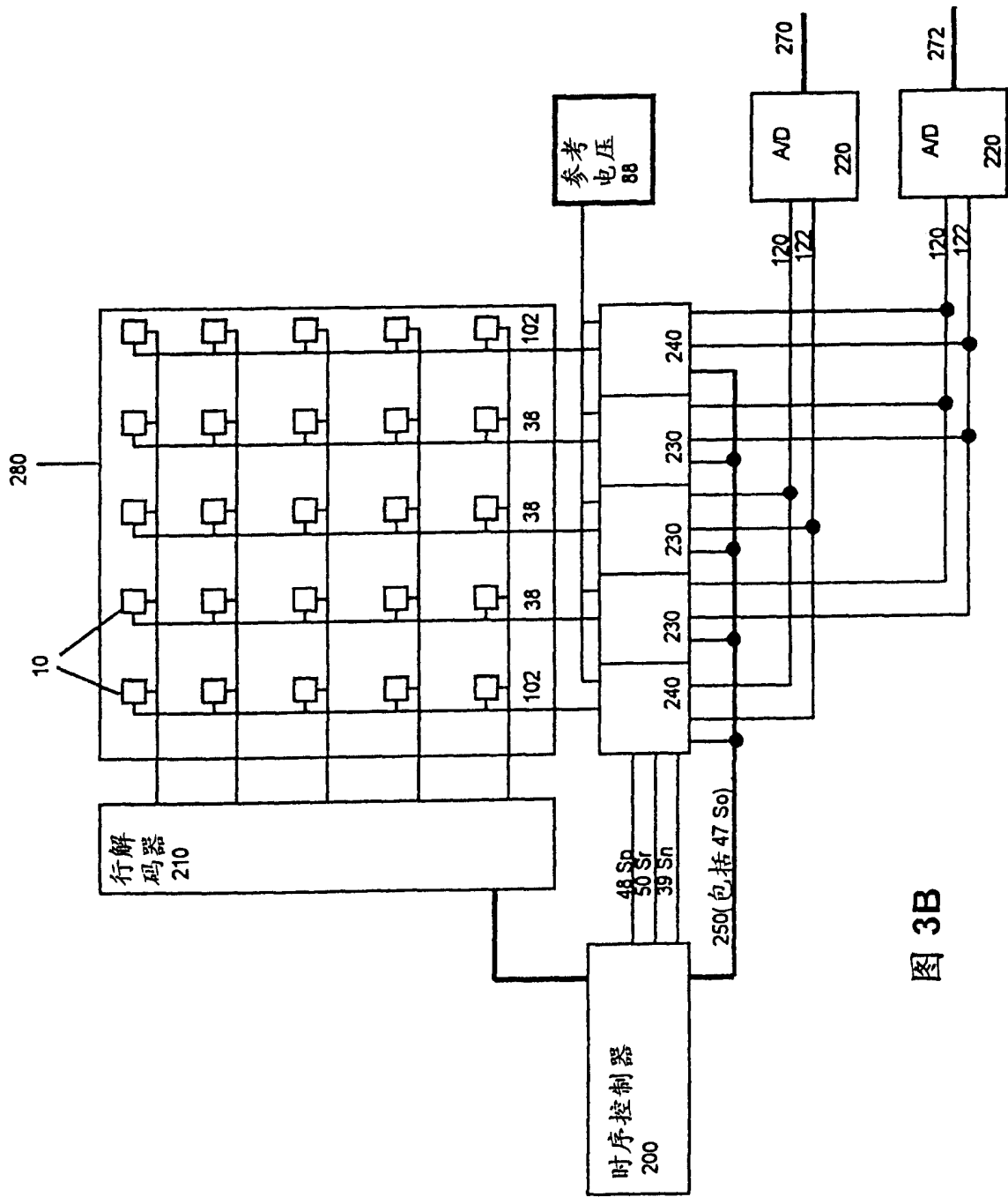


图 3B

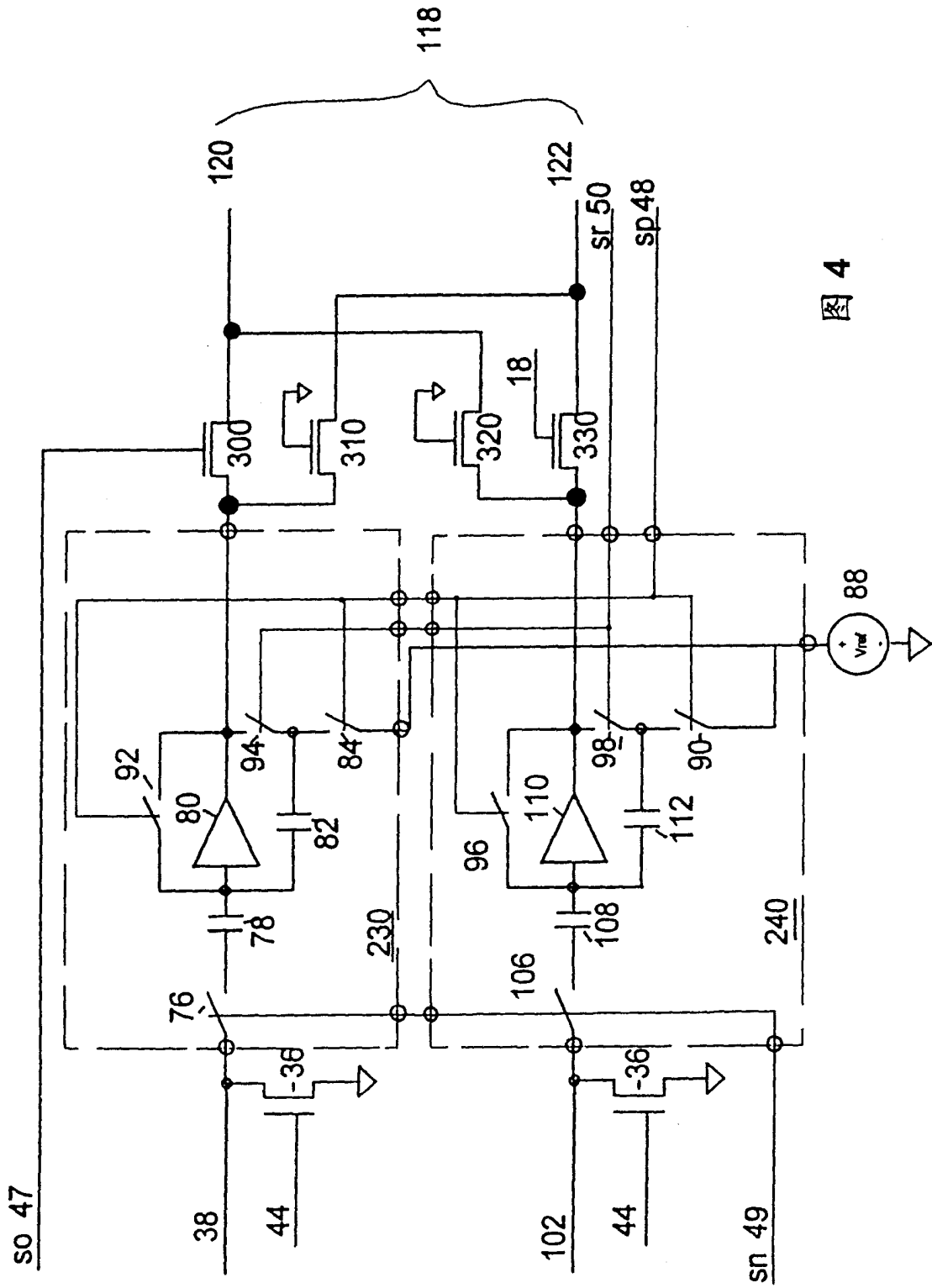


图 4

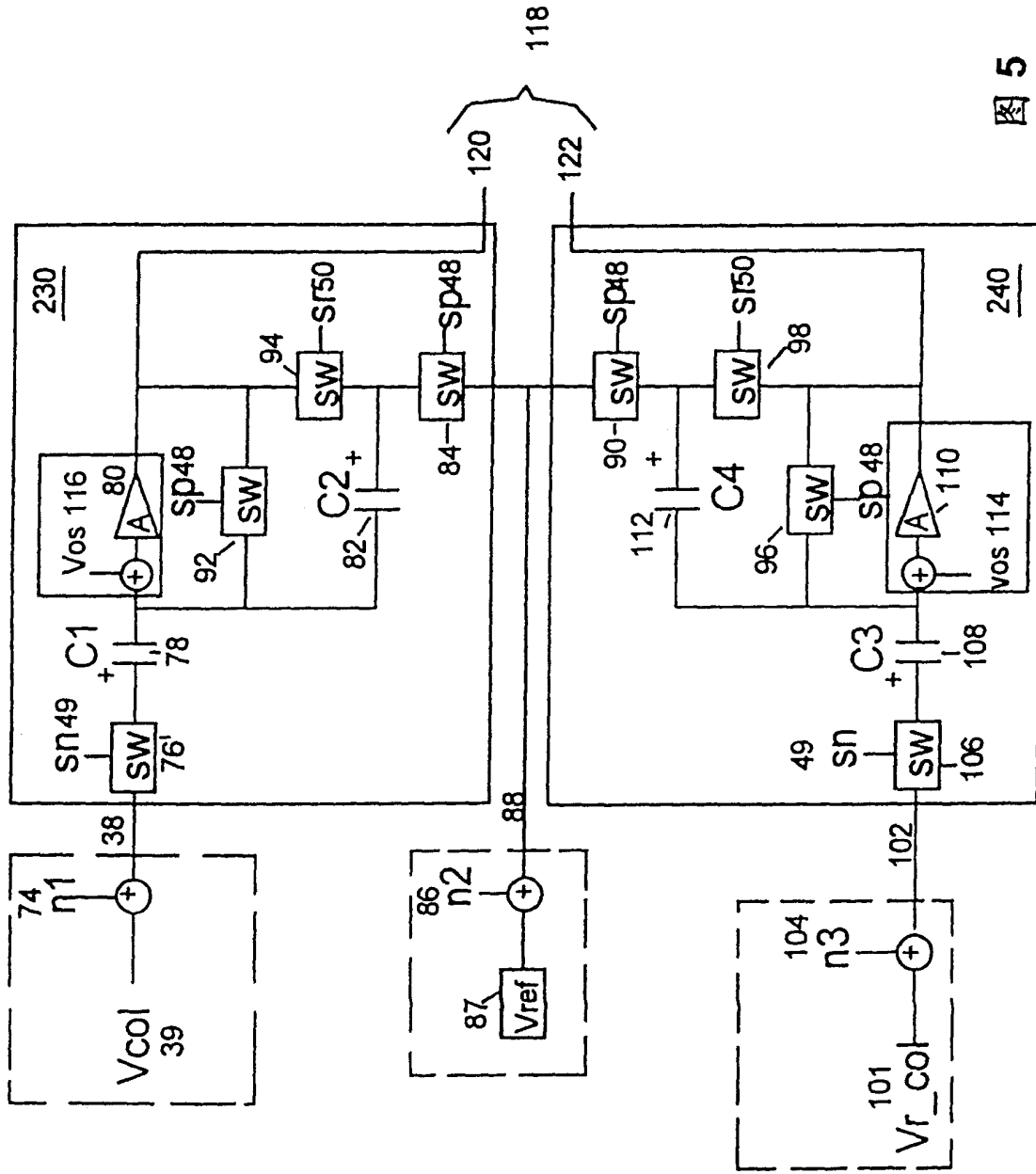


图 5

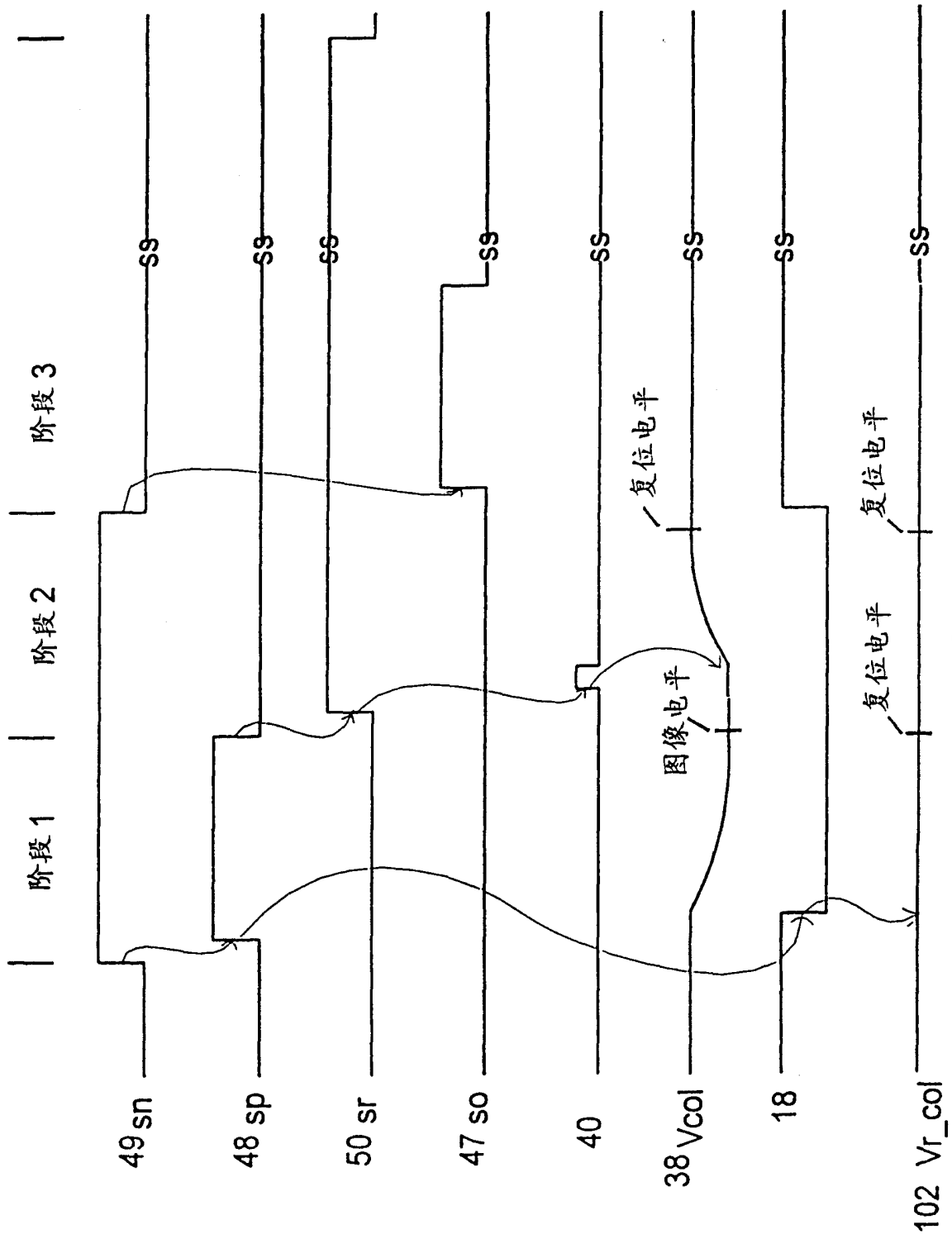


图 6

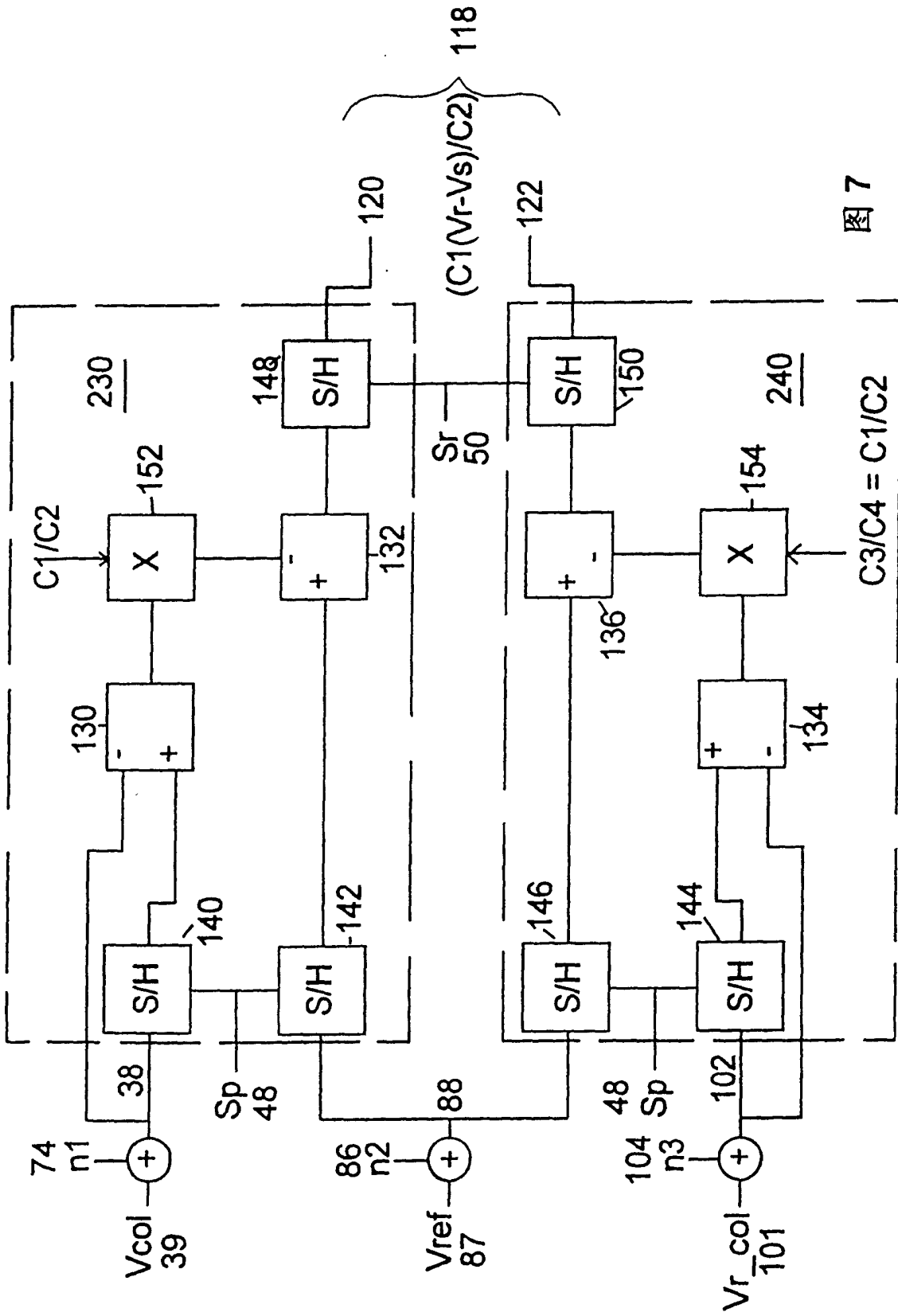


图 7