

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G11B 5/265 (2006.01)		(45) 공고일자	2006년03월30일
		(11) 등록번호	10-0564838
		(24) 등록일자	2006년03월21일
(21) 출원번호	10-2000-7006063	(65) 공개번호	10-2001-0032768
(22) 출원일자	2000년06월02일	(43) 공개일자	2001년04월25일
번역문 제출일자	2000년06월02일		
(86) 국제출원번호	PCT/US1998/026860	(87) 국제공개번호	WO 1999/33262
국제출원일자	1998년12월17일	국제공개일자	1999년07월01일
(81) 지정국	<p>국내특허 : 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아 헤르체고비나, 바르바도스, 불가리아, 브라질, 벨라루스, 캐나다, 스위스, 리히텐슈타인, 중국, 쿠바, 체코, 독일, 덴마크, 에스토니아, 스페인, 핀란드, 영국, 그루지야, 헝가리, 이스라엘, 아이슬란드, 일본, 케냐, 키르기즈스탄, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 리베이라, 레소토, 리투아니아, 룩셈부르크, 라트비아, 몰도바, 마다가스카르, 마케도니아공화국, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 슬로베니아, 슬로바키아, 타지키스탄, 투르크멘, 터키, 트리니다드토바고, 우크라이나, 우간다, 미국, 우즈베키스탄, 베트남, 폴란드, 포르투갈, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 아랍에미리트, 안티구와바부다, 코스타리카, 도미니카, 알제리, 모로코, 탄자니아, 남아프리카,</p> <p>AP ARIPO특허 : 케냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 시에라리온, 가나, 감비아, 짐바브웨,</p> <p>EA 유라시아특허 : 아르메니아, 아제르바이잔, 벨라루스, 키르기즈스탄, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크멘,</p> <p>EP 유럽특허 : 오스트리아, 벨기에, 스위스, 리히텐슈타인, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투갈, 스웨덴, 핀란드, 사이프러스,</p> <p>OA OAPI특허 : 부르키나파소, 베닌, 중앙아프리카, 콩고, 코트디브와르, 카메룬, 가봉, 기니, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기니 비사우,</p>		
(30) 우선권주장	08/994,079	1997년12월19일	미국(US)
(73) 특허권자	<p>토슨 라이센싱 프랑스 세데 볼로뉴 께아 르 갈로 46</p>		
(72) 발명자	<p>콜친스키로날드조셉 미국,뉴저지08610,해밀턴,제레미아애빈뉴67</p>		
(74) 대리인	<p>문경진 조현석</p>		

심사관 : 이보형

(54) 압축 비디오 데이터스트림 처리 방법 및 장치

요약

입력되는 압축 비디오 비트스트림으로부터 디스플레이 장치 상에 와이프 시퀀스를 생성하기 위한 방법과 장치는 전적으로 상기 압축된 비디오 비트스트림의 압축된 영역에서 와이프 함수 처리를 달성한다. 이전 및 새로운 비디오 비트스트림 또는 시퀀스는 별도로, 알려진 특정 와이프 함수의 디코드된 DCT 계수와 저장된 DCT 계수 사이에서 2D 중첩을 실행한다. 중첩된 각 비트스트림은 양자화 비율로 버퍼링되어, 다른 것과 합산된다. 합산된 출력 비트스트림은, 연결된 출력 비트스트림을 제공하기 위하여, 각 비트스트림의 디코드된 매크로블록 데이터와 함께 멀티플렉서에 의해 사용된다. 제어기는 상기 합산된 비트스트림의 중첩 및 출력 다중화를 위한 프레임 상관관계와 같은 처리를 제어한다.

대표도

도 2

명세서

기술분야

본 발명은 디지털 신호 처리에 관한 것이고, 보다 상세하게는 압축된 MPEG 비디오에 대해 와이프 함수(wipe function)를 실행하는 것에 관한 것이다.

배경기술

매우 흔한 비디오 스위칭 효과 중 하나가 와이프(wipe)이다. 와이프란 본질적으로, 수 개의 프레임이 경과되는 동안에 걸쳐 점진적인 두 개 이상의 비디오 소스 사이의 스위칭이다. 와이프가 실행되는 수 개의 방식이 존재한다. 하나의 방식은, 제 2 소스의 비디오가 제 1 소스의 비디오를 대체하는 수평 스위프(horizontal sweep)인데, 이때 스위프는 완료되기까지 다수의 프레임이 경과된다. 스위프를 행하기 위한 보다 더 복잡한 다른 방법은 원 와이프(circular wipe)에 의해 이루어진다. 원 와이프에 있어서, 새로운 비디오 소스 즉 제 2 비디오 소스는 원래의 비디오 소스 즉 제 1 비디오 소스 내부에서 작은 원으로 시작하고, 이후 매 프레임 마다 더 큰 원으로 제 1 소스를 점진적으로 대체시킨다.

와이프는 텔레비전 스튜디오에 있는 프로덕션 스위처(production switcher)의 기능들 중 한 기능이다. NIST ATP 고선명 방송 기술 프로젝트와 같은 디지털 스튜디오 아키텍처에 있어서, 프로덕션 스위처는 MPEG-2 포맷에서 그 최저 레벨로 존재하는 비디오 스트림에 대해 동작한다. 이들 스트림이 ATM(Asynchronous Transmission Mode: 비동기 전송 모드) 셀로 패킷화될 수 있는 경우, 이들 셀은 MPEG-2 비디오 비트스트림으로 구성되고, 이들 비트스트림은 그 최저 레벨에서 블록 기반의 DCT(이산 코사인 변환) 계수를 갖는다.

스튜디오 환경 내에서 이들 MPEG-2 비디오 비트스트림을 처리하는 바람직한 목표는 압축(MPEG) 영역에서 벗어나지 않고서 비디오를 처리할 수 있는 능력이다.

따라서 본 발명의 목적은, 압축된 비디오 비트스트림을 처리하는 방법 및 장치를 제공하는 것이다.

본 발명의 다른 목적은, 압축된 비디오 비트스트림, 특히 MPEG 비디오 비트스트림에 대해 와이프 함수를 실행하기 위한 방법 및 장치를 제공하는 것이다.

본 발명의 또 다른 목적은, 특히 모두 I 프레임으로 구성된, MPEG 비디오 비트스트림에 대해 임의의 복잡한 방식의 와이프를 실행하는 방법 및 장치를 제공하는 것이다.

발명의 상세한 설명

본 발명은, 디스플레이 장치 상에서 와이프(wipe)를 실행하기 위하여 MPEG-2 비디오 비트스트림과 같은 압축된 디지털 비디오 비트스트림을 처리하기 위한 방법 및 장치로서, 상기 처리는 전적으로 압축된 영역에서 이루어지는, 처리 방법 및 장치에 관한 것이다. 이러한 와이프는 프로덕션 스튜디오 내에서 프로덕션 스위처에 의해 사용된다.

입력되는 각 압축 비트스트림은, 블록 기반의 DCT 계수, 프레임 정보, 및 슬라이스(slice)와 매크로블록 헤더(macroblock header)와 같은 더 높은 차수의 정보를 얻기 위하여 단독으로 또한 부분적으로 디코드된다. 어드레스 지정 가능한 메모리는 다양한 와이프 함수에 대한 DCT 계수를 저장한다. 압축 비트스트림의 블록 기반의 DCT 계수와 선택된 와이프 함수에 대한 DCT 계수는 2차원 중첩(convolution) 회로에 전달되는데, 상기 회로에서 두 세트의 DCT 계수의 중첩이 이루어진다. 각각의 중첩된 비트스트림은 각자의 양자화 값으로 버퍼링되고 서로 합산된다. 합산된 비트스트림 출력은 그 후 원래의 매크로블록 헤더와 함께 다중화된다. 멀티플렉서 출력은 와이프 시퀀스를 실행하는 압축된 MPEG 비디오 비트스트림이다. 어드레스 지정 가능한 메모리 및 멀티플렉서와 통신하는 제어기는 선택된 와이프 함수를 실행하기 위하여 필요한 제어를 제공한다.

입력되는 압축 비트스트림에 대한 프레임 정보는 바람직하게 어드레스 지정 가능한 메모리로 진행하고, 입력되는 비트스트림의 프레임과 와이프 함수 비트스트림을 정렬시키기 위하여 제어기에 의해 사용된다.

본 발명의 상술한 특성, 장점 및 목적이 얻어지고, 상세하게 이해될 수 있는 방법이 되도록, 위에서 간략히 요약된 본 발명의 보다 특별한 설명이 첨부된 도면에 도시된 실시예를 참조로 이루어진다.

도면의 간단한 설명

도 1a는 현재의 비디오 비트스트림에 대해 원 와이프 함수의 1/2이 실행되고 있는 프레임을 도식적으로 표시하는 도면.

도 1b는 도 1a의 표시의 상보형인, 새로운 비디오 비트스트림에 대해 원 와이프 함수의 1/2이 실행되고 있는 프레임을 도식적으로 표시하는 도면.

도 2는 본 발명의 원리를 실현하는 블록도.

실시예

첨부된 도면은 본 발명의 전형적인 실시예만을 도시하고, 따라서 본 발명이 다른 등가의 유효 실시예도 허용할 수 있기 때문에 본 발명의 범주를 제한하려는 것은 아님을 주목해야 한다.

도 1a에서, 10으로 지시된 비디오 시퀀스(A)의 한 프레임이 도시되었다. 도 1b에서, 일반적으로 16으로 지시된 비디오 시퀀스(B)의 상호관련 프레임이 도시되었다. 보완적인 원 와이프 함수는, 디스플레이 장치 상에서 단일 비디오 와이프 시퀀스를 실행하기 위하여, 각 비디오 시퀀스(A 및 B)에 적용된다. 도 1a 및 1b가 원 와이프 시퀀스를 도시하지만, 본 발명의 원리는 와이프 함수의 어떠한 형태라도 실행될 수 있게 함을 이해해야 한다. 따라서, 실행된 와이프 시퀀스는 다각 스위프, 수평 스위프 또는 수직 스위프, 또는 임의의 복잡한 패턴의 스위프가 될 수 있다. 와이프 함수에 있어서, 일반적으로 프레임 단위로 새로운 비디오가 이전 비디오를 순차적으로 대체시킨다. 도 1a 및 도 1b는, 디스플레이 장치에서 실제 보여지는 것이 아니라, 와이프 시퀀스 도중에 프레임 단위로 이전 비디오와 새로운 비디오에 의해 발생하는 것을 도시한다. 이하에서 보다 더 설명되는 바와 같이, 디스플레이 장치 상에서 보여지는 최종 비디오(와이프 시퀀스)는 도 1a와 도 1b 사이의 중첩 또는 결합 시퀀스이다.

대체될 이전 비디오 시퀀스는 도 1a에 도시된 반면, 새로운 대체 비디오 시퀀스는 도 1b에 도시되었다. 도 1a에 있어서, 12로 지시된 영역은 이전 비디오를 디스플레이하는 즉 나타내는 반면, 원 영역(14)은 이전 비디오의 빈 영역을 도시한다. 와이프 시퀀스가 실행됨에 따라, 원 영역(14)은 영역(12)이 완전히 채워질 때까지 점진적으로 더 커진다. 이러한 방식에 있어서, 소거된 부분(14)은 이전 비디오를 대체시킨다. 도 1b에 있어서, 20으로 표시된 원 영역은 새로운 비디오를 디스플레이하는 즉 나타내는 반면, 영역(18)은 이의 빈 영역을 나타낸다.

시간 영역에 있어서, 도 1a의 비디오 시퀀스에 적용된 와이프 함수는, 이전 비디오 시퀀스를, 비디오 영역(12)에 대응하는 픽셀 위치에서 1.0의 계수를 갖고 원 영역(14)에 대응하는 픽셀 위치에서 0.0의 계수를 갖는 함수로 곱하는 것과 동일하다. 즉, 이전 비디오 시퀀스가 "와이프"되지 않은 곳에서, 픽셀 양의 1.0배는 그 픽셀 양과 동일하므로, 픽셀은 이들의 값을 유지한다. 이전 비디오 시퀀스가 "와이프"된 곳에서, 픽셀 값은 픽셀 양의 0.0배, 즉 0.0이 된다. 도 1b의 비디오 시퀀스에

적용된 와이프 함수는, 새로운 비디오 시퀀스를, 원 영역(20)에 대응하는 픽셀 위치에서 1.0의 계수를 갖고 영역(18)에 대응하는 픽셀 위치에서 0.0의 계수를 갖는 함수로 곱하는 것과 동일하다. 따라서, 원 영역(20)에 있어서, 새로운 비디오는, 픽셀 값의 1.0배는 그 픽셀 값과 동일하므로, 새로운 비디오 시퀀스의 픽셀 값을 갖고, 픽셀 값이 픽셀 값의 0.0배인 곳에서, 픽셀 값은 0.0이 된다.

본 와이프 시퀀스가 별개의 것으로 위에서 기술되었지만, 전체 와이프 효과를 생성하기 위하여 이들은 동시에 실행됨을 이해해야 한다. 즉, 도 1a 및 도 1b의 두 개의 시퀀스는 단일 시퀀스를 형성하기 위하여 합산되고, 각각의 순차 프레임에 대해, 원이 커짐에 따라, 도 1b의 시퀀스는 새로운 비디오 시퀀스가 완전히 이전 비디오를 대체할 때까지 디스플레이의 더 많은 부분을 채우게 된다. 적용된 두 개의 와이프 함수는, 하나의 함수가 1.0의 계수를 갖는 곳에서 다른 함수는 0.0의 계수를 갖고, 역으로 마찬가지로, 상보적이다.

픽셀의 블록이 DCT 계수로 표시되는 MPEG-2 비트스트림에 대해, DCT 영역으로부터 픽셀 값 영역으로 변환시키는 것이 아니라 DCT 계수 상에서 동작시킨 다음, 처리 이후 DCT 영역으로 되돌아가는 것이 본 발명의 한 특성이다. 또한 모든 시퀀스에서 모든 I 프레임이 스위치되는 것으로 간주된다. 이제 도 2를 참조하면, 본 발명에 따른 블록도(22)가 도시되었다. 시퀀스(A)(계수값이 원 외부에서 1.0이고, 원 내부에서는 0.0)상에서 동작하는 특정 와이프 함수의 매 프레임의 매 블록 상에서 DCT가 실행되고, 이들 DCT는 저장된다고 생각하자. 유사한 절차가 시퀀스(B) 상에서 동작되는 상보 와이프 함수 상에서 실행되며, 상기 DCT 계수가 저장된다. 와이프가 예컨대 실행될 20개의 프레임을 취한다면, 시퀀스(A)의 와이프 함수를 위해 블록 기반의 DCT 계수의 새로운 20개의 프레임이 존재하고, 시퀀스(B)의 와이프 함수를 위해 블록 기반의 DCT 계수의 20개 프레임이 존재한다.

그러나, 각 프레임에 대해, 픽셀 계수가 전체적으로 1.0 또는 0.0인 영역 내에서 전체적으로 놓이는 많은 블록이 존재한다. 전적으로 1.0 영역에 놓이는 블록에 대한 DCT는 DC 항으로만 이루어지는 반면, 전적으로 0.0 영역에 놓이는 블록에 대한 DCT는 0이 될 것이다. AC 계수를 가질 블록만이, 픽셀 영역에서 1.0 및 0.0 픽셀 계수 모두를 갖는 블록일 것이다. 블록 내의 1.0 및 0.0 계수의 정확한 패턴에 따라, 이들 블록에 대한 DCT 계수는 1.0 및 0.0 계수의 매 고유 패턴에 대해 다를 것이다. 예컨대 15개 프레임에 대해 원 와이프와 같이, 특정 와이프 패턴이 이미 알려져 있다면, 시퀀스(A)의 와이프와 상보 시퀀스(B)의 와이프의 모든 프레임의 함수에 대한 모든 DCT 계수는 알 수 있고, 따라서 메모리에 저장될 수 있다. 따라서, 원 와이프 함수, 수평 와이프 함수, 수직 와이프 함수, 다각 와이프 함수 또는 임의의 수의 지정 프레임에 대한 다른 함수와 같은, 와이프 함수의 임의의 형태에 대해, 시퀀스(A)와 상보 시퀀스(B)에 대한 와이프 함수에 대한 DCT 계수는 사전에 결정될 수 있고, 각 비디오 시퀀스상의 동작을 위해 저장될 수 있다.

시간 영역에서 와이프 시퀀스는 시퀀스(A)와 시퀀스(B)를 각자의 와이프 함수로 곱하고, 둘을 합산하는 것과 동일하기 때문에, DCT 계수에 대한 등가의 동작은 중첩(convolution)이다.

이제 도 2를 참조하여, 본 발명의 원리를 실현하는 블록도를 도시한다. 시퀀스(A)의 비디오 비트스트림(임의의 이전 또는 현재 디스플레이된 비디오 비트스트림 또는 시퀀스)은 입력부(24)를 경유하여 부분적인 MPEG 디코더 및 버퍼(25)로 전달된다. 부분적인 MPEG 디코더 및 버퍼(25)는, 입력되는 시퀀스(A)의 비트스트림의 블록 기반의 DCT 계수를 라인(26)을 경유하여 2차원(2D) 중첩 회로(중첩기)(28)에 전달하기 위하여, 입력되는 시퀀스(A)의 비트스트림을 블록 기반의 DCT 계수로 하향 디코딩한다. MPEG 디코더 및 버퍼(25)는 또한 처리되는 블록을 위해 사용된 양자화 값을 디코딩하여 라인(29)을 통해 양-제어 회로(30)에 전달한다. 부가적으로, MPEG 디코더 및 버퍼(25)는 라인(31)을 통해 더 높은 차수(슬라이서 및 매크로블록 헤더)의 정보를 출력 멀티플렉서(32)에 전달하고, 프레임 정보를 라인(33)을 통해 메모리 장치(34)에 전달한다. 디코더 및 버퍼(25)와 메모리(34)로부터의 비트스트림이 중첩 회로(28)에서 한 블록씩 정렬될 수 있도록, 디코더 및 버퍼(25)에서 일부 버퍼링이 필요하다. 메모리(34)로부터의 DCT 계수는 라인(27)을 통해 중첩 회로(28)에 도달한다. 메모리 장치(34)는 또한, 와이프 함수가 도 1a와 1b에서의 원 와이프 함수, 또는 수직 또는 수평 와이프와 같은 다른 와이프 함수 어느 쪽의 함수이든, 모든 시퀀스(A)의 와이프 함수에 대한 모든 DCT 계수를 저장한다. 메모리 장치(34)에 저장된, 선택된 특정 와이프 함수의 DCT 계수는 라인(33)을 통해 MPEG 디코더 및 버퍼(25)에 의해 어드레스 지정된다.

시퀀스(A)의 처리는, 라인(35)을 통해 메모리 장치(34)와 통신하는 제어기(36)에 의해 제어된다. 제어기(36)는, 멀티플렉서(32)로부터의 출력 비트스트림이 멀티플렉서 출력(60)을 통해 프로덕션 스위처(미도시)와 동기가 맞춰짐에 따라, 진행 중인 선택된 와이프 함수의 DCT 계수를 액세스하는데 필요한 신호를 제공한다. 제어기(36)는 또한 스위칭, 중첩 및 합산되는 두 개(또는 그 이상)의 비트스트림의 추적을 유지하여야만 한다. 그러므로, 제어기(36)는 비트스트림이 특정 입력 비트스트림의 프레임 정보에 의해 정렬되게 하여야만 하는데, 제어기(36)는 제어 라인(37)을 통해 멀티플렉서(32)의 출력을 제어하기 위하여 상기 특정 입력 비트스트림을 사용한다. 이것은 디코더 및 버퍼(25)로부터 수신된 메모리(34)로부터의 프레임 정보를 어드레스 지정하는 제어기(36)에 의해 달성된다. 사용자에 의해 선택되어 제어기(36)에 입력된 특정 와이프 함수에 대한 저장된 DCT 계수는 라인(27)을 경유하여 MPEG 디코더 및 버퍼(25)로부터의 블록 기반의 DCT 계수와 합

계 2D 중첩 회로(28)로 전달된다. 이러한 단계는 동일한 블록(및, 결과적으로 그 상보)에 포함된 1.0 및 0.0 계수가 모두 존재할 때만 의미를 갖는다. 1.0 및 0.0의 혼합된 픽셀 영역 계수를 갖는 시퀀스(A)에 대한 와이프 함수의 블록은 64개까지의 0이 아닌 항을 갖는 자신의 DCT 계수 세트를 가질 것이다. 이들은 대응하는 비디오 스트림 내의 적절한 블록에 대한 DCT 블록 계수와 중첩될 필요가 있다. 오버랩-가산(overlap-add) 또는 오버랩-저장(overlap-save) 방법과 같은 중첩 기술 중 하나가 사용될 수 있다. 더욱이, 중첩 도중에, 적절한 비율 팩터(scale factor)가 블록 양자화 매트릭스의 각각을 적절하게 고려하기 위하여 사용되어야만 한다.

2D 중첩 회로(28)에 의해 라인(26)을 통해 디코더 및 버퍼(25)로부터 수신된 시퀀스(A)의 블록 기반의 DCT 계수는, 2D 중첩 회로(28)에 의해 라인(27)을 통해 메모리(34)로부터 선택된 와이프 함수의 DCT 계수와 중첩된다. 2D 중첩 회로(28)는 중첩된 비트스트림을 라인(38)을 통해 버퍼(39)로 전달하는데, 상기 버퍼(39)에서 양 제어회로(30)는, 합산하기 전에 중첩된 비트스트림의 비율을 정하기 위하여, 디코더 및 버퍼(25)로부터 수신된 입력 양자화 값을 라인(40)을 통해 전달한다.

시퀀스(A)에 대한 유사한 방식에 있어서, 시퀀스(B) 비디오 스트림(임의의 새로운 비디오 비트스트림 또는 시퀀스)은 입력 부(43)를 통해 부분적인 MPEG 디코더 및 버퍼(44)로 전달된다. 부분적인 MPEG 디코더 및 버퍼(44)는, 입력 시퀀스(B) 비트스트림의 블록 기반의 DCT 계수를 라인(45)을 통해 2차원(2D) 중첩 회로(46)에 전달하기 위하여, 입력 시퀀스(B)의 비트스트림을 블록 기반의 DCT 계수로 하향 디코딩한다. MPEG 디코더 및 버퍼(44)는 또한 처리되는 블록을 위해 사용된 양자화 값을 디코딩하여 라인(47)을 통해 양 제어 회로(30)에 전달한다. 부가적으로, MPEG 디코더 및 버퍼(44)는 라인(51)을 통해 높은 차수(슬라이스 및 매크로블록 헤더) 정보를 출력 멀티플렉서(32)에 전달하고, 라인(56)을 통해 프레임 정보를 메모리 장치(48)에 전달한다. 디코더 및 버퍼(44)와 메모리(48)로부터의 비트스트림이 중첩 회로(46)에서 한 블록씩 정렬될 수 있도록, 디코더(44)에서 일부 버퍼링이 필요하다. 메모리(48)로부터의 DCT 계수는 라인(50)을 통해 중첩회로(46)에 도달한다. 메모리 장치(48)는 또한, 와이프 함수가 도 1a 및 도 1b에서와 같은 원 와이프 함수, 또는 수직 또는 수평 와이프와 같은 다른 와이프 함수 중 어느 것이든지, 모든 시퀀스(B)의 와이프 함수에 대한 모든 DCT 계수를 저장한다. 메모리 장치(48)에 저장된, 선택된 특정 와이프 함수의 DCT 계수는 라인(56)을 통해 MPEG 디코더 및 버퍼(44)에 의해 어드레스 지정된다.

시퀀스(B)의 처리는, 라인(49)을 통해 메모리 장치(48)와 통신하는 제어기(36)에 의해 제어된다. 제어기(36)는, 멀티플렉서(32)로부터의 출력 비트스트림이 멀티플렉서 출력(60)을 통해 프로덕션 스위처(미도시)와 동기가 맞춰짐에 따라, 진행 중인 선택된 와이프 함수의 DCT 계수를 액세스하는데 필요한 신호를 제공한다. 제어기(36)는 또한 스위칭, 중첩 및 합산되는 두 개(또는 그 이상)의 비트스트림의 추적을 유지하여야만 한다. 그러므로, 제어기(36)는 비트스트림이 특정 입력 비트스트림의 프레임 정보에 의해 정렬되게 하여야만 하는데, 제어기(36)는 제어 라인(37)을 통해 멀티플렉서(32)의 출력을 제어하기 위하여 상기 특정 입력 비트스트림을 사용한다. 이것은 디코더 및 버퍼(44)로부터 수신된 메모리(48)로부터의 프레임 정보를 어드레스 지정하는 제어기(36)에 의해 달성된다. 사용자에게 의해 선택되어 제어기(36)에 입력된 특정 와이프 함수에 대한 저장된 DCT 계수는 라인(50)을 경유하여 MPEG 디코더 및 버퍼(44)로부터의 블록 기반의 DCT 계수와 함께 2D 중첩 회로(46)로 전달된다. 이러한 단계는 동일한 블록(및, 결과적으로 그 상보)에 포함된 1.0 및 0.0 계수가 모두 존재할 때만 의미를 갖는다. 1.0 및 0.0의 혼합된 픽셀 영역 계수를 갖는 시퀀스(B)에 대한 와이프 함수의 블록은 64개까지의 0이 아닌 항을 갖는 자신의 DCT 계수 세트를 가질 것이다. 이들은 대응하는 비디오 스트림 내의 적절한 블록에 대한 DCT 블록 계수와 중첩될 필요가 있다. 중첩-가산 또는 중첩-저장 방법과 같은 중첩 기술 중 하나가 사용될 수 있다. 더욱이, 중첩 도중에, 적절한 비율 팩터가 블록 양자화 매트릭스의 각각을 적절하게 고려하기 위하여 사용되어야만 한다.

2D 중첩 회로(46)에 의해 라인(45)을 통해 디코더 및 버퍼(44)로부터 수신된 시퀀스(B)의 블록 기반의 DCT 계수는, 2D 중첩 회로(46)에 의해 라인(50)을 통해 메모리(48)로부터 선택된 와이프 함수의 DCT 계수와 중첩된다. 2D 중첩 회로(46)는 중첩된 비트스트림을 라인(52)을 통해 버퍼(54)로 전달하는데, 상기 버퍼(54)에서 양 제어회로(30)는, 합산하기 전에 중첩된 비트스트림의 비율을 정하기 위하여, 디코더 및 버퍼(44)로부터 수신된 입력 양자화 값을 라인(53)을 통해 전달한다.

버퍼(39 및 54)로부터의 출력은 합산기(41)에서 합산된다. 합산기(41)의 출력(55)은 블록의 최종 DCT 계수이고, 이는 제어기(36)의 제어 하에서 출력 멀티플렉서(32)를 사용하여 비트스트림에 다시 연결된다. 멀티플렉서(32)는 저장된 계수 부분으로부터의 제어 정보에 기초하여 시퀀스(A) 또는 시퀀스(B)를 전달하고, 최종 출력 비트스트림은, 와이프 함수의 픽셀 계수가 전체적으로 1.0인 영역에서는 시퀀스(A){시퀀스(B)의 계수가 0.0인 것을 의미}, 와이프 함수의 픽셀 계수가 전체적으로 1.0인 영역에서는 시퀀스(B){시퀀스(A)의 계수가 0.0인 것을 의미}, 및 1.0 및 0.0의 혼합된 와이프 함수의 계수가 존재할 때 이들의 조합이 될 것이다. 이의 최종 경우에 대해, 제어 회로는, 유효 MPEG-2 비트스트림을 구성하기 위하여 매크로블록 헤더 내의 정보를 지능적으로 종합한다.

시퀀스(A 및 B)에 대한 와이프 함수가 1.0 또는 0.0만이 아닌 다른 DCT 계수 값을 갖도록 본 발명을 일반화하는 것은 쉽고, 와이프 함수가 1.0 및 0.0 DCT 계수만을 갖는 경우에, 이전의 비디오는 지워져 새로운 비디오로 대체될 것이다. 와이프 함수에 대한 DCT 계수 값이 1.0과 0.0이 아닌 경우, 하나의 와이프 함수 내의 DCT 계수 값은 X일 것이고, 다른 것은 1.0-X일 것이다. 따라서, "지워져 대체되는" 것이 아닌 일부 다른 와이프 효과가 실행될 수 있다. 와이프 함수들 중 한 와이프 함수가 전체 프레임에 걸쳐 일정한 값으로서 수 개의 프레임 동안에 걸쳐 선형으로 변하는 경우, 이러한 효과는 디졸브(dissolve)라고 알려진 것이 될 것이다.

산업상 이용 가능성

상술한 것으로부터, 본 발명이 많은 입력 비트스트림에 적용할 수 있음은 또한 자명하다. 각 입력 비트스트림은 등가의 처리를 실행할 것이고, 각 처리된 비트스트림은 최종적으로 출력 멀티플렉서에 의해 합산되고 제어된다.

(57) 청구의 범위

청구항 1.

다수의 프레임을 포함하는 영상 천이 시퀀스를 제공하기 위하여 압축 비디오 데이터스트림을 처리하는 방법에 있어서,

- (a) 상기 압축 비디오 데이터스트림으로부터 영상 픽셀 블록의 DCT 계수를 추출하는 단계와,
 - (b) 다수의 프레임에 걸쳐 변하는 영상 천이 함수에 대한 DCT 계수를 메모리로부터 검색하는 단계와,
 - (c) 상기 다수의 프레임 내의 각 개별 프레임에 대하여 상기 영상 픽셀 블록의 DCT 계수를 상기 검색된 영상 천이 함수의 DCT 계수와 중첩(convolving)시킴으로써, 상기 영상 천이 시퀀스의 각 개별 프레임에 대한 DCT 계수의 중첩 블록(convolved block)을 제공하는 단계, 및
 - (d) DCT 계수의 상기 중첩 블록을 출력하는 단계를
- 포함하는 압축 비디오 데이터스트림의 처리 방법.

청구항 2.

- 제 1 항에 있어서,
 - 상기 추출된 영상 픽셀 블록의 DCT 계수와 관련된 양자화 데이터를 저장(preserve)하는 단계와,
 - 상기 저장된 양자화 데이터를 DCT 계수의 상기 중첩 블록과 관련시키는 단계를
- 포함하는 압축 비디오 데이터스트림의 처리 방법.

청구항 3.

- 제 1 항에 있어서, MPEG 호환 시스템 내에서,
- 매크로블록, 및 상기 추출된 영상 픽셀 블록의 DCT 계수와 관련된 슬라이스(slice), 헤더 요소(header element)를 저장하는 단계와,
- 상기 저장된 헤더 요소를 DCT 계수의 상기 중첩 블록과 관련시키는 단계를

포함하는 압축 비디오 데이터스트림의 처리 방법.

청구항 4.

제 1 항에 있어서,

영상 픽셀 블록의 DCT 계수, 또는

0 또는 1인 검색된 영상 천이 함수의 DCT 계수를

중첩시키는 하나의 중첩 방법을 사용하는 단계, 및

영상 픽셀 블록의 DCT 계수, 또는

0 또는 1인 검색된 영상 천이 함수의 DCT 계수를

중첩시키는 또 다른 하나의 중첩 방법을 사용하는 단계를

포함하는 압축 비디오 데이터스트림의 처리 방법.

청구항 5.

제 1 항에 있어서, 제 2 압축 비디오 데이터스트림으로부터 제 2 영상 픽셀 블록의 DCT 계수를 추출하는 단계와,

다수의 프레임에 걸쳐 변하는 상보적인 영상 천이 함수에 대한 DCT 계수를 메모리로부터 검색하는 단계와,

상기 다수의 프레임의 각 프레임에 대하여 상기 제 2 영상 픽셀 블록의 DCT 계수를 상기 검색된 상보적인 영상 천이 함수의 DCT 계수와 중첩시킴으로써, 상기 영상 천이 시퀀스의 각 프레임에 대한 중첩된 DCT 계수의 제 2 중첩 블록을 제공하는 단계와,

DCT 계수의 상기 중첩 블록과 DCT 계수의 상기 제 2 중첩 블록의 대응하는 요소들을 합산하는 단계를

포함하는 압축 비디오 데이터스트림의 처리 방법.

청구항 6.

제 5 항에 있어서, 상기 대응하는 요소들을 합산하기에 앞서, DCT 계수의 상기 중첩 블록과 DCT 계수의 상기 제 2 중첩 블록의 요소들의 비율을 정하는(scaling) 단계를 포함하는 압축 비디오 데이터스트림의 처리 방법.

청구항 7.

제 1 항에 있어서, 영상 천이 함수에 대한 상기 DCT 계수는, 다수의 프레임에 걸쳐 프레임 단위로(on frame by frame basis) 연속해서 선형적으로 또는 비선형 단계적으로(a continuous linear or non-linear gradation) 변하는, 압축 비디오 데이터스트림의 처리 방법.

청구항 8.

다수의 프레임을 포함하는 영상 천이 시퀀스를 제공하기 위하여 압축 비디오 데이터스트림을 처리하는 장치에 있어서,
 상기 압축 비디오 데이터스트림으로부터 영상 픽셀 블록의 DCT 계수를 추출하기 위한 디코더 및 버퍼와,
 다수의 프레임에 걸쳐 변하는 영상 천이 함수에 대한 DCT 계수를 저장하기 위한 메모리와,
 상기 다수의 프레임의 각 개별 프레임에 대해 상기 영상 픽셀 블록의 DCT 계수를 상기 저장된 영상 천이 함수의 DCT 계수와 중첩시킴으로써, 상기 영상 천이 시퀀스의 각 개별 프레임에 대한 DCT 계수의 중첩 블록을 제공하는 중첩기(convolver)와,
 DCT 계수의 상기 중첩 블록을 출력으로 제공하기 위한 멀티플렉서를
 포함하는 압축 비디오 데이터스트림을 처리하는 장치.

청구항 9.

제 8 항에 있어서, 상기 중첩기는,
 영상 픽셀 블록의 DCT 계수, 또는
 0 또는 1인 검색된 영상 천이 함수의 DCT 계수를
 중첩시키는 하나의 중첩 방법을 사용하고, 및
 영상 픽셀 블록의 DCT 계수, 또는
 0 또는 1인 검색된 영상 천이 함수의 DCT 계수를
 중첩시키는 또 다른 하나의 중첩 방법을 사용하는,
 압축 비디오 데이터스트림을 처리하는 장치.

청구항 10.

제 8 항에 있어서, 영상 천이 함수에 대한 상기 DCT 계수는, 다수의 프레임에 걸쳐 프레임 단위로 연속해서 선형적으로 또는 비선형 단계적으로 변하는, 압축 비디오 데이터스트림을 처리하는 장치.

청구항 11.

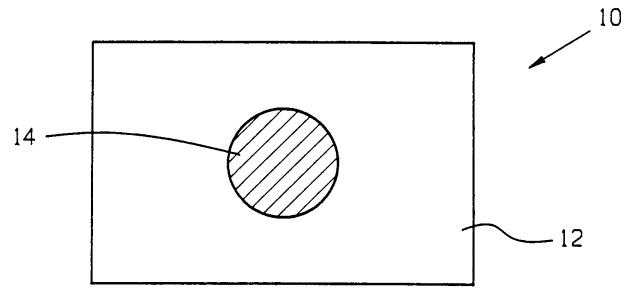
삭제

청구항 12.

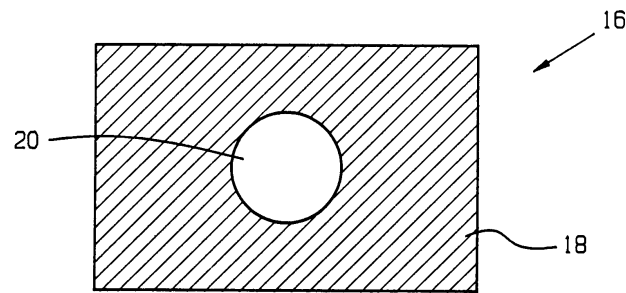
삭제

도면

도면1a



도면1b



도면2

