

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 要約書 オン電流が大きい半導体装置を提供する。第1の酸化物と、第1の酸化物上の第2の酸化物と、第2の酸化物上の第3の酸化物と、第3の酸化物上の第1の絶縁体と、第1の絶縁体上の導電体と、第2の酸化物、および第3の酸化物と接する第2の絶縁体と、第2の絶縁体上の第3の絶縁体と、を有し、第2の酸化物は、第1乃至第5の領域を有し、第1の領域、および第2の領域の抵抗は、第3の領域の抵抗より低く、第4の領域、および第5の領域の抵抗は、第3の領域の抵抗より低く、かつ第1の領域、および第2の領域の抵抗より高く、導電体は、第3の領域、第4の領域、および第5の領域と重畳するように、第3の領域、第4の領域、および第5の領域の上方に設けられる半導体装置。

明細書

発明の名称

半導体装置、および半導体装置の作製方法

技術分野

[0001]

本発明の一態様は、半導体装置、ならびに半導体装置の作製方法に関する。または、本発明の一態様は、半導体ウエハ、モジュール、および電子機器に関する。

[0002]

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能し得る装置全般を指す。トランジスタなどの半導体素子をはじめ、半導体回路、演算装置、記憶装置は、半導体装置の一態様である。表示装置（液晶表示装置、発光表示装置など）、投影装置、照明装置、電気光学装置、蓄電装置、記憶装置、半導体回路、撮像装置、および電子機器などは、半導体装置を有すると言える場合がある。

[0003]

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関するものである。

背景技術

[0004]

トランジスタに適用可能な半導体薄膜として、シリコン系半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている。酸化物半導体としては、例えば、酸化インジウム、酸化亜鉛などの一元系金属の酸化物のみでなく、多元系金属の酸化物も知られている。多元系金属の酸化物の中でも、特に、 In-Ga-Zn 酸化物（以下、 IGZO とも呼ぶ。）に関する研究が盛んに行われている。

[0005]

IGZO に関する研究により、酸化物半導体において、単結晶でも非晶質でもない、 CAAC （ $\text{c-axis aligned crystalline}$ ）構造および nc （ nanocrystalline ）構造が見出された（非特許文献1乃至非特許文献3参照。）。非特許文献1および非特許文献2では、 CAAC 構造を有する酸化物半導体を用いてトランジスタを作製する技術も開示されている。さらに、 CAAC 構造および nc 構造よりも結晶性の低い酸化物半導体でさえも、微小な結晶を有することが、非特許文献4および非特許文献5に示されている。

[0006]

さらに、 IGZO を活性層として用いたトランジスタは極めて低いオフ電流を持ち（非特許文献6参照。）、その特性を利用した LSI およびディスプレイが報告されている（非特許文献7および非特許文献8参照。）。

[先行技術文献]

[非特許文献]

[0007]

[非特許文献1] S. Yamazaki et al., “SID Symposium Digest of Technical Papers”, 2012, volume 43, i

s s u e 1, p p . 1 8 3 - 1 8 6

[非特許文献2] S. Yamazaki et al., "Japanese Journal of Applied Physics", 2014, volume 53, Number 4 S, p. 04ED18-1-04ED18-10

[非特許文献3] S. Ito et al., "The Proceedings of AM-FPD'13 Digest of Technical Papers", 2013, pp. 151-154

[非特許文献4] S. Yamazaki et al., "ECS Journal of Solid State Science and Technology", 2014, volume 3, issue 9, p. Q3012-Q3022

[非特許文献5] S. Yamazaki, "ECS Transactions", 2014, volume 64, issue 10, pp. 155-164

[非特許文献6] K. Kato et al., "Japanese Journal of Applied Physics", 2012, volume 51, p. 021201-1-021201-7

[非特許文献7] S. Matsuda et al., "2015 Symposium on VLSI Technology Digest of Technical Papers", 2015, p. T216-T217

[非特許文献8] S. Amano et al., "SID Symposium Digest of Technical Papers", 2010, volume 41, issue 1, pp. 626-629

発明の概要

発明が解決しようとする課題

[0008]

本発明の一態様は、オン電流が大きい半導体装置を提供することを課題の一つとする。または、本発明の一態様は、高い周波数特性を有する半導体装置を提供することを課題の一つとする。または、本発明の一態様は、信頼性が良好な半導体装置を提供することを課題の一つとする。または、本発明の一態様は、微細化または高集積化が可能な半導体装置を提供することを課題の一つとする。または、本発明の一態様は、良好な電気特性を有する半導体装置を提供することを課題の一つとする。または、本発明の一態様は、生産性の高い半導体装置を提供することを課題の一つとする。

[0009]

本発明の一態様は、長期間においてデータの保持が可能な半導体装置を提供することを課題の一つとする。本発明の一態様は、情報の書き込み速度が速い半導体装置を提供することを課題の一つとする。本発明の一態様は、設計自由度が高い半導体装置を提供することを課題の一つとする。本発明の一態様は、消費電力を抑えることができる半導体装置を提供することを課題の一つとする。本発明の一態様は、新規な半導体装置を提供することを課題の一つとする。

[0010]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、こ

れら以外の課題を抽出することが可能である。

課題を解決するための手段

[0011]

本発明の一態様は、第1の酸化物と、第1の酸化物上の第2の酸化物と、第2の酸化物上の第3の酸化物と、第3の酸化物上の第1の絶縁体と、第1の絶縁体上の導電体と、第2の酸化物の上面の一部、第2の酸化物の側面の一部、および第3の酸化物の側面の一部と接する第2の絶縁体と、第2の絶縁体上の第3の絶縁体と、第3の酸化物の上面、第1の絶縁体の上面、導電体の上面、および第3の絶縁体の上面と接する第4の絶縁体と、を有し、第2の酸化物は、第1の領域、第2の領域、第1の領域と第2の領域間に位置する第3の領域、第1の領域と第3の領域の間に位置する第4の領域、および第2の領域と第3の領域の間に位置する第5の領域を有し、第1の領域、および第2の領域の抵抗は、第3の領域の抵抗より低く、第4の領域、および第5の領域の抵抗は、第3の領域の抵抗より低く、かつ第1の領域、および第2の領域の抵抗より高く、導電体は、第3の領域、第4の領域、および第5の領域と重畳するように、第3の領域、第4の領域、および第5の領域の上方に設けられ、第3の酸化物の一部、および第1の絶縁体の一部は、導電体の側面と、第3の絶縁体の側面の間に設けられ、第2の絶縁体は、第1の領域、および第2の領域と接する、半導体装置である。

[0012]

上記において、導電体は、第1の領域および第2の領域の少なくとも一部と重畳する、ことが好ましい。また、上記において、さらに、第2の絶縁体の上面に接して第5の絶縁体を有し、第5の絶縁体は、第3の絶縁体の下面、および第3の酸化物の側面に接する、ことが好ましい。

[0013]

上記において、第1の領域、第2の領域、第4の領域、および第5の領域は、リン、およびホウ素の一方を含む、ことが好ましい。また、上記において、第1の領域および第2の領域は、第4の領域および第5の領域よりも、リン、またはホウ素を多く含む、ことが好ましい。また、第1の領域、第2の領域、第4の領域、および第5の領域は、第3の領域よりも、酸素欠損を多く有する、ことが好ましい。また、第1の領域、第2の領域、第4の領域、および第5の領域は、第3の領域よりも、水素を多く有する、ことが好ましい。

[0014]

また、本発明の他の一態様は、第1の酸化物、および第1の酸化物上の第2の酸化物を形成し、第1の酸化物、および第2の酸化物を覆って第1の絶縁膜を成膜し、第1の絶縁膜の上に、第2の酸化物を重畳して第1のダミーゲートを形成し、第1のダミーゲートをマスクとして、第2の酸化物に第1のドーパントを添加し、第1のダミーゲートの一部を除去して第2のダミーゲートを形成し、第2の酸化物の一部を、当該第2のダミーゲートから露出させ、第2のダミーゲートをマスクとして、第2の酸化物に第2のドーパントを添加し、第1の絶縁膜、および第2のダミーゲートを覆って、第2の絶縁膜を成膜し、第2の絶縁膜の上に第3の絶縁膜を成膜し、第2の絶縁膜および第3の絶縁膜の一部を、第2のダミーゲートの上部が露出するまで除去し、第2のダミーゲート、第2の絶縁膜の一部、および第1の絶縁膜の一部を除去して、開口を形成し、開口の中に埋め込むように、第3の酸化物、第4の絶縁膜、および導電膜を順に成膜し、第3の酸化物、第4の絶縁膜、および導電膜の一部を、第3の絶縁膜の上部が露出するまで除去する、半導体装置の作製方法である。

[0015]

また、上記において、第1のドーパント、および第2のドーパントとして、リンまたはホウ素を用

いる、ことが好ましい。また、上記において、第1のドーパントの添加量が第2のドーパントの添加量より多い、ことが好ましい。また、上記において、第1のドーパントの添加、および第2のドーパントの添加は、イオン注入法、またはイオンドーピング法が用いられる、ことが好ましい。また、上記において、第1のダミーゲートは、炭素を含むことが好ましい。また、上記において、第2のダミーゲートの形成は、酸素ラジカルを用いたアッシング処理によって行われる、ことが好ましい。

発明の効果

[0016]

本発明の一態様により、オン電流が大きい半導体装置を提供することができる。または、本発明の一態様により、高い周波数特性を有する半導体装置を提供することができる。または、本発明の一態様により、信頼性が良好な半導体装置を提供することができる。または、本発明の一態様により、微細化または高集積化が可能な半導体装置を提供することができる。または、本発明の一態様により、良好な電気特性を有する半導体装置を提供することができる。または、本発明の一態様により、生産性の高い半導体装置を提供することができる。

[0017]

または、長期間においてデータの保持が可能な半導体装置を提供することができる。または、情報の書き込み速度が速い半導体装置を提供することができる。または、設計自由度が高い半導体装置を提供することができる。または、消費電力を抑えることができる半導体装置を提供することができる。または、新規な半導体装置を提供することができる。

[0018]

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

図面の簡単な説明

[0019]

[図1] 本発明の一態様に係る半導体装置の上面図および断面図。

[図2] 本発明の一態様に係る半導体装置の断面図。

[図3] 本発明の一態様に係る半導体装置の断面図。

[図4] 本発明の一態様に係る半導体装置の上面図および断面図。

[図5] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図6] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図7] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図8] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図9] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図10] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図11] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図12] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図13] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図14] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図15] 本発明の一態様に係る半導体装置の上面図および断面図。

[図 1 6] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図 1 7] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図 1 8] 本発明の一態様に係る半導体装置の作製方法を示す上面図および断面図。

[図 1 9] 本発明の一態様に係る半導体装置の上面図および断面図。

[図 2 0] 本発明の一態様に係る記憶装置の構成を示す断面図。

[図 2 1] 本発明の一態様に係る記憶装置の構成を示す断面図。

[図 2 2] 本発明の一態様に係る記憶装置の構成例を示すブロック図および斜視図。

[図 2 3] 本発明の一態様に係る記憶装置の構成例を示す回路図。

[図 2 4] 本発明の一態様に係る半導体装置の模式図。

[図 2 5] 本発明の一態様に係る記憶装置の模式図。

[図 2 6] 本発明の一態様に係る電子機器を示す図。

発明を実施するための形態

[0020]

以下、実施の形態について図面を参照しながら説明する。ただし、実施の形態は多くの異なる態様で実施することが可能であり、趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。したがって、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

[0021]

また、図面において、大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。なお、図面は、理想的な例を模式的に示したものであり、図面に示す形状または値などに限定されない。例えば、実際の製造工程において、エッチングなどの処理により層やレジストマスクなどが意図せずに目減りすることがあるが、理解を容易とするため、図に反映させないことがある。また、図面において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する場合がある。また、同様の機能を指す場合には、ハッチパターンを同じくし、特に符号を付さない場合がある。

[0022]

また、特に上面図（「平面図」ともいう。）や斜視図などにおいて、発明の理解を容易とするため、一部の構成要素の記載を省略する場合がある。また、一部の隠れ線などの記載を省略する場合がある。

[0023]

また、本明細書等において、第1、第2等として付される序数詞は便宜上用いるものであり、工程順または積層順を示すものではない。そのため、例えば、「第1の」を「第2の」または「第3の」などと適宜置き換えて説明することができる。また、本明細書等に記載されている序数詞と、本発明の一態様を特定するために用いられる序数詞は一致しない場合がある。

[0024]

また、本明細書等において、「上に」、「下に」などの配置を示す語句は、構成同士的位置関係を、図面を参照して説明するために、便宜上用いている。また、構成同士的位置関係は、各構成を描写する方向に応じて適宜変化するものである。したがって、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。

[0025]

例えば、本明細書等において、XとYとが接続されている、と明示的に記載されている場合は、X

とYとが電氣的に接続されている場合と、XとYとが機能的に接続されている場合と、XとYとが直接的に接続されている場合とが、本明細書等に開示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも、図または文章に開示されているものとする。

[0026]

ここで、X、Yは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

[0027]

また、ソースやドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書等においては、ソースやドレインの用語は、入れ替えて用いることができる場合がある。

[0028]

なお、本明細書等において、トランジスタの構造によっては、実際にチャネルの形成される領域におけるチャネル幅（以下、「実効的なチャネル幅」ともいう。）と、トランジスタの上面図において示されるチャネル幅（以下、「見かけ上のチャネル幅」ともいう。）と、が異なる場合がある。例えば、ゲート電極が半導体の側面を覆う場合、実効的なチャネル幅が、見かけ上のチャネル幅よりも大きくなり、その影響が無視できなくなる場合がある。例えば、微細かつゲート電極が半導体の側面を覆うトランジスタでは、半導体の側面に形成されるチャネル形成領域の割合が大きくなる場合がある。その場合は、見かけ上のチャネル幅よりも、実効的なチャネル幅の方が大きくなる。

[0029]

このような場合、実効的なチャネル幅の、実測による見積もりが困難となる場合がある。例えば、設計値から実効的なチャネル幅を見積もるためには、半導体の形状が既知という仮定が必要である。したがって、半導体の形状が正確にわからない場合には、実効的なチャネル幅を正確に測定することは困難である。

[0030]

本明細書では、単にチャネル幅と記載した場合には、見かけ上のチャネル幅を指す場合がある。または、本明細書では、単にチャネル幅と記載した場合には、実効的なチャネル幅を指す場合がある。なお、チャネル長、チャネル幅、実効的なチャネル幅、見かけ上のチャネル幅などは、断面TEM像などを解析することなどによって、値を決定することができる。

[0031]

なお、半導体の不純物とは、例えば、半導体を構成する主成分以外をいう。例えば、濃度が0.1原子%未満の元素は不純物と言える。不純物が含まれることにより、例えば、半導体のDOS (Density of States) が高くなることや、結晶性が低下することなどが起こる場合がある。半導体が酸化物半導体である場合、半導体の特性を変化させる不純物としては、例えば、第1族元素、第2族元素、第13族元素、第14族元素、第15族元素、および酸化物半導体の主成分以外の遷移金属などがあり、例えば、水素、リチウム、ナトリウム、シリコン、ホウ素、リン、炭素、窒素などがある。酸化物半導体の場合、水も不純物として機能する場合がある。また、酸化物半導体の場合、例えば不純物の混入によって酸素欠損を形成する場合がある。また、半導体がシリコンである場合、半導体の特性を変化させる不純物としては、例えば、酸素、水素を除く第1族元素、第2族元素、第13族元素、第15族元素などがある。

[0032]

なお、本明細書等において、酸化窒化シリコンとは、その組成として、窒素よりも酸素の含有量が多いものである。また、窒化酸化シリコンとは、その組成として、酸素よりも窒素の含有量が多いものである。

[0033]

また、本明細書等において、「絶縁体」という用語を、絶縁膜または絶縁層と言い換えることができる。また、「導電体」という用語を、導電膜または導電層と言い換えることができる。また、「半導体」という用語を、半導体膜または半導体層と言い換えることができる。

[0034]

また、本明細書等において、「平行」とは、二つの直線が -10 度以上 10 度以下の角度で配置されている状態をいう。したがって、 -5 度以上 5 度以下の場合も含まれる。また、「概略平行」とは、二つの直線が -30 度以上 30 度以下の角度で配置されている状態をいう。また、「垂直」とは、二つの直線が 80 度以上 100 度以下の角度で配置されている状態をいう。したがって、 85 度以上 95 度以下の場合も含まれる。また、「概略垂直」とは、二つの直線が 60 度以上 120 度以下の角度で配置されている状態をいう。

[0035]

なお、本明細書において、バリア膜とは、水、水素などの不純物および酸素の透過を抑制する機能を有する膜のことであり、当該バリア膜に導電性を有する場合は、導電性バリア膜と呼ぶことがある。

[0036]

本明細書等において、金属酸化物 (metal oxide) とは、広い意味での金属の酸化物である。金属酸化物は、酸化物絶縁体、酸化物導電体 (透明酸化物導電体を含む。)、酸化物半導体 (Oxide Semiconductor または単に OS ともいう。) などに分類される。例えば、トランジスタの半導体層に金属酸化物を用いた場合、当該金属酸化物を酸化物半導体と呼称する場合がある。つまり、OS FET あるいは OS トランジスタの記載がある場合においては、該トランジスタは、酸化物または酸化物半導体を有するトランジスタと換言することができる。

[0037]

また、本明細書等において、ノーマリーオフとは、ゲートに電位を印加しない、またはゲートに接地電位を与えたときに、トランジスタに流れるチャネル幅 $1\ \mu\text{m}$ あたりの電流が、室温において $1 \times 10^{-20}\text{A}$ 以下、 85°C において $1 \times 10^{-18}\text{A}$ 以下、または 125°C において $1 \times 10^{-16}\text{A}$ 以下であることをいう。

[0038]

(実施の形態 1)

以下では、本発明の一態様に係るトランジスタ 200 を有する半導体装置の具体的な構成の一例について、図 1 乃至図 19 を用いて説明する。

[0039]

<半導体装置の構成例>

図 1 (A)、図 1 (B)、図 1 (C)、および図 1 (D) は、本発明の一態様に係るトランジスタ 200、およびトランジスタ 200 周辺の上面図および断面図である。

[0040]

図 1 (A) は、トランジスタ 200 を有する半導体装置の上面図である。また、図 1 (B)、およ

び図 1 (C) は、当該半導体装置の断面図である。ここで、図 1 (B) は、図 1 (A) に A 1－A 2 の一点鎖線で示す部位の断面図であり、トランジスタ 2 0 0 のチャネル長方向の断面図でもある。また、図 1 (C) は、図 1 (A) に A 3－A 4 の一点鎖線で示す部位の断面図であり、トランジスタ 2 0 0 のチャネル幅方向の断面図でもある。また、図 1 (D) は、図 1 (A) に A 5－A 6 の一点鎖線で示す部位の断面図である。なお、図 1 (A) の上面図では、図の明瞭化のために一部の要素を省いて図示している。また、図 2 は、図 1 (B) における酸化物 2 3 0 b およびその近傍の拡大図である。

[0041]

[トランジスタ 2 0 0]

図 1 に示すように、トランジスタ 2 0 0 は、基板（図示しない。）の上に配置された酸化物 2 3 0 a と、酸化物 2 3 0 a の上に配置された酸化物 2 3 0 b と、酸化物 2 3 0 b の上面に、互いに離隔して形成された層 2 5 3 a、および層 2 5 3 b と、層 2 5 3 a と層 2 5 3 b の間に、互いに離隔して形成された層 2 5 2 a、および層 2 5 2 b と、酸化物 2 3 0 b 上に配置され、層 2 5 3 a と層 2 5 3 b の間に重畳して開口 2 6 3 の一部が形成された絶縁体 2 8 0 と、開口 2 6 3 の中に配置された導電体 2 6 0 と、酸化物 2 3 0 b、および絶縁体 2 8 0 と、導電体 2 6 0 と、の間に配置された絶縁体 2 5 0 と、酸化物 2 3 0 b、および絶縁体 2 8 0 と、絶縁体 2 5 0 と、の間に配置された酸化物 2 3 0 c と、を有する。ここで、図 1 (B) (C) に示すように、導電体 2 6 0 の上面は、絶縁体 2 5 0、酸化物 2 3 0 c、および絶縁体 2 8 0 の上面と略一致することが好ましい。

[0042]

なお、以下において、酸化物 2 3 0 a、酸化物 2 3 0 b、および酸化物 2 3 0 c をまとめて酸化物 2 3 0 という場合がある。また、層 2 5 2 a および層 2 5 2 b をまとめて層 2 5 2 という場合がある。また、層 2 5 3 a および層 2 5 3 b をまとめて層 2 5 3 という場合がある。

[0043]

また、図 1 に示すように、絶縁体 2 2 4、酸化物 2 3 0 a、および酸化物 2 3 0 b と、絶縁体 2 8 0 と、の間に絶縁体 2 5 6 が配置されることが好ましい。ここで、絶縁体 2 5 6 は、図 1 (B) (C) に示すように、層 2 5 3 a の上面と側面、層 2 5 3 b の上面と側面、酸化物 2 3 0 c の側面、および絶縁体 2 2 4 の上面に接することが好ましい。

[0044]

また、図 1 に示すように、絶縁体 2 5 6 と絶縁体 2 8 0 の間に絶縁体 2 6 6 が配置されることが好ましい。ここで、絶縁体 2 6 6 は、図 1 (B) (C) に示すように、絶縁体 2 5 6 の上面、酸化物 2 3 0 c の側面、および絶縁体 2 8 0 の下面に接することが好ましい。

[0045]

なお、トランジスタ 2 0 0 では、チャネルが形成される領域（以下、チャネル形成領域ともいう。）と、その近傍において、酸化物 2 3 0 a、酸化物 2 3 0 b、および酸化物 2 3 0 c の 3 層を積層する構成について示しているが、本発明はこれに限られるものではない。例えば、酸化物 2 3 0 b と酸化物 2 3 0 c の 2 層構造、または 4 層以上の積層構造を設ける構成にしてもよい。また、酸化物 2 3 0 a、酸化物 2 3 0 b、および酸化物 2 3 0 c のそれぞれが 2 層以上の積層構造を有していてもよい。また、トランジスタ 2 0 0 では、導電体 2 6 0 を 2 層の積層構造として示しているが、本発明はこれに限られるものではない。例えば、導電体 2 6 0 が、単層構造であってもよいし、3 層以上の積層構造であってもよい。

[0046]

例えば、酸化物 230c が第 1 の酸化物と、第 1 の酸化物上の第 2 の酸化物からなる積層構造を有する場合、第 1 の酸化物は、酸化物 230b と同様の組成を有し、第 2 の酸化物は、酸化物 230a と同様の組成を有することが好ましい。

[0047]

ここで、導電体 260 は、トランジスタのゲート電極として機能し、層 252a および層 253a、ならびに層 252b および層 253b は、それぞれソース領域またはドレイン領域として機能する。上記のように、導電体 260 は、絶縁体 280、絶縁体 266 および絶縁体 256 の開口 263 に埋め込まれるように形成される。また、開口 263 は、層 253a と層 253b に挟まれた領域に形成される。ここで、導電体 260、層 252a、層 252b、層 253a および層 253b の配置は、開口 263 に対して、自己整合的に選択される。つまり、トランジスタ 200 において、ゲート電極を、ソース電極とドレイン電極の間に、自己整合的に配置させることができる。よって、導電体 260 を、位置合わせのマージンを設けることなく形成することができるので、トランジスタ 200 の占有面積の縮小を図ることができる。これにより、半導体装置の微細化、高集積化を図ることができる。

[0048]

また、図 1 に示すように、導電体 260 は、絶縁体 250 の内側に設けられた導電体 260a と、導電体 260a の内側に埋め込まれるように設けられた導電体 260b と、を有することが好ましい。

[0049]

また、トランジスタ 200 は、基板（図示しない。）の上に配置された絶縁体 214 と、絶縁体 214 の上に配置された絶縁体 216 と、絶縁体 216 に埋め込まれるように配置された導電体 205 と、絶縁体 216 と導電体 205 の上に配置された絶縁体 222 と、絶縁体 222 の上に配置された絶縁体 224 と、を有することが好ましい。絶縁体 224 の上に酸化物 230a が配置されることが好ましい。

[0050]

また、トランジスタ 200 の上に、層間膜として機能する絶縁体 274、および絶縁体 281 が配置されることが好ましい。ここで、絶縁体 274 は、導電体 260、絶縁体 250、酸化物 230c、および絶縁体 280 の上面に接して配置されることが好ましい。

[0051]

絶縁体 222、絶縁体 256、絶縁体 266、および絶縁体 274 は、水素（例えば、水素原子、水素分子など）の拡散を抑制する機能を有することが好ましい。例えば、絶縁体 222、絶縁体 256、絶縁体 266、および絶縁体 274 は、絶縁体 224、絶縁体 250、および絶縁体 280 より水素透過性が低いことが好ましい。また、絶縁体 222、絶縁体 256、絶縁体 266、および絶縁体 274 は、酸素（例えば、酸素原子、酸素分子など）の拡散を抑制する機能を有することが好ましい。例えば、絶縁体 222、絶縁体 256、絶縁体 266、および絶縁体 274 は、絶縁体 224、絶縁体 250、および絶縁体 280 より酸素透過性が低いことが好ましい。

[0052]

ここで、絶縁体 224、酸化物 230a、酸化物 230b、および絶縁体 250 は、絶縁体 280 および絶縁体 281 から、絶縁体 256、絶縁体 266、酸化物 230c、および絶縁体 274 によって隔離されている。ゆえに、絶縁体 280 および絶縁体 281 に含まれる水素などの不純物や、過剰な酸素が、絶縁体 224、酸化物 230a、酸化物 230b、および絶縁体 250 に、混入するのを抑制することができる。

[0053]

また、図1 (B) (D) に示すように、トランジスタ200と電氣的に接続し、プラグとして機能する導電体240 (導電体240a、および導電体240b) が設けられることが好ましい。なお、プラグとして機能する導電体240の側面に接して絶縁体241 (絶縁体241a、および絶縁体241b) が設けられる。つまり、絶縁体256、絶縁体266、絶縁体280、絶縁体274、および絶縁体281の開口の内壁に接して絶縁体241が設けられる。また、絶縁体241の側面に接して導電体240の第1の導電体が設けられ、さらに内側に導電体240の第2の導電体が設けられる構成にしてもよい。ここで、導電体240の上面の高さと、絶縁体281の上面の高さは同程度にできる。なお、トランジスタ200では、導電体240の第1の導電体および導電体240の第2の導電体を積層する構成について示しているが、本発明はこれに限られるものではない。例えば、導電体240を単層、または3層以上の積層構造として設ける構成にしてもよい。構造体が積層構造を有する場合、形成順に序数を付与し、区別する場合がある。

[0054]

また、トランジスタ200は、チャネル形成領域を含む酸化物230 (酸化物230a、酸化物230b、および酸化物230c) に、酸化物半導体として機能する金属酸化物 (以下、酸化物半導体ともいう。) を用いることが好ましい。例えば、酸化物230のチャネル形成領域となる金属酸化物としては、バンドギャップが2 eV以上、好ましくは2.5 eV以上のものを用いることが好ましい。このように、バンドギャップの大きい金属酸化物を用いることで、トランジスタの非導通状態におけるリーク電流 (オフ電流) を極めて小さくすることができる。このようなトランジスタを用いることで、低消費電力の半導体装置を提供できる。

[0055]

例えば、酸化物230として、In-M-Zn酸化物 (元素Mは、アルミニウム、ガリウム、イットリウム、錫、銅、バナジウム、ベリリウム、ホウ素、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種) 等の金属酸化物を用いるとよい。特に、元素Mは、アルミニウム、ガリウム、イットリウム、または錫を用いるとよい。また、酸化物230として、酸化インジウム、酸化亜鉛、In-Ga酸化物、In-Zn酸化物、Ga-Zn酸化物、または酸化ガリウムを用いてもよい。

[0056]

ここで、酸化物230は、酸素欠損を形成する元素、または酸素欠損と結合する元素を添加されることで、キャリア密度が増大し、低抵抗化する場合がある。このような元素としては、代表的にはホウ素やリンが挙げられる。また、ホウ素やリン以外にも、水素、炭素、窒素、フッ素、硫黄、塩素、チタン、希ガス等を用いることができる。また、希ガスの代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、及びキセノン等がある。また、酸化物230は、アルミニウム、クロム、銅、銀、金、白金、タンタル、ニッケル、チタン、モリブデン、タングステン、ハフニウム、バナジウム、ニオブ、マンガン、マグネシウム、ジルコニウム、ベリリウム、インジウム、ルテニウム、イリジウム、ストロンチウム、ランタンなどの金属元素の中から選ばれるいずれか一つまたは複数の金属元素を添加してもよい。上述した中でも、添加される元素は、ホウ素、及びリンが好ましい。ホウ素およびリンの添加には、アモルファスシリコン、または低温ポリシリコンの製造ラインの装置を使用することができるため、設備投資を抑制することができる。上記元素の濃度は、二次イオン質量分析法 (SI

MS: Secondary Ion Mass Spectrometry) などを用いて測定すればよい。

[0057]

特に、酸化物230中に添加する元素として、酸化物を形成しやすい元素を用いることが好ましい。このような元素としては、代表的にはホウ素、リン、アルミニウム、マグネシウム等がある。酸化物230中に添加された当該元素は、酸化物230中の酸素を奪って酸化物を形成しうる。その結果、酸化物230中には多くの酸素欠損が生じる。当該酸素欠損と、酸化物230中の水素とが結合することでキャリアが生じ、極めて低抵抗な領域となる。さらに、酸化物230中に添加された元素は安定な酸化物の状態で酸化物230中に存在するため、その後の工程で高い温度を要する処理が行われたとしても、酸化物230から脱離しにくい。すなわち、酸化物230に添加する元素として、酸化物を形成しやすい元素を用いることで、酸化物230中に高温のプロセスを経ても高抵抗化しにくい領域を形成できる。

[0058]

層252は、酸化物230に上記の元素が添加されて形成された層である。図1(B)および図2に示すように、層252aおよび層252bは、導電体260を挟んで対向して形成されており、上面が酸化物230cと接することが好ましい。上面視において、層252aおよび層252bの少なくとも一部が導電体260と重畳することが好ましい。ここで、層252の上記元素の濃度は、酸化物230の層252および層253が形成されていない部分よりも高いことが好ましい。また、層252に含まれる酸素欠損の量は、酸化物230の層252および層253が形成されていない部分の酸素欠損の量よりも高いことが好ましい。これにより、層252は、酸化物230の層252および層253が形成されていない部分と比較して、キャリア密度が大きく、抵抗が低くなる。

[0059]

層253は、酸化物230に上記の元素が添加されて形成された層であり、層252より多くの上記の元素が添加されて形成されている。図1(B)および図2に示すように、層253aおよび層253bは、導電体260および層252を挟んで対向して形成されており、上面が絶縁体256および酸化物230cと接することが好ましい。上面視において、層253aおよび層253bの導電体260側の側面は、導電体260の側面と一致する、または、層253aおよび層253bの一部が導電体260と重畳する、ことが好ましい。ここで、層253の上記元素の濃度は、層252の上記元素の濃度と、同等、またはそれよりも高いことが好ましい。また、層253に含まれる酸素欠損の量は、酸化物230の層252および層253が形成されていない部分の酸素欠損の量よりも高いことが好ましい。これにより、層253は、酸化物230の層252および層253が形成されていない部分と比較して、キャリア密度が大きく、抵抗が低くなる。

[0060]

図2に示すように、酸化物230において、導電体260と重畳し、層252aおよび層252bに挟まれる領域を領域234とし、層253と重畳する領域を領域231（領域231a、および領域231b）とし、層252と重畳する領域を領域232（領域232a、および領域232b）とする。図2に示すように、領域234は、領域231aと領域231bの間に位置し、領域232aは領域231aと領域234の間に位置し、領域232bは領域231bと領域234の間に位置する。ここで、領域231は、領域234と比較して、キャリア密度が高く、低抵抗な領域である。また、領域232は、領域234と比較して、キャリア密度が高く、低抵抗な領域であり、領域231

と比較して、キャリア密度が低く、高抵抗な領域である。または、領域 2 3 2 は、領域 2 3 1 と同等なキャリア密度を有し、同等な抵抗を有していてもよい。よって、領域 2 3 4 はトランジスタ 2 0 0 のチャネル形成領域として機能し、領域 2 3 1 はソース領域またはドレイン領域として機能し、領域 2 3 2 は接合領域として機能する。

[0061]

以上のような構成にすることで、導電体 2 6 0 と重畳する層 2 5 2 が所謂オーバーラップ領域 (L o v 領域ともいう) として機能する。よって、酸化物 2 3 0 のチャネル形成領域とソース領域またはドレイン領域との間に、オフセット領域が形成されるのを防ぎ、実効的なチャネル長が導電体 2 6 0 の幅より大きくなるのを抑制することができる。これにより、トランジスタ 2 0 0 のオン電流を大きくし、S 値を良好にし、周波数特性の向上を図ることができる。

[0062]

酸化物 2 3 0 にソース領域またはドレイン領域として機能する領域 2 3 1 を形成することで、金属で形成されたソース電極およびドレイン電極を設けることなく、領域 2 3 1 にプラグとして機能する導電体 2 4 0 を接続することができる。酸化物 2 3 0 に接して金属で形成されたソース電極およびドレイン電極を設けると、トランジスタ 2 0 0 の作製工程または後工程において、高温の熱処理を行った場合、金属で形成されたソース電極およびドレイン電極が酸化し、トランジスタ 2 0 0 のオン電流、S 値、および周波数特性が劣化する場合がある。しかしながら、本実施の形態に示す半導体装置では、金属で形成されたソース電極およびドレイン電極を設ける必要がない。よって、トランジスタ 2 0 0 の作製工程または後工程において、高温の熱処理を行っても、良好なオン電流、S 値、および周波数特性を示す半導体装置を提供することができる。例えば、本実施の形態に示す半導体装置では、トランジスタ 2 0 0 の作製後に、4 5 0 °C 以上 8 0 0 °C 以下、代表的には 6 0 0 °C 以上 7 5 0 °C 以下の高温がかかるプロセスを行うことができる。

[0063]

また、上記のように、酸素欠損を形成する元素を層 2 5 2 および層 2 5 3 に添加して、熱処理を行うことで、チャネル形成領域として機能する領域 2 3 4 に含まれる水素を、層 2 5 3 に含まれる酸素欠損で捕獲できる場合がある。ここで、層 2 5 3 または層 2 5 2 に含まれる水素の濃度は、酸化物 2 3 0 の層 2 5 2 および層 2 5 3 が形成されていない部分の水素の濃度よりも高いことが好ましい。これにより、トランジスタ 2 0 0 に安定な電気特性を与え、信頼性の向上を図ることができる。

[0064]

さらに、詳細は後述するが、本実施の形態に示す作製方法を用いてトランジスタ 2 0 0 を形成することで、導電体 2 6 0 を自己整合的に、層 2 5 3 a と層 2 5 3 b の間に配置させ、且つ層 2 5 2 a および層 2 5 2 b と重畳させることができる。よって、良好な電気特性を有する半導体装置を歩留まり良く製造することができる。また、チャネル長 (領域 2 3 4 の A 1 - A 2 方向の長さ、または層 2 5 2 a と層 2 5 2 b の距離ということもできる。) を露光装置の解像限界以下にすることもできる。例えば、チャネル長を 1 nm 以上 6 0 nm 以下、より好ましくは 1 5 nm 以上 4 0 nm 以下にすることもできる。このように、チャネル長を短くすることにより、トランジスタ 2 0 0 のオン電流を大きくし、S 値を良好にし、周波数特性の向上を図ることができる。

[0065]

また、半導体装置の作製方法について、詳細は後述するが、層 2 5 2 および層 2 5 3 は、上記元素をドーパントとして、絶縁体 2 5 6 を介して酸化物 2 3 0 に添加することで形成されることが好まし

い。このとき、ドーパントは酸化物 2 3 0 だけでなく、絶縁体 2 5 6 にも添加される場合がある。

[0066]

酸化物 2 3 0 の領域 2 3 1 および領域 2 3 2 に添加されたドーパントは、酸化物 2 3 0 中の酸素と結合するため、領域 2 3 1 および領域 2 3 2 において、酸化物 2 3 0 には酸素欠損が生成される。ここで、酸化物 2 3 0 の領域 2 3 4 に含まれる水素は、領域 2 3 1 および領域 2 3 2 に拡散し、該酸素欠損に捕獲されるため、領域 2 3 4 の酸化物 2 3 0 の抵抗値は、成膜後の抵抗値と比較して高くなると考えられる。一方、領域 2 3 1 の酸化物 2 3 0 の抵抗値は、該酸素欠損が該水素を捕獲することで、成膜後の抵抗値と比較して低くなると考えられる。

[0067]

また、領域 2 3 1 と重畳する絶縁体 2 5 6 が酸素（あるいは後述する過剰酸素）を含む場合、該酸素が酸化物 2 3 0 に拡散すると、領域 2 3 1 において酸化物 2 3 0 が高抵抗化し、ソース領域、およびドレイン領域として十分機能しないことが懸念される。しかし、絶縁体 2 5 6 に該ドーパントが添加されることで、絶縁体 2 5 6 に含まれる酸素は該ドーパントに捕獲され、固定化される。よって、絶縁体 2 5 6 からの酸素の放出が抑制され、領域 2 3 1 において酸化物 2 3 0 の抵抗値は、成膜後の抵抗値より低い状態を維持することができる。

[0068]

以上のメカニズムにより、酸化物 2 3 0 において、領域 2 3 4 は、高い抵抗値を維持し、チャネル形成領域として機能し、領域 2 3 1 は、低い抵抗値を維持し、ソース領域、あるいはドレイン領域として機能することができると考えられる。また、酸化物 2 3 0 に添加されたドーパントは、後工程における加熱処理に対しても拡散などを起こさず、安定であるため、領域 2 3 4、領域 2 3 2 および領域 2 3 1 は、該加熱処理が行われても、拡大や縮小を起こさず、安定である。すなわち、本発明によるトランジスタは、加熱処理によりチャネル長の増加や減少、ソース領域とドレイン領域の接続といった電気特性上、および信頼性上の不良を引き起こす恐れが低減される。

[0069]

なお、図 2 では、層 2 5 2 および層 2 5 3 が、酸化物 2 3 0 b の膜厚方向において、酸化物 2 3 0 b と、絶縁体 2 5 6 および酸化物 2 3 0 c の界面近傍に形成されているが、これに限られない。例えば、層 2 5 2 および層 2 5 3 は、酸化物 2 3 0 b の膜厚と概略同じ厚さを有していてもよいし、酸化物 2 3 0 a にも、形成されていてもよい。

[0070]

また、酸化物 2 3 0 において、各領域の境界を明確に検出することが困難な場合がある。各領域内で検出される金属元素、ならびに水素、および窒素などの不純物元素の濃度は、領域ごとの段階的な変化に限らず、各領域内でも連続的に変化（グラデーションともいう。）していてもよい。つまり、チャネル形成領域に近い領域であるほど、金属元素、ならびに水素、および窒素などの不純物元素の濃度が減少していればよい。

[0071]

なお、図 2 においては、導電体 2 6 0 が領域 2 3 4 および領域 2 3 2（層 2 5 2）と重畳する構成について示したが、本実施の形態はこれに限られるものではない。例えば、図 3 に示すように、導電体 2 6 0 が領域 2 3 4、領域 2 3 2（層 2 5 2）、および領域 2 3 1（層 2 5 3）の一部と重畳する構成にしてもよい。このような構成にすることで導電体 2 6 0 と重畳する層 2 5 2 に加えて、層 2 5 3 の一部もオーバーラップ領域として機能する。よって、酸化物 2 3 0 のチャネル形成領域とソース

領域またはドレイン領域との間に、オフセット領域が形成されるのをより確実に防ぎ、実効的なチャネル長が導電体 260 の幅より大きくなるのを抑制することができる。これにより、トランジスタ 200 のオン電流を大きくし、S 値を良好にし、周波数特性の向上を図ることができる。

[0072]

以上より、オン電流が大きいトランジスタを有する半導体装置を提供することができる。または、高い周波数特性を有するトランジスタを有する半導体装置を提供することができる。または、電気特性の変動を抑制し、安定した電気特性を有するとともに、信頼性を向上させた半導体装置を提供することができる。または、オフ電流が小さいトランジスタを有する半導体装置を提供することができる。

[0073]

以下では、本発明の一態様に係るトランジスタ 200 を有する半導体装置の詳細な構成について説明する。

[0074]

導電体 205 は、酸化物 230、および導電体 260 と、重なるように配置する。また、導電体 205 は、絶縁体 216 に埋め込まれて設けることが好ましい。ここで、導電体 205 の上面の平坦性を良好にすることが好ましい。例えば、導電体 205 上面の平均面粗さ (Ra) を 1 nm 以下、好ましくは 0.5 nm 以下、より好ましくは 0.3 nm 以下にすればよい。これにより、導電体 205 の上に形成される、絶縁体 224 の平坦性を良好にし、酸化物 230a、酸化物 230b および酸化物 230c の結晶性の向上を図ることができる。

[0075]

ここで、導電体 260 は、第 1 のゲート (トップゲートともいう。) 電極として機能する場合がある。また、導電体 205 は、第 2 のゲート (ボトムゲートともいう。) 電極として機能する場合がある。その場合、導電体 205 に印加する電位を、導電体 260 に印加する電位と、連動させず、独立して変化させることで、トランジスタ 200 の V_{th} を制御することができる。特に、導電体 205 に負の電位を印加することにより、トランジスタ 200 の V_{th} を 0 V より大きくし、オフ電流を低減することが可能となる。したがって、導電体 205 に負の電位を印加したほうが、印加しない場合よりも、導電体 260 に印加する電位が 0 V のときのドレイン電流を小さくすることができる。

[0076]

また、導電体 205 は、酸化物 230 におけるチャネル形成領域よりも、大きく設けるとよい。特に、図 1 (C) に示すように、導電体 205 は、酸化物 230 のチャネル幅方向と交わる端部よりも外側の領域においても、延伸していることが好ましい。つまり、酸化物 230 のチャネル幅方向における側面の外側において、導電体 205 と、導電体 260 とは、絶縁体を介して重畳していることが好ましい。

[0077]

上記構成を有することで、第 1 のゲート電極としての機能を有する導電体 260 の電界と、第 2 のゲート電極としての機能を有する導電体 205 の電界によって、酸化物 230 のチャネル形成領域を電氣的に取り囲むことができる。

[0078]

また、図 1 (C) に示すように、導電体 205 は延伸させて、配線としても機能させている。ただし、これに限られることなく、導電体 205 の下に、配線として機能する導電体を設ける構成にしてもよい。また、導電体 205 は、各トランジスタに一個ずつ設ける必要は必ずしもない。例えば、導

電体 205 を複数のトランジスタで共有する構成にしてもよい。

[0079]

また、導電体 205 は、絶縁体 216 の開口の内壁に接して第 1 の導電体が形成され、さらに内側に第 2 の導電体が形成されている。ここで、導電体 205 の第 1 の導電体および第 2 の導電体の高さ、絶縁体 216 の上面の高さは同程度にできる。なお、トランジスタ 200 では、導電体 205 の第 1 の導電体と第 2 の導電体を積層する構成について示しているが、本発明はこれに限られるものではない。例えば、導電体 205 は、単層、または 3 層以上の積層構造として設ける構成にしてもよい。構造体が積層構造を有する場合、形成順に序数を付与し、区別する場合がある。

[0080]

また、導電体 205 の第 1 の導電体として、水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子 (N_2O 、 NO 、 NO_2 など)、銅原子などの不純物の拡散を抑制する機能を有する（上記不純物が透過しにくい。）導電体を用いてもよい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する（上記酸素が透過しにくい。）導電体を用いることが好ましい。なお、本明細書において、不純物、または酸素の拡散を抑制する機能とは、上記不純物、または上記酸素のいずれか一またはすべての拡散を抑制する機能とする。

[0081]

導電体 205 の第 1 の導電体として、酸素の拡散を抑制する機能を有する導電体を用いることにより、導電体 205 が酸化して導電率が低下することを抑制することができる。酸素の拡散を抑制する機能を有する導電体としては、例えば、タンタル、窒化タンタル、ルテニウムまたは酸化ルテニウムなどを用いることが好ましい。したがって、導電体 205 の第 1 の導電体としては、上記導電性材料を単層または積層で用いれば良い。

[0082]

また、導電体 205 の第 2 の導電体として、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることが好ましい。

[0083]

絶縁体 214 は、水または水素などの不純物が、基板側からトランジスタ 200 に混入するのを抑制するバリア絶縁膜として機能することが好ましい。したがって、絶縁体 214 は、水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子 (N_2O 、 NO 、 NO_2 など)、銅原子などの不純物の拡散を抑制する機能を有する（上記不純物が透過しにくい。）絶縁性材料を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する（上記酸素が透過しにくい。）絶縁性材料を用いることが好ましい。

[0084]

例えば、絶縁体 214 として、酸化アルミニウムまたは窒化シリコンなどを用いることが好ましい。これにより、水または水素などの不純物が絶縁体 214 よりも基板側からトランジスタ 200 側に拡散するのを抑制することができる。または、絶縁体 224 などに含まれる酸素が、絶縁体 214 よりも基板側に、拡散するのを抑制することができる。

[0085]

また、層間膜として機能する絶縁体 216、絶縁体 280、および絶縁体 281 は、絶縁体 214 よりも誘電率が低いことが好ましい。誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。例えば、絶縁体 216、絶縁体 280、および絶縁体 281 として、

酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、または空孔を有する酸化シリコンなどを適宜用いればよい。

[0086]

また、絶縁体216を積層構造にしてもよい。例えば、絶縁体216において、少なくとも導電体205の側面と接する部分に、絶縁体214と同様の絶縁体を設ける構成にしてもよい。このような構成にすることで、絶縁体216に含まれる酸素によって、導電体205が酸化するのを抑制することができる。あるいは、導電体205により、絶縁体216に含まれる酸素が吸収されるのを抑制することができる。

[0087]

絶縁体222および絶縁体224は、ゲート絶縁体としての機能を有する。

[0088]

ここで、酸化物230と接する絶縁体224は、加熱により酸素を脱離することが好ましい。本明細書では、加熱により脱離する酸素を過剰酸素と呼ぶことがある。例えば、絶縁体224は、酸化シリコンまたは酸化窒化シリコンなどを適宜用いればよい。酸素を含む絶縁体を酸化物230に接して設けることにより、酸化物230中の酸素欠損を低減し、トランジスタ200の信頼性を向上させることができる。

[0089]

絶縁体224として、具体的には、加熱により一部の酸素が脱離する酸化物材料を用いることが好ましい。加熱により酸素を脱離する酸化物とは、TDS (Thermal Desorption Spectroscopy) 分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18} \text{ atoms/cm}^3$ 以上、好ましくは $1.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、さらに好ましくは $2.0 \times 10^{19} \text{ atoms/cm}^3$ 以上、または $3.0 \times 10^{20} \text{ atoms/cm}^3$ 以上である酸化物膜である。なお、上記TDS分析時における膜の表面温度としては 100°C 以上 700°C 以下、または 100°C 以上 400°C 以下の範囲が好ましい。

[0090]

また、図1(C)に示すように、絶縁体224は、酸化物230bと重ならない領域の膜厚が、それ以外の領域の膜厚より薄くなることが好ましい。このような構成にすることで、導電体260の下端部をより下側に位置させることができるので、第1のゲート電極として機能する導電体260の電界を、酸化物230の側面に作用させやすくなる。よって、トランジスタ200のオン電流を増大させ、周波数特性を向上させることができる。また、絶縁体224を、酸化物230bおよび酸化物230aと重畳させて、島状に設ける構成にしてもよい。

[0091]

絶縁体222は、絶縁体214などと同様に、水または水素などの不純物が、基板側からトランジスタ200に混入するのを抑制するバリア絶縁膜として機能することが好ましい。例えば、絶縁体222は、絶縁体224より水素透過性が低いことが好ましい。絶縁体222、絶縁体256、絶縁体266、および絶縁体274によって、絶縁体224、酸化物230、および絶縁体250などを囲むことにより、外方から水または水素などの不純物がトランジスタ200に侵入することを抑制することができる。

[0092]

さらに、絶縁体 2 2 2 は、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する（上記酸素が透過しにくい。）ことが好ましい。例えば、絶縁体 2 2 2 は、絶縁体 2 2 4 より酸素透過性が低いことが好ましい。絶縁体 2 2 2 が、酸素や不純物の拡散を抑制する機能を有することで、酸化物 2 3 0 が有する酸素が、基板側へ拡散することを低減できるので、好ましい。また、導電体 2 0 5 が、絶縁体 2 2 4 や、酸化物 2 3 0 が有する酸素と反応することを抑制することができる。

[0093]

絶縁体 2 2 2 は、絶縁性材料であるアルミニウムおよびハフニウム的一方または双方の酸化物を含む絶縁体を用いるとよい。アルミニウムおよびハフニウム的一方または双方の酸化物を含む絶縁体として、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。このような材料を用いて絶縁体 2 2 2 を形成した場合、絶縁体 2 2 2 は、酸化物 2 3 0 からの酸素の放出や、トランジスタ 2 0 0 の周辺部から酸化物 2 3 0 への水素等の不純物の混入を抑制する層として機能する。

[0094]

または、これらの絶縁体に、例えば、酸化アルミニウム、酸化ビスマス、酸化ゲルマニウム、酸化ニオブ、酸化シリコン、酸化チタン、酸化タングステン、酸化イットリウム、および酸化ジルコニウムから選ばれた一を添加してもよい。またはこれらの絶縁体を窒化処理してもよい。上記の絶縁体に酸化シリコン、酸化窒化シリコンまたは窒化シリコンを積層して用いてもよい。

[0095]

また、絶縁体 2 2 2 は、例えば、酸化アルミニウム、酸化ハフニウム、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛（P Z T）、チタン酸ストロンチウム（S r T i O₃）または（B a, S r）T i O₃（B S T）などのいわゆる h i g h - k 材料を含む絶縁体を単層または積層で用いてもよい。トランジスタの微細化、および高集積化が進むと、ゲート絶縁体の薄膜化により、リーク電流などの問題が生じる場合がある。ゲート絶縁体として機能する絶縁体に h i g h - k 材料を用いることで、物理膜厚を保ちながら、トランジスタ動作時のゲート電位の低減が可能となる。

[0096]

なお、絶縁体 2 2 2、および絶縁体 2 2 4 が、2 層以上の積層構造を有していてもよい。その場合、同じ材料からなる積層構造に限定されず、異なる材料からなる積層構造でもよい。例えば、絶縁体 2 2 2 の下に絶縁体 2 2 4 と同様の絶縁体を設ける構成にしてもよい。

[0097]

酸化物 2 3 0 は、酸化物 2 3 0 a と、酸化物 2 3 0 a 上の酸化物 2 3 0 b と、酸化物 2 3 0 b 上の酸化物 2 3 0 c と、を有する。酸化物 2 3 0 b 下に酸化物 2 3 0 a を有することで、酸化物 2 3 0 a よりも下方に形成された構造物から、酸化物 2 3 0 b への不純物の拡散を抑制することができる。また、酸化物 2 3 0 b 上に酸化物 2 3 0 c を有することで、酸化物 2 3 0 c よりも上方に形成された構造物から、酸化物 2 3 0 b への不純物の拡散を抑制することができる。

[0098]

なお、酸化物 2 3 0 は、各金属原子の原子数比が異なる酸化物により、積層構造を有することが好ましい。具体的には、酸化物 2 3 0 a に用いる金属酸化物において、構成元素中の元素 M の原子数比が、酸化物 2 3 0 b に用いる金属酸化物における、構成元素中の元素 M の原子数比より、大きいことが好ましい。また、酸化物 2 3 0 a に用いる金属酸化物において、I n に対する元素 M の原子数比が、

酸化物 230b に用いる金属酸化物における、In に対する元素 M の原子数比より大きいことが好ましい。また、酸化物 230b に用いる金属酸化物において、元素 M に対する In の原子数比が、酸化物 230a に用いる金属酸化物における、元素 M に対する In の原子数比より大きいことが好ましい。また、酸化物 230c は、酸化物 230a または酸化物 230b に用いることができる金属酸化物を、用いることができる。

[0099]

酸化物 230a、酸化物 230b および酸化物 230c は、結晶性を有することが好ましく、特に、CAAC-OS を用いることが好ましい。CAAC-OS などの結晶性を有する酸化物は、不純物や欠陥（酸素欠損など）が少なく、結晶性の高い、緻密な構造を有している。このような酸化物 230 を有することで、トランジスタ 200 は、製造工程における高い温度（所謂サーマルバジェット）に対して安定になる。

[0100]

また、酸化物 230a および酸化物 230c の伝導帯下端のエネルギーが、酸化物 230b の伝導帯下端のエネルギーより高くなることが好ましい。また、言い換えると、酸化物 230a および酸化物 230c の電子親和力が、酸化物 230b の電子親和力より小さいことが好ましい。この場合、酸化物 230c は、酸化物 230a に用いることができる金属酸化物を用いることが好ましい。具体的には、酸化物 230c に用いる金属酸化物において、構成元素中の元素 M の原子数比が、酸化物 230b に用いる金属酸化物における、構成元素中の元素 M の原子数比より、大きいことが好ましい。また、酸化物 230c に用いる金属酸化物において、In に対する元素 M の原子数比が、酸化物 230b に用いる金属酸化物における、In に対する元素 M の原子数比より大きいことが好ましい。また、酸化物 230b に用いる金属酸化物において、元素 M に対する In の原子数比が、酸化物 230c に用いる金属酸化物における、元素 M に対する In の原子数比より大きいことが好ましい。

[0101]

ここで、酸化物 230a、酸化物 230b、および酸化物 230c の接合部において、伝導帯下端のエネルギー準位はなだらかに変化する。換言すると、酸化物 230a、酸化物 230b、および酸化物 230c の接合部における伝導帯下端のエネルギー準位は、連続的に変化または連続接合するともいうことができる。このようにするためには、酸化物 230a と酸化物 230b との界面、および酸化物 230b と酸化物 230c との界面において形成される混合層の欠陥準位密度を低くするとよい。

[0102]

具体的には、酸化物 230a と酸化物 230b、酸化物 230b と酸化物 230c が、酸素以外に共通の元素を有する（主成分とする。）ことで、欠陥準位密度が低い混合層を形成することができる。例えば、酸化物 230b が In-Ga-Zn 酸化物の場合、酸化物 230a および酸化物 230c として、In-Ga-Zn 酸化物、Ga-Zn 酸化物、酸化ガリウムなどを用いてもよい。また、酸化物 230c を積層構造としてもよい。例えば、In-Ga-Zn 酸化物と、当該 In-Ga-Zn 酸化物上の Ga-Zn 酸化物との積層構造、または In-Ga-Zn 酸化物と、当該 In-Ga-Zn 酸化物上の酸化ガリウムとの積層構造を用いることができる。別言すると、In-Ga-Zn 酸化物と、In を含まない酸化物との積層構造を、酸化物 230c として用いても良い。

[0103]

具体的には、酸化物 230a として、In:Ga:Zn=1:3:4 [原子数比]、または 1:1:

0. 5 [原子数比] の金属酸化物を用いればよい。また、酸化物 230b として、 $I n : G a : Z n = 4 : 2 : 3$ [原子数比]、または $3 : 1 : 2$ [原子数比] の金属酸化物を用いればよい。また、酸化物 230c として、 $I n : G a : Z n = 1 : 3 : 4$ [原子数比]、 $I n : G a : Z n = 4 : 2 : 3$ [原子数比]、 $G a : Z n = 2 : 1$ [原子数比]、または $G a : Z n = 2 : 5$ [原子数比] の金属酸化物を用いればよい。また、酸化物 230c を積層構造とする場合の具体例としては、 $I n : G a : Z n = 4 : 2 : 3$ [原子数比] と $I n : G a : Z n = 1 : 3 : 4$ [原子数比] との積層構造、 $I n : G a : Z n = 4 : 2 : 3$ [原子数比] と、 $G a : Z n = 2 : 1$ [原子数比] との積層構造、 $I n : G a : Z n = 4 : 2 : 3$ [原子数比] と、 $G a : Z n = 2 : 5$ [原子数比] との積層構造、 $I n : G a : Z n = 4 : 2 : 3$ [原子数比] と、酸化ガリウムとの積層構造などが挙げられる。

[0104]

このとき、キャリアの主たる経路は酸化物 230b、およびその界面近傍となる。酸化物 230a、酸化物 230c を上述の構成とすることで、酸化物 230a と酸化物 230b との界面、および酸化物 230b と酸化物 230c との界面における欠陥準位密度を低くすることができる。そのため、界面散乱によるキャリア伝導への影響が小さくなり、トランジスタ 200 は高いオン電流、および高い周波数特性を得ることができる。なお、酸化物 230c を積層構造とした場合、上述の酸化物 230b と、酸化物 230c との界面における欠陥準位密度を低くする効果に加え、酸化物 230c が有する構成元素が、絶縁体 250 側に拡散するのを抑制することが期待される。より具体的には、酸化物 230c を積層構造とし、積層構造の上方に $I n$ を含まない酸化物を位置させるため、絶縁体 250 側に拡散する $I n$ を抑制することができる。絶縁体 250 は、ゲート絶縁体として機能するため、 $I n$ が拡散した場合、トランジスタの特性不良となる。したがって、酸化物 230c を積層構造とすることで、信頼性の高い半導体装置を提供することが可能となる。

[0105]

絶縁体 250 は、ゲート絶縁体として機能する。絶縁体 250 は、酸化物 230c の上面に接して配置することが好ましい。絶縁体 250 は、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、空孔を有する酸化シリコンを用いることができる。特に、酸化シリコン、および酸化窒化シリコンは熱に対し安定であるため好ましい。

[0106]

絶縁体 250 は、絶縁体 224 と同様に、絶縁体 250 中の水または水素などの不純物濃度が低減されていることが好ましい。絶縁体 250 の膜厚は、1 nm 以上 20 nm 以下とするのが好ましい。

[0107]

また、絶縁体 250 と導電体 260 との間に金属酸化物を設けてもよい。当該金属酸化物は、絶縁体 250 から導電体 260 への酸素拡散を抑制することが好ましい。これにより、絶縁体 250 の酸素による導電体 260 の酸化を抑制することができる。例えば、上記の酸化物 230c として用いることができる金属酸化物を用いればよい。

[0108]

また、当該金属酸化物は、ゲート絶縁体の一部としての機能を有する場合がある。したがって、絶縁体 250 に酸化シリコンや酸化窒化シリコンなどを用いる場合、当該金属酸化物は、比誘電率が高い $h i g h - k$ 材料である金属酸化物を用いることが好ましい。ゲート絶縁体を、絶縁体 250 と当該金属酸化物との積層構造とすることで、熱に対して安定、かつ比誘電率の高い積層構造とすること

ができる。したがって、ゲート絶縁体の物理膜厚を保持したまま、トランジスタ動作時に印加するゲート電位の低減化が可能となる。また、ゲート絶縁体として機能する絶縁体の等価酸化膜厚(EOT)の薄膜化が可能となる。

[0109]

具体的には、ハフニウム、アルミニウム、ガリウム、イットリウム、ジルコニウム、タングステン、チタン、タンタル、ニッケル、ゲルマニウム、または、マグネシウムなどから選ばれた一種、または二種以上が含まれた金属酸化物を用いることができる。特に、アルミニウム、またはハフニウムの一方または双方の酸化物を含む絶縁体である、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。

[0110]

導電体260は、図1では2層構造として示しているが、単層構造でもよいし、3層以上の積層構造であってもよい。

[0111]

導電体260aは、上述の、水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子(N_2O 、 NO 、 NO_2 など)、銅原子などの不純物の拡散を抑制する機能を有する導電体を用いることが好ましい。または、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する導電性材料を用いることが好ましい。

[0112]

また、導電体260aが酸素の拡散を抑制する機能を持つことにより、絶縁体250に含まれる酸素により、導電体260bが酸化して導電率が低下することを抑制することができる。酸素の拡散を抑制する機能を有する導電性材料としては、例えば、タンタル、窒化タンタル、ルテニウム、または酸化ルテニウムなどを用いることが好ましい。

[0113]

また、導電体260bは、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることが好ましい。また、導電体260は、配線としても機能するため、導電性が高い導電体を用いることが好ましい。例えば、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることができる。また、導電体260bは積層構造としてもよく、例えば、チタン、窒化チタンと上記導電性材料との積層構造としてもよい。

[0114]

また、絶縁体250と導電体260aの間に、酸化物230として用いることができる金属酸化物を設けてもよい。このとき、該金属酸化物は、導電体260と同様にゲート電極として機能する。金属酸化物を設けることにより、絶縁体250、および酸化物230の少なくとも一方に酸素を供給することができ、好ましい。また、該金属酸化物として、酸素の透過を抑制する機能を有する金属酸化物を用いることにより、絶縁体250、または絶縁体280に含まれる酸素によって、導電体260が酸化するのを抑制することができる。あるいは、絶縁体250に含まれる酸素が、導電体260に吸収されることを抑制できる。

[0115]

また、図1(A)(C)に示すように、酸化物230bの層252および層253と重ならない領域、言い換えると、酸化物230のチャンネル形成領域において、酸化物230の側面が導電体260で覆うように配置されている。これにより、第1のゲート電極として機能する導電体260の電界を、

酸化物 230 の側面に作用させやすくなる。よって、トランジスタ 200 のオン電流を大きくし、S 値を良好にし、周波数特性の向上を図ることができる。

[0116]

絶縁体 256 は、絶縁体 214 などと同様に、水または水素などの不純物が、絶縁体 280 側からトランジスタ 200 に混入するのを抑制するバリア絶縁膜として機能することが好ましい。例えば、絶縁体 256 は、絶縁体 224 より水素透過性が低いことが好ましい。さらに、図 1 (B) (C) に示すように、絶縁体 256 は、酸化物 230 c の側面の一部、層 253 a の上面と側面、層 253 b の上面と側面、すなわち、酸化物 230 b の上面の一部と、側面の一部、酸化物 230 a の側面、ならびに絶縁体 224 の上面に接することが好ましい。このような構成にすることで、絶縁体 280 に含まれる水素が、酸化物 230 a、酸化物 230 b および絶縁体 224 に侵入するのを抑制することができる。

[0117]

さらに、絶縁体 256 は、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する（上記酸素が透過しにくい。）ことが好ましい。例えば、絶縁体 256 は、絶縁体 280 または絶縁体 224 より酸素透過性が低いことが好ましい。

[0118]

また、絶縁体 256 は、スパッタリング法を用いて成膜される構成にしてもよい。絶縁体 256 を、酸素を含む雰囲気中でスパッタリング法を用いて成膜することで、絶縁体 224 の絶縁体 256 と接する領域近傍に酸素を添加することができる。これにより、当該領域から、絶縁体 224 を介して酸化物 230 中に酸素を供給することができる。ここで、絶縁体 256 が、上方への酸素の拡散を抑制する機能を有することで、酸素が酸化物 230 から絶縁体 280 へ拡散することを防ぐことができる。また、絶縁体 222 が、下方への酸素の拡散を抑制する機能を有することで、酸素が酸化物 230 から基板側へ拡散することを防ぐことができる。このようにして、酸化物 230 のチャネル形成領域に酸素が供給される。これにより、酸化物 230 の酸素欠損を低減し、トランジスタのノーマリーオン化を抑制することができる。

[0119]

絶縁体 256 としては、例えば、アルミニウムおよびハフニウム的一方または双方の酸化物を含む絶縁体を成膜するとよい。なお、アルミニウムおよびハフニウム的一方または双方の酸化物を含む絶縁体として、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。

[0120]

また、絶縁体 256 は、積層構造としてもよい。絶縁体 256 を積層構造とする場合、スパッタリング法を用いて形成された第 1 の絶縁体上に ALD 法を用いて第 2 の絶縁体を形成してもよい。このとき、第 1 の絶縁体と、第 2 の絶縁体は上述した材料から選ばれた、同じ材料を用いてもよいし、異なる材料を用いてもよい。例えば、第 1 の絶縁体として、スパッタリング法により形成された酸化アルミニウムを用い、第 2 の絶縁体として、ALD 法により形成された酸化アルミニウムを用いてもよい。ALD 法により形成される膜は被覆性が高く、酸化物 230 などの構造体による段差部にも高い均一性を有する膜を形成することができる。また、スパッタリング法により形成された第 1 の絶縁膜における成膜不良を補てんすることができ、好ましい。

[0121]

また、絶縁体 256 としては、例えば、窒化アルミニウムを含む絶縁体を用いればよい。絶縁体 256 として、組成式が AlN_x (x は 0 より大きく 2 以下の実数、好ましくは、 x は 0.5 より大きく 1.5 以下の実数) を満たす窒化物絶縁体を用いることが好ましい。これにより、絶縁性に優れ、且つ熱伝導性に優れた膜とすることができるため、トランジスタ 200 を駆動したときに生じる熱の放熱性を高めることができる。また、絶縁体 256 として、窒化アルミニウムチタン、窒化チタンなどを用いることもできる。この場合、スパッタリング法を用いて絶縁体 256 を成膜することで、成膜ガスに酸素またはオゾンなどの酸化性の強いガスを用いずに成膜することができるので、好ましい。また、窒化シリコンまたは窒化酸化シリコンなどを用いることもできる。

[0122]

このように、水素に対してバリア性を有する絶縁体 256 で絶縁体 224、および酸化物 230 を覆うことで、絶縁体 280 は、絶縁体 224、および酸化物 230 から離隔されている。これにより、トランジスタ 200 の外方から水素などの不純物が浸入することを抑制できるので、トランジスタ 200 に良好な電気特性および信頼性を与えることができる。

[0123]

また、絶縁体 256 としては、例えば、アルミニウムおよびハフニウム的一方または双方の酸化物を含む絶縁体を成膜するとよい。なお、アルミニウムおよびハフニウム的一方または双方の酸化物を含む絶縁体として、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物 (ハフニウムアルミネート) などを用いることが好ましい。この場合、絶縁体 256 は、ALD 法を用いて成膜されることが好ましい。ALD 法は、被覆性の良好な成膜法なので、被形成面の凹凸によって、段切れなどが形成されるのを防ぐことができる。

[0124]

また、後述するが、絶縁体 256 は、層 252 および層 253 を形成する際の保護膜としての機能を有してもよい。層 252 および層 253 の形成にイオンインプラネーションやイオンドーピングを用いる場合、保護膜として絶縁体 256 を設けることで、酸化物 230 の表面がイオンやプラズマに直接曝されることが無く、層 252 および層 253 の形成における酸化物 230 のダメージを抑制できるため、好ましい。ここで、酸化物 230 のダメージとは、酸化物 230 中における、過度の酸素欠損の形成や、過度の酸化物 230 の結晶性の低下などをいう。例えば、絶縁体 256 として、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、または空孔を有する酸化シリコンなどを用いることができる。絶縁体 256 として、このような保護膜として機能する絶縁体の上に、さらに、上述のバリア絶縁膜を積層してもよい。

[0125]

絶縁体 266 は、絶縁体 214 などと同様に、水または水素などの不純物が、絶縁体 280 側からトランジスタ 200 に混入するのを抑制するバリア絶縁膜として機能することが好ましい。例えば、絶縁体 266 は、絶縁体 224 より水素透過性が低いことが好ましい。さらに、図 1 (B) (C) に示すように、絶縁体 266 は、絶縁体 256 の上面、および酸化物 230 c の側面に接するように配置されることが好ましい。この様な構成とすることで、絶縁体 280 に含まれる水素が、酸化物 230 および絶縁体 224 に侵入するのを抑制することができる。

[0126]

このように、水素に対してバリア性を有する絶縁体 256 および絶縁体 266 によって、絶縁体 2

24、絶縁体250、および酸化物230を覆うことで、絶縁体280は、絶縁体224、酸化物230、および絶縁体250から離隔されている。これにより、トランジスタ200の外方から水素などの不純物が浸入することを抑制できるので、トランジスタ200に良好な電気特性および信頼性を与えることができる。

[0127]

さらに、絶縁体266は、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する（上記酸素が透過しにくい。）ことが好ましい。例えば、絶縁体266は、絶縁体224より酸素透過性が低いことが好ましい。絶縁体266が、酸素の拡散を抑制する機能を有することで、導電体260が、絶縁体280が有する酸素と反応することを抑制することができる。

[0128]

絶縁体266としては、例えば、絶縁体256に用いることができるバリア絶縁膜を用いればよい。ただし、絶縁体256が十分に水素に対するバリア性を有する場合、絶縁体266は必ずしも、バリア絶縁膜を用いなくてもよい。

[0129]

絶縁体280は、絶縁体256および絶縁体266を介して、絶縁体224、および酸化物230上に設けられる。例えば、絶縁体280として、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、または空孔を有する酸化シリコンなどを有することが好ましい。特に、酸化シリコンおよび酸化窒化シリコンは、熱的に安定であるため好ましい。特に、酸化シリコン、酸化窒化シリコン、空孔を有する酸化シリコンなどの材料は、加熱により脱離する酸素を含む領域を容易に形成することができるため好ましい。

[0130]

絶縁体280中の水または水素などの不純物濃度が低減されていることが好ましい。また、絶縁体280の上面は、平坦化されていてもよい。

[0131]

絶縁体274は、絶縁体214などと同様に、水または水素などの不純物が、上方から絶縁体280に混入するのを抑制するバリア絶縁膜として機能することが好ましい。例えば、絶縁体274は、絶縁体280より水素透過性が低いことが好ましい。

[0132]

さらに、絶縁体274は、酸素（例えば、酸素原子、酸素分子などの少なくとも一）の拡散を抑制する機能を有する（上記酸素が透過しにくい。）ことが好ましい。例えば、絶縁体274は、絶縁体280より酸素透過性が低いことが好ましい。絶縁体274が、酸素の拡散を抑制する機能を有することで、絶縁体280に含まれる酸素が外方拡散するのを抑制することができる。

[0133]

絶縁体274としては、例えば、絶縁体214、絶縁体222等に用いることができる絶縁体を用いればよい。また、水または水素などの不純物に対するバリア絶縁膜と、酸素の拡散を抑制する機能を有する絶縁膜を積層する構成にしてもよい。

[0134]

また、絶縁体274の上に、層間膜として機能する絶縁体281を設けることが好ましい。絶縁体281は、絶縁体224などと同様に、膜中の水または水素などの不純物濃度が低減されていること

が好ましい。

[0135]

また、絶縁体281、絶縁体274、絶縁体280、絶縁体266および絶縁体256に形成された開口に、導電体240aおよび導電体240bを配置する。導電体240aおよび導電体240bは、導電体260を挟んで対向して設けられる。なお、導電体240aおよび導電体240bの上面の高さは、絶縁体281の上面と、同一平面上としてもよい。

[0136]

なお、絶縁体281、絶縁体274、絶縁体280、絶縁体266、および絶縁体256の開口の内壁に接して、絶縁体241aが設けられ、その側面に接して導電体240aの第1の導電体が形成されている。当該開口の底部の少なくとも一部には層253aが位置しており、導電体240aが層253aと接する。ここで、図1(D)に示すように、導電体240aの第1の導電体は、層253aの上面および側面(酸化物230bの上面および側面といってもよい。)と接することが好ましい。このように導電体240aを設けることで、導電体240aと層253aの接触面積が増大するので、トランジスタ200のオン電流および移動度の向上、ならびにS値の低減を図ることができる。同様に、絶縁体281、絶縁体274、絶縁体280、絶縁体266、および絶縁体256の開口の内壁に接して、絶縁体241bが設けられ、その側面に接して導電体240bの第1の導電体が形成されている。当該開口の底部の少なくとも一部には層253bが位置しており、導電体240bが層253bと接する。図示していないが、導電体240aと同様に、導電体240bの第1の導電体は、層253bの上面および側面(酸化物230bの上面および側面といってもよい。)と接することが好ましい。このように導電体240bを設けることで、導電体240bと層253bの接触面積が増大するので、トランジスタ200のオン電流および移動度の向上、ならびにS値の低減を図ることができる。

[0137]

導電体240aおよび導電体240bは、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることが好ましい。また、導電体240aおよび導電体240bは積層構造としてもよい。

[0138]

また、導電体240を積層構造とする場合、酸化物230a、酸化物230b、絶縁体256、絶縁体266、絶縁体280、絶縁体274、絶縁体281と接する導電体には、上述の、水または水素などの不純物の拡散を抑制する機能を有する導電体を用いることが好ましい。例えば、タンタル、窒化タンタル、チタン、窒化チタン、ルテニウム、または酸化ルテニウムなどを用いることが好ましい。また、水または水素などの不純物の拡散を抑制する機能を有する導電性材料は、単層または積層で用いてもよい。当該導電性材料を用いることで、絶縁体280に添加された酸素が導電体240aおよび導電体240bに吸収されるのを防ぐことができる。また、絶縁体281より上層から水または水素などの不純物が、導電体240aおよび導電体240bを通じて酸化物230に混入するのを抑制することができる。

[0139]

絶縁体241aおよび絶縁体241bとしては、絶縁体214等を用いることができる絶縁体、例えば、酸化アルミニウムまたは窒化シリコンなどを用いればよい。絶縁体241aおよび絶縁体241bは、絶縁体256および絶縁体266に接して設けられるので、絶縁体280などから水または

水素などの不純物が、導電体 240 a および導電体 240 b を通じて酸化物 230 に混入するのを抑制することができる。また、絶縁体 280 に含まれる酸素が導電体 240 a および導電体 240 b に吸収されるのを防ぐことができる。

[0140]

絶縁体 241 a および絶縁体 241 b の形成には、ALD 法や CVD 法を用いることができる。

[0141]

また、図示しないが、導電体 240 a の上面、および導電体 240 b の上面に接して配線として機能する導電体を配置してもよい。配線として機能する導電体は、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることが好ましい。また、当該導電体は、積層構造としてもよく、例えば、チタン、窒化チタンと上記導電性材料との積層としてもよい。当該導電体は、絶縁体に設けられた開口に埋め込まれるように形成してもよい。

[0142]

また、図示しないが、当該導電体を覆うように、抵抗率が $1.0 \times 10^{13} \Omega \text{cm}$ 以上 $1.0 \times 10^{15} \Omega \text{cm}$ 以下、好ましくは $5.0 \times 10^{13} \Omega \text{cm}$ 以上 $5.0 \times 10^{14} \Omega \text{cm}$ 以下の絶縁体を設けることが好ましい。当該導電体上に上記のような抵抗率を有する絶縁体を設けることで、当該絶縁体は、絶縁性を維持しつつ、トランジスタ 200 と当該導電体等の配線との間に蓄積される電荷を分散し、該電荷によるトランジスタや、該トランジスタを有する電子機器の特性不良や静電破壊を抑制することができる、好ましい。

[0143]

酸化物 230 c、絶縁体 256、および絶縁体 274 として、それぞれ積層絶縁膜を用いたトランジスタ 200 について図 4 に示す。図 1 と同様に、図 4 (A) (B) (C) (D) は、トランジスタ 200、およびトランジスタ 200 周辺の上面図および断面図である。図 4 (A) は、トランジスタ 200 を有する半導体装置の上面図である。また、図 4 (B)、および図 4 (C) は、当該半導体装置の断面図である。ここで、図 4 (B) は、図 4 (A) に A1-A2 の一点鎖線で示す部位の断面図であり、トランジスタ 200 のチャンネル長方向の断面図でもある。また、図 4 (C) は、図 4 (A) に A3-A4 の一点鎖線で示す部位の断面図であり、トランジスタ 200 のチャンネル幅方向の断面図でもある。また、図 4 (D) は、図 4 (A) に A5-A6 の一点鎖線で示す部位の断面図である。なお、図 4 (A) の上面図では、図の明瞭化のために一部の要素を省いて図示している。

[0144]

図 4 に示すトランジスタ 200 では、酸化物 230 c として、酸化物 230 c 1 とその上に積層された酸化物 230 c 2 を用い、絶縁体 256 として、絶縁体 256 a とその上に積層された絶縁体 256 b を用い、絶縁体 274 として、絶縁体 274 a とその上に積層された絶縁体 274 b を用いている。

[0145]

ここで、酸化物 230 c 1 として、酸化物 230 b として用いることができる金属酸化物を、酸化物 230 c 2 として、酸化物 230 a として用いることができる金属酸化物を、用いればよい。例えば、酸化物 230 c 1 として、 $\text{In} : \text{Ga} : \text{Zn} = 4 : 2 : 3$ [原子数比] の金属酸化物を用い、酸化物 230 c 2 として、 $\text{In} : \text{Ga} : \text{Zn} = 1 : 3 : 4$ [原子数比] を用いればよい。

[0146]

また、絶縁体 256 a として、層 252 および層 253 を形成する際の保護膜として機能する絶縁

体を、絶縁体 2 5 6 b として、水または水素などの不純物が混入するのを抑制するバリア絶縁膜として機能する絶縁体を、用いればよい。例えば、絶縁体 2 5 6 a として、酸化窒化シリコンまたは酸化シリコンを用いることができる。また、絶縁体 2 5 6 b として、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、酸化アルミニウムなどを用いることができる。

[0147]

また、絶縁体 2 7 4 a として、酸素の拡散を抑制する機能を有する絶縁体を、絶縁体 2 7 4 b として、水または水素などの不純物が混入するのを抑制するバリア絶縁膜として機能する絶縁体を、用いればよい。例えば、絶縁体 2 7 4 a として、スパッタリング法で成膜した酸化アルミニウムなどを用いることができる。また、絶縁体 2 7 4 b として、窒化シリコン、窒化酸化シリコン、窒化アルミニウムなどを用いることができる。

[0148]

<半導体装置の構成材料>

以下では、半導体装置に用いることができる構成材料について説明する。

[0149]

<<基板>>

トランジスタ 2 0 0 を形成する基板としては、例えば、絶縁体基板、半導体基板、または導電体基板を用いればよい。絶縁体基板としては、例えば、ガラス基板、石英基板、サファイア基板、安定化ジルコニア基板（イットリア安定化ジルコニア基板など）、樹脂基板などがある。また、半導体基板としては、例えば、シリコン、ゲルマニウムなどの半導体基板、または炭化シリコン、シリコンゲルマニウム、ヒ化ガリウム、リン化インジウム、酸化亜鉛、酸化ガリウムからなる化合物半導体基板などがある。さらには、前述の半導体基板内部に絶縁体領域を有する半導体基板、例えば、SOI（Silicon On Insulator）基板などがある。導電体基板としては、黒鉛基板、金属基板、合金基板、導電性樹脂基板などがある。または、金属の窒化物を有する基板、金属の酸化物を有する基板などがある。さらには、絶縁体基板に導電体または半導体が設けられた基板、半導体基板に導電体または絶縁体が設けられた基板、導電体基板に半導体または絶縁体が設けられた基板などがある。または、これらの基板に素子が設けられたものを用いてもよい。基板に設けられる素子としては、容量素子、抵抗素子、スイッチ素子、発光素子、記憶素子などがある。

[0150]

<<絶縁体>>

絶縁体としては、絶縁性を有する酸化物、窒化物、酸化窒化物、窒化酸化物、金属酸化物、金属酸化窒化物、金属窒化酸化物などがある。

[0151]

例えば、トランジスタの微細化、および高集積化が進むと、ゲート絶縁体の薄膜化により、リーク電流などの問題が生じる場合がある。ゲート絶縁体として機能する絶縁体に、high-k 材料を用いることで物理膜厚を保ちながら、トランジスタ動作時の低電圧化が可能となる。一方、層間膜として機能する絶縁体には、比誘電率が低い材料を用いることで、配線間に生じる寄生容量を低減することができる。したがって、絶縁体の機能に応じて、材料を選択するとよい。

[0152]

また、比誘電率の高い絶縁体としては、酸化ガリウム、酸化ハフニウム、酸化ジルコニウム、アルミニウムおよびハフニウムを有する酸化物、アルミニウムおよびハフニウムを有する酸化窒化物、シ

リコンおよびハフニウムを有する酸化物、シリコンおよびハフニウムを有する酸化窒化物、またはシリコンおよびハフニウムを有する窒化物などがある。

[0153]

また、比誘電率が低い絶縁体としては、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、空孔を有する酸化シリコン、または樹脂などがある。

[0154]

また、酸化物半導体を用いたトランジスタは、水または水素などの不純物および酸素の透過を抑制する機能を有する絶縁体（絶縁体214、絶縁体222、絶縁体256、および絶縁体274など）で囲うことによって、トランジスタの電気特性を安定にすることができる。水素などの不純物および酸素の透過を抑制する機能を有する絶縁体としては、例えば、ホウ素、炭素、窒素、酸素、フッ素、マグネシウム、アルミニウム、シリコン、リン、塩素、アルゴン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、ネオジム、ハフニウム、またはタンタルを含む絶縁体を、単層で、または積層で用いればよい。具体的には、水素などの不純物および酸素の透過を抑制する機能を有する絶縁体として、酸化アルミニウム、酸化マグネシウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、または酸化タンタルなどの金属酸化物、窒化アルミニウム、窒化アルミニウムチタン、窒化チタン、窒化酸化シリコンまたは窒化シリコンなどの金属窒化物を用いることができる。

[0155]

また、ゲート絶縁体として機能する絶縁体は、加熱により脱離する酸素を含む領域を有する絶縁体であることが好ましい。例えば、加熱により脱離する酸素を含む領域を有する酸化シリコンまたは酸化窒化シリコンが酸化物230と接する構造とすることで、酸化物230が有する酸素欠損を補償することができる。

[0156]

<<導電体>>

導電体としては、アルミニウム、クロム、銅、銀、金、白金、タンタル、ニッケル、チタン、モリブデン、タングステン、ハフニウム、バナジウム、ニオブ、マンガン、マグネシウム、ジルコニウム、ベリリウム、インジウム、ルテニウム、イリジウム、ストロンチウム、ランタンなどから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いることが好ましい。例えば、窒化タンタル、窒化チタン、タングステン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物などを用いることが好ましい。また、窒化タンタル、窒化チタン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、ランタンとニッケルを含む酸化物は、酸化しにくい導電性材料、または、酸素を吸収しても導電性を維持する材料であるため、好ましい。また、リン等の不純物元素を含有させた多結晶シリコンに代表される、電気伝導度が高い半導体、ニッケルシリサイドなどのシリサイドを用いてもよい。

[0157]

また、上記の材料で形成される導電層を複数積層して用いてもよい。例えば、前述した金属元素を含む材料と、酸素を含む導電性材料と、を組み合わせた積層構造としてもよい。また、前述した金属

元素を含む材料と、窒素を含む導電性材料と、を組み合わせた積層構造としてもよい。また、前述した金属元素を含む材料と、酸素を含む導電性材料と、窒素を含む導電性材料と、を組み合わせた積層構造としてもよい。

[0158]

なお、トランジスタのチャネル形成領域に酸化物を用いる場合、ゲート電極として機能する導電体には、前述した金属元素を含む材料と、酸素を含む導電性材料と、を組み合わせた積層構造を用いることが好ましい。この場合、酸素を含む導電性材料をチャネル形成領域側に設けるとよい。酸素を含む導電性材料をチャネル形成領域側に設けることで、当該導電性材料から脱離した酸素がチャネル形成領域に供給されやすくなる。

[0159]

特に、ゲート電極として機能する導電体として、チャネルが形成される金属酸化物に含まれる金属元素および酸素を含む導電性材料を用いることが好ましい。また、前述した金属元素および窒素を含む導電性材料を用いてもよい。例えば、窒化チタン、窒化タンタルなどの窒素を含む導電性材料を用いてもよい。また、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、シリコンを添加したインジウム錫酸化物を用いてもよい。また、窒素を含むインジウムガリウム亜鉛酸化物を用いてもよい。このような材料を用いることで、チャネルが形成される金属酸化物に含まれる水素を捕獲することができる場合がある。または、外方の絶縁体などから混入する水素を捕獲することができる場合がある。

[0160]

<<金属酸化物>>

酸化物230として、酸化物半導体として機能する金属酸化物を用いることが好ましい。以下では、本発明に係る酸化物230に適用可能な金属酸化物について説明する。

[0161]

酸化物半導体は、少なくともインジウムまたは亜鉛を含むことが好ましい。特にインジウムおよび亜鉛を含むことが好ましい。また、それらに加えて、アルミニウム、ガリウム、イットリウムまたはスズなどが含まれていることが好ましい。また、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムなどから選ばれた一種、または複数種が含まれていてもよい。

[0162]

ここでは、酸化物半導体が、インジウム、元素Mおよび亜鉛を有する $In-M-Zn$ 酸化物である場合を考える。なお、元素Mは、アルミニウム、ガリウム、イットリウムまたはスズなどとする。そのほかの元素Mに適用可能な元素としては、ホウ素、シリコン、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、マグネシウムなどがある。ただし、元素Mとして、前述の元素を複数組み合わせても構わない場合がある。

[0163]

なお、本明細書等において、窒素を有する金属酸化物も金属酸化物 (metal oxide) と総称する場合がある。また、窒素を有する金属酸化物を、金属酸窒化物 (metal oxynitride) と呼称してもよい。

[0164]

酸化物半導体は、単結晶酸化物半導体と、非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、例えば、多結晶酸化物半導体、および非晶質酸化物半導体などが知られている。

[0165]

トランジスタの半導体に用いる酸化物半導体として、結晶性の高い薄膜を用いることが好ましい。該薄膜を用いることで、トランジスタの安定性または信頼性を向上させることができる。該薄膜として、例えば、単結晶酸化物半導体の薄膜または多結晶酸化物半導体の薄膜が挙げられる。しかしながら、単結晶酸化物半導体の薄膜または多結晶酸化物半導体の薄膜を基板上に形成するには、高温またはレーザー加熱の工程が必要とされる。よって、製造工程のコストが増加し、さらに、スループットも低下してしまう。

[0166]

2009年に、CAAC構造を有するIn-Ga-Zn酸化物（CAAC-IGZOと呼ぶ。）が発見されたことが、非特許文献1および非特許文献2で報告されている。ここでは、CAAC-IGZOは、c軸配向性を有する、結晶粒界が明確に確認されない、低温で基板上に形成可能である、ことが報告されている。さらに、CAAC-IGZOを用いたトランジスタは、優れた電気特性および信頼性を有することが報告されている。

[0167]

また、2013年には、nc構造を有するIn-Ga-Zn酸化物（nc-IGZOと呼ぶ。）が発見された（非特許文献3参照。）。ここでは、nc-IGZOは、微小な領域（例えば、1nm以上3nm以下の領域）において原子配列に周期性を有し、異なる該領域間で結晶方位に規則性が見られないことが報告されている。

[0168]

非特許文献4および非特許文献5では、上記のCAAC-IGZO、nc-IGZO、および結晶性の低いIGZOのそれぞれの薄膜に対する電子線の照射による平均結晶サイズの推移が示されている。結晶性の低いIGZOの薄膜において、電子線が照射される前でさえ、1nm程度の結晶性IGZOが観察されている。よって、ここでは、IGZOにおいて、完全な非晶質構造（completely amorphous structure）の存在を確認できなかった、と報告されている。さらに、結晶性の低いIGZOの薄膜と比べて、CAAC-IGZOの薄膜およびnc-IGZOの薄膜は電子線照射に対する安定性が高いことが示されている。よって、トランジスタの半導体として、CAAC-IGZOの薄膜またはnc-IGZOの薄膜を用いることが好ましい。

[0169]

酸化物半導体を用いたトランジスタは、非導通状態において極めてリーク電流が小さい、具体的には、トランジスタのチャネル幅1 μm あたりのオフ電流が $y\text{ A}/\mu\text{m}$ （ $10^{-24}\text{ A}/\mu\text{m}$ ）オーダーである、ことが非特許文献6に示されている。例えば、酸化物半導体を用いたトランジスタのリーク電流が低いという特性を応用した低消費電力のCPUなどが開示されている（非特許文献7参照。）。

[0170]

また、酸化物半導体を用いたトランジスタのリーク電流が低いという特性を利用した、該トランジスタの表示装置への応用が報告されている（非特許文献8参照。）。表示装置では、表示される画像が1秒間に数十回切り換っている。1秒間あたりの画像の切り換え回数はリフレッシュレートと呼ばれている。また、リフレッシュレートを駆動周波数と呼ぶこともある。このような人の目で知覚が困難

である高速の画面の切り換えが、目の疲労の原因として考えられている。そこで、表示装置のリフレッシュレートを低下させて、画像の書き換え回数を減らすことが提案されている。また、リフレッシュレートを低下させた駆動により、表示装置の消費電力を低減することが可能である。このような駆動方法を、アイドリング・ストップ（IDS）駆動と呼ぶ。

[0171]

C AAC構造およびnc構造の発見は、C AAC構造またはnc構造を有する酸化物半導体を用いたトランジスタの電気特性および信頼性の向上、ならびに、製造工程のコスト低下およびスループットの向上に貢献している。また、該トランジスタのリーク電流が低いという特性を利用した、該トランジスタの表示装置およびLSIへの応用研究が進められている。

[0172]

[金属酸化物の構成]

以下では、本発明の一態様で開示されるトランジスタに用いることができるCAC（Cloud-Aligned Composite）-OSの構成について説明する。

[0173]

なお、本明細書等において、C AAC（c-axis aligned crystal）、及びCAC（Cloud-Aligned Composite）と記載する場合がある。なお、C AACは結晶構造の一例を表し、CACは機能、または材料の構成の一例を表す。

[0174]

CAC-OSまたはCAC-metal oxideとは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。なお、CAC-OSまたはCAC-metal oxideを、トランジスタの活性層に用いる場合、導電性の機能は、キャリアとなる電子（またはホール）を流す機能であり、絶縁性の機能は、キャリアとなる電子を流さない機能である。導電性の機能と、絶縁性の機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能（On/Offさせる機能）をCAC-OSまたはCAC-metal oxideに付与することができる。CAC-OSまたはCAC-metal oxideにおいて、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

[0175]

また、CAC-OSまたはCAC-metal oxideは、導電性領域、及び絶縁性領域を有する。導電性領域は、上述の導電性の機能を有し、絶縁性領域は、上述の絶縁性の機能を有する。また、材料中において、導電性領域と、絶縁性領域とは、ナノ粒子レベルで分離している場合がある。また、導電性領域と、絶縁性領域とは、それぞれ材料中に偏在する場合がある。また、導電性領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

[0176]

また、CAC-OSまたはCAC-metal oxideにおいて、導電性領域と、絶縁性領域とは、それぞれ0.5 nm以上10 nm以下、好ましくは0.5 nm以上3 nm以下のサイズで材料中に分散している場合がある。

[0177]

また、CAC-OSまたはCAC-metal oxideは、異なるバンドギャップを有する成分により構成される。例えば、CAC-OSまたはCAC-metal oxideは、絶縁性領域に起因するワイドギャップを有する成分と、導電性領域に起因するナローギャップを有する成分と、

により構成される。当該構成の場合、キャリアを流す際に、ナローギャップを有する成分において、主にキャリアが流れる。また、ナローギャップを有する成分が、ワイドギャップを有する成分に相補的に作用し、ナローギャップを有する成分に連動してワイドギャップを有する成分にもキャリアが流れる。このため、上記CAC-OSまたはCAC-metal oxideをトランジスタのチャネル形成領域に用いる場合、トランジスタのオン状態において高い電流駆動力、つまり大きなオン電流、及び高い電界効果移動度を得ることができる。

[0178]

すなわち、CAC-OSまたはCAC-metal oxideは、マトリックス複合材(matrix composite)、または金属マトリックス複合材(metal matrix composite)と呼称することもできる。

[0179]

[金属酸化物の構造]

酸化物半導体は、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、例えば、CAAC-OS(c-axis aligned crystalline oxide semiconductor)、多結晶酸化物半導体、nc-OS(nanocrystalline oxide semiconductor)、擬似非晶質酸化物半導体(a-like OS: amorphous-like oxide semiconductor)および非晶質酸化物半導体などがある。

[0180]

CAAC-OSは、c軸配向性を有し、かつa-b面方向において複数のナノ結晶が連結し、歪みを有した結晶構造となっている。なお、歪みとは、複数のナノ結晶が連結する領域において、格子配列の揃った領域と、別の格子配列の揃った領域と、の間で格子配列の向きが変化している箇所を指す。

[0181]

ナノ結晶は、六角形を基本とするが、正六角形状とは限らず、非正六角形状である場合がある。また、歪みにおいて、五角形、および七角形などの格子配列を有する場合がある。なお、CAAC-OSにおいて、歪み近傍においても、明確な結晶粒界(グレインバウンダリーともいう)を確認することはできない。即ち、格子配列の歪みによって、結晶粒界の形成が抑制されていることがわかる。これは、CAAC-OSが、a-b面方向において酸素原子の配列が稠密でないことや、金属元素が置換することで原子間の結合距離が変化することなどによって、歪みを許容することができるためと考えられる。

[0182]

また、CAAC-OSは、インジウム、および酸素を有する層(以下、In層)と、元素M、亜鉛、および酸素を有する層(以下、(M, Zn)層)とが積層した、層状の結晶構造(層状構造ともいう)を有する傾向がある。なお、インジウムと元素Mは、互いに置換可能であり、(M, Zn)層の元素Mがインジウムと置換した場合、(In, M, Zn)層と表すこともできる。また、In層のインジウムが元素Mと置換した場合、(In, M)層と表すこともできる。

[0183]

CAAC-OSは結晶性の高い酸化物半導体である。一方、CAAC-OSは、明確な結晶粒界を確認することはできないため、結晶粒界に起因する電子移動度の低下が起りにくいといえる。また、酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、CAAC

－OSは不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。従って、CAAC－OSを有する酸化物半導体は、物理的性質が安定する。そのため、CAAC－OSを有する酸化物半導体は熱に強く、信頼性が高い。

[0184]

nc－OSは、微小な領域（例えば、1 nm以上10 nm以下の領域、特に1 nm以上3 nm以下の領域）において原子配列に周期性を有する。また、nc－OSは、異なるナノ結晶間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc－OSは、分析方法によっては、a-like OSや非晶質酸化物半導体と区別が付かない場合がある。

[0185]

a-like OSは、nc－OSと非晶質酸化物半導体との間の構造を有する酸化物半導体である。a-like OSは、鬆または低密度領域を有する。即ち、a-like OSは、nc－OSおよびCAAC－OSと比べて、結晶性が低い。

[0186]

酸化物半導体は、多様な構造をとり、それぞれが異なる特性を有する。本発明の一態様の酸化物半導体は、非晶質酸化物半導体、多結晶酸化物半導体、a-like OS、nc－OS、CAAC－OSのうち、二種以上を有していてもよい。

[0187]

[酸化物半導体を有するトランジスタ]

続いて、上記酸化物半導体をトランジスタに用いる場合について説明する。

[0188]

なお、上記酸化物半導体をトランジスタに用いることで、高い電界効果移動度のトランジスタを実現することができる。また、信頼性の高いトランジスタを実現することができる。

[0189]

また、トランジスタには、キャリア密度の低い酸化物半導体を用いることが好ましい。酸化物半導体膜のキャリア密度を低くする場合においては、酸化物半導体膜中の不純物濃度を低くし、欠陥準位密度を低くすればよい。本明細書等において、不純物濃度が低く、欠陥準位密度の低いことを高純度真性または実質的に高純度真性と言う。例えば、酸化物半導体は、キャリア密度が $8 \times 10^{11} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{10} / \text{cm}^3$ 未満であり、 $1 \times 10^{-9} / \text{cm}^3$ 以上とすればよい。

[0190]

また、高純度真性または実質的に高純度真性である酸化物半導体膜は、欠陥準位密度が低いため、トラップ準位密度も低くなる場合がある。

[0191]

また、酸化物半導体のトラップ準位に捕獲された電荷は、消失するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、トラップ準位密度の高い酸化物半導体にチャネル形成領域が形成されるトランジスタは、電気特性が不安定となる場合がある。

[0192]

従って、トランジスタの電気特性を安定にするためには、酸化物半導体中の不純物濃度を低減することが有効である。また、酸化物半導体中の不純物濃度を低減するためには、近接する膜中の不純物濃度も低減することが好ましい。不純物としては、水素、窒素、アルカリ金属、アルカリ土類金属、

鉄、ニッケル、シリコン等がある。

[0193]

[不純物]

ここで、酸化物半導体中における各不純物の影響について説明する。

[0194]

酸化物半導体において、第14族元素の一つであるシリコンや炭素が含まれると、酸化物半導体において欠陥準位が形成される。このため、酸化物半導体におけるシリコンや炭素の濃度と、酸化物半導体との界面近傍のシリコンや炭素の濃度（二次イオン質量分析法（SIMS: Secondary Ion Mass Spectrometry）により得られる濃度）を、 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

[0195]

また、酸化物半導体にアルカリ金属またはアルカリ土類金属が含まれると、欠陥準位を形成し、キャリアを生成する場合がある。従って、アルカリ金属またはアルカリ土類金属が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体中のアルカリ金属またはアルカリ土類金属の濃度を低減することが好ましい。具体的には、SIMSにより得られる酸化物半導体中のアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下にする。

[0196]

また、酸化物半導体において、窒素が含まれると、キャリアである電子が生じ、キャリア密度が増加し、n型化しやすい。この結果、窒素が含まれている酸化物半導体を半導体層に用いたトランジスタはノーマリーオン特性となりやすい。従って、該酸化物半導体において、窒素はできる限り低減されていることが好ましく、例えば、酸化物半導体中の窒素濃度は、SIMSにおいて、 $5 \times 10^{19} \text{ atoms/cm}^3$ 未満、好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、さらに好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下とする。

[0197]

また、酸化物半導体に含まれる水素は、金属原子と結合する酸素と反応して水になるため、酸素欠損を形成する場合がある。該酸素欠損に水素が入ることで、キャリアである電子が生成される場合がある。また、水素の一部が金属原子と結合する酸素と結合して、キャリアである電子を生成することがある。従って、水素が含まれている酸化物半導体を用いたトランジスタはノーマリーオン特性となりやすい。このため、酸化物半導体中の水素はできる限り低減されていることが好ましい。具体的には、酸化物半導体において、SIMSにより得られる水素濃度を、 $1 \times 10^{20} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 未満、より好ましくは $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、さらに好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 未満とする。

[0198]

不純物が十分に低減された酸化物半導体をトランジスタのチャネル形成領域に用いることで、安定した電気特性を付与することができる。

[0199]

[真空バークの効果]

ここでは、金属酸化物に含まれる、弱いZn-O結合について説明し、該結合を構成する酸素原子および亜鉛原子を低減させる方法の一例について示す。

[0200]

金属酸化物を用いたトランジスタにおいて、トランジスタの電気特性の不良に繋がる欠陥の一例として酸素欠損がある。例えば、膜中に酸素欠損が含まれている金属酸化物を用いたトランジスタは、閾値電圧がマイナス方向に変動しやすく、ノーマリーオン特性となりやすい。これは、金属酸化物に含まれる酸素欠損に起因したドナーが生成され、キャリア濃度が増加するためである。トランジスタがノーマリーオン特性を有すると、動作時に動作不良を発生しやすくなる、または非動作時の消費電力が高くなるなどの、様々な問題が生じる。

[0201]

また、モジュールを作製するための接続配線を形成する工程における熱履歴(サーマルバジェット)により、閾値電圧の変動、寄生抵抗の増大、などのトランジスタの電気特性の劣化、該電気特性の劣化に伴う電気特性のばらつきの増大、などの問題がある。これらの問題は、製造歩留りの低下に直結するため、対策の検討は重要である。また、長期間の使用によって起こるトランジスタの特性変化(経年変化)を短時間で評価することができるストレス試験でも電気特性の劣化が生じる。該電気特性の劣化は、製造の過程で行われる高温処理、またはストレス試験時に与えられる電氣的なストレスによって金属酸化物中の酸素が欠損することに起因すると推測される。

[0202]

金属酸化物中には、金属原子との結合が弱く、酸素欠損となりやすい酸素原子が存在する。特に、金属酸化物が In-Ga-Zn 酸化物である場合は、亜鉛原子と酸素原子とが弱い結合(弱い Zn-O 結合、ともいう)を形成しやすい。ここで、弱い Zn-O 結合とは、製造の過程で行われる高温処理、またはストレス試験時に与えられる電氣的なストレスによって切断される程度の強さで結合した、亜鉛原子と酸素原子の間に生じる結合である。弱い Zn-O 結合が金属酸化物中に存在すると、熱または電流ストレスによって、該結合が切断され、酸素欠損が形成される。酸素欠損が形成されることにより、熱やストレスに対する耐性などといった、トランジスタの安定性が低下する。

[0203]

亜鉛原子と多く結合している酸素原子と、該亜鉛原子との間に生じる結合は、弱い Zn-O 結合である場合がある。ガリウム原子と比べて、亜鉛原子は、酸素原子との結合が弱い。したがって、亜鉛原子と多く結合している酸素原子は欠損しやすい。すなわち、亜鉛原子と酸素原子との間に生じる結合は、その他の金属との結合よりも弱いと推測される。

[0204]

また、金属酸化物中に不純物が存在する場合、弱い Zn-O 結合が形成されやすいと推測される。金属酸化物中の不純物としては、例えば、水分子や水素がある。金属酸化物中に水分子や水素が存在することで、水素原子が、金属酸化物を構成する酸素原子と結合する(OH 結合ともいう。)場合がある。金属酸化物を構成する酸素原子は、 In-Ga-Zn 酸化物が単結晶である場合、金属酸化物を構成する金属原子4つと結合している。しかしながら、水素原子と結合した酸素原子は、2つまたは3つの金属原子と結合している場合がある。酸素原子に結合している金属原子の数が減少することで、該酸素原子は欠損しやすくなる。なお、 OH 結合を形成している酸素原子に亜鉛原子が結合している場合、該酸素原子と該亜鉛原子との結合は弱いと推測される。

[0205]

また、弱い Zn-O 結合は、複数のナノ結晶が連結する領域に存在する歪みに形成される場合がある。ナノ結晶は六角形を基本とするが、該歪みにおいて、五角形、および七角形などの格子配列を有

する。該歪みでは、原子間の結合距離が一樣でないため、弱いZn-O結合が形成されていると推測される。

[0206]

また、弱いZn-O結合は、金属酸化物の結晶性が低い場合に形成されやすいと推測される。金属酸化物の結晶性が高い場合、金属酸化物を構成する亜鉛原子は、酸素原子4つまたは5つと結合している。しかし、金属酸化物の結晶性が低くなると、亜鉛原子と結合する酸素原子の数が減少する傾向がある。亜鉛原子に結合する酸素原子の数が減少すると、該亜鉛原子は欠損しやすくなる。すなわち、亜鉛原子と酸素原子との間に生じる結合は、単結晶で生じる結合よりも弱いと推測される。

[0207]

上記の弱いZn-O結合を構成する酸素原子および亜鉛原子が低減することで、熱履歴または電流ストレスによる酸素欠損の形成を抑制し、トランジスタの安定性を向上させることができる。なお、弱いZn-O結合を構成する酸素原子のみが低減し、弱いZn-O結合を構成する亜鉛原子が減少しない場合、該亜鉛原子近傍に酸素原子を供給すると、弱いZn-O結合が再形成される場合がある。したがって、弱いZn-O結合を構成する亜鉛原子および酸素原子を低減させることが好ましい。

[0208]

弱いZn-O結合を構成する酸素原子および亜鉛原子を低減させる方法の一つとして、金属酸化物を成膜した後、真空バークを実施する方法が挙げられる。真空バークとは、真空雰囲気下で行う加熱処理のことである。真空雰囲気は、ターボ分子ポンプ等で排気を行うことで維持される。なお、処理室の圧力は、 1×10^{-2} Pa以下、好ましくは 1×10^{-3} Pa以下とすればよい。また、加熱処理時の基板の温度は、300℃以上、好ましくは400℃以上とすればよい。

[0209]

真空バークを実施することで、弱いZn-O結合を構成する酸素原子および亜鉛原子を低減させることができる。また、真空バークによって金属酸化物に熱が与えられるため、弱いZn-O結合を構成する酸素原子および亜鉛原子が低減した後、金属酸化物を構成する原子が再配列することで、4つの金属原子と結合している酸素原子が増える。したがって、弱いZn-O結合を構成する酸素原子および亜鉛原子が低減するとともに、弱いZn-O結合が再形成されるのを抑制することができる。

[0210]

また、金属酸化物中に不純物が存在する場合、真空バークを実施することで、金属酸化物中の水分子または水素を放出し、OH結合を低減することができる。金属酸化物中のOH結合が減少することで、4つの金属原子と結合している酸素原子の割合が増える。また、水分子または水素が放出される際、金属酸化物を構成する原子が再配列することで、4つの金属原子と結合している酸素原子が増える。したがって、弱いZn-O結合が再形成されるのを抑制することができる。

[0211]

以上のように、金属酸化物を成膜した後、真空バークを実施することで、弱いZn-O結合を構成する酸素原子および亜鉛原子を低減することができる。したがって、該工程により、トランジスタの安定性を向上することができる。また、トランジスタの安定性が向上することで、材料や形成方法の選択の自由度が高くなる。

[0212]

<半導体装置の作製方法>

次に、図1に示す、本発明の一態様に係るトランジスタ200を有する半導体装置について、作製

方法を図5乃至図14を用いて説明する。また、図5乃至図14において、各図の(A)は上面図を示す。また、各図の(B)は、(A)に示すA1-A2の一点鎖線で示す部位に対応する断面図であり、トランジスタ200のチャンネル長方向の断面図でもある。また、各図の(C)は、(A)にA3-A4の一点鎖線で示す部位に対応する断面図であり、トランジスタ200のチャンネル幅方向の断面図でもある。また、各図の(D)は、(A)にA5-A6の一点鎖線で示す部位に対応する断面図である。なお、各図の(A)の上面図では、図の明瞭化のために一部の要素を省いて図示している。

[0213]

まず、基板(図示しない。)を準備し、当該基板上に絶縁体214を成膜する。絶縁体214の成膜は、スパッタリング法、化学気相成長(CVD:Chemical Vapor Deposition)法、分子線エピタキシー(MBE:Molecular Beam Epitaxy)法、パルスレーザ堆積(PLD:Pulsed Laser Deposition)法、またはALD(Atomic Layer Deposition)法などを用いて行うことができる。

[0214]

なお、CVD法は、プラズマを利用するプラズマCVD(PECVD:Plasma Enhanced CVD)法、熱を利用する熱CVD(TCVD:Thermal CVD)法、光を利用する光CVD(Photo CVD)法などに分類できる。さらに用いる原料ガスによって金属CVD(MCVD:Metal CVD)法、有機金属CVD(MOCVD:Metal Organic CVD)法に分けることができる。

[0215]

プラズマCVD法は、比較的低温で高品質の膜が得られる。また、熱CVD法は、プラズマを用いないため、被処理物へのプラズマダメージを小さくすることが可能な成膜方法である。例えば、半導体装置に含まれる配線、電極、素子(トランジスタ、容量素子など)などは、プラズマから電荷を受け取ることでチャージアップする場合がある。このとき、蓄積した電荷によって、半導体装置に含まれる配線、電極、素子などが破壊される場合がある。一方、プラズマを用いない熱CVD法の場合、こういったプラズマダメージが生じないため、半導体装置の歩留まりを高くすることができる。また、熱CVD法では、成膜中のプラズマダメージが生じないため、欠陥の少ない膜が得られる。

[0216]

また、ALD法は、原子の性質である自己制御性を利用し、一層ずつ原子を堆積することができるので、極薄の成膜が可能、アスペクト比の高い構造への成膜が可能、ピンホールなどの欠陥の少ない成膜が可能、被覆性に優れた成膜が可能、および低温での成膜が可能、などの効果がある。また、ALD法には、プラズマを利用した成膜方法PEALD(Plasma Enhanced ALD)法も含まれる。プラズマを利用することで、より低温での成膜が可能となり好ましい場合がある。なお、ALD法で用いるプリカーサには炭素などの不純物を含むものがある。このため、ALD法により設けられた膜は、他の成膜法により設けられた膜と比較して、炭素などの不純物を多く含む場合がある。なお、不純物の定量は、X線光電子分光法(XPS:X-ray Photoelectron Spectroscopy)を用いて行うことができる。

[0217]

CVD法およびALD法は、ターゲットなどから放出される粒子が堆積する成膜方法とは異なり、被処理物の表面における反応により膜が形成される成膜方法である。したがって、被処理物の形状の影響を受けにくく、良好な段差被覆性を有する成膜方法である。特に、ALD法は、優れた段差被覆

性と、優れた厚さの均一性を有するため、アスペクト比の高い開口部の表面を被覆する場合などに好適である。ただし、ALD法は、比較的成膜速度が遅いため、成膜速度の速いCVD法などの他の成膜方法と組み合わせて用いることが好ましい場合もある。

[0218]

CVD法およびALD法は、原料ガスの流量比によって、得られる膜の組成を制御することができる。例えば、CVD法およびALD法では、原料ガスの流量比によって、任意の組成の膜を成膜することができる。また、例えば、CVD法およびALD法では、成膜しながら原料ガスの流量比を変化させることによって、組成が連続的に変化した膜を成膜することができる。原料ガスの流量比を変化させながら成膜する場合、複数の成膜室を用いて成膜する場合と比べて、搬送や圧力調整に掛かる時間を要さない分、成膜に掛かる時間を短くすることができる。したがって、半導体装置の生産性を高めることができる場合がある。

[0219]

本実施の形態では、絶縁体214として、スパッタリング法によって酸化アルミニウムを成膜する。また、絶縁体214は、多層構造としてもよい。例えば、スパッタリング法によって酸化アルミニウムを成膜し、当該酸化アルミニウム上に、ALD法によって酸化アルミニウムを成膜する構造としてもよい。または、ALD法によって酸化アルミニウムを成膜し、当該酸化アルミニウム上に、スパッタリング法によって酸化アルミニウムを成膜する構造としてもよい。

[0220]

次に絶縁体214上に絶縁体216を成膜する。絶縁体216の成膜は、スパッタリング法、CVD法、MBE法、PLD法、またはALD法などを用いて行うことができる。本実施の形態では、絶縁体216として、CVD法によって酸化シリコンを成膜する。

[0221]

次に、リソグラフィ法を用いて、絶縁体216に、絶縁体214に達する開口を形成する。開口とは、例えば、溝やスリットなども含まれる。また、開口が形成された領域を指して開口部とする場合がある。開口の形成にはウェットエッチング法を用いてもよいが、ドライエッチング法を用いるほうが微細加工には好ましい。また、絶縁体214は、絶縁体216をエッチングして開口を形成する際のエッチングストッパとして機能する絶縁体を選択することが好ましい。例えば、開口を形成する絶縁体216に酸化シリコンを用いた場合は、絶縁体214は、エッチングストッパとして機能する絶縁体として、窒化シリコン、酸化アルミニウム、酸化ハフニウムを用いるとよい。

[0222]

なお、リソグラフィ法では、まず、マスクを介してレジストを露光する。次に、露光された領域を、現像液を用いて除去または残存させてレジストマスクを形成する。次に、当該レジストマスクを介してエッチング処理することで導電体、半導体または絶縁体などを所望の形状に加工することができる。例えば、KrFエキシマレーザ光、ArFエキシマレーザ光、EUV (Extreme Ultraviolet) 光などを用いて、レジストを露光することでレジストマスクを形成すればよい。また、基板と投影レンズとの間に液体（例えば水）を満たして露光する、液浸技術を用いてもよい。また、前述した光に代えて、電子ビームやイオンビームを用いてもよい。なお、電子ビームやイオンビームを用いる場合には、マスクは不要となる。なお、レジストマスクの除去には、アッシングなどのドライエッチング処理を行う、ウェットエッチング処理を行う、ドライエッチング処理後にウェットエッチング処理を行う、またはウェットエッチング処理後にドライエッチング処理を行うことがで

きる。

[0223]

また、レジストマスクの代わりに絶縁体や導電体からなるハードマスクを用いてもよい。ハードマスクを用いる場合、絶縁体216となる絶縁膜上にハードマスク材料となる絶縁膜や導電膜を形成し、その上にレジストマスクを形成し、ハードマスク材料をエッチングすることで所望の形状のハードマスクを形成することができる。絶縁体216となる絶縁膜のエッチングは、レジストマスクを除去してから行っても良いし、レジストマスクを残したまま行っても良い。後者の場合、エッチング中にレジストマスクが消失することがある。絶縁体216となる絶縁膜のエッチング後にハードマスクをエッチングにより除去しても良い。一方、ハードマスクの材料が後工程に影響が無い、あるいは後工程で利用できる場合、必ずしもハードマスクを除去する必要は無い。

[0224]

ドライエッチング装置としては、平行平板型電極を有する容量結合型プラズマ (CCP: Capacitively Coupled Plasma) エッチング装置を用いることができる。平行平板型電極を有する容量結合型プラズマエッチング装置は、平行平板型電極の一方の電極に高周波電源を印加する構成でもよい。または平行平板型電極の一方の電極に複数の異なった高周波電源を印加する構成でもよい。または平行平板型電極それぞれに同じ周波数の高周波電源を印加する構成でもよい。または平行平板型電極それぞれに周波数の異なる高周波電源を印加する構成でもよい。または高密度プラズマ源を有するドライエッチング装置を用いることができる。高密度プラズマ源を有するドライエッチング装置は、例えば、誘導結合型プラズマ (ICP: Inductively Coupled Plasma) エッチング装置などを用いることができる。

[0225]

開口の形成後に、導電体205の第1の導電体となる導電膜を成膜する。当該導電膜は、不純物や酸素の透過を抑制する機能を有する導電性バリア膜を用いることが好ましい。例えば、窒化タンタル、窒化タングステン、窒化チタンなどを用いることができる。またはタンタル、タングステン、チタン、モリブデン、アルミニウム、銅、モリブデントングステン合金との積層膜とすることができる。導電体205の第1の導電体となる導電膜の成膜は、スパッタリング法、CVD法、MBE法、PLD法、またはALD法などを用いて行うことができる。

[0226]

本実施の形態では、導電体205の第1の導電体となる導電膜として、窒化タンタル、または、窒化タンタルの上に窒化チタンを積層した膜を成膜する。導電体205の第1の導電体としてこのような金属窒化物を用いることにより、導電体205の第2の導電体で銅など拡散しやすい金属を用いても、当該金属が導電体205の第1の導電体から外に拡散するのを抑制することができる。

[0227]

次に、導電体205の第1の導電体となる導電膜上に、導電体205の第2の導電体となる導電膜を成膜する。当該導電膜の成膜は、スパッタリング法、CVD法、MBE法、PLD法、またはALD法などを用いて行うことができる。本実施の形態では、導電体205の第2の導電体となる導電膜として、タングステン、銅、アルミニウムなどの低抵抗導電性材料を成膜する。

[0228]

次に、CMP (Chemical Mechanical Polishing) 処理を行うことで、導電体205の第1の導電体となる導電膜、および導電体205の第2の導電体となる導電膜の

一部を研磨により除去し、絶縁体216を露出する。その結果、開口部のみに、導電体205の第1の導電体となる導電膜、および導電体205の第2の導電体となる導電膜が残存する。これにより、上面が平坦な、導電体205の第1の導電体、および導電体205の第2の導電体を含む導電体205を形成することができる（図5参照。）。なお、当該CMP処理により、絶縁体216の一部が除去される場合がある。

[0229]

なお、絶縁体216および導電体205の作製方法は上記に限られるものではない。例えば、絶縁体214の上に導電体205となる導電膜を成膜し、リソグラフィ法を用いて当該導電膜加工することで導電体205を形成する。次に、導電体205を覆うように絶縁体216となる絶縁膜を設け、CMP処理により当該絶縁膜の一部を、導電体205の一部が露出するまで除去することで導電体205、および絶縁体216を形成してもよい。

[0230]

上記のようにCMP処理を用いて導電体205、および絶縁体216を形成することで、導電体205と絶縁体216の上面の平坦性を向上させることができ、後工程にて酸化物230a、酸化物230bおよび酸化物230cを構成するCAAC-OSの結晶性を向上させることができる。

[0231]

次に、絶縁体216、および導電体205上に絶縁体222を成膜する。絶縁体222として、アルミニウムおよびハフニウム的一方または双方の酸化物を含む絶縁体を成膜するとよい。なお、アルミニウムおよびハフニウム的一方または双方の酸化物を含む絶縁体として、酸化アルミニウム、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物（ハフニウムアルミネート）などを用いることが好ましい。アルミニウムおよびハフニウム的一方または双方の酸化物を含む絶縁体は、酸素、水素、および水に対するバリア性を有する。絶縁体222が、水素および水に対するバリア性を有することで、トランジスタ200の周辺に設けられた構造体に含まれる水素、および水が、絶縁体222を通じてトランジスタ200の内側へ拡散することが抑制され、酸化物230中の酸素欠損の生成を抑制することができる。

[0232]

絶縁体222の成膜は、スパッタリング法、CVD法、MBE法、PLD法、またはALD法などを用いて行うことができる。

[0233]

次に、絶縁体222上に絶縁体224を成膜する。絶縁体224の成膜は、スパッタリング法、CVD法、MBE法、PLD法、またはALD法などを用いて行うことができる。

[0234]

続いて、加熱処理を行うと好ましい。加熱処理は、250℃以上650℃以下、好ましくは300℃以上500℃以下、さらに好ましくは320℃以上450℃以下で行えばよい。なお、加熱処理は、窒素または不活性ガス雰囲気、または酸化性ガスを10ppm以上、1%以上、もしくは10%以上含む雰囲気で行う。また、加熱処理は減圧状態で行ってもよい。または、加熱処理は、窒素または不活性ガス雰囲気で加熱処理した後に、脱離した酸素を補うために酸化性ガスを10ppm以上、1%以上、または10%以上含む雰囲気で行ってもよい。

[0235]

本実施の形態では、加熱処理として、絶縁体224の成膜後に窒素雰囲気にて400℃の温度で1

時間の処理を行う。当該加熱処理によって、絶縁体 224 に含まれる水、水素などの不純物の除去などができる。また、加熱処理は、絶縁体 222 の成膜後などのタイミングで行うこともできる。

[0236]

ここで、絶縁体 224 に過剰酸素領域を形成するために、減圧状態で酸素を含むプラズマ処理を行ってもよい。酸素を含むプラズマ処理は、例えばマイクロ波を用いた高密度プラズマを発生させる電源を有する装置を用いることが好ましい。または、基板側に RF (Radio Frequency) を印加する電源を有してもよい。高密度プラズマを用いることより、高密度の酸素ラジカルを生成することができ、基板側に RF を印加することで、高密度プラズマによって生成された酸素ラジカルを効率よく絶縁体 224 内に導くことができる。または、この装置を用いて不活性ガスを含むプラズマ処理を行った後に、脱離した酸素を補うために酸素を含むプラズマ処理を行ってもよい。なお、当該プラズマ処理の条件を適宜選択することにより、絶縁体 224 に含まれる水、水素などの不純物を除去することができる。その場合、加熱処理は行わなくてもよい。

[0237]

次に、絶縁体 224 上に、酸化膜 230A、および酸化膜 230B を順に成膜する (図 5 参照。)。なお、上記酸化膜は、大気環境に曝さずに連続して成膜することが好ましい。大気開放せずに成膜することで、酸化膜 230A、および酸化膜 230B 上に大気環境からの不純物または水分が付着することを防ぐことができ、酸化膜 230A と酸化膜 230B との界面近傍を清浄に保つことができる。

[0238]

酸化膜 230A、および酸化膜 230B の成膜はスパッタリング法、CVD 法、MBE 法、PLD 法、または ALD 法などを用いて行うことができる。

[0239]

例えば、酸化膜 230A、および酸化膜 230B をスパッタリング法によって成膜する場合は、スパッタリングガスとして酸素、または、酸素と希ガスの混合ガスを用いる。スパッタリングガスに含まれる酸素の割合を高めることで、成膜される酸化膜中の過剰酸素を増やすことができる。また、上記の酸化膜をスパッタリング法によって成膜する場合は、上記の In-M-Zn 酸化物ターゲットなどを用いることができる。また、ターゲットには、直流 (DC) 電源または、高周波 (RF) 電源などの交流 (AC) 電源が接続され、ターゲットの電気伝導度に応じて、必要な電力を印加することができる。

[0240]

特に、酸化膜 230A の成膜時に、スパッタリングガスに含まれる酸素の一部が絶縁体 224 に供給される場合がある。したがって、酸化膜 230A のスパッタリングガスに含まれる酸素の割合は 70% 以上、好ましくは 80% 以上、より好ましくは 100% とすればよい。

[0241]

また、酸化膜 230B をスパッタリング法で形成する場合、スパッタリングガスに含まれる酸素の割合を 1% 以上 30% 以下、好ましくは 5% 以上 20% 以下として成膜すると、酸素欠乏型の酸化物半導体が形成される。酸素欠乏型の酸化物半導体をチャネル形成領域に用いたトランジスタは、比較的高い電界効果移動度が得られる。また、基板を加熱しながら成膜を行うことによって、当該酸化膜の結晶性を向上させることができる。ただし、本発明の一態様はこれに限定されない。酸化物 230b となる酸化膜をスパッタリング法で形成する場合、スパッタリングガスに含まれる酸素の割合を、30% を超えて 100% 以下、好ましくは 70% 以上 100% 以下として成膜すると、酸素過剰型の

酸化物半導体が形成される。酸素過剰型の酸化物半導体をチャネル形成領域に用いたトランジスタは、比較的高い信頼性が得られる。

[0242]

本実施の形態では、酸化膜230Aとして、スパッタリング法によって、 $\text{In}:\text{Ga}:\text{Zn}=1:1:0.5$ [原子数比] (2:2:1 [原子数比])、あるいは1:3:4 [原子数比] のターゲットを用いて成膜する。また、酸化膜230Bとして、スパッタリング法によって、 $\text{In}:\text{Ga}:\text{Zn}=4:2:4.1$ [原子数比] のターゲットを用いて成膜する。なお、各酸化膜は、成膜条件、および原子数比を適宜選択することで、酸化物230に求める特性に合わせて形成するとよい。

[0243]

ここで、絶縁体222、絶縁体224、酸化膜230A、および酸化膜230Bを、大気に暴露することなく成膜することが好ましい。例えば、マルチチャンバー方式の成膜装置を用いればよい。

[0244]

次に、加熱処理を行ってもよい。加熱処理は、上述した加熱処理条件を用いることができる。加熱処理によって、酸化膜230A、および酸化膜230B中の水、水素などの不純物を除去することなどができる。本実施の形態では、窒素雰囲気にて400℃の温度で1時間の処理を行った後に、連続して酸素雰囲気にて400℃の温度で1時間の処理を行う。

[0245]

次に、酸化膜230A、および酸化膜230Bを島状に加工して、酸化物230a、および酸化物230bを形成する(図6参照。)。なお、当該工程において、絶縁体224の酸化物230aと重ならない領域の膜厚が薄くなることがある。また、当該工程において、絶縁体224を、酸化物230aと重畳する島状に加工し、絶縁体222の一部が露出される構成にしてもよい。

[0246]

ここで、酸化物230a、および酸化物230bは、少なくとも一部が導電体205と重なるように形成する。また、酸化物230a、および酸化物230bの側面と絶縁体222の上面のなす角が小さくなる構成にしてもよい。その場合、酸化物230a、および酸化物230bの側面と絶縁体222の上面のなす角は60°以上70°未満が好ましい。この様な形状とすることで、これより後の工程において、絶縁体256などの被覆性が向上し、鬆などの欠陥を低減することができる。または、酸化物230bの側面は、絶縁体222の上面に対し、概略垂直にしてもよい。酸化物230a、および酸化物230bの側面が、絶縁体222の上面に対し、概略垂直であることで、複数のトランジスタ200を設ける際に、小面積化、高密度化が可能となる。

[0247]

また、酸化物230bの側面と酸化物230bの上面との間に、湾曲面を有する。つまり、側面の端部と上面の端部は、湾曲していることが好ましい(以下、ラウンド状ともいう)。湾曲面は、例えば、酸化物230b層の端部において、曲率半径が、3nm以上10nm以下、好ましくは、5nm以上6nm以下とする。端部に角を有さないことで、以降の成膜工程における膜の被覆性が向上する。

[0248]

なお、酸化膜230A、および酸化膜230Bの加工はリソグラフィ法を用いて行えばよい。また、当該加工はドライエッチング法やウェットエッチング法を用いることができる。ドライエッチング法による加工は微細加工に適している。

[0249]

また、ドライエッチングなどの処理を行うことによって、エッチングガスなどに起因した不純物が酸化物 230 a、および酸化物 230 b などの表面または内部に付着または拡散することがある。不純物としては、例えば、フッ素または塩素などがある。

[0250]

上記の不純物などを除去するために、洗浄を行う。洗浄方法としては、洗浄液などを用いたウェット洗浄、プラズマを用いたプラズマ処理、または熱処理による洗浄などがあり、上記洗浄を適宜組み合わせで行ってもよい。

[0251]

ウェット洗浄としては、シュウ酸、リン酸、またはフッ化水素酸などを炭酸水または純水で希釈した水溶液を用いて洗浄処理を行ってもよい。または、純水または炭酸水を用いた超音波洗浄を行ってもよい。本実施の形態では、純水または炭酸水を用いた超音波洗浄を行う。

[0252]

続いて、加熱処理を行ってもよい。加熱処理の条件は、前述の加熱処理の条件を用いることができる。または、絶縁膜 256 A の成膜前に加熱処理を行うことが好ましい。加熱処理は、100℃以上400℃以下で行えばよく、例えば200℃で行えばよい。あるいは、絶縁膜 256 A の成膜温度と同じ温度で行うことが好ましい。ここで、成膜温度とは、成膜中の基板温度に限らず、成膜装置の設定温度の場合を含む。例えば、絶縁膜 256 A を200℃で成膜する場合、当該加熱処理は200℃とすることが好ましい。当該加熱処理は、減圧下で行うことが好ましく、例えば、真空雰囲気で行ってもよい。真空雰囲気は、ターボ分子ポンプ等で排気を行うことで維持される。真空雰囲気では、処理室の圧力は、 1×10^{-2} Pa 以下、好ましくは 1×10^{-3} Pa 以下とすればよい。

[0253]

次に、酸化物 230 a、および酸化物 230 b を覆って、絶縁膜 256 A を成膜する(図6参照)。絶縁膜 256 A の成膜は、スパッタリング法、CVD法、MBE法、PLD法、またはALD法などを用いて成膜することができる。

[0254]

絶縁膜 256 A は、水素などの不純物や、酸素の拡散を抑制する機能を有する絶縁膜を用いることが好ましい。例えば、スパッタリング法によって、酸化アルミニウム膜を成膜することが好ましい。スパッタリング法によって、酸素を含むガスを用いて酸化アルミニウム膜を成膜することによって、絶縁体 224 中へ酸素を注入することができる。つまり、絶縁体 224 は過剰酸素を有することができる。また、絶縁膜 256 A として、酸化ハフニウム、アルミニウムおよびハフニウムを含む酸化物(ハフニウムアルミネート)、窒化アルミニウムを含む絶縁体、窒化アルミニウムチタン、窒化チタン、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、または空孔を有する酸化シリコンなどを用いることができる。

[0255]

また、絶縁膜 256 A として、高温で基板加熱を行いながら、酸化アルミニウムを成膜してもよい。絶縁膜 256 A 成膜時の基板加熱温度は、200℃以上、好ましくは250℃以上、より好ましくは350℃以上にすればよい。

[0256]

また、絶縁膜 256 A は、積層構造としてもよい。

[0257]

次に、絶縁膜256Aの上に、ダミーゲート262Aとなるダミーゲート膜を成膜する。

[0258]

ダミーゲート262Aとなるダミーゲート膜は、加工してダミーゲートとして使用する。ダミーゲートとは、仮のゲート電極のことである。つまり、ダミーゲート262Aとなるダミーゲート膜を加工することで、仮のゲート電極を形成し、後の工程において該ダミーゲートを除去し、代わりに導電膜等によるゲート電極を形成する。従って、ダミーゲート262Aとなるダミーゲート膜は微細加工が容易であり、かつ、除去も容易な膜を用いることが好ましい。

[0259]

ダミーゲート262Aとなるダミーゲート膜の成膜は、スパッタリング法、CVD法、MBE法、PLD法またはALD法などを用いて行うことができる。例えば、絶縁体、半導体、または導電体を用いることができる。具体的には、ポリシリコン、微結晶シリコン、アモルファスシリコンなどのシリコン、アルミニウム、チタン、タングステンなどの金属膜などを用いればよい。または、塗布法を用いて、炭素を含む膜、SOG (Spin On Glass)、樹脂膜などを形成しても良い。例えば、フォトレジスト、ポリエステル、ポリオレフィン、ポリアミド (ナイロン、アラミドなど)、ポリイミド、ポリカーボネートまたはアクリルなどがある。SOG、樹脂膜を塗布法によって形成することで、ダミーゲート膜の表面を平坦にすることができる。このように、ダミーゲート膜の表面を平坦にすることで、微細加工が容易となり、さらに、除去も容易である。

[0260]

ダミーゲートは、後述するドーパントの添加において、酸化物230を当該ドーパントから保護する必要がある。このため、ダミーゲート262Aとなるダミーゲート膜は十分な硬度を持っていることが好ましい。このようなダミーゲート膜としては、例えば、炭素を含む膜が好適である。

[0261]

また、ダミーゲート262Aとなるダミーゲート膜は、異なる膜種を用いて多層膜とすることもできる。例えば、ダミーゲート262Aとなるダミーゲート膜を導電膜と該導電膜上に樹脂膜が形成された2層構造の膜とすることができる。ダミーゲート膜をこのような構造とすることで、例えば、後のCMP工程において、該導電膜がCMP処理のストップ膜として機能する場合がある。または、CMP処理の終点検出が可能となる場合があり、加工ばらつきの低減が可能となる場合がある。

[0262]

次に、リソグラフィー法によって、ダミーゲート262Aとなるダミーゲート膜をエッチングし、ダミーゲート262Aを形成する (図7参照)。ダミーゲート262Aは、少なくとも一部が、導電体205および酸化物230と重なるように形成する。

[0263]

また、ダミーゲート262Aの形成後に熱処理を行って、ダミーゲート262Aを硬化させてもよい。特に、ダミーゲート262Aの形状をアスペクト比が高い形状にする場合、ダミーゲート262Aを硬化させておくことにより、ダミーゲート262Aの変形を防ぐことができる。

[0264]

次に、ダミーゲート262Aをマスクとして、酸化物230bにドーパント257を添加する (図7参照)。これにより、酸化物230bのダミーゲート262Aと重畳していない領域に、ドーパント257を含む、層253aおよび層253bが形成される。このように、ダミーゲート262Aの

チャンネル長方向の長さによって、層 2 5 3 a と層 2 5 3 b の間の距離を制御することができる。

[0 2 6 5]

ドーパント 2 5 7 の添加方法としては、イオン化された原料ガスを質量分離して添加するイオン注入法、イオン化された原料ガスを質量分離せずに添加するイオンドーピング法、プラズマイメージョンイオンインプランテーション法などを用いることができる。質量分離を行う場合、添加するイオン種およびその濃度を厳密に制御することができる。一方、質量分離を行わない場合、短時間で高濃度のイオンを添加することができる。また、原子または分子のクラスターを生成してイオン化するイオンドーピング法を用いてもよい。なお、ドーパントを、イオン、ドナー、アクセプター、不純物または元素などと言い換えてもよい。

[0 2 6 6]

ドーパント 2 5 7 としては、上述の酸素欠損を形成する元素、または酸素欠損と結合する元素などを用いればよい。このような元素としては、代表的には、ホウ素、またはリンが挙げられる。また、水素、炭素、窒素、フッ素、硫黄、塩素、チタン、希ガス等を用いてもよい。また、希ガスの代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、及びキセノン等がある。また、アルミニウム、クロム、銅、銀、金、白金、タンタル、ニッケル、チタン、モリブデン、タングステン、ハフニウム、バナジウム、ニオブ、マンガン、マグネシウム、ジルコニウム、ベリリウム、インジウム、ルテニウム、イリジウム、ストロンチウム、ランタンなどの金属元素の中から選ばれるいずれか一つまたは複数の金属元素を添加してもよい。上述した中でもドーパント 2 5 7 としては、ホウ素、及びリンが好ましい。ホウ素、リンをドーパント 2 5 7 として用いる場合、アモルファスシリコン、または低温ポリシリコンの製造ラインの装置を使用することができるため、設備投資を抑制することができる。

[0 2 6 7]

特に、ドーパント 2 5 7 として、酸化物を形成しやすい元素を用いることが好ましい。このような元素としては、代表的にはホウ素、リン、アルミニウム、マグネシウム等がある。

[0 2 6 8]

ドーパント 2 5 7 を添加する際に用いる原料ガスとしては、上記不純物元素を含むガスを用いることができる。ホウ素を供給する場合、代表的には B_2H_6 ガスや BF_3 ガスなどを用いることができる。またリンを供給する場合には、代表的には PH_3 ガスを用いることができる。また、これらの原料ガスを希ガスで希釈した混合ガスを用いてもよい。

[0 2 6 9]

その他、原料ガスとして、 CH_4 、 N_2 、 NH_3 、 AlH_3 、 $AlCl_3$ 、 SiH_4 、 Si_2H_6 、 F_2 、 HF 、 H_2 及び希ガス等を用いることができる。また、イオン源はガスに限られず、液体または固体を気化させたものをイオン源としてもよい。

[0 2 7 0]

ドーパント 2 5 7 の添加は、絶縁膜 2 5 6 A、および酸化物 2 3 0 b の組成や密度、厚さなどを考慮して、加速電圧やドーパント量などの条件を設定することで制御することができる。特に、ドーパント 2 5 7 が、絶縁膜 2 5 6 A のダミーゲート 2 6 2 A と接していない部分を貫通できるように、十分なエネルギーを与えることが好ましい。

[0 2 7 1]

ドーパント 2 5 7 の添加量は、後述するドーパント 2 5 8 の添加量よりも多いことが好ましい。これにより、層 2 5 2 よりも高濃度に元素が注入された層 2 5 3 を形成することができる。また、ドー

パント 257 の添加は、ドーパント 258 よりも高い加速電圧で行ってもよい。これにより、層 252 よりも深くまで元素が分布した層 253 を形成することができる。

[0272]

また、図 7 では、ドーパント 257 を絶縁体 214 の上面に略垂直に添加しているが、これに限られず、ドーパント 257 の添加を絶縁体 214 の上面に対して傾斜させて行ってもよい。絶縁体 214 の上面に対して傾斜させてドーパントを添加させることにより、ダミーゲート 262A と重畳する領域の一部に層 253a および層 253b を形成することが容易になる。

[0273]

また、本実施の形態の作成方法では、ドーパント 257 は、絶縁膜 256A を介して酸化物 230 に添加される。当該作製方法とすることで、絶縁膜 256A にもドーパント 257 が添加される。すなわち、酸化物 230、及び絶縁膜 256A の双方がドーパント 257 に含まれる元素を有する。また、絶縁膜 256A が過剰酸素を有する場合、ドーパント 257 によって、外部への過剰酸素の拡散を抑制できる場合がある。また、酸化物 230b および絶縁膜 256A の下に設けられている、酸化物 230a、絶縁体 224 および絶縁体 222 にもドーパント 257 が添加される場合がある。よって、酸化物 230a、絶縁体 224 および絶縁体 222 がドーパント 257 に含まれる元素を有する場合がある。

[0274]

次に、ダミーゲート 262A の一部を除去して(以下において、スリミング処理という場合がある。)、ダミーゲート 262B を形成する (図 8 参照)。ダミーゲート 262B は、ダミーゲート 262A を縮小したような形状である。よって、図 8 (B) に示すように、酸化物 230b の層 253 が形成されていない領域の一部を、ダミーゲート 262B から露出させることができる。この酸化物 230b の層 253 が形成されていない領域の一部は、後の工程でドーパント 258 を添加させて層 252 となる。言い換えると、酸化物 230b のダミーゲート 262B が重畳している領域が、チャネル形成領域として機能する領域 234 になる。

[0275]

スリミング処理としては、例えば、ラジカル状態の酸素(酸素ラジカル)を用いたアッシング処理を適用することができる。ただし、スリミング処理は、ダミーゲート 262A をより微細なパターンに加工できる処理であれば、上述のアッシング処理に限定する必要はない。例えば、酸素を含む雰囲気下でのプラズマ処理もしくは加熱処理、またはオゾン雰囲気下に曝した状態で紫外光を照射する処理、ドライエッチング処理またはウェットエッチング処理などを用いることができる。なお、ダミーゲート 262B によってトランジスタ 200 のチャネル長が決定されるので、当該スリミング処理としては、制御性の良い処理を適用することが望ましい。

[0276]

スリミング処理によって、ダミーゲート 262A の A1-A2 方向の長さを、露光装置の解像限界以下、例えば、解像限界の 1/2 以下、好ましくは 1/3 以下の線幅まで微細化することが可能である。これにより、例えば、トランジスタ 200 のチャネル長を、1nm 以上 60nm 以下、より好ましくは 15nm 以上 40nm 以下とすることができる。このように、チャネル長を短くすることにより、トランジスタ 200 のオン電流を大きくし、S 値を良好にし、周波数特性の向上を図ることができる。

[0277]

次に、ダミーゲート262Bをマスクとして、酸化物230bにドーパント258を添加する(図9参照)。これにより、酸化物230bのダミーゲート262Bと重畳しておらず、且つ層253が形成されていない領域に、ドーパント258を含む、層252aおよび層252bが形成される。このように、ダミーゲート262BのA1-A2方向の幅によって、層252aと層252bの距離、すなわち、トランジスタ200のチャンネル長を制御することができる。

[0278]

ドーパント258の添加方法は、上記のドーパント257の添加方法と同様の方法を用いることができる。このとき、ドーパント258が、絶縁膜256Aのダミーゲート262Bと接していない部分を貫通できるように、十分なエネルギーを与えることが好ましい。また、ドーパント258としては、ドーパント257と同様に、上述の酸素欠損を形成する元素、または酸素欠損と結合する元素などを用いればよい。ただし、ドーパント258の添加量は、ドーパント257の添加量よりも少ないことが好ましい。

[0279]

また、図9では、ドーパント258を絶縁体214の上面に略垂直に添加しているが、これに限られず、ドーパント258の添加を絶縁体214の上面に対して傾斜させて行ってもよい。絶縁体214の上面に対して傾斜させてドーパントを添加させることにより、ダミーゲート262Bと重畳する領域の一部にも層252aおよび層252bを形成することができる場合がある。

[0280]

また、本実施の形態の作成方法では、ドーパント258は、絶縁膜256Aを介して酸化物230に添加される。当該作製方法とすることで、絶縁膜256Aにもドーパント258が添加される。すなわち、酸化物230b、及び絶縁膜256Aの双方がドーパント258に含まれる元素を有する。また、絶縁膜256Aが過剰酸素を有する場合、ドーパント258によって、外部への過剰酸素の拡散を抑制できる場合がある。また、ドーパント258は、層253にも添加されるので、層253がドーパント258に含まれる元素を有する場合がある。また、酸化物230bおよび絶縁膜256Aの下に設けられている、酸化物230a、絶縁体224および絶縁体222にもドーパント258が添加される場合がある。よって、酸化物230a、絶縁体224および絶縁体222がドーパント258に含まれる元素を有する場合がある。

[0281]

以上のように、ダミーゲート262Aおよびダミーゲート262Bをマスクとして、層252および層253を形成することにより、後の工程で形成する導電体260を、層253aと層253bの間に自己整合的に配置させ、且つ層252aと層252bの上に自己整合的に重畳させることができる。

[0282]

なお、ドーパント257の添加後、またはドーパント258の添加後に熱処理を行ってもよい。当該熱処理により、チャンネル形成領域として機能する領域234に含まれる水素を、層253に含まれる酸素欠損で捕獲できる場合がある。これにより、トランジスタ200に安定な電気特性を与え、信頼性の向上を図ることができる。また、当該熱処理は、以降の工程で行ってもよい。

[0283]

次に、絶縁膜256A、およびダミーゲート262Bを覆って、絶縁膜266Aを成膜する(図10参照)。絶縁膜266Aの成膜は、スパッタリング法、CVD法、MBE法、PLD法、またはA

LD法などを用いて成膜することができる。

[0284]

絶縁膜266Aは、水素などの不純物や、酸素の拡散を抑制する機能を有する絶縁膜を用いることが好ましい。例えば、スパッタリング法によって、酸化アルミニウム膜を成膜することが好ましい。スパッタリング法によって、酸素を含むガスを用いて酸化アルミニウム膜を成膜することによって、絶縁体224中へ酸素を注入することができる。つまり、絶縁体224は過剰酸素を有することができる。

[0285]

また、絶縁膜266Aとして、高温で基板加熱を行いながら、酸化アルミニウムを成膜してもよい。絶縁膜266A成膜時の基板加熱温度は、200℃以上、好ましくは250℃以上、より好ましくは350℃以上にすればよい。このとき、絶縁膜266Aを成膜する前に、ALD法を用いて酸化アルミニウムを成膜しておくことにより、上記の温度で絶縁膜266Aを成膜したときに、ダミーゲート262Bが変形することを防ぐことができる。

[0286]

後の工程において、ダミーゲート262Bと絶縁膜266Aのダミーゲート262Bに接している部分を除去して、開口263を形成する。つまり、絶縁膜266Aの膜厚によって、開口263の大きさを制御することができる。ここで、層252および層253は、ダミーゲート262Bの配置に対して自己整合的に形成されている。開口263は、ダミーゲート262Bの位置を中心として、大きさを制御することができる。よって、開口263を大きくすることで、導電体260を層252と重畳させることができる。さらに開口263を大きくすることで、導電体260を層253と重畳させることもできる。このように、酸化物230のチャネル形成領域とソース領域またはドレイン領域との間に、オフセット領域が形成されるのを防ぎ、実効的なチャネル長が導電体260の幅より大きくなるのを抑制することができる。これにより、トランジスタ200のオン電流を大きくし、S値を良好にし、周波数特性の向上を図ることができる。なお、開口263の大きさ、つまりトランジスタ200のオーバーラップ領域の大きさは、トランジスタ200に要求される電気特性に合わせて適宜設定することができる。

[0287]

次に、絶縁膜256A、絶縁膜266A、およびダミーゲート262B上に、絶縁膜280Aを成膜する(図10参照。)。絶縁膜280Aの成膜は、スパッタリング法、CVD法、MBE法、PLD法またはALD法などを用いて行うことができる。

[0288]

次に、絶縁膜280A、絶縁膜266A、およびダミーゲート262Bの一部を、ダミーゲート262Bの一部が露出するまで除去し、絶縁体280、絶縁体266B、およびダミーゲート262を形成する(図11参照。)。絶縁体280、絶縁体266B、およびダミーゲート262の形成にはCMP処理を用いることが好ましい。

[0289]

また、上述のようにダミーゲート262Bを、例えば、導電膜と該導電膜上に樹脂膜を形成する2層構造の膜とすることで、CMP工程において、該導電膜がCMP処理のストップ膜として機能する場合がある。または、該導電膜がCMP処理の終点検出が可能となる場合があり、ダミーゲート262の高さのばらつきの低減が可能となる場合がある。図11(B)に示すように、ダミーゲート26

2の上面と、絶縁体266Bおよび絶縁体280の上面が略一致する。

[0290]

次に、ダミーゲート262と、絶縁膜256Aおよび絶縁膜266Aの絶縁体280から露出した部分を除去し、開口263を形成する(図12参照。)。ダミーゲート262、絶縁膜256A、および絶縁膜266Aの除去は、絶縁体280をマスクとして、ウェットエッチング、ドライエッチング、またはアッシングなどを用いて行うことができる。または、適宜、上記の処理を複数組み合わせてもよい。例えば、アッシング処理の後に、ウェットエッチング処理を行うなどがある。絶縁膜266Aの一部を除去することにより、絶縁体266を形成し、絶縁膜256Aの一部を除去することにより、絶縁体256を形成する。ダミーゲート262、絶縁膜256Aの一部および絶縁膜266Aの一部を除去することにより、開口263から酸化物230bの表面の一部(層252および層253を含む。)が露出する。

[0291]

なお、ダミーゲート262と、絶縁膜256Aおよび絶縁膜266Aの絶縁体280から露出した部分の除去は、必ずしも一括で行う必要はない。例えば、絶縁膜256Aをエッチングストップとして、ダミーゲート262と、絶縁膜266Aの絶縁体280から露出した部分を除去し、それから絶縁膜256Aの絶縁体280から露出した部分を除去してもよい。

[0292]

次に、加熱処理を行ってもよい。加熱処理は、上述した加熱処理条件を用いることができる。加熱処理によって、開口263を介して、酸化物230a、および酸化物230b中の水、水素などの不純物を除去することなどができる。例えば、窒素雰囲気にて600℃の温度で熱処理を行えばよい。

[0293]

また、酸化膜230Cの成膜前に、イオン注入法、イオンドーピング法、プラズマ処理法、およびプラズマイマージョンイオンインプランテーション法から選ばれた一、または複数の方法を用いて、酸化物230bおよび絶縁体280に酸素を添加してもよい。このとき、イオン化された原料ガスを質量分離して添加するイオン注入法を用いることで、酸化物230bおよび絶縁体280に制御よく酸素を添加できるため、好ましい。

[0294]

次に、酸化膜230Cの成膜前に加熱処理を行うことが好ましい。加熱処理は、100℃以上400℃以下で行えばよく、例えば200℃で行えばよい。あるいは、酸化膜230Cの成膜温度と同じ温度で行うことが好ましい。ここで、成膜温度とは、成膜中の基板温度に限らず、成膜装置の設定温度の場合を含む。例えば、酸化膜230Cを300℃で成膜する場合、当該加熱処理は300℃とすることが好ましい。当該加熱処理は、減圧下で行うことが好ましく、例えば、真空雰囲気で行ってもよい。真空雰囲気は、ターボ分子ポンプ等で排気を行うことで維持される。真空雰囲気では、処理室の圧力は、 1×10^{-2} Pa以下、好ましくは 1×10^{-3} Pa以下とすればよい。

[0295]

次に、開口263に埋め込まれるように、酸化膜230Cを成膜する(図13参照。)。また、上記加熱処理後、大気に暴露することなく、連続して酸化膜230Cの成膜を行うことが好ましい。例えば、後述するマルチチャンバー方式の成膜装置などを用いて、加熱処理と成膜処理を異なるチャンバーで、連続して行うことが好ましい。このような処理を行うことによって、酸化物230aおよび酸化物230bの表面などに吸着している水分、水素、炭素などの不純物を除去し、さらに酸化物23

0 a および酸化物 2 3 0 b 中の水分濃度および水素濃度を低減させることができる。当該加熱処理により除去される不純物には、水素と炭素の結合を有する不純物や、水素と酸素の結合を有する不純物なども含まれる。さらに、外気に曝さず連続で加熱処理と成膜を行うことで、水素などの不純物が酸化物 2 3 0 に再侵入することを防ぐことができる。

[0 2 9 6]

酸化膜 2 3 0 C の成膜はスパッタリング法、CVD 法、MBE 法、PLD 法、または ALD 法などを用いて行うことができる。酸化膜 2 3 0 C に求める特性に合わせて、酸化膜 2 3 0 A、または酸化膜 2 3 0 B と同様の成膜方法を用いて、酸化膜 2 3 0 C となる酸化膜を成膜すればよい。酸化膜 2 3 0 C として、In-Ga-Zn 酸化物や、In を含まない酸化物を用いることができる。In を含まない酸化物として、Ga-Zn 酸化物や、酸化ガリウムなどを用いることができる。また、酸化膜 2 3 0 C として、In-Ga-Zn 酸化物と In を含まない酸化物の積層構造を用いてもよい。酸化膜 2 3 0 C として、スパッタリング法によって、In : Ga : Zn = 1 : 3 : 4 [原子数比]、4 : 2 : 4、1 [原子数比]、Ga : Zn = 2 : 1 [原子数比]、あるいは Ga : Zn = 2 : 5 [原子数比] のターゲットを用いて成膜する。本実施の形態では、酸化膜 2 3 0 C として、スパッタリング法によって、1 : 3 : 4 [原子数比] のターゲットを用いて酸化物 2 3 0 c となる酸化膜を成膜する。

[0 2 9 7]

また、酸化膜 2 3 0 C は、第 1 の酸化膜と、第 1 の酸化膜上の第 2 の酸化膜からなる積層構造を有していてもよく、酸化膜 2 3 0 B の形成に用いたターゲットと同様のターゲットを用いて第 1 の酸化膜を形成し、酸化膜 2 3 0 A の形成に用いたターゲットと同様のターゲットを用いて第 2 の酸化膜を形成してもよい。

[0 2 9 8]

酸化膜 2 3 0 C の成膜は、基板を加熱しながら行うことが好ましい。このとき、基板温度を 3 0 0 °C 以上にするすることで、酸化物 2 3 0 a、酸化物 2 3 0 b、および酸化膜 2 3 0 C 中の酸素欠損を低減することができる。また、例えば、後述する絶縁膜 2 5 0 A の成膜温度と同じ温度で成膜してもよい。また、このように基板を加熱しながら成膜することで、酸化物 2 3 0 a、酸化物 2 3 0 b、および酸化膜 2 3 0 C の結晶性の向上を図ることもできる。

[0 2 9 9]

特に、酸化膜 2 3 0 C の成膜時に、スパッタリングガスに含まれる酸素の一部が酸化物 2 3 0 a および酸化物 2 3 0 b に供給される場合がある。したがって、酸化膜 2 3 0 C のスパッタリングガスに含まれる酸素の割合は 7 0 % 以上、好ましくは 8 0 % 以上、より好ましくは 1 0 0 % とすればよい。また、基板を加熱しながら成膜を行うことによって、当該酸化膜の結晶性を向上させることができる。

[0 3 0 0]

次に、絶縁膜 2 5 0 A の成膜前に加熱処理を行うことが好ましい。加熱処理は、1 0 0 °C 以上 4 0 0 °C 以下で行えばよく、例えば 2 0 0 °C で行えばよい。あるいは、絶縁膜 2 5 0 A の成膜温度と同じ温度で行うことが好ましい。ここで、成膜温度とは、成膜中の基板温度に限らず、成膜装置の設定温度の場合を含む。例えば、絶縁膜 2 5 0 A を 3 5 0 °C で成膜する場合、当該加熱処理は 3 5 0 °C とすることが好ましい。当該加熱処理は、減圧下で行うことが好ましく、例えば、真空雰囲気で行ってもよい。真空雰囲気は、ターボ分子ポンプ等で排気を行うことで維持される。真空雰囲気では、処理室の圧力は、 1×10^{-2} Pa 以下、好ましくは 1×10^{-3} Pa 以下とすればよい。

[0 3 0 1]

次に、絶縁膜 250A を成膜する。絶縁膜 250A は、スパッタリング法、CVD 法、MBE 法、PLD 法、または ALD 法などを用いて成膜することができる。絶縁膜 250A としては、ALD 法を用いて、酸化シリコン、酸化ハフニウム、または酸化ガリウムなどを成膜することが好ましい。例えば、絶縁膜 250A として、酸化シリコンと、酸化シリコン上の酸化ガリウムの積層膜を用いればよい。なお、絶縁膜 250A を成膜する際の成膜温度は、300℃以上 450℃未満、好ましくは 300℃以上 400℃未満、特に 350℃前後とすることが好ましい。例えば、絶縁膜 250A を、350℃で成膜することで、不純物が少ない絶縁体を成膜することができる。

[0302]

なお、マイクロ波で酸素を励起し、高密度な酸素プラズマを発生させ、当該酸素プラズマに絶縁膜 250A を曝すことで、絶縁膜 250A へ酸素を導入することができる。

[0303]

また、加熱処理を行ってもよい。加熱処理は、前述の加熱処理条件を用いることができる。当該加熱処理によって、絶縁膜 250A の水分濃度および水素濃度を低減させることができる。

[0304]

次に、導電膜 260Aa および導電膜 260Ab を成膜する（図 13 参照。）。導電膜 260Aa および導電膜 260Ab の成膜は、スパッタリング法、CVD 法、MBE 法、PLD 法または ALD 法などを用いて行うことができる。例えば、CVD 法を用いることが好ましい。本実施の形態では、ALD 法を用いて、導電膜 260Aa を成膜し、CVD 法を用いて導電膜 260Ab を成膜する。

[0305]

次に、CMP 処理によって、酸化膜 230C、絶縁膜 250A、導電膜 260Aa および導電膜 260Ab を絶縁体 280 が露出するまで研磨することによって、酸化物 230c、絶縁体 250 および導電体 260（導電体 260a および導電体 260b）を形成する（図 14 参照。）。

[0306]

次に加熱処理を行っても良い。加熱処理は、前述の加熱処理条件を用いることができる。当該加熱処理によって、絶縁体 280 の水分濃度および水素濃度を低減させることができる。または、絶縁体 274 となる絶縁膜の成膜前に加熱処理を行うことが好ましい。加熱処理は、100℃以上 400℃以下で行えばよく、例えば 200℃で行えばよい。あるいは、該絶縁膜の成膜温度と同じ温度で行うことが好ましい。ここで、成膜温度とは、成膜中の基板温度に限らず、成膜装置の設定温度の場合を含む。例えば、該絶縁膜を 250℃で成膜する場合、当該加熱処理は 250℃とすることが好ましい。当該加熱処理は、減圧下で行うことが好ましく、例えば、真空雰囲気で行ってもよい。真空雰囲気は、ターボ分子ポンプ等で排気を行うことで維持される。真空雰囲気では、処理室の圧力は、 1×10^{-2} Pa 以下、好ましくは 1×10^{-3} Pa 以下とすればよい。

[0307]

次に、絶縁体 280 上に、絶縁体 274 となる絶縁膜を形成する（図 14 参照。）。絶縁体 274 となる絶縁膜の成膜は、スパッタリング法、CVD 法、MBE 法、PLD 法、または ALD 法などを用いて行うことができる。絶縁体 274 となる絶縁膜としては、例えば、スパッタリング法によって、酸化アルミニウム膜を成膜することが好ましい。スパッタリング法によって、酸化アルミニウム膜を成膜することによって、絶縁体 280 が有する水素を酸化物 230 へ拡散することを抑制することができる場合がある。

[0308]

スパッタリング法を用いて、酸素を含む雰囲気中で絶縁体 274 の成膜を行うことで、成膜しながら、絶縁体 280 に酸素を添加してもよい。ここで、酸素は、例えば、酸素ラジカルとして添加されるが、酸素が添加されるときの状態はこれに限定されない。酸素は、酸素原子、又は酸素イオンなどの状態で添加されてもよい。後の工程の熱処理によって、酸素を拡散させて酸化物 230 に効果的に酸素を供給することができる。

[0309]

なお、絶縁体 274 を成膜する際に、基板加熱を行うことが好ましい。基板加熱は、100℃よりも高く、300℃以下であることが好ましい。より、好ましくは120℃以上250℃以下で行えばよい。基板温度を、100℃よりも高くすることで、酸化物 230 中の水を除去することができる。また、形成した膜上に、表面吸着水が付着することを防止することができる。

[0310]

また、トランジスタ 200 を、絶縁体 274 および絶縁体 222 で挟まれる構造とすることによって、酸素を外方拡散させず、絶縁体 280、絶縁体 224、および酸化物 230 中に多くの酸素を含有させることができる。さらに、絶縁体 274 の上方および絶縁体 222 の下方から水または水素などの不純物が混入するのを防ぎ、絶縁体 280、絶縁体 224、および酸化物 230 中の不純物濃度を低減させることができる。

[0311]

次に加熱処理を行っても良い。加熱処理は、前述の加熱処理条件を用いることができる。当該加熱処理によって、絶縁体 280 の水分濃度および水素濃度を低減させることができる。さらに、当該加熱処理によって、絶縁体 280 に含まれる酸素を拡散させることができる。

[0312]

上述の通り、本実施の形態では、酸化物 230 b を覆って、絶縁体 256 および絶縁体 266 が設けられているため、当該熱処理において、絶縁体 280 に添加された酸素は、酸化物 230 b に直接浸入しない。また、導電体 260 および絶縁体 280 の上面に接して絶縁体 274 が設けられているため、当該熱処理において、絶縁体 280 に添加された酸素は、外方拡散しない。ここで、当該熱処理において、絶縁体 280 に添加された酸素は、絶縁体 280 の側面に接する酸化物 230 c を介して酸化物 230 b に拡散される場合がある。特に、酸化物 230 c として CAAC-OS が用いられている場合、酸化物 230 c 中の層状の結晶が、開口 263 の側面および底面に沿って配列することがある。このため、酸化物 230 c 中に拡散した酸素が当該層状の結晶に沿って、酸化物 230 b まで拡散する場合がある。

[0313]

なお、絶縁体 274 を成膜する際に、基板加熱を行う場合は、当該基板加熱によって、絶縁体 280 から酸化物 230 に酸素を拡散させることができる場合がある。この場合、上記熱処理を行わなくてもよい。

[0314]

また、上記において絶縁体 274 の成膜と同時に、絶縁体 280 に酸素を添加したが、本実施の形態はこれに限られるものではない。例えば、絶縁体 274 の成膜前に、イオン注入法、イオンドーピング法、プラズマ処理法、およびプラズマイメージョンイオンインプランテーション法から選ばれた一、または複数の方法を用いて絶縁体 280 に酸素を添加してもよい。このとき、イオン化された原料ガスを質量分離して添加するイオン注入法を用いることで、絶縁体 280 に制御よく酸素を添加で

きるため、好ましい。また、イオン注入法、イオンドーピング法、プラズマ処理法、およびプラズマイメージョンイオンインプランテーション法から選ばれた一、または複数の方法を用いて絶縁体 280 に酸素を添加し、さらに、絶縁体 274 の成膜と同時に酸素を添加してもよい。

[0315]

次に絶縁体 274 上に、絶縁体 281 となる絶縁体を成膜してもよい。絶縁体 281 となる絶縁膜の成膜は、スパッタリング法、CVD 法、MBE 法、PLD 法、または ALD 法などを用いて行うことができる (図 14 参照。)

[0316]

次に、絶縁体 256、絶縁体 266、絶縁体 280、絶縁体 274 および絶縁体 281 に、層 253a および層 253b に達する開口を形成する。当該開口の形成は、リソグラフィ法を用いて行えばよい。

[0317]

次に、絶縁体 241 となる絶縁膜を成膜し、当該絶縁膜を異方性エッチングして絶縁体 241 を形成する。当該絶縁膜の成膜は、スパッタリング法、CVD 法、MBE 法、PLD 法、または ALD 法などを用いて行うことができる。絶縁体 241 となる絶縁膜としては、酸素の透過を抑制する機能を有する絶縁膜を用いることが好ましい。例えば、ALD 法によって、酸化アルミニウム膜を成膜することが好ましい。また、ALD 法や CVD 法を用いて、窒化シリコン膜を成膜してもよい。ALD 法を用いて窒化シリコン膜を成膜する場合、シリコンおよびハロゲンを含むプリカーサや、アミノシラン類のプリカーサを用いることができる。シリコンおよびハロゲンを含むプリカーサとして、 SiCl_4 、 SiH_2Cl_2 、 Si_2Cl_6 、 Si_3Cl_8 等を用いることができる。また、アミノシラン類のプリカーサとして、1 価、2 価、または 3 価のアミノシラン類を用いることができる。また、窒化ガスとしてアンモニアや、ヒドラジンを用いることができる。また、異方性エッチングは、例えばドライエッチング法などを行えばよい。開口の側壁部をこのような構成とすることで、外方からの酸素の透過を抑制し、次に形成する導電体 240a および導電体 240b の酸化を防止することができる。また、導電体 240a および導電体 240b から、水、水素などの不純物が外部に拡散することを防ぐことができる。

[0318]

次に、導電体 240a および導電体 240b となる導電膜を成膜する。導電体 240a および導電体 240b となる導電膜は、水、水素など不純物の拡散を抑制する機能を有する導電体を含む積層構造とすることが望ましい。たとえば、窒化タンタル、窒化チタンなどと、タングステン、モリブデン、銅など、との積層とすることができ。導電体 240 となる導電膜の成膜は、スパッタリング法、CVD 法、MBE 法、PLD 法または ALD 法などを用いて行うことができる。

[0319]

次に、CMP 処理を行うことで、導電体 240a および導電体 240b となる導電膜の一部を除去し、絶縁体 281 を露出する。その結果、上記開口のみに、当該導電膜が残存することで上面が平坦な導電体 240a および導電体 240b を形成することができる (図 1 参照。)。なお、当該 CMP 処理により、絶縁体 281 の一部が除去される場合がある。

[0320]

以上により、図 1 に示すトランジスタ 200 を有する半導体装置を作製することができる。図 5 乃至図 14 に示すように、本実施の形態に示す半導体装置の作製方法を用いることで、トランジスタ 2

00を作製することができる。

[0321]

本発明の一態様により、オン電流の大きい半導体装置を提供することができる。または、本発明の一態様により、高い周波数特性を有する半導体装置を提供することができる。または、本発明の一態様により、信頼性が良好な半導体装置を提供することができる。または、本発明の一態様により、微細化または高集積化が可能な半導体装置を提供することができる。または、本発明の一態様により、良好な電気特性を有する半導体装置を提供することができる。または、本発明の一態様により、オフ電流の小さい半導体装置を提供することができる。または、本発明の一態様により、消費電力が低減された半導体装置を提供することができる。または、本発明の一態様により、生産性の高い半導体装置を提供することができる。

[0322]

<半導体装置の変形例>

以下では、図15乃至図19を用いて、先の<半導体装置の構成例>で示したものと異なる、本発明の一態様に係るトランジスタ200を有する半導体装置、および当該半導体装置の作製方法の一例について説明する。

[0323]

また、図15乃至図19において、各図の(A)は上面図を示す。また、各図の(B)は、各図の(A)に示すA1-A2の一点鎖線で示す部位に対応する断面図であり、トランジスタ200のチャネル長方向の断面図でもある。また、各図の(C)は、各図の(A)にA3-A4の一点鎖線で示す部位に対応する断面図であり、トランジスタ200のチャネル幅方向の断面図でもある。また、各図の(D)は、各図の(A)にA5-A6の一点鎖線で示す部位に対応する断面図であり、トランジスタ200のチャネル幅方向の断面図でもある。各図の(A)の上面図では、図の明瞭化のために一部の要素を省いて図示している。

[0324]

なお、図15乃至図19に示す半導体装置において、<半導体装置の構成例>に示した半導体装置(図1参照。)を構成する構造と同機能を有する構造には、同符号を付記する。なお、本項目において、トランジスタ200の構成材料については<半導体装置の構成例>で詳細に説明した材料を用いることができる。

[0325]

図15に示すトランジスタ200は、絶縁体266を有しておらず、絶縁体280と絶縁体256が接している点において、図1に示すトランジスタ200と異なる。

[0326]

図15に示す半導体装置は、ダミーゲート262Bを形成し、ドーパント258を添加するまでは、図1に示す半導体装置の作製方法と同様である。よって、図5乃至9に係る半導体装置の作製方法を参酌することができる。

[0327]

次に、絶縁膜256A、およびダミーゲート262Bを覆って、ダミー膜267Aとなる膜を成膜する。ダミー膜267Aとなる膜の成膜は、スパッタリング法、CVD法、MBE法、PLD法、またはALD法などを用いて成膜することができる。ここでダミー膜267Aとなる膜は、最終的には除去されるので、微細加工が容易であり、かつ、除去も容易な膜を用いることが好ましい。例えば、

絶縁体 266 に用いることができる絶縁体を用いればよい。ただし、後の工程で除去する際に、絶縁体 280 および絶縁膜 256A に対して、十分大きなエッチングレートをとることができるものが好ましい。

[0328]

次に、ダミー膜 267A となる膜に異方性エッチングを行い、ダミーゲート 262B の側壁に接する部分のみを残存させてダミー膜 267A を形成する。(図 16 参照。)。異方性エッチングは、例えばドライエッチング法などを行えばよい。

[0329]

後の工程において、ダミーゲート 262B とダミー膜 267A を除去して、開口 263 を形成する。つまり、ダミー膜 267A の膜厚によって、開口 263 の大きさを制御することができる。ここで、層 252 および層 253 は、ダミーゲート 262B の配置に対して自己整合的に形成されている。開口 263 は、ダミーゲート 262B の位置を中心として、大きさを制御することができる。よって、開口 263 を大きくすることで、導電体 260 を層 252 と重畳させることができる。さらに開口 263 を大きくすることで、導電体 260 を層 253 と重畳させることもできる。このように、酸化物 230 のチャンネル形成領域とソース領域またはドレイン領域との間に、オフセット領域が形成されるのを防ぎ、実効的なチャンネル長が導電体 260 の幅より大きくなるのを抑制することができる。これにより、トランジスタ 200 のオン電流を大きくし、S 値を良好にし、周波数特性の向上を図ることができる。なお、開口 263 の大きさ、つまりトランジスタ 200 のオーバーラップ領域の大きさは、トランジスタ 200 に要求される電気特性に合わせて適宜設定することができる。

[0330]

次に、図 10 に係る処理と同様の処理を行い、絶縁膜 256A、ダミー膜 267A、およびダミーゲート 262B 上に、絶縁膜 280A を成膜する。

[0331]

次に、図 11 に係る処理と同様の処理を行い、絶縁膜 280A、ダミー膜 267A、およびダミーゲート 262B の一部を、ダミーゲート 262B の一部が露出するまで除去し、絶縁体 280、ダミー膜 267、およびダミーゲート 262 を形成する(図 17 参照。)。絶縁体 280、ダミー膜 267、およびダミーゲート 262 の形成には CMP 処理を用いることが好ましい。

[0332]

次に、ダミーゲート 262 と、ダミー膜 267 と、絶縁膜 256A の絶縁体 280 から露出した部分を除去し、開口 263 を形成する(図 18 参照。)。ダミーゲート 262、ダミー膜 267、および絶縁膜 256A の除去は、絶縁体 280 をマスクとして、ウェットエッチング、ドライエッチング、またはアッシングなどを用いて行うことができる。または、適宜、上記の処理を複数組み合わせてもよい。例えば、アッシング処理の後に、ウェットエッチング処理を行うなどがある。ここで、絶縁膜 256A の一部を除去することにより、絶縁体 256 を形成する。ダミーゲート 262、ダミー膜 267 および絶縁膜 256A の一部を除去することにより、開口 263 から酸化物 230b の表面の一部(層 252 および層 253 を含む。)が露出する。

[0333]

ここで、絶縁体 280 および絶縁膜 256A をエッチングストップとして、ダミーゲート 262 とダミー膜 267 を除去し、それから絶縁体 280 をマスクとして絶縁膜 256A の絶縁体 280 から露出した部分を除去することが好ましい。このような工程でダミーゲート 262 と、ダミー膜 267

と、絶縁膜 256A の絶縁体 280 から露出した部分を除去することにより、開口 263 の側壁を過剰にエッチングすることなく、開口 263 を形成することができる。

[0334]

図 15 に示す半導体装置の作製方法の、以降の工程については、図 1 に示す半導体装置の作製方法と同様である。よって、図 13 および図 14 に係る半導体装置の作製方法を参酌することができる。

[0335]

図 19 に示すトランジスタ 200 は、絶縁体 256、絶縁体 266、および絶縁体 280 の側面と酸化物 230b の上面のなす角が 90° より大きい点において、図 1 に示すトランジスタ 200 と異なる。

[0336]

上記半導体装置の作製方法の図 7 に係る記載において、ダミーゲート 262A の側面は、酸化物 230b の上面に対して概略垂直だった。これに対して、ダミーゲート 262A の側面と酸化物 230b の上面のなす角が 90° 未満、言い換えるとダミーゲート 262A の断面形状が順テーパ形状を有している場合、絶縁体 256、絶縁体 266、および絶縁体 280 の断面形状は、図 19 に示すように逆テーパ形状になる。また、酸化物 230c、絶縁体 250、および導電体 260 の断面形状が順テーパ形状になる。

[0337]

以上、本実施の形態に示す構成、方法などは、他の実施の形態に示す構成、方法などと適宜組み合わせる用いることができる。

[0338]

(実施の形態 2)

本実施の形態では、半導体装置の一形態を、図 20 および図 21 を用いて説明する。

[0339]

[記憶装置 1]

本発明の一態様である容量素子を使用した、半導体装置（記憶装置）の一例を図 20 に示す。本発明の一態様の半導体装置において、トランジスタ 200 はトランジスタ 300 の上方に設けられ、容量素子 100 はトランジスタ 300、およびトランジスタ 200 の上方に設けられている。なお、トランジスタ 200 として、先の実施の形態で説明したトランジスタ 200 などを用いることができる。

[0340]

トランジスタ 200 は、酸化物半導体を有する半導体層にチャンネルが形成されるトランジスタである。トランジスタ 200 は、オフ電流が小さいため、これを記憶装置に用いることにより長期にわたり記憶内容を保持することが可能である。つまり、リフレッシュ動作を必要としない、あるいは、リフレッシュ動作の頻度が極めて少ないため、記憶装置の消費電力を十分に低減することができる。

[0341]

図 20 に示す半導体装置において、配線 1001 はトランジスタ 300 のソースと電氣的に接続され、配線 1002 はトランジスタ 300 のドレインと電氣的に接続されている。また、配線 1003 はトランジスタ 200 のソースおよびドレインの一方と電氣的に接続され、配線 1004 はトランジスタ 200 の第 1 のゲートと電氣的に接続され、配線 1006 はトランジスタ 200 の第 2 のゲートと電氣的に接続されている。そして、トランジスタ 300 のゲート、およびトランジスタ 200 のソースおよびドレインの他方は、容量素子 100 の電極の一方と電氣的に接続され、配線 1005 は容

量素子 100 の電極の他方と電氣的に接続されている。

[0342]

また、図 20 に示す記憶装置は、マトリクス状に配置することで、メモリセルアレイを構成することができる。

[0343]

<トランジスタ 300>

トランジスタ 300 は、基板 311 上に設けられ、ゲート電極として機能する導電体 316、ゲート絶縁体として機能する絶縁体 315、基板 311 の一部からなる半導体領域 313、およびソース領域またはドレイン領域として機能する低抵抗領域 314a、および低抵抗領域 314b を有する。トランジスタ 300 は、p チャネル型、あるいは n チャネル型のいずれでもよい。

[0344]

ここで、図 20 に示すトランジスタ 300 はチャネルが形成される半導体領域 313（基板 311 の一部）が凸形状を有する。また、半導体領域 313 の側面および上面を、絶縁体 315 を介して、導電体 316 が覆うように設けられている。なお、導電体 316 には仕事関数を調整する材料を用いてもよい。このようなトランジスタ 300 は半導体基板の凸部を利用していることから FIN 型トランジスタとも呼ばれる。なお、凸部の上部に接して、凸部を形成するためのマスクとして機能する絶縁体を有していてもよい。また、ここでは半導体基板の一部を加工して凸部を形成する場合を示したが、SOI 基板を加工して凸形状を有する半導体膜を形成してもよい。

[0345]

なお、図 20 に示すトランジスタ 300 は一例であり、その構造に限定されず、回路構成や駆動方法に応じて適切なトランジスタを用いればよい。

[0346]

<容量素子 100>

容量素子 100 は、トランジスタ 200 の上方に設けられる。容量素子 100 は、第 1 の電極として機能する導電体 110 と、第 2 の電極として機能する導電体 120、および誘電体として機能する絶縁体 130 とを有する。

[0347]

また、例えば、導電体 240 上に設けた導電体 112 と、導電体 110 は、同時に形成することができる。なお、導電体 112 は、容量素子 100、トランジスタ 200、またはトランジスタ 300 と電氣的に接続するプラグ、または配線としての機能を有する。

[0348]

図 20 では、導電体 112、および導電体 110 は単層構造を示したが、当該構成に限定されず、2 層以上の積層構造でもよい。例えば、バリア性を有する導電体と導電性が高い導電体との間に、バリア性を有する導電体、および導電性が高い導電体に対して密着性が高い導電体を形成してもよい。

[0349]

また、絶縁体 130 は、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、窒化アルミニウム、酸化ハフニウム、酸化窒化ハフニウム、窒化酸化ハフニウム、窒化ハフニウムなどを用いればよく、積層または単層で設けることができる。

[0350]

例えば、絶縁体 130 には、酸化窒化シリコンなどの絶縁耐力が大きい材料と、高誘電率（high-k）材料との積層構造を用いることが好ましい。当該構成により、容量素子 100 は、高誘電率（high-k）の絶縁体を有することで、十分な容量を確保でき、絶縁耐力が大きい絶縁体を有することで、絶縁耐力が向上し、容量素子 100 の静電破壊を抑制することができる。

[0351]

なお、高誘電率（high-k）材料（高い比誘電率の材料）の絶縁体としては、酸化ガリウム、酸化ハフニウム、酸化ジルコニウム、アルミニウムおよびハフニウムを有する酸化物、アルミニウムおよびハフニウムを有する酸化窒化物、シリコンおよびハフニウムを有する酸化物、シリコンおよびハフニウムを有する酸化窒化物またはシリコンおよびハフニウムを有する窒化物などがある。

[0352]

一方、絶縁耐力が大きい材料（低い比誘電率の材料）としては、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、空孔を有する酸化シリコンまたは樹脂などがある。

[0353]

<配線層>

各構造体の間には、層間膜、配線、およびプラグ等が設けられた配線層が設けられていてもよい。また、配線層は、設計に応じて複数層設けることができる。ここで、プラグまたは配線としての機能を有する導電体は、複数の構造をまとめて同一の符号が付与される場合がある。また、本明細書等において、配線と、配線と電氣的に接続するプラグとが一体物であってもよい。すなわち、導電体の一部が配線として機能する場合、および導電体の一部がプラグとして機能する場合もある。

[0354]

例えば、トランジスタ 300 上には、層間膜として、絶縁体 320、絶縁体 322、絶縁体 324、および絶縁体 326 が順に積層して設けられている。また、絶縁体 320、絶縁体 322、絶縁体 324、および絶縁体 326 には容量素子 100、またはトランジスタ 200 と電氣的に接続する導電体 328、および導電体 330 等が埋め込まれている。なお、導電体 328、および導電体 330 はプラグ、または配線として機能する。

[0355]

また、層間膜として機能する絶縁体は、その下方の凹凸形状を被覆する平坦化膜として機能してもよい。例えば、絶縁体 322 の上面は、平坦性を高めるために化学機械研磨（CMP）法等を用いた平坦化処理により平坦化されていてもよい。

[0356]

絶縁体 326、および導電体 330 上に、配線層を設けてもよい。例えば、図 20 において、絶縁体 350、絶縁体 352、及び絶縁体 354 が順に積層して設けられている。また、絶縁体 350、絶縁体 352、及び絶縁体 354 には、導電体 356 が形成されている。導電体 356 は、プラグ、または配線として機能する。

[0357]

同様に、絶縁体 210、絶縁体 212、絶縁体 214、および絶縁体 216 には、導電体 218、及びトランジスタ 200 を構成する導電体（導電体 205）等が埋め込まれている。なお、導電体 218 は、容量素子 100、またはトランジスタ 300 と電氣的に接続するプラグ、または配線としての機能を有する。さらに、導電体 120、および絶縁体 130 上には、絶縁体 150 が設けられてい

る。

[0358]

層間膜として用いることができる絶縁体としては、絶縁性を有する酸化物、窒化物、酸化窒化物、窒化酸化物、金属酸化物、金属酸化窒化物、金属窒化酸化物などがある。

[0359]

例えば、層間膜として機能する絶縁体には、比誘電率が低い材料を用いることで、配線間に生じる寄生容量を低減することができる。したがって、絶縁体の機能に応じて、材料を選択するとよい。

[0360]

例えば、絶縁体150、絶縁体212、絶縁体352、および絶縁体354等には、比誘電率の低い絶縁体を有することが好ましい。例えば、当該絶縁体は、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコン、空孔を有する酸化シリコンまたは樹脂などを有することが好ましい。または、当該絶縁体は、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素および窒素を添加した酸化シリコンまたは空孔を有する酸化シリコンと、樹脂と、の積層構造を有することが好ましい。酸化シリコンおよび酸化窒化シリコンは、熱的に安定であるため、樹脂と組み合わせることで、熱的に安定かつ比誘電率の低い積層構造とすることができる。樹脂としては、例えば、ポリエステル、ポリオレフィン、ポリアミド（ナイロン、アラミドなど）、ポリイミド、ポリカーボネートまたはアクリルなどがある。

[0361]

また、導電体112、または導電体120上に設けられる絶縁体130、および絶縁体150の一方、または両方を抵抗率が $1.0 \times 10^{12} \Omega \text{cm}$ 以上 $1.0 \times 10^{15} \Omega \text{cm}$ 以下、好ましくは $5.0 \times 10^{12} \Omega \text{cm}$ 以上 $1.0 \times 10^{14} \Omega \text{cm}$ 以下、より好ましくは $1.0 \times 10^{13} \Omega \text{cm}$ 以上 $5.0 \times 10^{13} \Omega \text{cm}$ 以下の絶縁体とすることが好ましい。絶縁体130、および絶縁体150の一方、または両方を上記のような抵抗率を有する絶縁体とすることで、当該絶縁体は、絶縁性を維持しつつ、トランジスタ200、トランジスタ300、容量素子100、および導電体112や導電体120等の配線間に蓄積される電荷を分散し、該電荷による、トランジスタ、該トランジスタを有する記憶装置の特性不良や静電破壊を抑制することができ、好ましい。このような絶縁体として、窒化シリコン、または窒化酸化シリコンを用いることができる。

[0362]

また、上記のような抵抗率を有する絶縁体として、絶縁体140を導電体112の下層に設けてもよい。この場合、絶縁体281上に絶縁体140を形成し、絶縁体140、絶縁体281、絶縁体274、絶縁体280、絶縁体266、絶縁体256、絶縁体224、絶縁体222などに開口部を形成し、当該開口部内に絶縁体241の形成や、トランジスタ200、導電体218などと電氣的に接続する導電体240の形成を行えばよい。絶縁体140は、絶縁体130、または絶縁体150と同様の材料を用いることができる。

[0363]

また、酸化物半導体を用いたトランジスタは、水素などの不純物および酸素の透過を抑制する機能を有する絶縁体で囲うことによって、トランジスタの電気特性を安定にすることができる。従って、絶縁体210、および絶縁体350等には、水素などの不純物および酸素の透過を抑制する機能を有

する絶縁体を用いればよい。

[0364]

水素などの不純物および酸素の透過を抑制する機能を有する絶縁体としては、例えば、ホウ素、炭素、窒素、酸素、フッ素、マグネシウム、アルミニウム、シリコン、リン、塩素、アルゴン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、ネオジム、ハフニウムまたはタンタルを含む絶縁体を、単層で、または積層で用いればよい。具体的には、水素などの不純物および酸素の透過を抑制する機能を有する絶縁体として、酸化アルミニウム、酸化マグネシウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウムまたは酸化タンタルなどの金属酸化物、窒化酸化シリコンまたは窒化シリコンなどを用いることができる。

[0365]

配線、プラグに用いることができる導電体としては、アルミニウム、クロム、銅、銀、金、白金、タンタル、ニッケル、チタン、モリブデン、タングステン、ハフニウム、バナジウム、ニオブ、マンガン、マグネシウム、ジルコニウム、ベリリウム、インジウム、ルテニウムなどから選ばれた金属元素を1種以上含む材料を用いることができる。また、リン等の不純物元素を含有させた多結晶シリコンに代表される、電気伝導度が高い半導体、ニッケルシリサイドなどのシリサイドを用いてもよい。

[0366]

例えば、導電体328、導電体330、導電体356、導電体218、および導電体112等としては、上記の材料で形成される金属材料、合金材料、金属窒化物材料、または金属酸化物材料などの導電性材料を、単層または積層して用いることができる。耐熱性と導電性を両立するタングステンやモリブデンなどの高融点材料を用いることが好ましく、タングステンを用いることが特に好ましい。または、アルミニウムや銅などの低抵抗導電性材料で形成することが好ましい。低抵抗導電性材料を用いることで配線抵抗を低くすることができる。

[0367]

<<酸化物半導体が設けられた層の配線、またはプラグ>>

なお、トランジスタ200に、酸化物半導体を用いる場合、酸化物半導体の近傍に過剰酸素領域を有する絶縁体を設けることがある。その場合、該過剰酸素領域を有する絶縁体と、該過剰酸素領域を有する絶縁体に設ける導電体との間に、バリア性を有する絶縁体を設けることが好ましい。

[0368]

例えば、図20では、絶縁体224と、導電体240との間に、絶縁体241を設けるとよい。特に、絶縁体241は、過剰酸素領域を有する絶縁体224を挟む絶縁体222と、絶縁体256と、絶縁体266と、接して設けられることが好ましい。絶縁体241と、絶縁体222、絶縁体256、および絶縁体266とが接して設けられることで、絶縁体224は、バリア性を有する絶縁体により、封止する構造とすることができる。さらに、絶縁体241は、絶縁体280、および絶縁体281の一部とも接することが好ましい。絶縁体241が、絶縁体280、および絶縁体281まで延在していることで、酸素や不純物の拡散を、より抑制することができる。

[0369]

つまり、絶縁体241を設けることで、絶縁体224が有する過剰酸素が、導電体240に吸収されることを抑制することができる。また、絶縁体241を有することで、不純物である水素が、導電体240を介して、トランジスタ200へ拡散することを抑制することができる。

[0370]

なお、絶縁体241としては、水または水素などの不純物、および酸素の拡散を抑制する機能を有する絶縁性材料を用いるとよい。例えば、酸化アルミニウムまたは酸化ハフニウムなどを用いることが好ましい。また、他にも、例えば、酸化マグネシウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジムまたは酸化タンタルなどの金属酸化物、窒化酸化シリコンまたは窒化シリコンなどを用いることができる。

[0371]

以上が構成例についての説明である。本構成を用いることで、酸化物半導体を有するトランジスタを用いた半導体装置において、電気特性の変動を抑制すると共に、信頼性を向上させることができる。または、オン電流が大きい酸化物半導体を有するトランジスタを提供することができる。または、オフ電流が小さい酸化物半導体を有するトランジスタを提供することができる。または、消費電力が低減された半導体装置を提供することができる。

[0372]

[記憶装置2]

本発明の一態様である半導体装置を使用した、記憶装置の一例を図21に示す。図21に示す記憶装置は、図20で示したトランジスタ200、トランジスタ300、および容量素子100を有する半導体装置に加え、トランジスタ400を有している。

[0373]

トランジスタ400は、トランジスタ200の第2のゲート電圧を制御することができる。例えば、トランジスタ400の第1のゲート及び第2のゲートをソースとダイオード接続し、トランジスタ400のソースと、トランジスタ200の第2のゲートを接続する構成とする。当該構成でトランジスタ200の第2のゲートの負電位を保持するとき、トランジスタ400の第1のゲートーソース間の電圧および、第2のゲートーソース間の電圧は、0Vになる。トランジスタ400において、第2のゲート電圧及び第1のゲート電圧が0Vのときのドレイン電流が非常に小さいため、トランジスタ200およびトランジスタ400に電源供給をしなくても、トランジスタ200の第2のゲートの負電位を長時間維持することができる。これにより、トランジスタ200、およびトランジスタ400を有する記憶装置は、長期にわたり記憶内容を保持することが可能である。

[0374]

従って、図21において、配線1001はトランジスタ300のソースと電氣的に接続され、配線1002はトランジスタ300のドレインと電氣的に接続されている。また、配線1003はトランジスタ200のソースおよびドレインの一方と電氣的に接続され、配線1004はトランジスタ200のゲートと電氣的に接続され、配線1006はトランジスタ200の第2のゲートと電氣的に接続されている。そして、トランジスタ300のゲート、およびトランジスタ200のソースおよびドレインの他方は、容量素子100の電極の一方と電氣的に接続され、配線1005は容量素子100の電極の他方と電氣的に接続されている。配線1007はトランジスタ400のソースと電氣的に接続され、配線1008はトランジスタ400の第1のゲートと電氣的に接続され、配線1009はトランジスタ400の第2のゲートと電氣的に接続され、配線1010はトランジスタ400のドレインと電氣的に接続されている。ここで、配線1006、配線1007、配線1008、及び配線1009が電氣的に接続されている。

[0375]

また、図 21 に示す記憶装置は、図 20 に示す記憶装置と同様に、マトリクス状に配置することで、メモリセルアレイを構成することができる。なお、1 個のトランジスタ 400 は、複数のトランジスタ 200 の第 2 のゲート電圧を制御することができる。そのため、トランジスタ 400 は、トランジスタ 200 よりも、少ない個数を設けるとよい。

[0376]

<トランジスタ 400>

トランジスタ 400 は、トランジスタ 200 と、同じ層に形成されており、並行して作製することができるトランジスタである。トランジスタ 400 は、第 1 のゲートとして機能する導電体 460 (導電体 460 a、および導電体 460 b) と、第 2 のゲートとして機能する導電体 405 (導電体 405 a、および導電体 405 b) と、ゲート絶縁層として機能する絶縁体 222、絶縁体 224、および絶縁体 450 と、チャネルが形成される領域を有する酸化物 430 c と、ソースとして機能する層 453 a、酸化物 431 a、および酸化物 431 b と、ドレインとして機能する層 453 b、酸化物 432 a、および酸化物 432 b と、導電体 440 (導電体 440 a、および導電体 440 b) と、を有する。

[0377]

トランジスタ 400 において、導電体 405 は、導電体 205 と、同じ層である。酸化物 431 a、および酸化物 432 a と、酸化物 230 a と、は同じ層であり、酸化物 431 b、および酸化物 432 b と、酸化物 230 b と、は同じ層である。層 453 a および層 453 b は、層 253 a および層 253 b と同じ工程で形成される層である。酸化物 430 c は、酸化物 230 c と、同じ層である。絶縁体 450 は、絶縁体 250 と、同じ層である。導電体 460 は、導電体 260 と、同じ層である。

[0378]

なお、同じ層に形成された構造体は、同時に形成することができる。例えば、酸化物 430 c は、酸化物 230 c となる酸化膜を加工することで、形成することができる。

[0379]

トランジスタ 400 の活性層として機能する酸化物 430 c は、酸化物 230 などと同様に、酸素欠損が低減され、水素または水などの不純物が低減されている。これにより、トランジスタ 400 のしきい値電圧を 0 V より大きくし、オフ電流を低減し、第 2 のゲート電圧及び第 1 のゲート電圧が 0 V のときのドレイン電流を非常に小さくすることができる。

[0380]

<<ダイシングライン>>

以下では、大面積基板を半導体素子ごとに分断することによって、複数の半導体装置をチップ状で取り出す場合に設けられるダイシングライン (スクライブライン、分断ライン、又は切断ラインと呼ばれる場合がある) について説明する。分断方法としては、例えば、まず、基板に半導体素子を分断するための溝 (ダイシングライン) を形成した後、ダイシングラインにおいて切断し、複数の半導体装置に分断 (分割) する場合がある。

[0381]

ここで、例えば、図 21 に示すように、絶縁体 256 と、絶縁体 222 とが接する領域をダイシングラインとなるように設計することが好ましい。つまり、複数のトランジスタ 200 を有するメモリセル、およびトランジスタ 400 の外縁に設けられるダイシングラインとなる領域近傍において、絶縁体 224 に開口を設ける。また、絶縁体 224 の側面を覆うように、絶縁体 256、および絶縁体

266を設ける。

[0382]

つまり、上記絶縁体224に設けた開口において、絶縁体222と、絶縁体254とが接する。例えば、このとき、絶縁体222と、絶縁体254とを同材料及び同方法を用いて形成してもよい。絶縁体222、および絶縁体254を、同材料、および同方法で設けることで、密着性を高めることができる。例えば、酸化アルミニウムを用いることが好ましい。

[0383]

当該構造により、絶縁体222、および絶縁体254で、絶縁体224、トランジスタ200、およびトランジスタ400を包み込むことができる。絶縁体222、および絶縁体254は、酸素、水素、及び水の拡散を抑制する機能を有しているため、本実施の形態に示す半導体素子が形成された回路領域ごとに、基板を分断することにより、複数のチップに加工しても、分断した基板の側面方向から、水素又は水などの不純物が混入し、トランジスタ200、およびトランジスタ400に拡散することを防ぐことができる。

[0384]

また、当該構造により、絶縁体224の過剰酸素が絶縁体254、および絶縁体222の外部に拡散することを防ぐことができる。従って、絶縁体224の過剰酸素は、効率的にトランジスタ200、またはトランジスタ400におけるチャンネルが形成される酸化物に供給される。当該酸素により、トランジスタ200、またはトランジスタ400におけるチャンネルが形成される酸化物の酸素欠損を低減することができる。これにより、トランジスタ200、またはトランジスタ400におけるチャンネルが形成される酸化物を欠陥準位密度が低い、安定な特性を有する酸化物半導体とすることができる。つまり、トランジスタ200、またはトランジスタ400の電気特性の変動を抑制すると共に、信頼性を向上させることができる。

[0385]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせることで実施することが可能である。

[0386]

(実施の形態3)

本実施の形態では、図22および図23を用いて、本発明の一態様に係る、酸化物を半導体を用いたトランジスタ（以下、OSトランジスタと呼ぶ場合がある。）、および容量素子が適用されている記憶装置（以下、OSメモリ装置と呼ぶ場合がある。）について説明する。OSメモリ装置は、少なくとも容量素子と、容量素子の充放電を制御するOSトランジスタを有する記憶装置である。OSトランジスタのオフ電流は極めて小さいので、OSメモリ装置は優れた保持特性をもち、不揮発性メモリとして機能させることができる。

[0387]

<記憶装置の構成例>

図22(A)にOSメモリ装置の構成の一例を示す。記憶装置1400は、周辺回路1411、およびメモリセルアレイ1470を有する。周辺回路1411は、行回路1420、列回路1430、出力回路1440、コントロールロジック回路1460を有する。

[0388]

列回路1430は、例えば、列デコーダ、プリチャージ回路、センスアンプ、および書き込み回路

等を有する。プリチャージ回路は、配線をプリチャージする機能を有する。センスアンプは、メモリセルから読み出されたデータ信号を増幅する機能を有する。なお、上記配線は、メモリセルアレイ 1470 が有するメモリセルに接続されている配線であり、詳しくは後述する。増幅されたデータ信号は、出力回路 1440 を介して、データ信号 RDATA として記憶装置 1400 の外部に出力される。また、行回路 1420 は、例えば、行デコーダ、ワード線ドライバ回路等を有し、アクセスする行を選択することができる。

[0389]

記憶装置 1400 には、外部から電源電圧として低電源電圧 (VSS)、周辺回路 1411 用の高電源電圧 (VDD)、メモリセルアレイ 1470 用の高電源電圧 (VIL) が供給される。また、記憶装置 1400 には、制御信号 (CE、WE、RE)、アドレス信号 ADDR、データ信号 WDATA が外部から入力される。アドレス信号 ADDR は、行デコーダおよび列デコーダに入力され、WDATA は書き込み回路に入力される。

[0390]

コントロールロジック回路 1460 は、外部からの入力信号 (CE、WE、RE) を処理して、行デコーダ、または列デコーダの制御信号を生成する。CE は、チップイネーブル信号であり、WE は、書き込みイネーブル信号であり、RE は、読み出しイネーブル信号である。コントロールロジック回路 1460 が処理する信号は、これに限定されるものではなく、必要に応じて、他の入力信号を処理して、行デコーダ、または列デコーダの制御信号を生成すればよい。

[0391]

メモリセルアレイ 1470 は、行列状に配置された、複数のメモリセル MC と、複数の配線を有する。なお、メモリセルアレイ 1470 と行回路 1420 とを接続している配線の数、メモリセル MC の構成、一行に有するメモリセル MC の数などによって決まる。また、メモリセルアレイ 1470 と列回路 1430 とを接続している配線の数、メモリセル MC の構成、一行に有するメモリセル MC の数などによって決まる。

[0392]

なお、図 22 (A) において、周辺回路 1411 とメモリセルアレイ 1470 を同一平面上に形成する例について示したが、本実施の形態はこれに限られるものではない。例えば、図 22 (B) に示すように、周辺回路 1411 の一部の上に、メモリセルアレイ 1470 が重なるように設けられてもよい。例えば、メモリセルアレイ 1470 の下に重なるように、センスアンプを設ける構成にしてもよい。

[0393]

図 23 に上述のメモリセル MC に適用できるメモリセルの構成例について説明する。

[0394]

[DOSRAM]

図 23 (A) 乃至 (C) に、DRAM のメモリセルの回路構成例を示す。本明細書等において、1 OS トランジスタ 1 容量素子型のメモリセルを用いた DRAM を、DOSRAM (Dynamic Oxide Semiconductor Random Access Memory) と呼ぶ場合がある。図 23 (A) に示す、メモリセル 1471 は、トランジスタ M1 と、容量素子 CA と、を有する。なお、トランジスタ M1 は、ゲート (フロントゲートと呼ぶ場合がある。)、及びバックゲートを有する。

[0395]

トランジスタM1の第1端子は、容量素子CAの第1端子と接続され、トランジスタM1の第2端子は、配線BILと接続され、トランジスタM1のゲートは、配線WOLと接続され、トランジスタM1のバックゲートは、配線BGLと接続されている。容量素子CAの第2端子は、配線CALと接続されている。

[0396]

配線BILは、ビット線として機能し、配線WOLは、ワード線として機能する。配線CALは、容量素子CAの第2端子に所定の電位を印加するための配線として機能する。データの書き込み時、及び読み出し時において、配線CALには、低レベル電位を印加するのが好ましい。配線BGLは、トランジスタM1のバックゲートに電位を印加するための配線として機能する。配線BGLに任意の電位を印加することによって、トランジスタM1のしきい値電圧を増減することができる。

[0397]

また、メモリセルMCは、メモリセル1471に限定されず、回路構成の変更を行うことができる。例えば、メモリセルMCは、図23(B)に示すメモリセル1472のように、トランジスタM1のバックゲートが、配線BGLでなく、配線WOLと接続される構成にしてもよい。また、例えば、メモリセルMCは、図23(C)に示すメモリセル1473のように、シングルゲート構造のトランジスタ、つまりバックゲートを有さないトランジスタM1で構成されたメモリセルとしてもよい。

[0398]

上記実施の形態に示す半導体装置をメモリセル1471等を用いる場合、トランジスタM1としてトランジスタ200を用い、容量素子CAとして容量素子100を用いることができる。トランジスタM1としてOSトランジスタを用いることによって、トランジスタM1のリーク電流を非常に低くすることができる。つまり、書き込んだデータをトランジスタM1によって長時間保持することができるため、メモリセルのリフレッシュの頻度を少なくすることができる。また、メモリセルのリフレッシュ動作を不要にすることができる。また、リーク電流が非常に低いため、メモリセル1471、メモリセル1472、メモリセル1473に対して多値データ、又はアナログデータを保持することができる。

[0399]

また、DOSRAMにおいて、上記のように、メモリセルアレイ1470の下に重なるように、センスアンプを設ける構成にすると、ビット線を短くすることができる。これにより、ビット線容量が小さくなり、メモリセルの保持容量を低減することができる。

[0400]

[NOSRAM]

図23(D)乃至(G)に、2トランジスタ1容量素子のゲインセル型のメモリセルの回路構成例を示す。図23(D)に示す、メモリセル1474は、トランジスタM2と、トランジスタM3と、容量素子CBと、を有する。なお、トランジスタM2は、フロントゲート(単にゲートと呼ぶ場合がある。)、及びバックゲートを有する。本明細書等において、トランジスタM2にOSトランジスタを用いたゲインセル型のメモリセルを有する記憶装置を、NOSRAM(Nonvolatile Oxide Semiconductor RAM)と呼ぶ場合がある。

[0401]

トランジスタM2の第1端子は、容量素子CBの第1端子と接続され、トランジスタM2の第2端

子は、配線WBLと接続され、トランジスタM2のゲートは、配線WOLと接続され、トランジスタM2のバックゲートは、配線BGLと接続されている。容量素子CBの第2端子は、配線CALと接続されている。トランジスタM3の第1端子は、配線RBLと接続され、トランジスタM3の第2端子は、配線SLと接続され、トランジスタM3のゲートは、容量素子CBの第1端子と接続されている。

[0402]

配線WBLは、書き込みビット線として機能し、配線RBLは、読み出しビット線として機能し、配線WOLは、ワード線として機能する。配線CALは、容量素子CBの第2端子に所定の電位を印加するための配線として機能する。データの書き込み時、データ保持の最中、データの読み出し時において、配線CALには、低レベル電位を印加するのが好ましい。配線BGLは、トランジスタM2のバックゲートに電位を印加するための配線として機能する。配線BGLに任意の電位を印加することによって、トランジスタM2のしきい値電圧を増減することができる。

[0403]

また、メモリセルMCは、メモリセル1474に限定されず、回路の構成を適宜変更することができる。例えば、メモリセルMCは、図23(E)に示すメモリセル1475のように、トランジスタM2のバックゲートが、配線BGLでなく、配線WOLと接続される構成にしてもよい。また、例えば、メモリセルMCは、図23(F)に示すメモリセル1476のように、シングルゲート構造のトランジスタ、つまりバックゲートを有さないトランジスタM2で構成されたメモリセルとしてもよい。また、例えば、メモリセルMCは、図23(G)に示すメモリセル1477のように、配線WBLと配線RBLを一本の配線BILとしてまとめた構成であってもよい。

[0404]

上記実施の形態に示す半導体装置をメモリセル1474等を用いる場合、トランジスタM2としてトランジスタ200を用い、トランジスタM3としてトランジスタ300を用い、容量素子CBとして容量素子100を用いることができる。トランジスタM2としてOSトランジスタを用いることによって、トランジスタM2のリーク電流を非常に低くすることができる。これにより、書き込んだデータをトランジスタM2によって長時間保持することができるため、メモリセルのリフレッシュの頻度を少なくすることができる。また、メモリセルのリフレッシュ動作を不要にすることができる。また、リーク電流が非常に低いため、メモリセル1474に多値データ、又はアナログデータを保持することができる。メモリセル1475乃至1477も同様である。

[0405]

なお、トランジスタM3は、チャネル形成領域にシリコンを有するトランジスタ（以下、Siトランジスタと呼ぶ場合がある）であってもよい。Siトランジスタの導電型は、nチャネル型としてもよいし、pチャネル型としてもよい。Siトランジスタは、OSトランジスタよりも電界効果移動度が高くなる場合がある。よって、読み出しトランジスタとして機能するトランジスタM3として、Siトランジスタを用いてもよい。また、トランジスタM3にSiトランジスタを用いることで、トランジスタM3の上に積層してトランジスタM2を設けることができるので、メモリセルの占有面積を低減し、記憶装置の高集積化を図ることができる。

[0406]

また、トランジスタM3はOSトランジスタであってもよい。トランジスタM2、M3にOSトランジスタを用いた場合、メモリセルアレイ1470をn型トランジスタのみを用いて回路を構成する

ことができる。

[0407]

また、図23(H)に3トランジスタ1容量素子のゲインセル型のメモリセルの一例を示す。図23(H)に示すメモリセル1478は、トランジスタM4乃至M6、および容量素子CCを有する。容量素子CCは適宜設けられる。メモリセル1478は、配線BIL、RWL、WWL、BGL、およびGNDLに電氣的に接続されている。配線GNDLは低レベル電位を与える配線である。なお、メモリセル1478を、配線BILに代えて、配線RBL、WBLに電氣的に接続してもよい。

[0408]

トランジスタM4は、バックゲートを有するOSトランジスタであり、バックゲートは配線BGLに電氣的に接続されている。なお、トランジスタM4のバックゲートとゲートとを互いに電氣的に接続してもよい。あるいは、トランジスタM4はバックゲートを有さなくてもよい。

[0409]

なお、トランジスタM5、M6はそれぞれ、nチャネル型Siトランジスタまたはpチャネル型Siトランジスタでもよい。或いは、トランジスタM4乃至M6がOSトランジスタでもよい、この場合、メモリセルアレイ1470をn型トランジスタのみを用いて回路を構成することができる。

[0410]

上記実施の形態に示す半導体装置をメモリセル1478に用いる場合、トランジスタM4としてトランジスタ200を用い、トランジスタM5、M6としてトランジスタ300を用い、容量素子CCとして容量素子100を用いることができる。トランジスタM4としてOSトランジスタを用いることによって、トランジスタM4のリーク電流を非常に低くすることができる。

[0411]

なお、本実施の形態に示す、周辺回路1411、およびメモリセルアレイ1470等の構成は、上記に限定されるものではない。これらの回路、および当該回路に接続される配線、回路素子等の、配置または機能は、必要に応じて、変更、削除、または追加してもよい。

[0412]

本実施の形態に示す構成は、他の実施の形態などに示す構成と適宜組み合わせて用いることができる。

[0413]

(実施の形態4)

本実施の形態では、図24を用いて、本発明の半導体装置が実装されたチップ1200の一例を示す。チップ1200には、複数の回路(システム)が実装されている。このように、複数の回路(システム)を一つのチップに集積する技術を、システムオンチップ(System on Chip: SoC)と呼ぶ場合がある。

[0414]

図24(A)に示すように、チップ1200は、CPU(Central Processing Unit)1211、GPU(Graphics Processing Unit)1212、一または複数のアナログ演算部1213、一または複数のメモリコントローラ1214、一または複数のインターフェース1215、一または複数のネットワーク回路1216等を有する。

[0415]

チップ1200には、バンプ(図示しない)が設けられ、図24(B)に示すように、プリント基

板(Printed Circuit Board:PCB)1201の第1の面と接続する。また、PCB1201の第1の面の裏面には、複数のバンプ1202が設けられており、マザーボード1203と接続する。

[0416]

マザーボード1203には、DRAM1221、フラッシュメモリ1222等の記憶装置が設けられていてもよい。例えば、DRAM1221に先の実施の形態に示すDOSRAMを用いることができる。また、例えば、フラッシュメモリ1222に先の実施の形態に示すNOSRAMを用いることができる。

[0417]

CPU1211は、複数のCPUコアを有することが好ましい。また、GPU1212は、複数のGPUコアを有することが好ましい。また、CPU1211、およびGPU1212は、それぞれ一時的にデータを格納するメモリを有していてもよい。または、CPU1211、およびGPU1212に共通のメモリが、チップ1200に設けられていてもよい。該メモリには、前述したNOSRAMや、DOSRAMを用いることができる。また、GPU1212は、多数のデータの並列計算に適しており、画像処理や積和演算に用いることができる。GPU1212に、本発明の酸化物半導体を用いた画像処理回路や、積和演算回路を設けることで、画像処理、および積和演算を低消費電力で実行することが可能になる。

[0418]

また、CPU1211、およびGPU1212が同一チップに設けられていることで、CPU1211およびGPU1212間の配線を短くすることができ、CPU1211からGPU1212へのデータ転送、CPU1211、およびGPU1212が有するメモリ間のデータ転送、およびGPU1212での演算後に、GPU1212からCPU1211への演算結果の転送を高速に行うことができる。

[0419]

アナログ演算部1213はA/D(アナログ/デジタル)変換回路、およびD/A(デジタル/アナログ)変換回路の一、または両方を有する。また、アナログ演算部1213に上記積和演算回路を設けてもよい。

[0420]

メモリコントローラ1214は、DRAM1221のコントローラとして機能する回路、およびフラッシュメモリ1222のインターフェースとして機能する回路を有する。

[0421]

インターフェース1215は、表示装置、スピーカー、マイクロフォン、カメラ、コントローラなどの外部接続機器とのインターフェース回路を有する。コントローラとは、マウス、キーボード、ゲーム用コントローラなどを含む。このようなインターフェースとして、USB(Universal Serial Bus)、HDMI(登録商標)(High-Definition Multimedia Interface)などを用いることができる。

[0422]

ネットワーク回路1216は、LAN(Local Area Network)などのネットワーク回路を有する。また、ネットワークセキュリティ用の回路を有してもよい。

[0423]

チップ1200には、上記回路（システム）を同一の製造プロセスで形成することが可能である。そのため、チップ1200に必要な回路の数が増えても、製造プロセスを増やす必要が無く、チップ1200を低コストで作製することができる。

[0424]

GPU1212を有するチップ1200が設けられたPCB1201、DRAM1221、およびフラッシュメモリ1222が設けられたマザーボード1203は、GPUモジュール1204と呼ぶことができる。

[0425]

GPUモジュール1204は、SoC技術を用いたチップ1200を有しているため、そのサイズを小さくすることができる。また、画像処理に優れていることから、スマートフォン、タブレット端末、ラップトップPC、携帯型（持ち出し可能な）ゲーム機などの携帯型電子機器に用いることが好適である。また、GPU1212を用いた積和演算回路により、ディープニューラルネットワーク（DNN）、畳み込みニューラルネットワーク（CNN）、再帰型ニューラルネットワーク（RNN）、自己符号化器、深層ボルツマンマシン（DBM）、深層信念ネットワーク（DBN）などの演算を実行することができるため、チップ1200をAIチップ、またはGPUモジュール1204をAIシステムモジュールとして用いることができる。

[0426]

本実施の形態に示す構成は、他の実施の形態に示す構成と適宜組み合わせる用いることができる。

[0427]

（実施の形態5）

本実施の形態では、先の実施の形態に示す半導体装置を用いた記憶装置の応用例について説明する。先の実施の形態に示す半導体装置は、例えば、各種電子機器（例えば、情報端末、コンピュータ、スマートフォン、電子書籍端末、デジタルカメラ（ビデオカメラも含む）、録画再生装置、ナビゲーションシステムなど）の記憶装置に適用できる。なお、ここで、コンピュータとは、タブレット型のコンピュータや、ノート型のコンピュータや、デスクトップ型のコンピュータの他、サーバシステムのような大型のコンピュータを含むものである。または、先の実施の形態に示す半導体装置は、メモリカード（例えば、SDカード）、USBメモリ、SSD（ソリッド・ステート・ドライブ）等の各種のリムーバブル記憶装置に適用される。図25にリムーバブル記憶装置の幾つかの構成例を模式的に示す。例えば、先の実施の形態に示す半導体装置は、パッケージングされたメモリチップに加工され、様々なストレージ装置、リムーバブルメモリに用いられる。

[0428]

図25（A）はUSBメモリの模式図である。USBメモリ1100は、筐体1101、キャップ1102、USBコネクタ1103および基板1104を有する。基板1104は、筐体1101に収納されている。例えば、基板1104には、メモリチップ1105、コントローラチップ1106が取り付けられている。基板1104のメモリチップ1105などに先の実施の形態に示す半導体装置を組み込むことができる。

[0429]

図25（B）はSDカードの外観の模式図であり、図25（C）は、SDカードの内部構造の模式図である。SDカード1110は、筐体1111、コネクタ1112および基板1113を有する。基板1113は筐体1111に収納されている。例えば、基板1113には、メモリチップ1114、

コントローラチップ 1 1 1 5 が取り付けられている。基板 1 1 1 3 の裏面側にもメモリチップ 1 1 1 4 を設けることで、SD カード 1 1 1 0 の容量を増やすことができる。また、無線通信機能を備えた無線チップを基板 1 1 1 3 に設けてもよい。これによって、ホスト装置と SD カード 1 1 1 0 間の無線通信によって、メモリチップ 1 1 1 4 のデータの読み出し、書き込みが可能となる。基板 1 1 1 3 のメモリチップ 1 1 1 4 などに先の実施の形態に示す半導体装置を組み込むことができる。

[0 4 3 0]

図 2 5 (D) は SSD の外観の模式図であり、図 2 5 (E) は、SSD の内部構造の模式図である。SSD 1 1 5 0 は、筐体 1 1 5 1、コネクタ 1 1 5 2 および基板 1 1 5 3 を有する。基板 1 1 5 3 は筐体 1 1 5 1 に収納されている。例えば、基板 1 1 5 3 には、メモリチップ 1 1 5 4、メモリチップ 1 1 5 5、コントローラチップ 1 1 5 6 が取り付けられている。メモリチップ 1 1 5 5 はコントローラチップ 1 1 5 6 のワークメモリであり、例えば DOS RAM チップを用いればよい。基板 1 1 5 3 の裏面側にもメモリチップ 1 1 5 4 を設けることで、SSD 1 1 5 0 の容量を増やすことができる。基板 1 1 5 3 のメモリチップ 1 1 5 4 などに先の実施の形態に示す半導体装置を組み込むことができる。

[0 4 3 1]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせることで実施することが可能である。

[0 4 3 2]

(実施の形態 6)

本発明の一態様に係る半導体装置は、CPU や GPU などのプロセッサ、またはチップに用いることができる。図 2 6 に、本発明の一態様に係る CPU や GPU などのプロセッサ、またはチップを備えた電子機器の具体例を示す。

[0 4 3 3]

< 電子機器・システム >

本発明の一態様に係る GPU 又はチップは、様々な電子機器に搭載することができる。電子機器の例としては、例えば、テレビジョン装置、デスクトップ型もしくはノート型のパーソナルコンピュータ、コンピュータ用などのモニタ、デジタルサイネージ (Digital Signage: 電子看板)、パチンコ機などの大型ゲーム機などの比較的大きな画面を備える電子機器の他、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音響再生装置、などが挙げられる。また、本発明の一態様に係る集積回路又はチップを電子機器に設けることにより、人工知能を電子機器に搭載することができる。

[0 4 3 4]

本発明の一態様の電子機器は、アンテナを有していてもよい。アンテナで信号を受信することで、表示部で映像や情報等の表示を行うことができる。また、電子機器がアンテナ及び二次電池を有する場合、アンテナを、非接触電力伝送に用いてもよい。

[0 4 3 5]

本発明の一態様の電子機器は、センサ (力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、にのみまたは赤外線を測定する機能を含むもの) を有していてもよい。

[0 4 3 6]

本発明の一態様の電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）を実行する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出す機能等を有することができる。図26に、電子機器の例を示す。

[0437]

[携帯電話]

図26(A)には、情報端末の一種である携帯電話（スマートフォン）が図示されている。情報端末5500は、筐体5510と、表示部5511と、を有しており、入力用インターフェースとして、タッチパネルが表示部5511に備えられ、ボタンが筐体5510に備えられている。

[0438]

情報端末5500は、本発明の一態様のチップを適用することで、人工知能を利用したアプリケーションを実行することができる。人工知能を利用したアプリケーションとしては、例えば、会話を認識してその会話内容を表示部5511に表示するアプリケーション、表示部5511に備えるタッチパネルに対してユーザが入力した文字、図形などを認識して、表示部5511に表示するアプリケーション、指紋や声紋などの生体認証を行うアプリケーションなどが挙げられる。

[0439]

[情報端末1]

図26(B)には、デスクトップ型情報端末5300が図示されている。デスクトップ型情報端末5300は、情報端末の本体5301と、ディスプレイ5302と、キーボード5303と、を有する。

[0440]

デスクトップ型情報端末5300は、先述した情報端末5500と同様に、本発明の一態様のチップを適用することで、人工知能を利用したアプリケーションを実行することができる。人工知能を利用したアプリケーションとしては、例えば、設計支援ソフトウェア、文章添削ソフトウェア、献立自動生成ソフトウェアなどが挙げられる。また、デスクトップ型情報端末5300を用いることで、新規の人工知能の開発を行うことができる。

[0441]

なお、上述では、電子機器としてスマートフォン、及びデスクトップ用情報端末を例として、それぞれ図26(A)、(B)に図示したが、スマートフォン、及びデスクトップ用情報端末以外の情報端末を適用することができる。スマートフォン、及びデスクトップ用情報端末以外の情報端末としては、例えば、PDA(Personal Digital Assistant)、ノート型情報端末、ワークステーションなどが挙げられる。

[0442]

[電化製品]

図26(C)は、電化製品の一例である電気冷凍冷蔵庫5800を示している。電気冷凍冷蔵庫5800は、筐体5801、冷蔵室用扉5802、冷凍室用扉5803等を有する。

[0443]

電気冷凍冷蔵庫5800に本発明の一態様のチップを適用することによって、人工知能を有する電気冷凍冷蔵庫5800を実現することができる。人工知能を利用することによって電気冷凍冷蔵庫5

800は、電気冷凍冷蔵庫5800に保存されている食材、その食材の消費期限などを基に献立を自動生成する機能や、電気冷凍冷蔵庫5800に保存されている食材に合わせた温度に自動的に調節する機能などを有することができる。

[0444]

本一例では、電化製品として電気冷凍冷蔵庫について説明したが、その他の電化製品としては、例えば、掃除機、電子レンジ、電子オーブン、炊飯器、湯沸かし器、IH調理器、ウォーターサーバー、エアコンディショナーを含む冷暖房器具、洗濯機、乾燥機、オーディオビジュアル機器などが挙げられる。

[0445]

[ゲーム機]

[0446]

図26(D)は、ゲーム機の一例である携帯ゲーム機5200を示している。携帯ゲーム機5200は、筐体5201、表示部5202、ボタン5203等を有する。

[0447]

携帯ゲーム機5200に本発明の一態様のGPU又はチップを適用することによって、低消費電力の携帯ゲーム機5200を実現することができる。また、低消費電力により、回路からの発熱を低減することができるため、発熱によるその回路自体、周辺回路、及びモジュールへの影響を少なくすることができる。

[0448]

更に、携帯ゲーム機5200に本発明の一態様のGPU又はチップを適用することによって、人工知能を有する携帯ゲーム機5200を実現することができる。

[0449]

本来、ゲームの進行、ゲーム上に登場する生物の言動、ゲーム上で発生する現象などの表現は、そのゲームが有するプログラムによって定められているが、携帯ゲーム機5200に人工知能を適用することにより、ゲームのプログラムに限定されない表現が可能になる。例えば、プレイヤーが問いかけられる内容、ゲームの進行状況、時刻、ゲーム上に登場する人物の言動が変化するという表現が可能となる。

[0450]

また、携帯ゲーム機5200で複数のプレイヤーが必要なゲームを行う場合、人工知能によって擬人的にゲームプレイヤーを構成することができるため、対戦相手を人工知能によるゲームプレイヤーとすることによって、1人でもゲームを行うことができる。

[0451]

図26(D)では、ゲーム機の一例として携帯ゲーム機を図示しているが、本発明の一態様のGPU又はチップを適用するゲーム機はこれに限定されない。本発明の一態様のGPU又はチップを適用するゲーム機としては、例えば、家庭用の据え置き型ゲーム機、娯楽施設（ゲームセンター、遊園地など）に設置されるアーケードゲーム機、スポーツ施設に設置されるバッティング練習用の投球マシンなどが挙げられる。

[0452]

[移動体]

本発明の一態様のGPU又はチップは、移動体である自動車、及び自動車の運転席周辺に適用する

ことができる。

[0453]

図26(E1)は移動体の一例である自動車5700を示し、図26(E2)は、自動車の室内におけるフロントガラス周辺を示す図である。図26(E2)では、ダッシュボードに取り付けられた表示パネル5701、表示パネル5702、表示パネル5703の他、ピラーに取り付けられた表示パネル5704を図示している。

[0454]

表示パネル5701乃至表示パネル5703は、スピードメーターやタコメーター、走行距離、燃料計、ギア状態、エアコンの設定などを表示することで、様々な情報を提供することができる。また、表示パネルに表示される表示項目やレイアウトなどは、ユーザの好みに合わせて適宜変更することができ、デザイン性を高めることが可能である。表示パネル5701乃至表示パネル5703は、照明装置として用いることも可能である。

[0455]

表示パネル5704には、自動車5700に設けられた撮像装置（図示しない。）からの映像を映し出すことによって、ピラーで遮られた視界（死角）を補完することができる。すなわち、自動車5700の外側に設けられた撮像装置からの画像を表示することによって、死角を補い、安全性を高めることができる。また、見えない部分を補完する映像を映すことによって、より自然に違和感なく安全確認を行うことができる。表示パネル5704は、照明装置として用いることもできる。

[0456]

本発明の一態様のGPU又はチップは人工知能の構成要素として適用できるため、例えば、当該チップを自動車5700の自動運転システムに用いることができる。また、当該チップを道路案内、危険予測などを行うシステムに用いることができる。表示パネル5701乃至表示パネル5704には、道路案内、危険予測などの情報を表示する構成としてもよい。

[0457]

なお、上述では、移動体の一例として自動車について説明しているが、移動体は自動車に限定されない。例えば、移動体としては、電車、モノレール、船、飛行体（ヘリコプター、無人航空機（ドローン）、飛行機、ロケット）なども挙げることができ、これらの移動体に本発明の一態様のチップを適用して、人工知能を利用したシステムを付与することができる。

[0458]

[放送システム]

本発明の一態様のGPU又はチップは、放送システムに適用することができる。

[0459]

図26(F)は、放送システムにおけるデータ伝送を模式的に示している。具体的には、図26(F)は、放送局5680から送信された電波（放送信号）が、各家庭のテレビジョン受信装置（TV）5600に届くまでの経路を示している。TV5600は、受信装置を備え（図示しない）、アンテナ5650で受信された放送信号は、当該受信装置を介して、TV5600に送信される。

[0460]

図26(F)では、アンテナ5650は、UHF(Ultra High Frequency)アンテナを図示しているが、アンテナ5650としては、BS・110°CSアンテナ、CSアンテナなども適用できる。

[0461]

電波5675A、電波5675Bは地上波放送用の放送信号であり、電波塔5670は受信した電波5675Aを増幅して、電波5675Bの送信を行う。各家庭では、アンテナ5650で電波5675Bを受信することで、TV5600で地上波TV放送を視聴することができる。なお、放送システムは、図26(F)に示す地上波放送に限定されず、人工衛星を用いた衛星放送、光回線によるデータ放送などとしてもよい。

[0462]

上述した放送システムは、本発明の一態様のチップを適用して、人工知能を利用した放送システムとしてもよい。放送局5680から各家庭のTV5600に放送データを送信するとき、エンコーダによって放送データの圧縮が行われ、アンテナ5650が当該放送データを受信したとき、TV5600に含まれる受信装置のデコーダによって当該放送データの復元が行われる。人工知能を利用することによって、例えば、エンコーダの圧縮方法の一である動き補償予測において、表示画像に含まれる表示パターンの認識を行うことができる。また、人工知能を利用したフレーム内予測などを行うこともできる。また、例えば、解像度の低い放送データを受信して、解像度の高いTV5600で当該放送データの表示を行うとき、デコーダによる放送データの復元において、アップコンバートなどの画像の補間処理を行うことができる。

[0463]

上述した人工知能を利用した放送システムは、放送データの量が増大する超高精細度テレビジョン(UHDTV:4K、8K)放送に対して好適である。

[0464]

また、TV5600側における人工知能の応用として、例えば、TV5600に人工知能を有する録画装置を設けてもよい。このような構成にすることによって、当該録画装置にユーザの好みを人工知能に学習させることで、ユーザの好みにあった番組を自動的に録画することができる。

[0465]

本実施の形態で説明した電子機器、その電子機器の機能、人工知能の応用例、その効果などは、他の電子機器の記載と適宜組み合わせることができる。

[0466]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせて実施することが可能である。

[符号の説明]

[0467]

200:トランジスタ、205:導電体、210:絶縁体、212:絶縁体、214:絶縁体、216:絶縁体、218:導電体、222:絶縁体、224:絶縁体、230:酸化物、230a:酸化物、230A:酸化膜、230b:酸化物、230B:酸化膜、230c:酸化物、230c1:酸化物、230c2:酸化物、230C:酸化膜、231:領域、231a:領域、231b:領域、232:領域、232a:領域、232b:領域、234:領域、240:導電体、240a:導電体、240b:導電体、241:絶縁体、241a:絶縁体、241b:絶縁体、244:絶縁体、250:絶縁体、250A:絶縁膜、252:層、252a:層、252b:層、253:層、253a:層、253b:層、254:絶縁体、256:絶縁体、256a:絶縁体、256A:絶縁膜、256b:絶縁体、257:ドーパント、258:ドーパント、260:導電体、260a:導電体、

260Aa : 導電膜、260Ab : 導電膜、260b : 導電体、262 : ダミーゲート、262A :
ダミーゲート、262B : ダミーゲート、263 : 開口、266 : 絶縁体、266A : 絶縁膜、26
6B : 絶縁体、267 : ダミー膜、267A : ダミー膜、274 : 絶縁体、274a : 絶縁体、27
4b : 絶縁体、280 : 絶縁体、280A : 絶縁膜、281 : 絶縁体

請求の範囲

[請求項 1]

第 1 の酸化物と、
前記第 1 の酸化物上の第 2 の酸化物と、
前記第 2 の酸化物上の第 3 の酸化物と、
前記第 3 の酸化物上の第 1 の絶縁体と、
前記第 1 の絶縁体上の導電体と、
前記第 2 の酸化物の上面の一部、前記第 2 の酸化物の側面の一部、および前記第 3 の酸化物の側面の一部と接する第 2 の絶縁体と、
前記第 2 の絶縁体上の第 3 の絶縁体と、
前記第 3 の酸化物の上面、前記第 1 の絶縁体の上面、前記導電体の上面、および前記第 3 の絶縁体の上面と接する第 4 の絶縁体と、を有し、
前記第 2 の酸化物は、第 1 の領域、第 2 の領域、前記第 1 の領域と前記第 2 の領域間に位置する第 3 の領域、前記第 1 の領域と前記第 3 の領域の間に位置する第 4 の領域、および前記第 2 の領域と前記第 3 の領域の間に位置する第 5 の領域を有し、
前記第 1 の領域、および前記第 2 の領域の抵抗は、前記第 3 の領域の抵抗より低く、
前記第 4 の領域、および前記第 5 の領域の抵抗は、前記第 3 の領域の抵抗より低く、かつ前記第 1 の領域、および前記第 2 の領域の抵抗より高く、
前記導電体は、前記第 3 の領域、前記第 4 の領域、および前記第 5 の領域と重畳するように、前記第 3 の領域、前記第 4 の領域、および前記第 5 の領域の上方に設けられ、
前記第 3 の酸化物の一部、および前記第 1 の絶縁体の一部は、前記導電体の側面と、前記第 3 の絶縁体の側面の間に設けられ、
前記第 2 の絶縁体は、前記第 1 の領域、および前記第 2 の領域と接する半導体装置。

[請求項 2]

請求項 1 において、
前記導電体は、前記第 1 の領域および前記第 2 の領域の少なくとも一部と重畳する半導体装置。

[請求項 3]

請求項 1 または請求項 2 において、
さらに、前記第 2 の絶縁体の上面に接して第 5 の絶縁体を有し、
前記第 5 の絶縁体は、前記第 3 の絶縁体の下面、および前記第 3 の酸化物の側面に接する半導体装置。

[請求項 4]

請求項 1 乃至請求項 3 のいずれか一項において、
前記第 1 の領域、前記第 2 の領域、前記第 4 の領域、および前記第 5 の領域は、リン、およびホウ素の一方を含む半導体装置。

[請求項 5]

請求項 4 において、
前記第 1 の領域および前記第 2 の領域は、前記第 4 の領域および前記第 5 の領域よりも、リン、またはホウ素を多く含む半導体装置。

[請求項 6]

請求項 1 乃至請求項 5 のいずれか一項において、
前記第 1 の領域、前記第 2 の領域、前記第 4 の領域、および前記第 5 の領域は、前記第 3 の領域よりも、酸素欠損を多く有する半導体装置。

[請求項 7]

請求項 1 乃至請求項 6 のいずれか一項において、
前記第 1 の領域、前記第 2 の領域、前記第 4 の領域、および前記第 5 の領域は、前記第 3 の領域よりも、水素を多く有する半導体装置。

[請求項 8]

第 1 の酸化物、および前記第 1 の酸化物上の第 2 の酸化物を形成し、
前記第 1 の酸化物、および前記第 2 の酸化物を覆って第 1 の絶縁膜を成膜し、
前記第 1 の絶縁膜の上に、前記第 2 の酸化物を重畳して第 1 のダミーゲートを形成し、
前記第 1 のダミーゲートをマスクとして、前記第 2 の酸化物に第 1 のドーパントを添加し、
前記第 1 のダミーゲートの一部を除去して第 2 のダミーゲートを形成し、前記第 2 の酸化物の一部を、当該第 2 のダミーゲートから露出させ、
前記第 2 のダミーゲートをマスクとして、前記第 2 の酸化物に第 2 のドーパントを添加し、
前記第 1 の絶縁膜、および前記第 2 のダミーゲートを覆って、第 2 の絶縁膜を成膜し、
前記第 2 の絶縁膜の上に第 3 の絶縁膜を成膜し、
前記第 2 の絶縁膜および前記第 3 の絶縁膜の一部を、前記第 2 のダミーゲートの上部が露出するまで除去し、
前記第 2 のダミーゲート、前記第 2 の絶縁膜の一部、および前記第 1 の絶縁膜の一部を除去して、開口を形成し、
前記開口の中に埋め込むように、第 3 の酸化物、第 4 の絶縁膜、および導電膜を順に成膜し、
前記第 3 の酸化物、前記第 4 の絶縁膜、および前記導電膜の一部を、前記第 3 の絶縁膜の上部が露出するまで除去する半導体装置の作製方法。

[請求項 9]

請求項 8 において、
前記第 1 のドーパント、および前記第 2 のドーパントとして、リンまたはホウ素を用いる半導体装置の作製方法。

[請求項 10]

請求項 8 または請求項 9 において、
前記第 1 のドーパントの添加量が前記第 2 のドーパントの添加量より多い半導体装置の作製方法。

[請求項 11]

請求項 8 乃至請求項 10 のいずれか一項において、
前記第 1 のドーパントの添加、および前記第 2 のドーパントの添加は、イオン注入法、またはイオンドーピング法が用いられる半導体装置の作製方法。

[請求項 12]

請求項 8 乃至請求項 11 のいずれか一項において、
前記第 1 のダミーゲートは、炭素を含む半導体装置の作製方法。

[請求項 13]

請求項 8 乃至請求項 12 のいずれか一項において、

前記第2のダミーゲートの形成は、酸素ラジカルを用いたアッシング処理によって行われる半導体装置の作製方法。

[請求項14]

第1の酸化物と、

前記第1の酸化物上の第2の酸化物と、

前記第2の酸化物上の第3の酸化物と、

前記第3の酸化物上の第1の絶縁体と、

前記第1の絶縁体上の導電体と、

前記第2の酸化物の上面の一部、前記第2の酸化物の側面の一部、および前記第3の酸化物の側面の一部と接する第2の絶縁体と、

前記第2の絶縁体上の第3の絶縁体と、

前記第3の酸化物の上面、前記第1の絶縁体の上面、前記導電体の上面、および前記第3の絶縁体の上面と接する第4の絶縁体と、を有し、

前記第2の酸化物は、第1の領域、第2の領域、前記第1の領域と前記第2の領域間に位置する第3の領域、前記第1の領域と前記第3の領域の間に位置する第4の領域、および前記第2の領域と前記第3の領域の間に位置する第5の領域を有し、

前記第1の領域、前記第2の領域、前記第4の領域、および前記第5の領域、はドーパントを有し、

前記第1の領域、および前記第2の領域中のドーパントの濃度は、前記第4の領域、および前記第5の領域中のドーパントの濃度より高く、

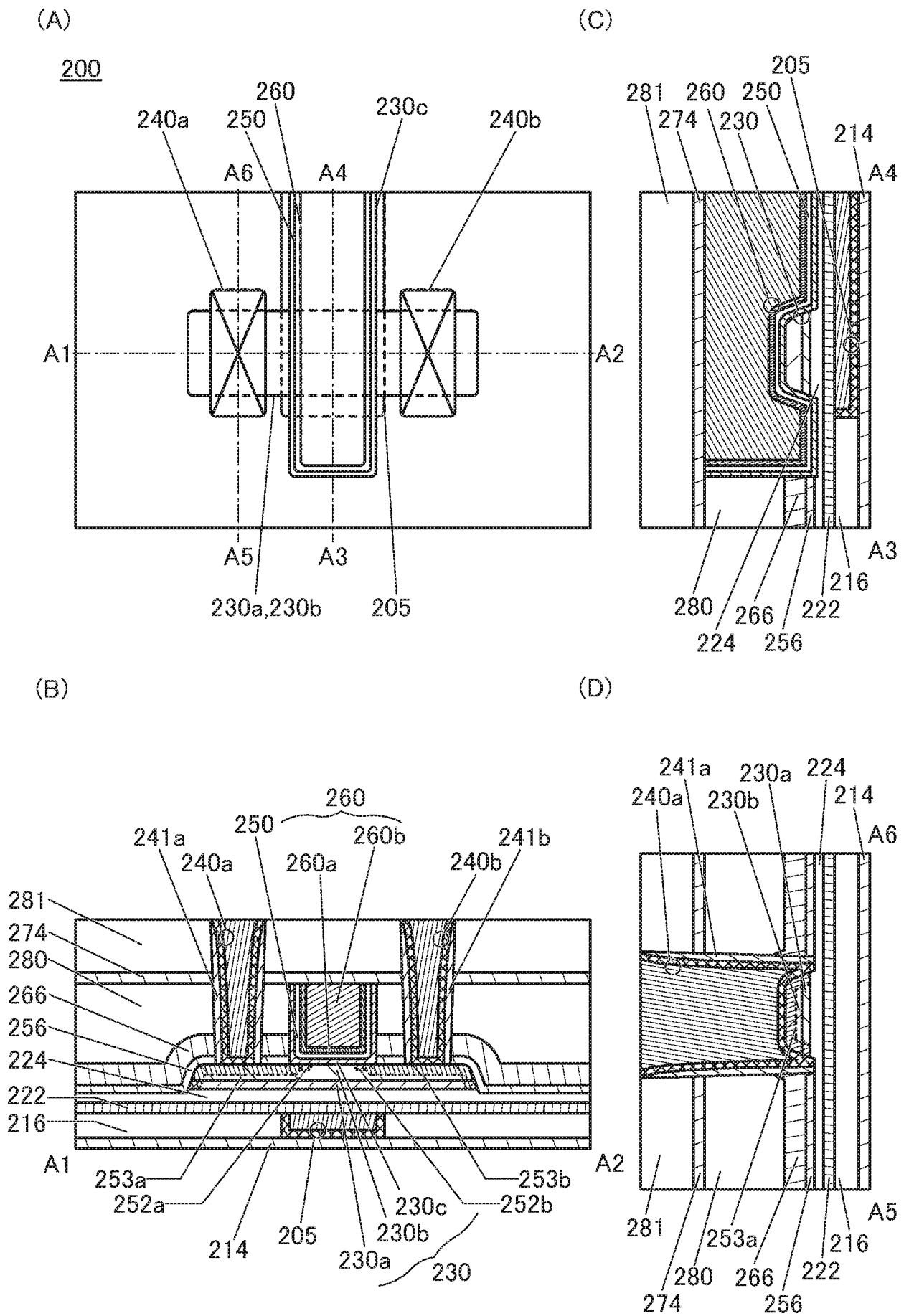
前記導電体は、前記第3の領域、前記第4の領域、および前記第5の領域と重畳し、

前記第3の酸化物の一部、および前記第1の絶縁体の一部は、前記導電体の側面と、前記第3の絶縁体の側面の間に設けられ、

前記第2の絶縁体は、前記第1の領域、および前記第2の領域と接する半導体装置。

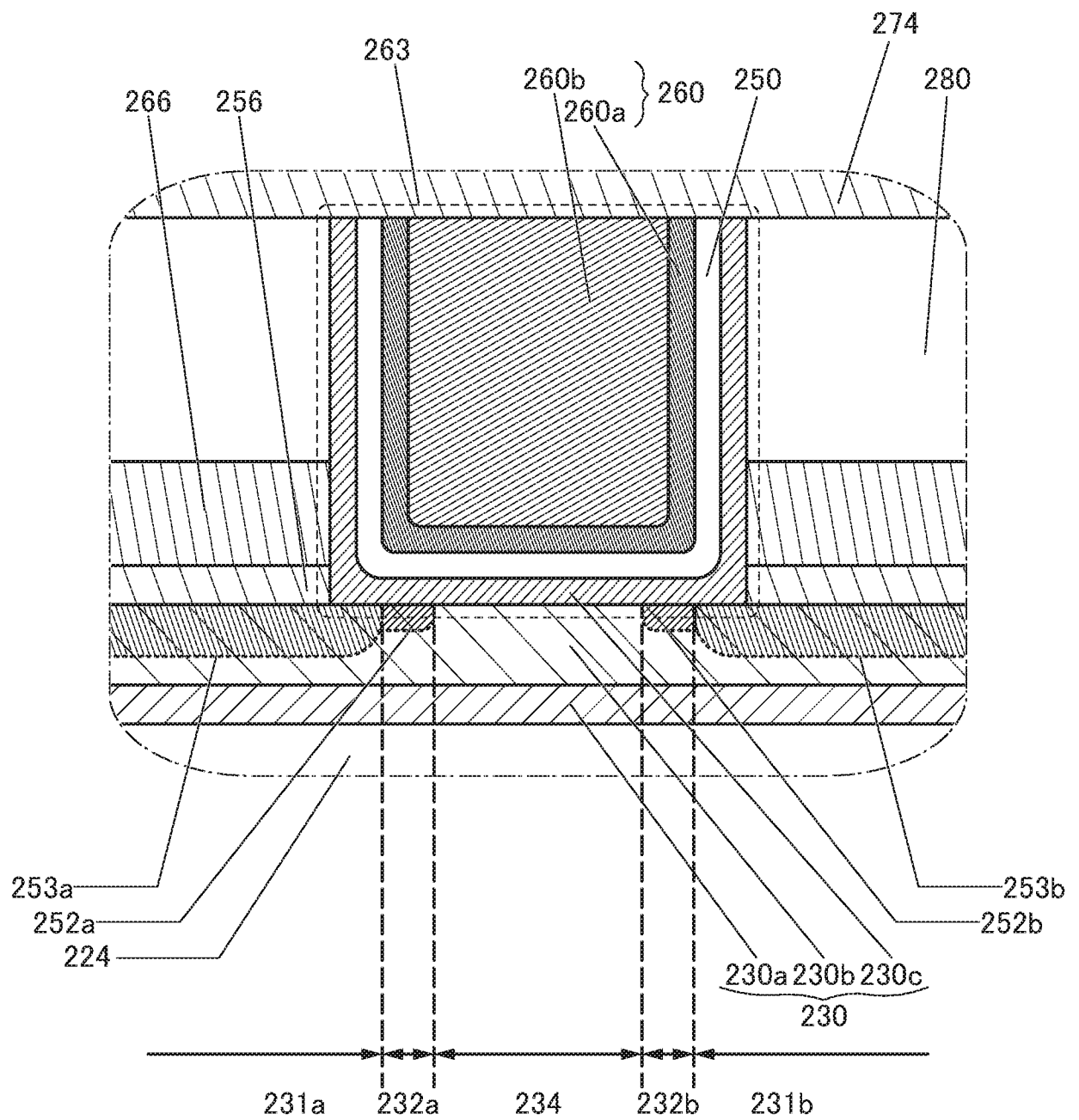
[図1]

1/26



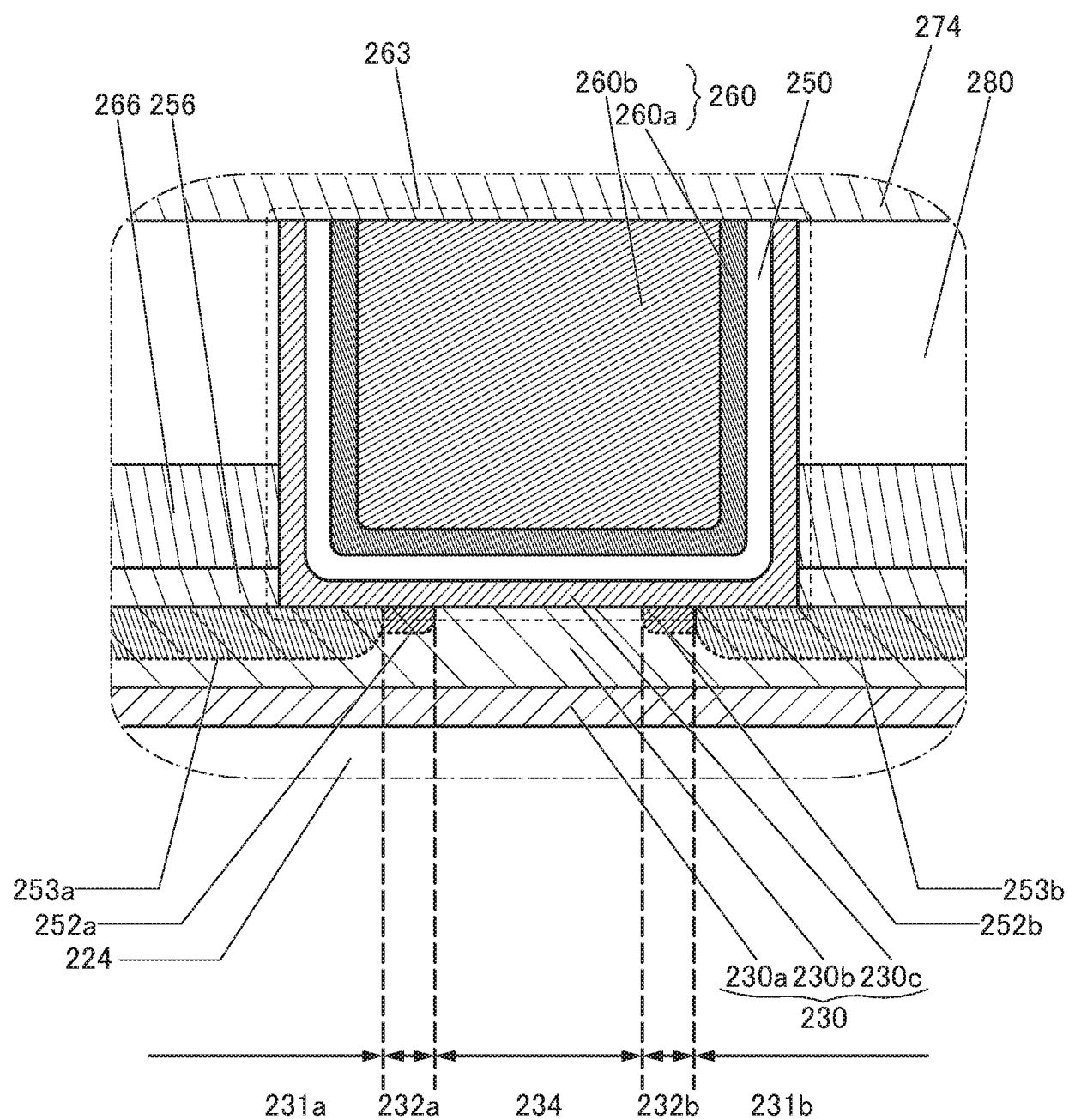
[図2]

2/26



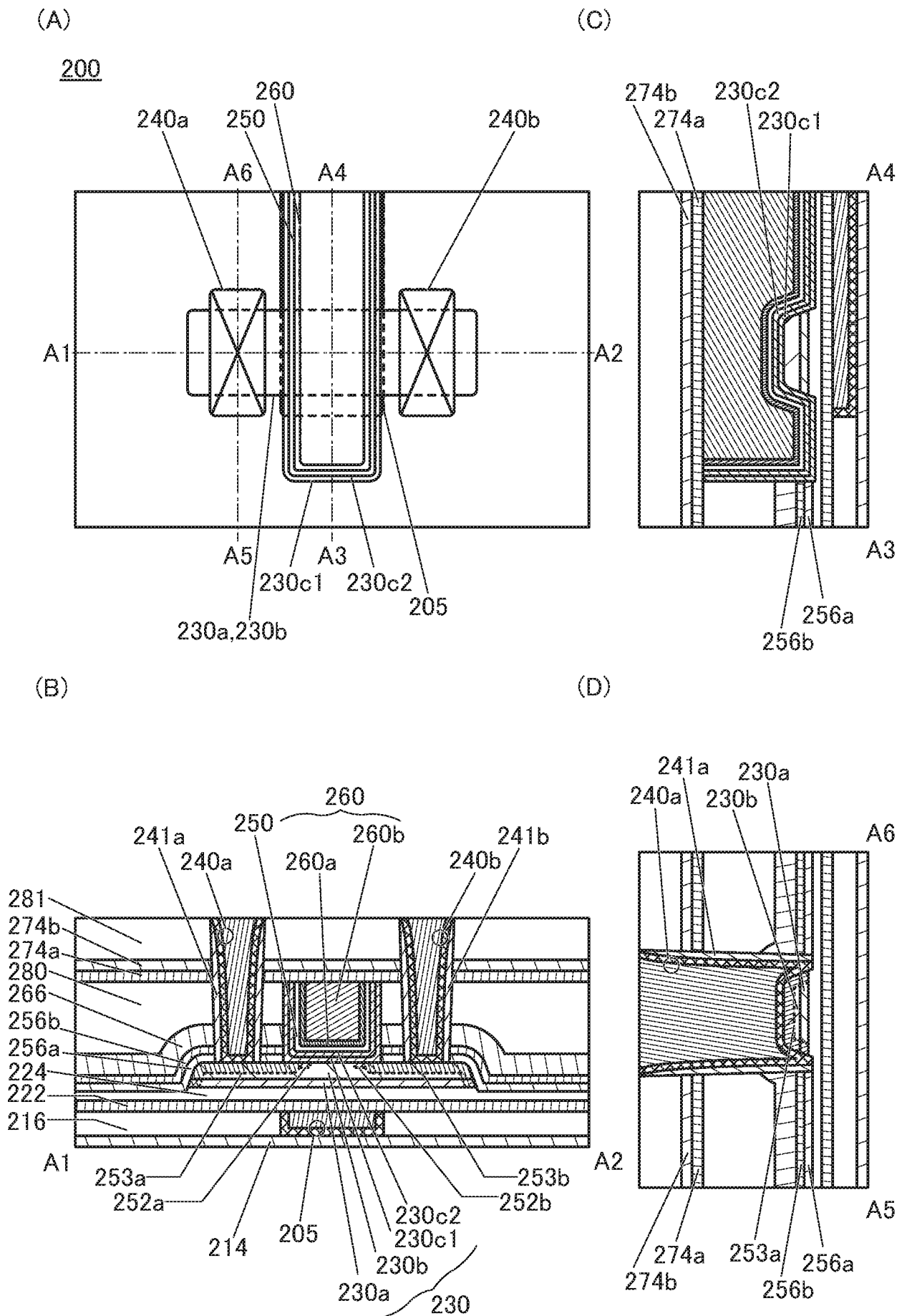
[図 3]

3/26



[図4]

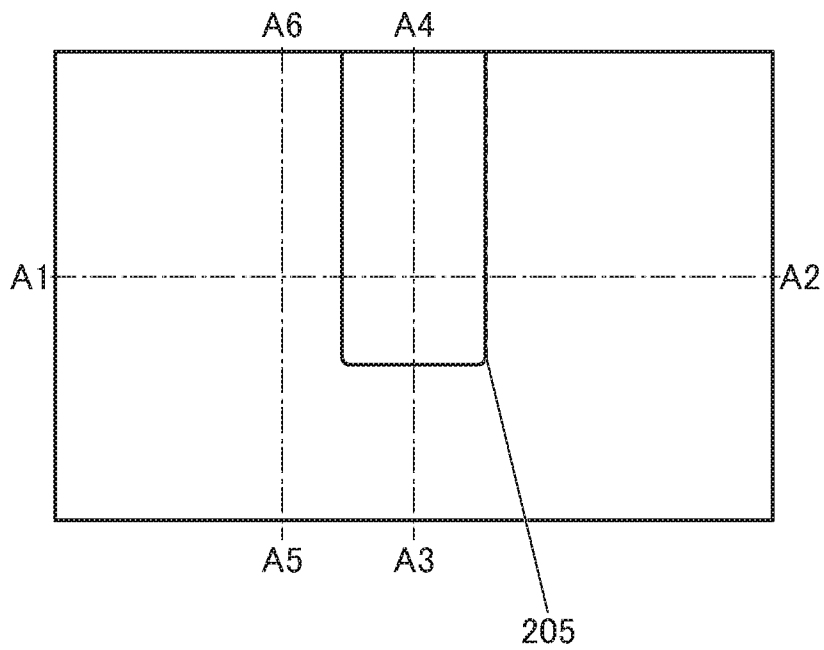
4/26



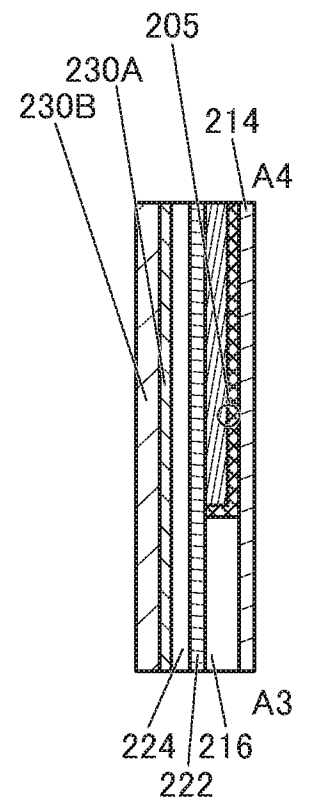
[図5]

5/26

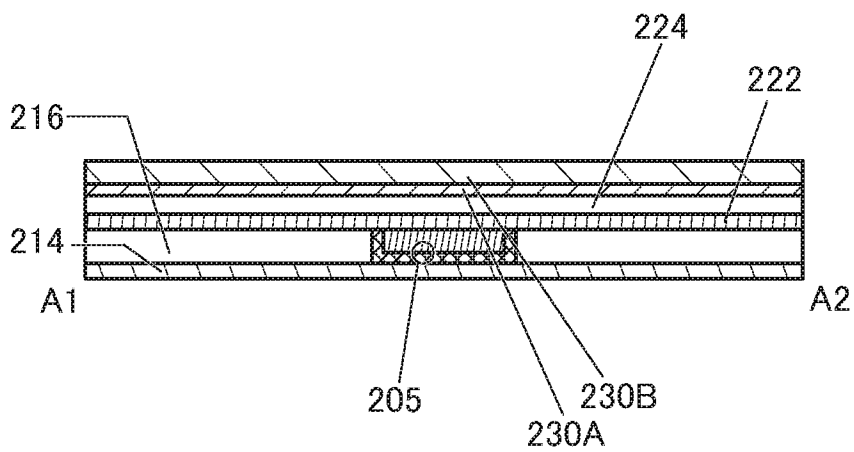
(A)



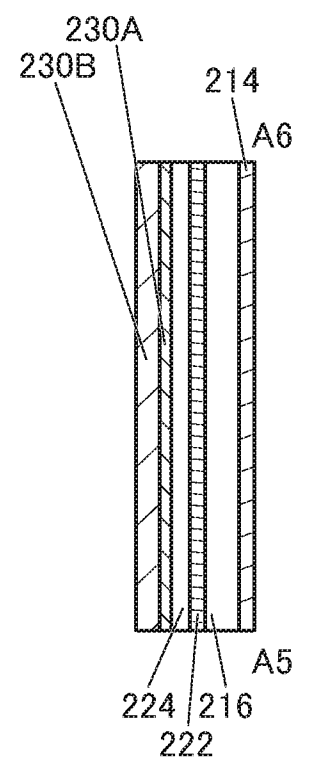
(C)



(B)



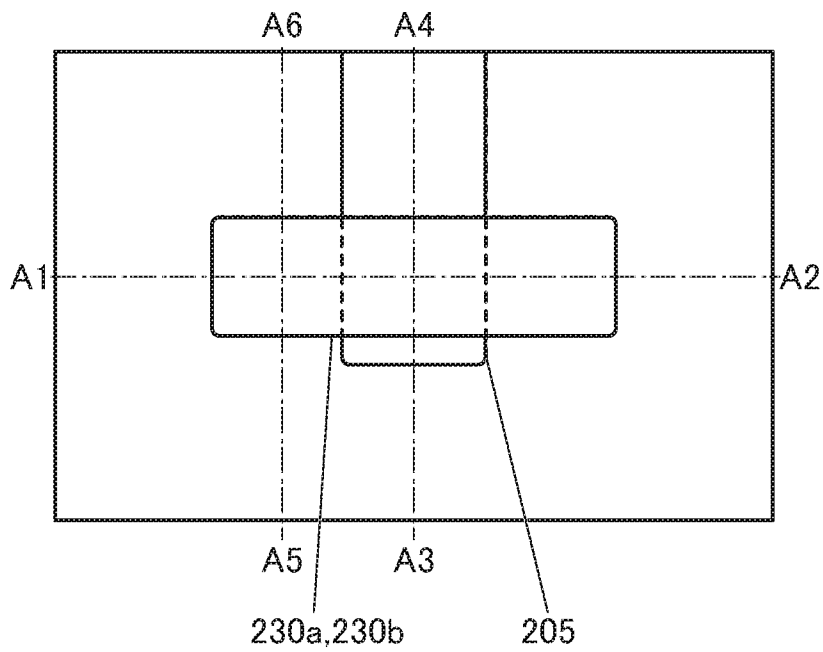
(D)



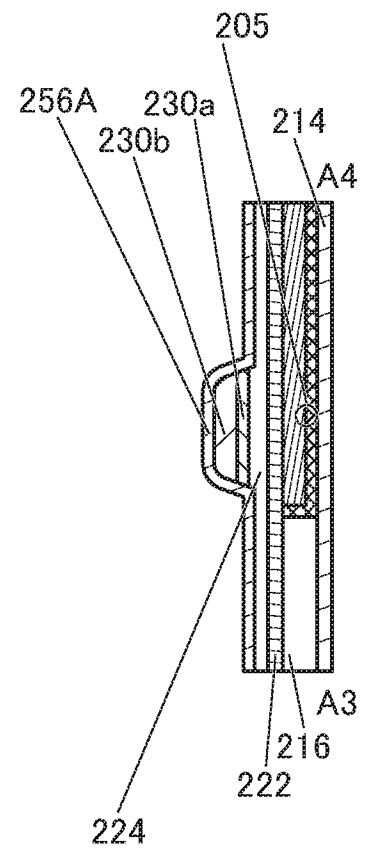
[図6]

6/26

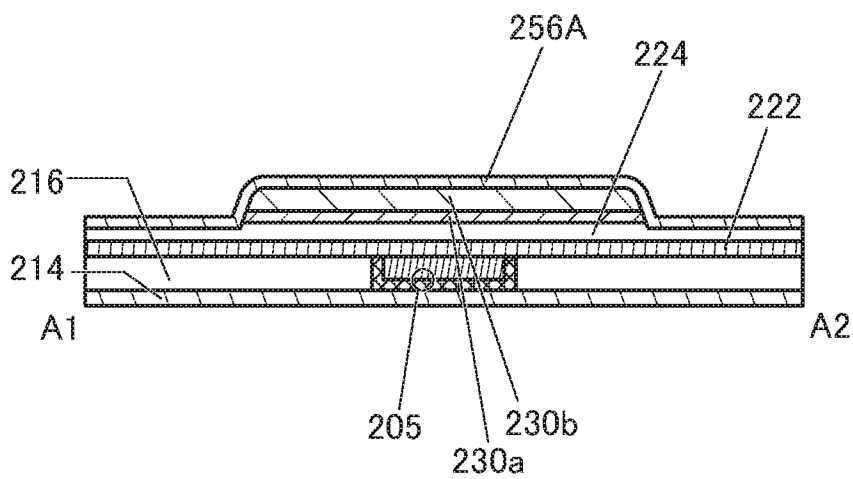
(A)



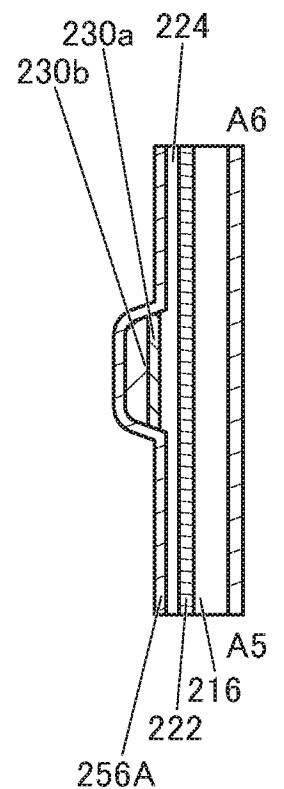
(C)



(B)

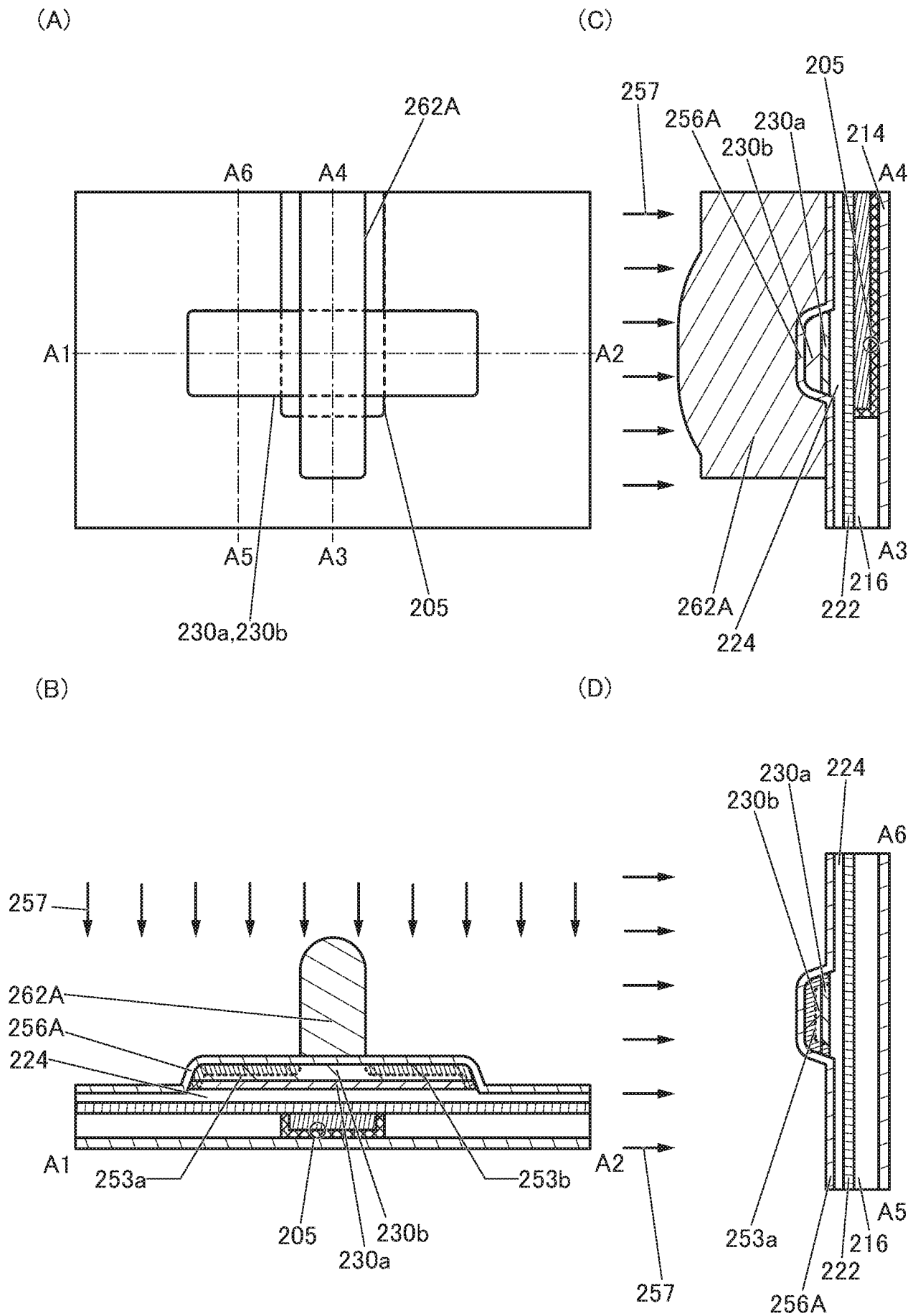


(D)



[図7]

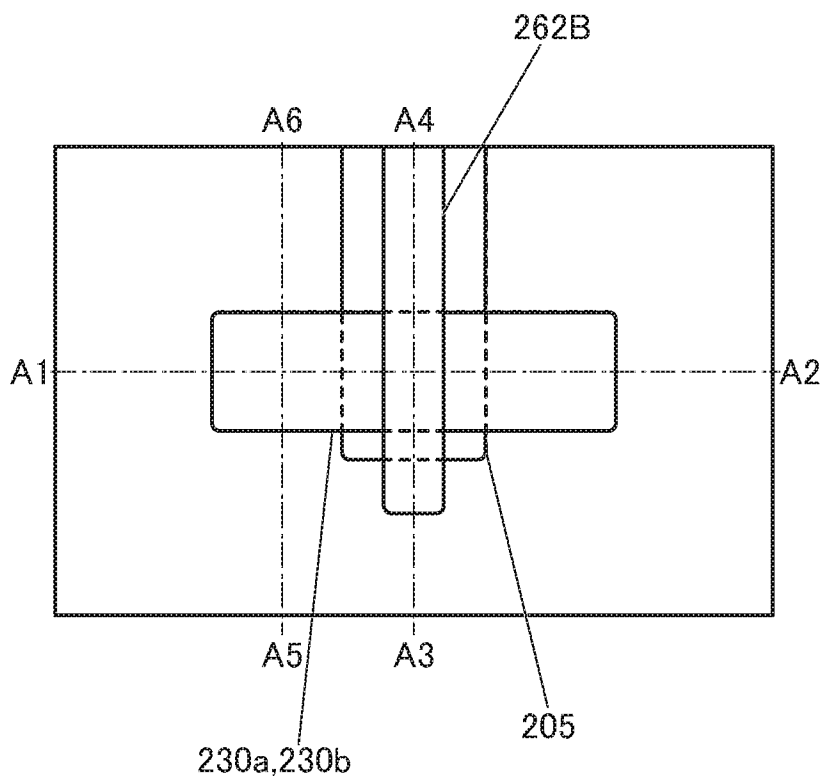
7/26



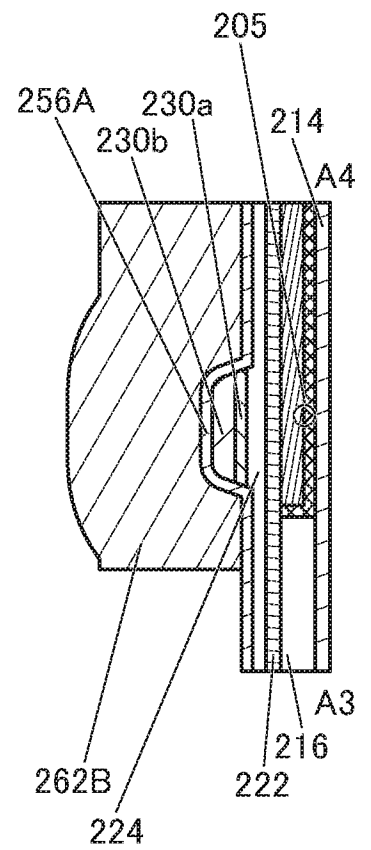
[図8]

8/26

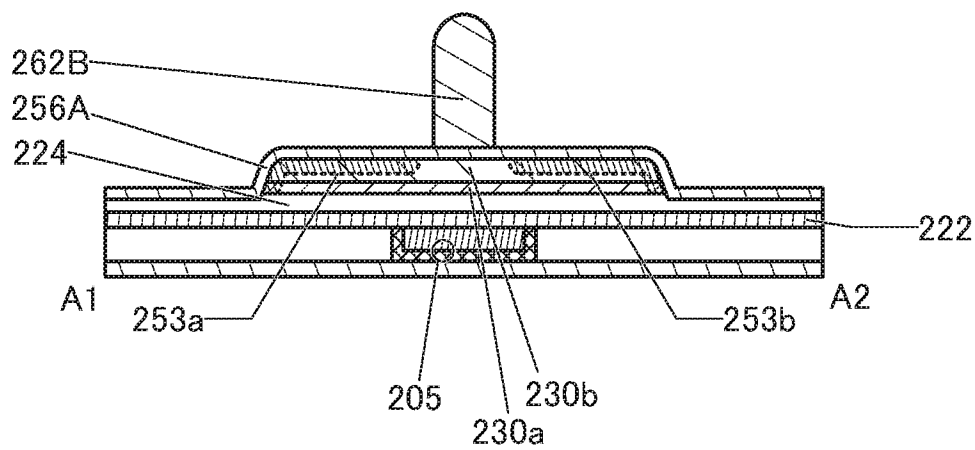
(A)



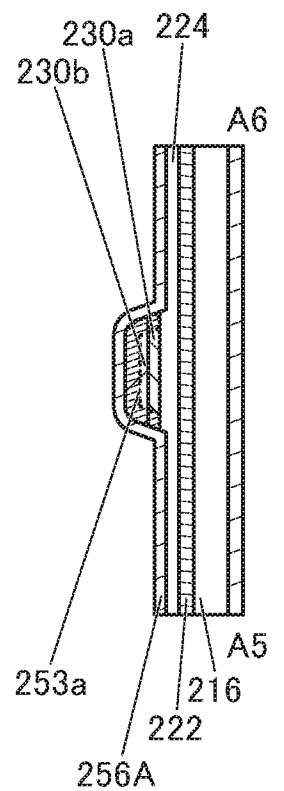
(C)



(B)



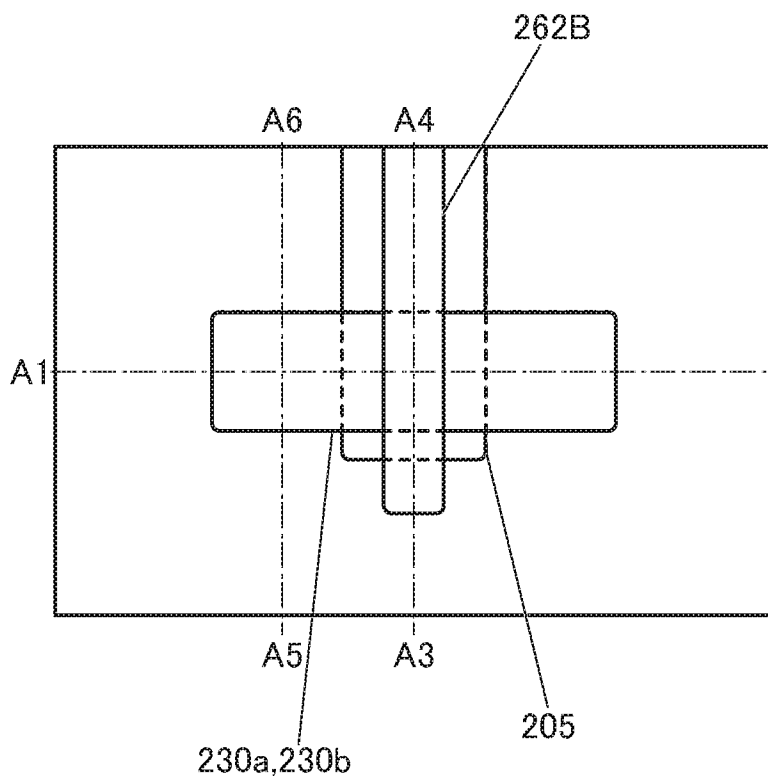
(D)



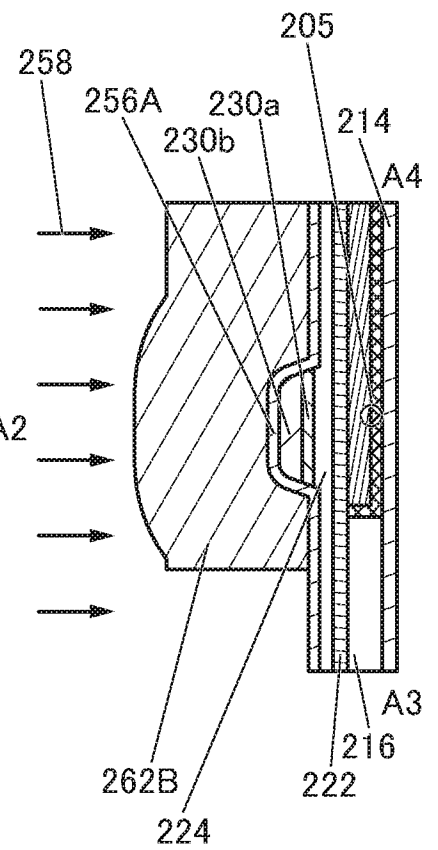
[図9]

9/26

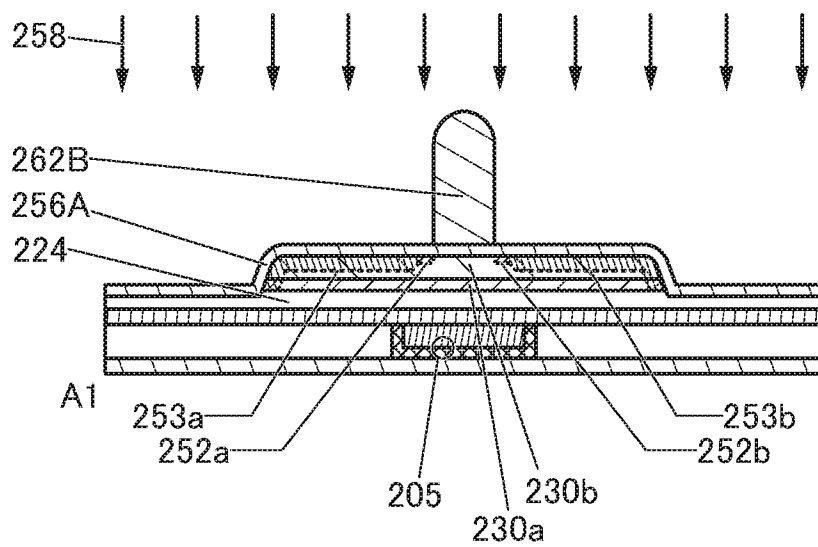
(A)



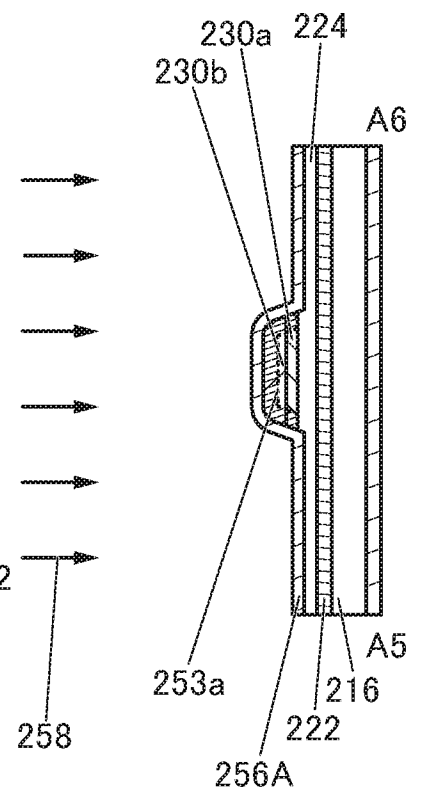
(C)



(B)



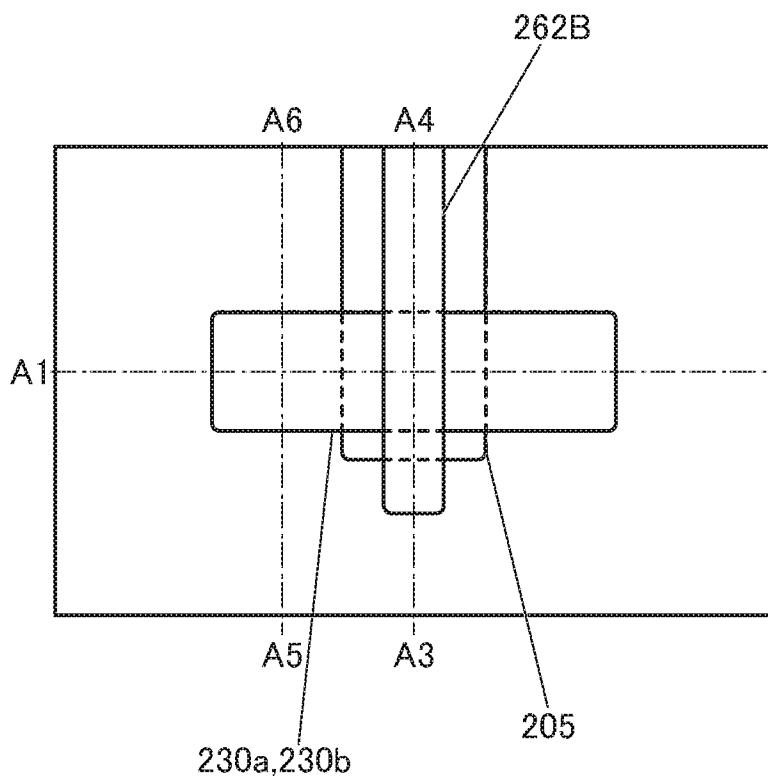
(D)



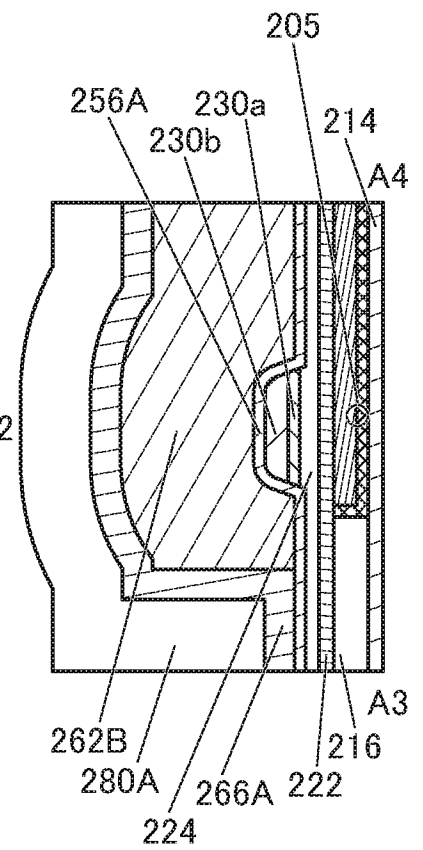
[図10]

10/26

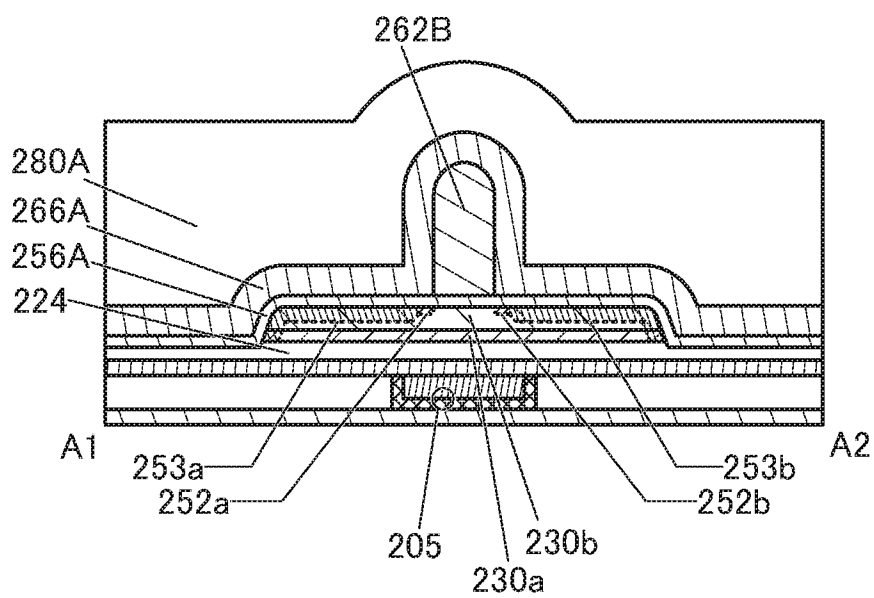
(A)



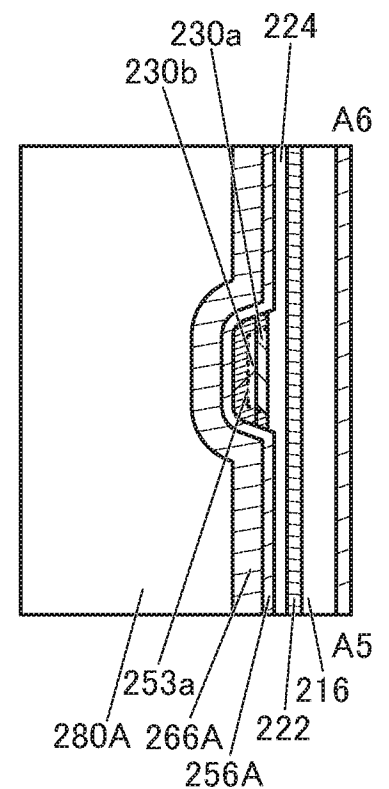
(C)



(B)



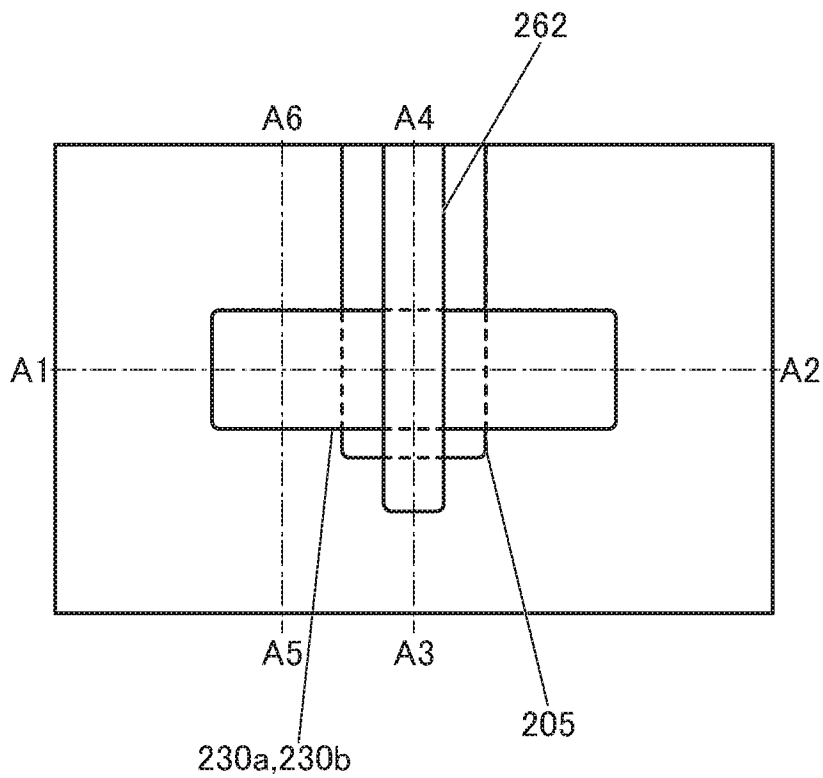
(D)



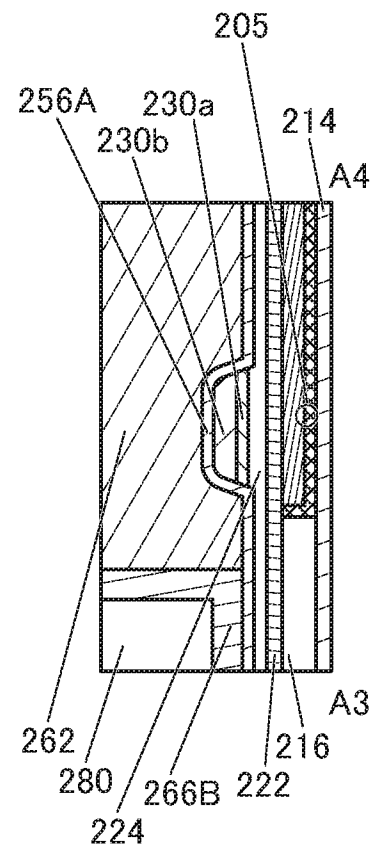
[図11]

11/26

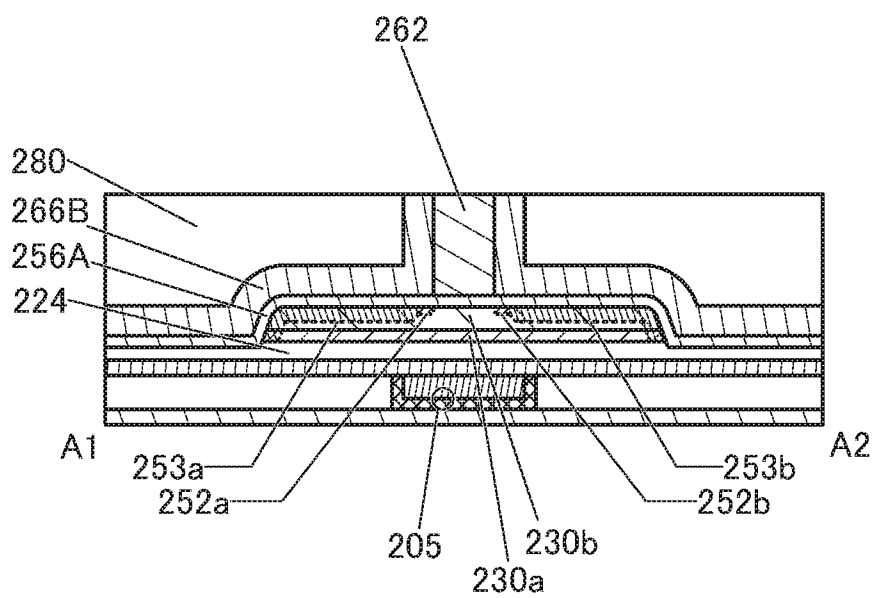
(A)



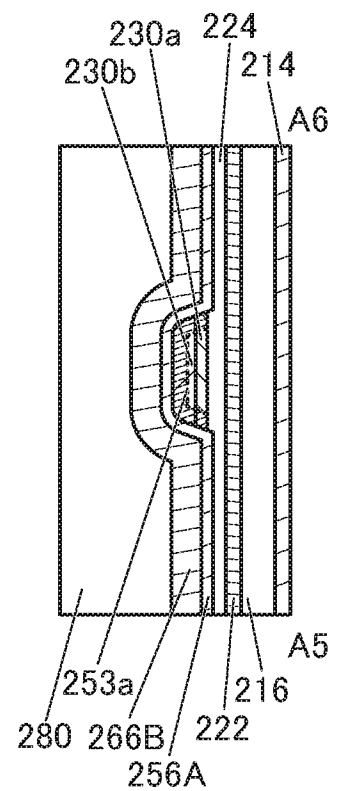
(C)



(B)

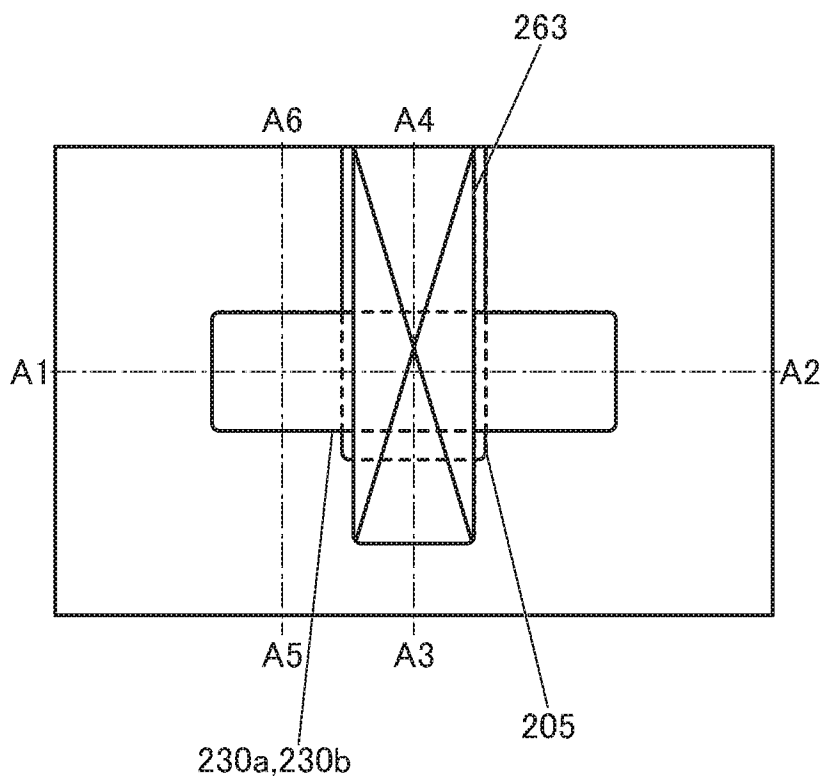


(D)



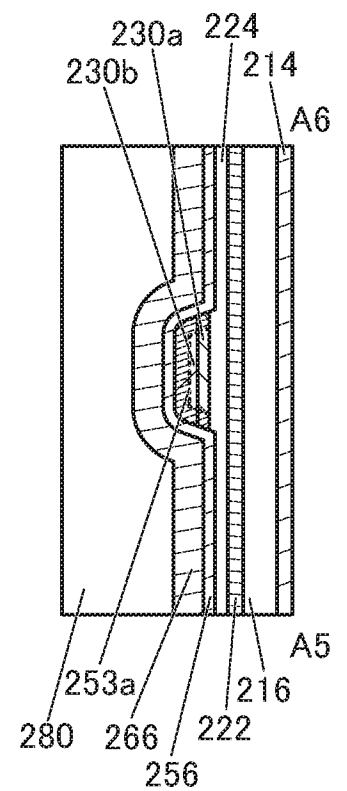
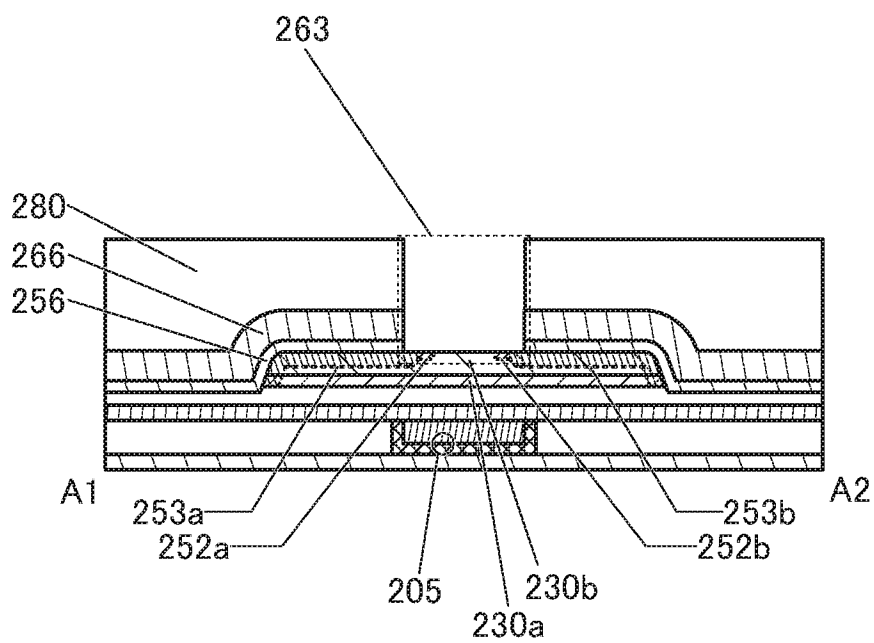
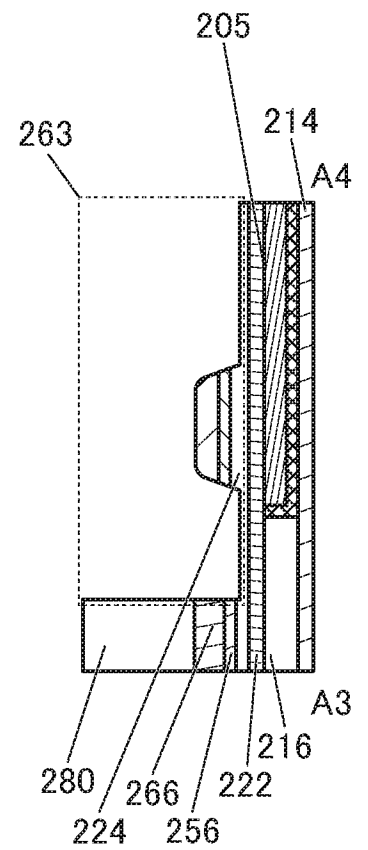
(A)

(C)



(B)

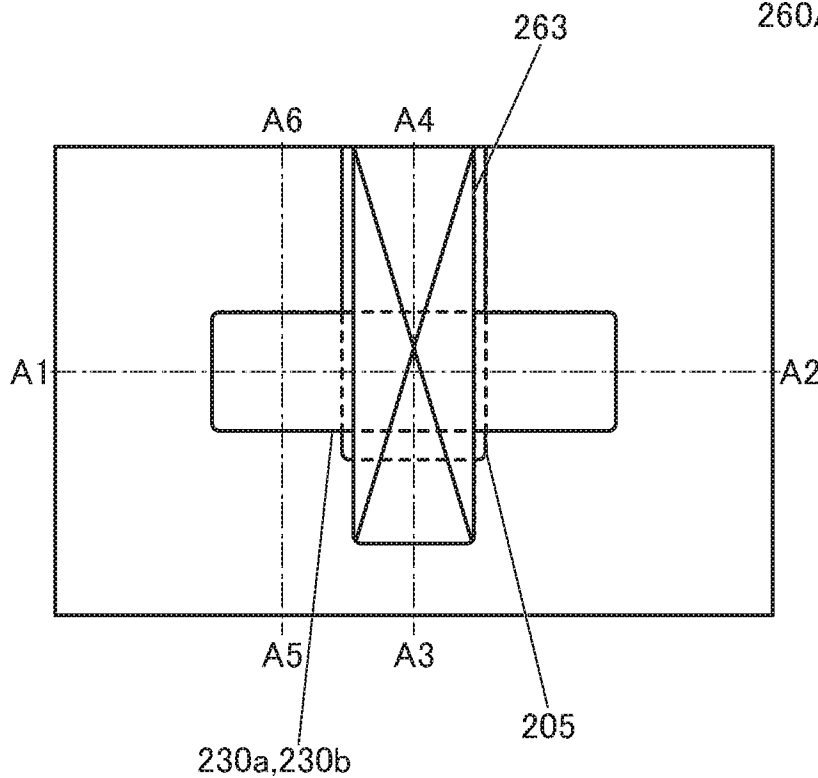
(D)



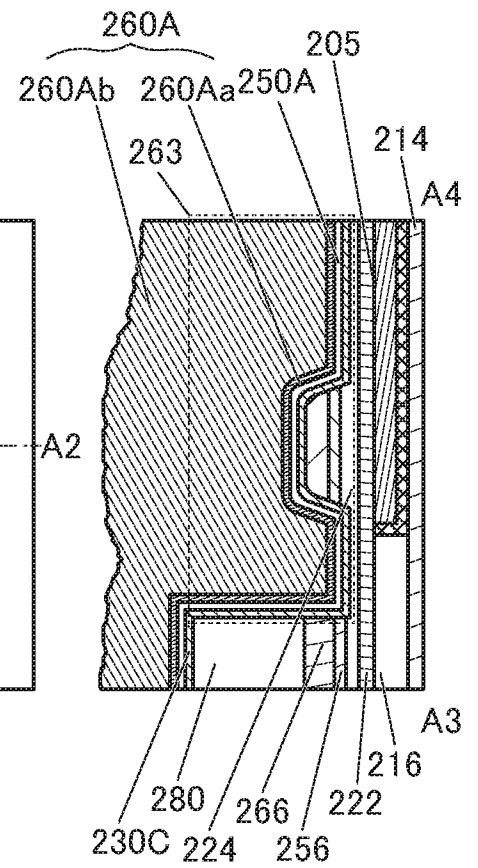
[図13]

13/26

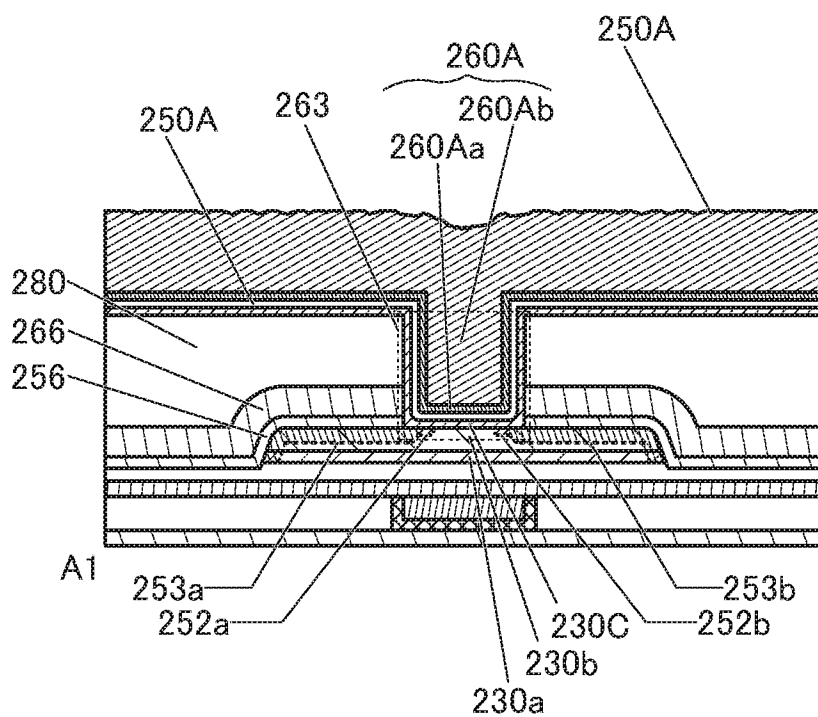
(A)



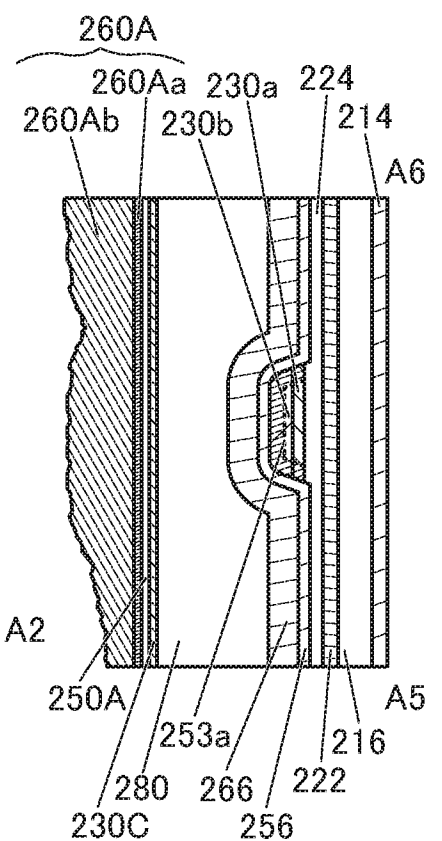
(C)



(B)

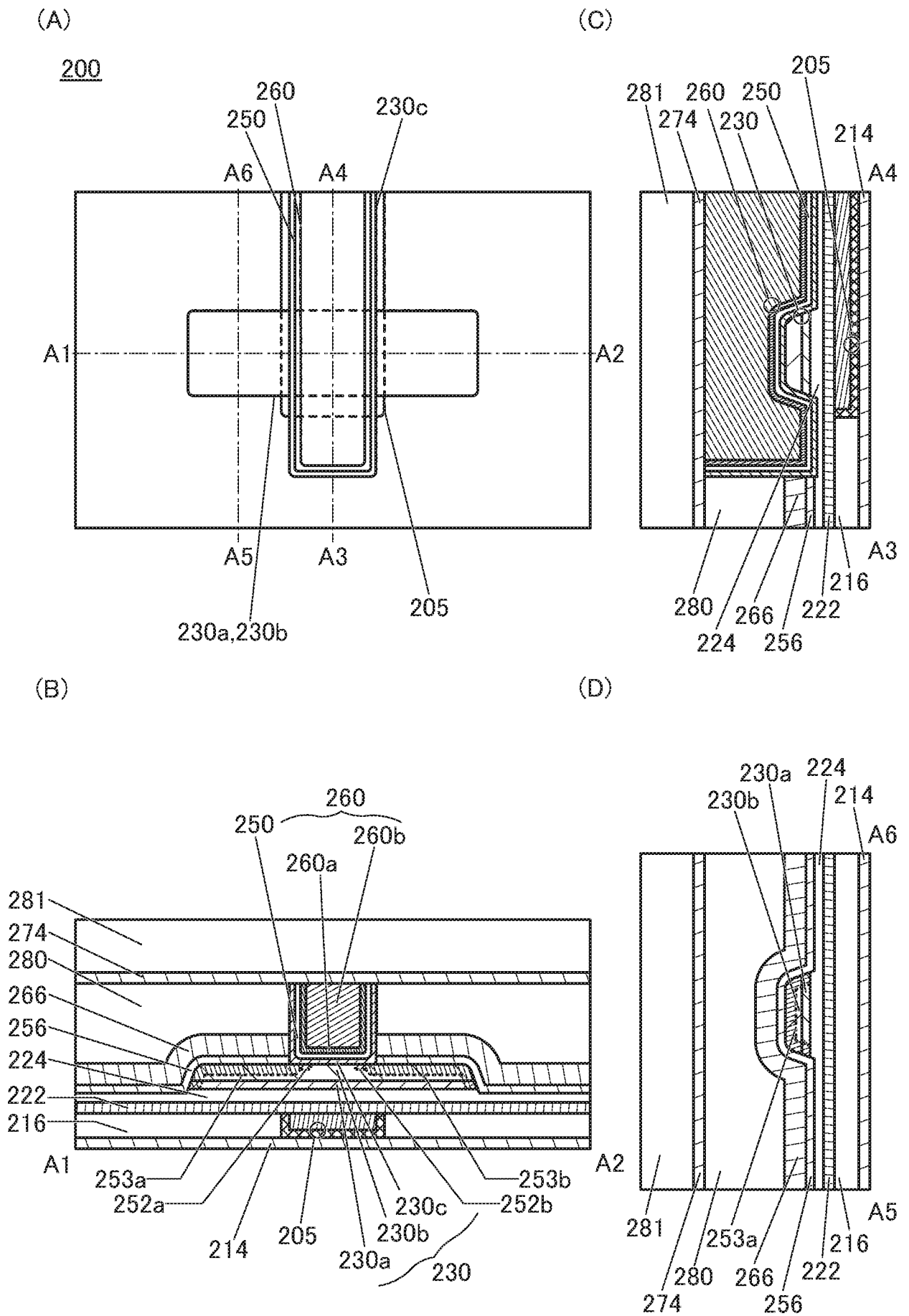


(D)



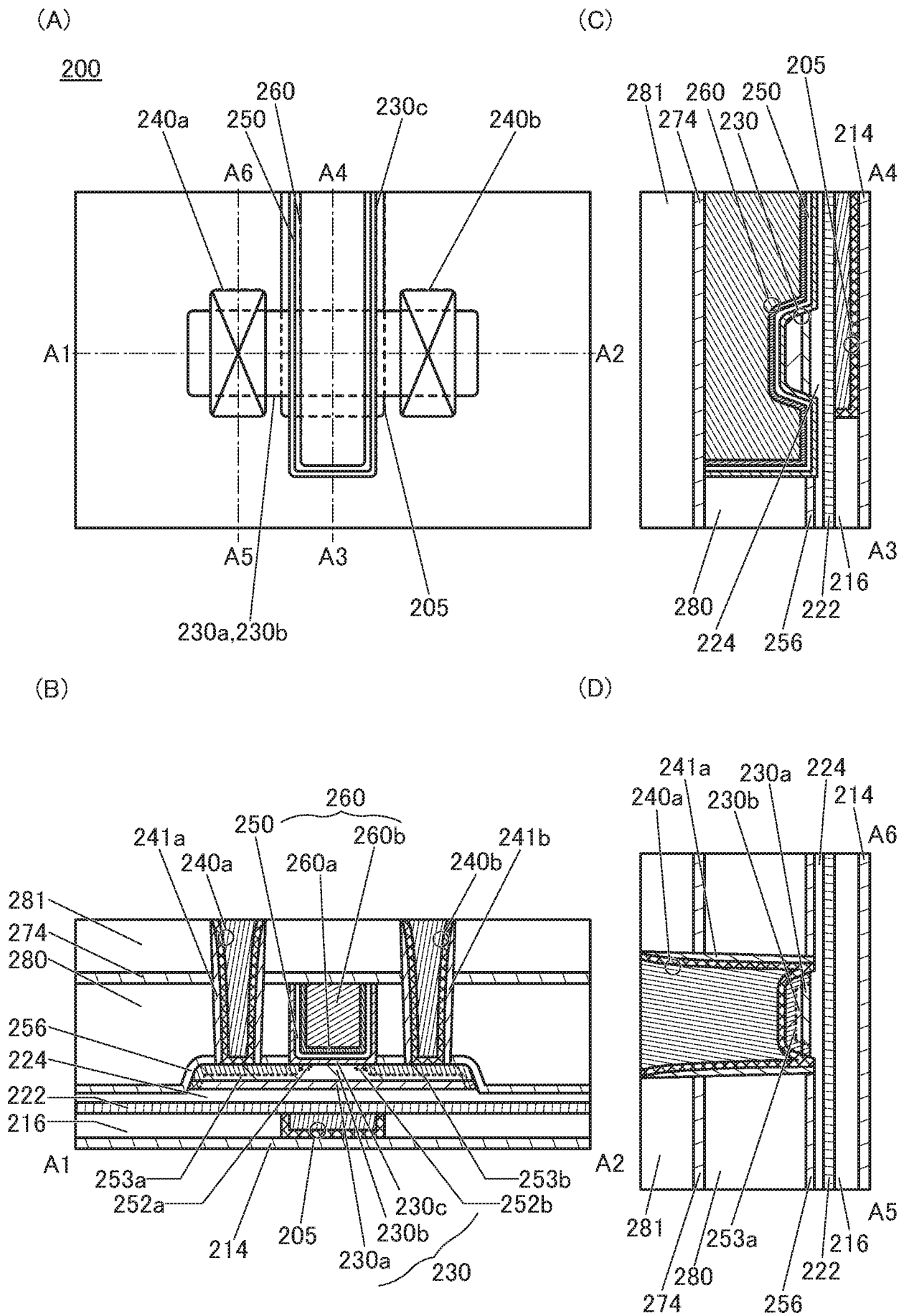
[図14]

14/26



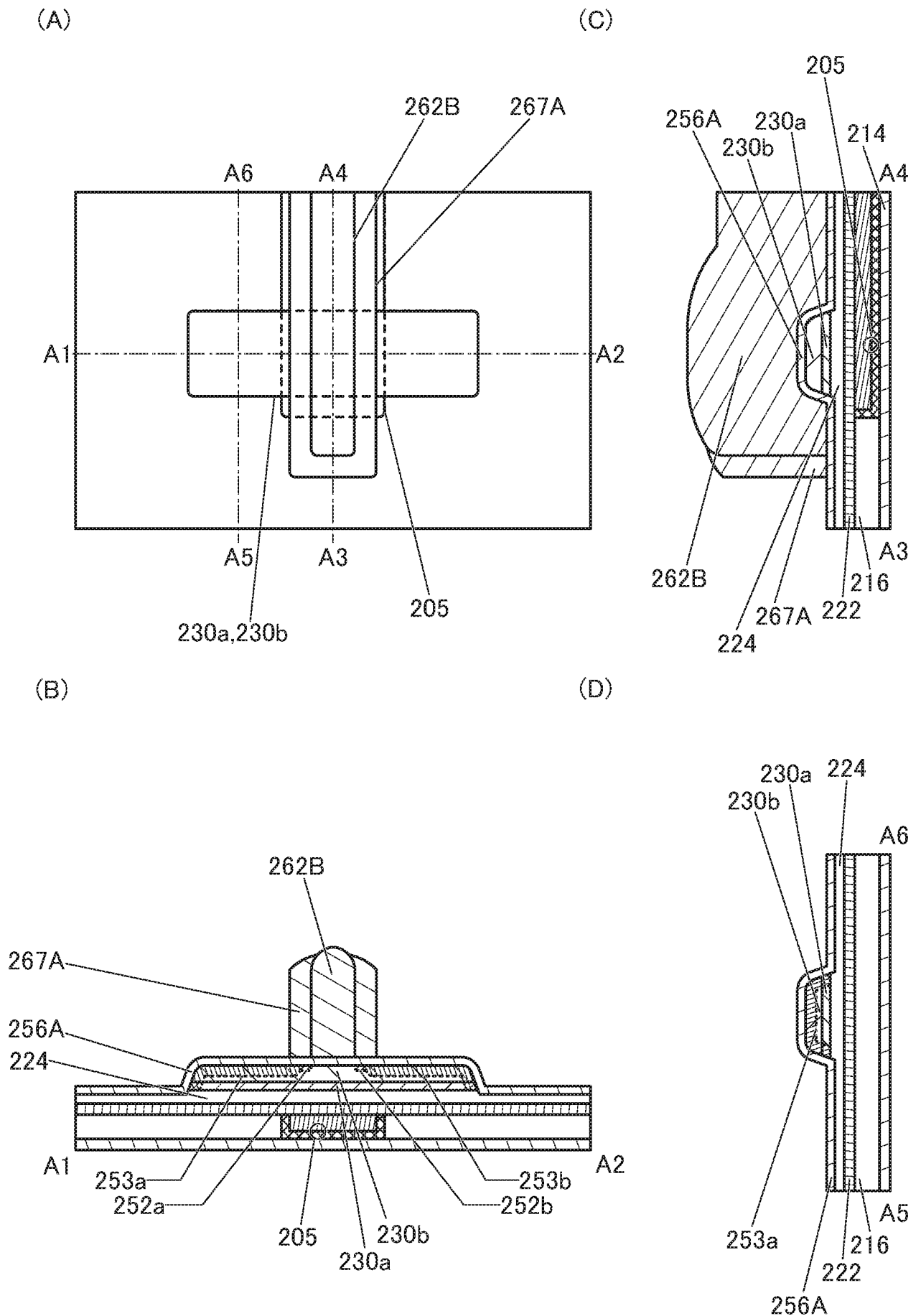
[図15]

15/26



[図16]

16/26

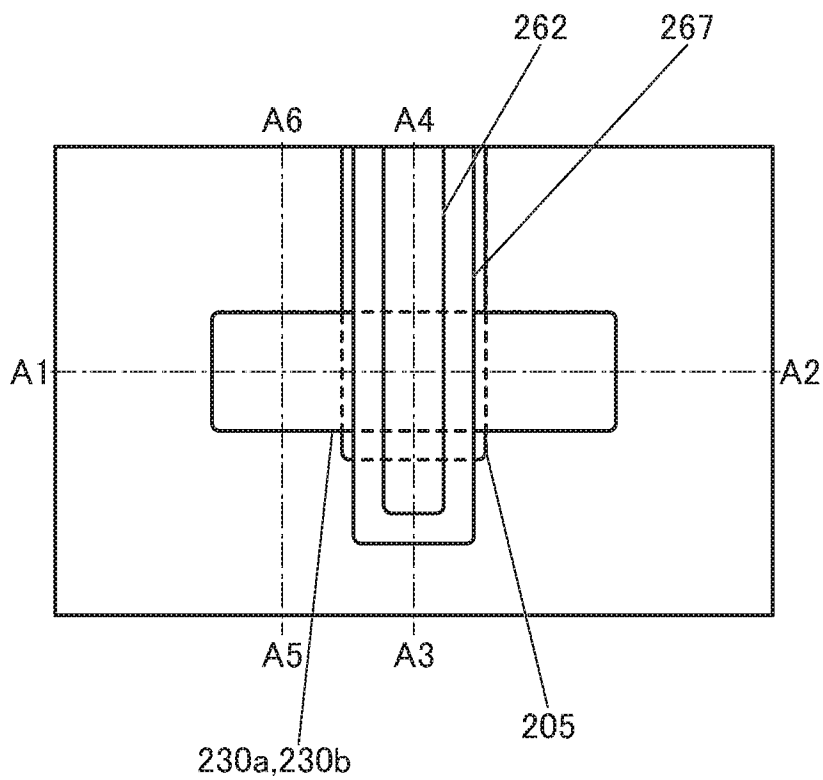


[圖 17]

17/26

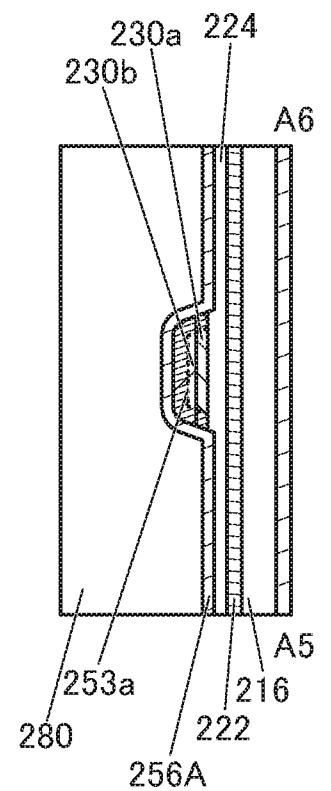
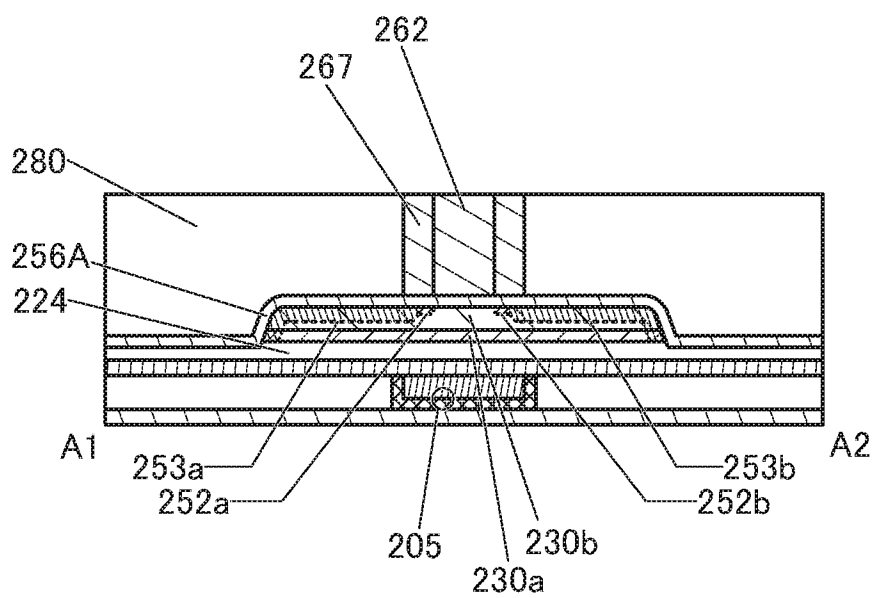
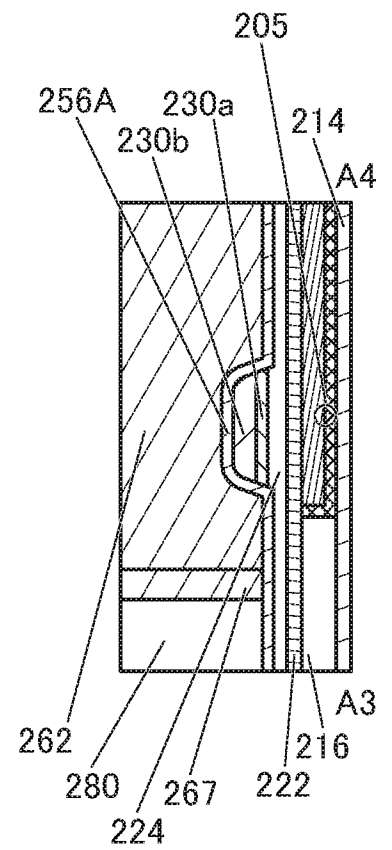
(A)

(C)



(B)

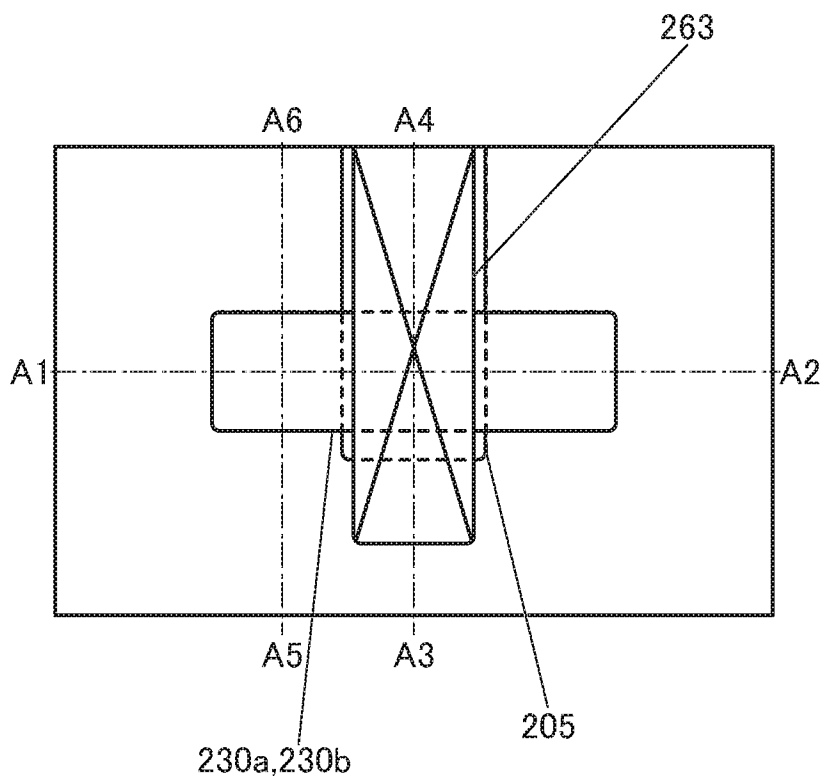
(D)



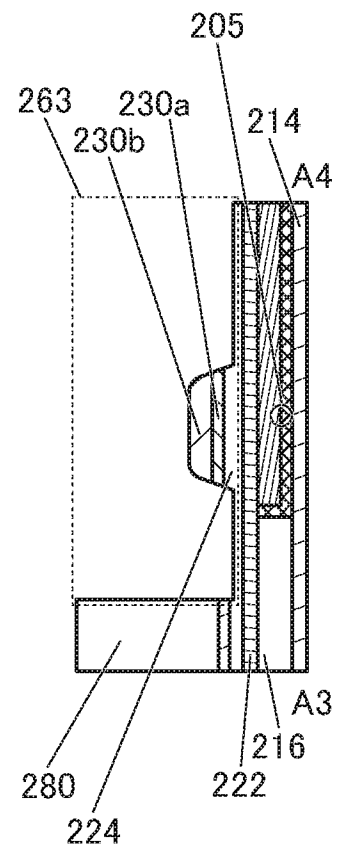
[図18]

18/26

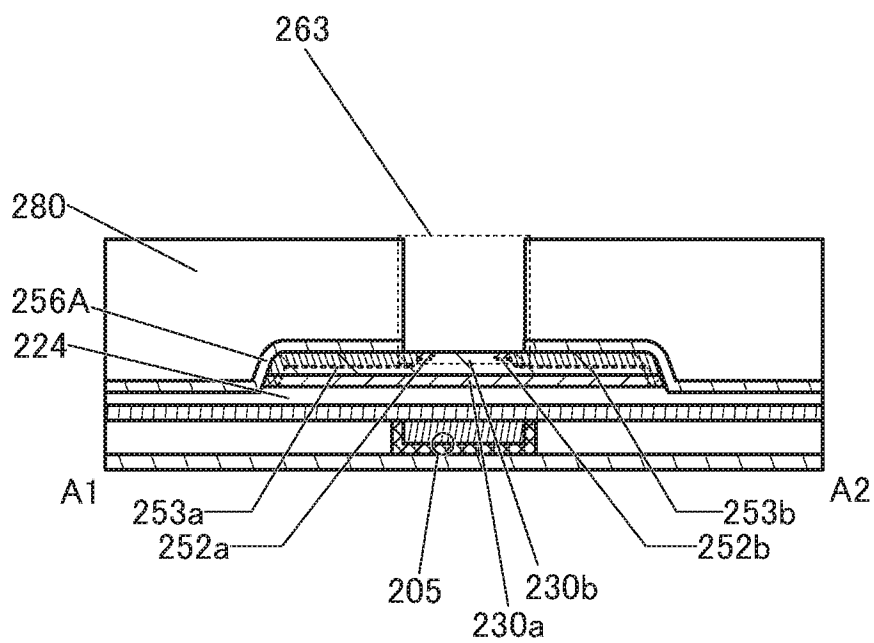
(A)



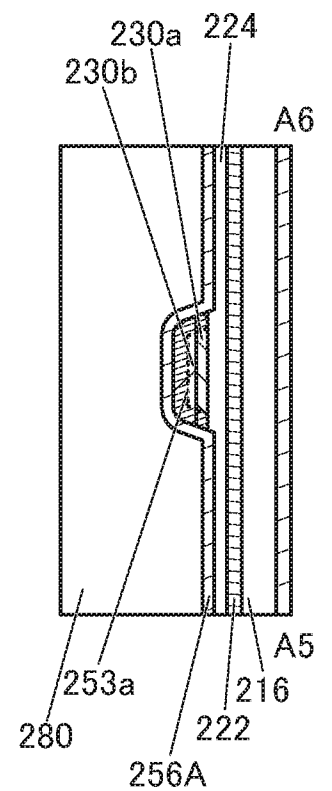
(C)



(B)

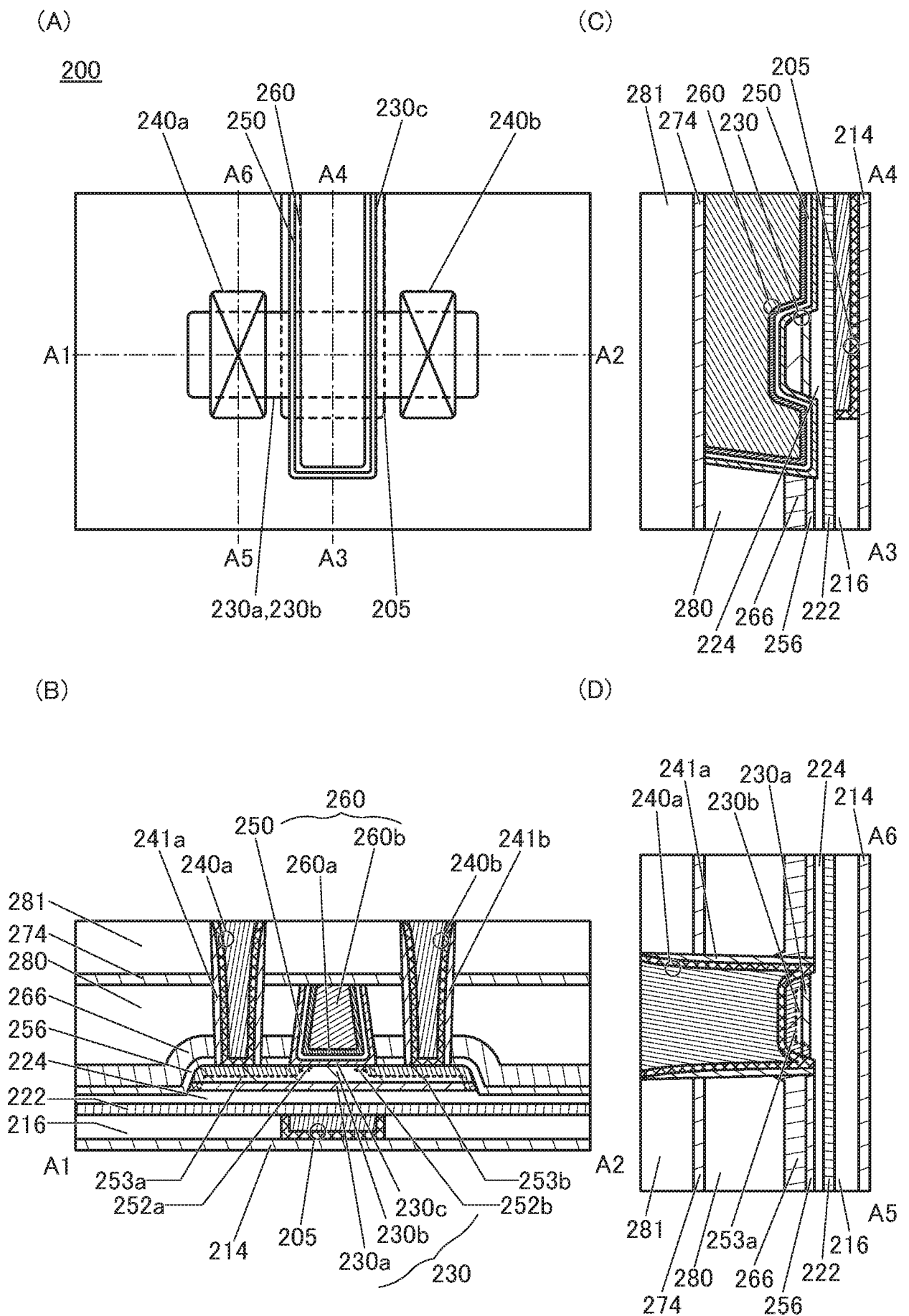


(D)



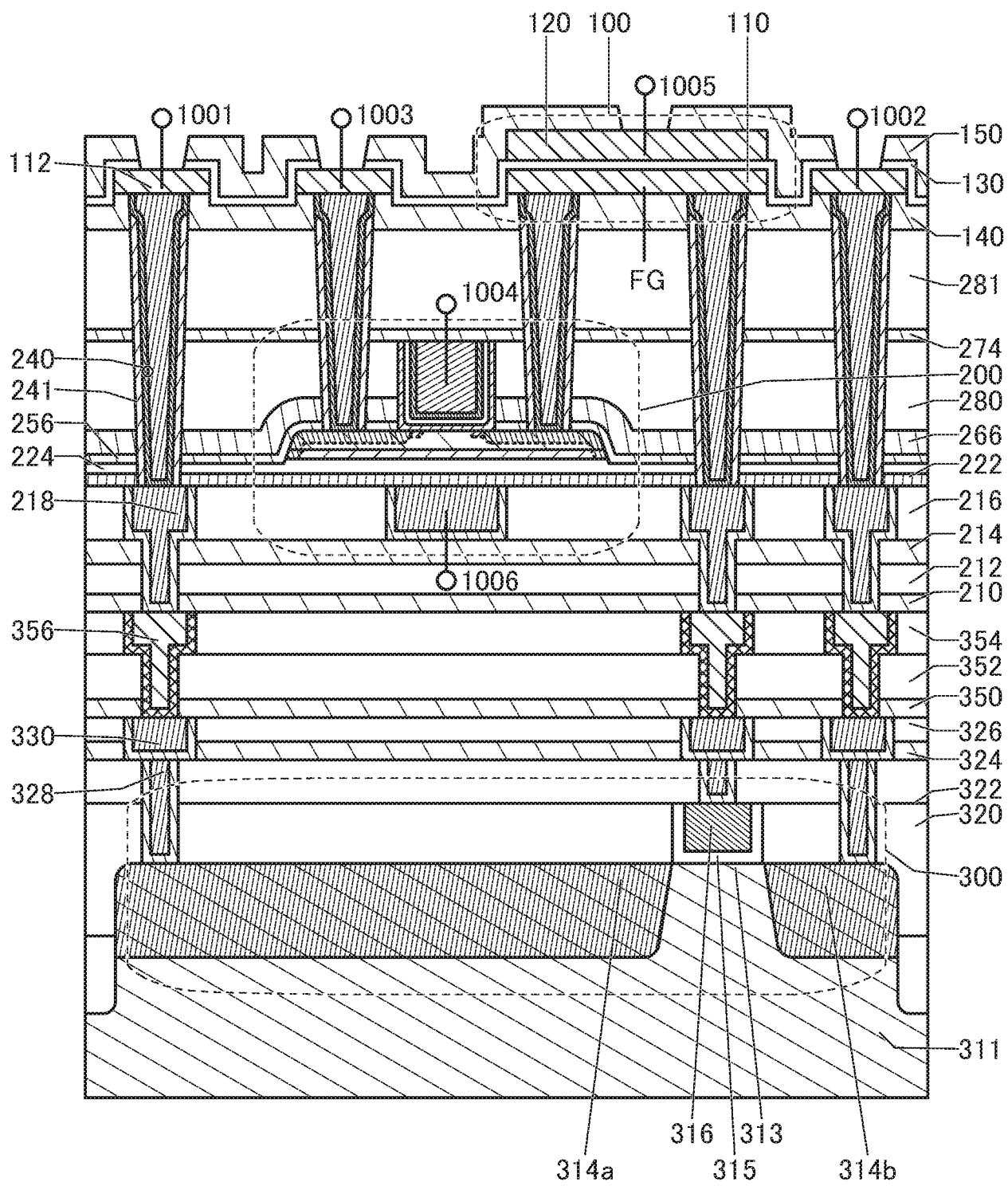
[図19]

19/26

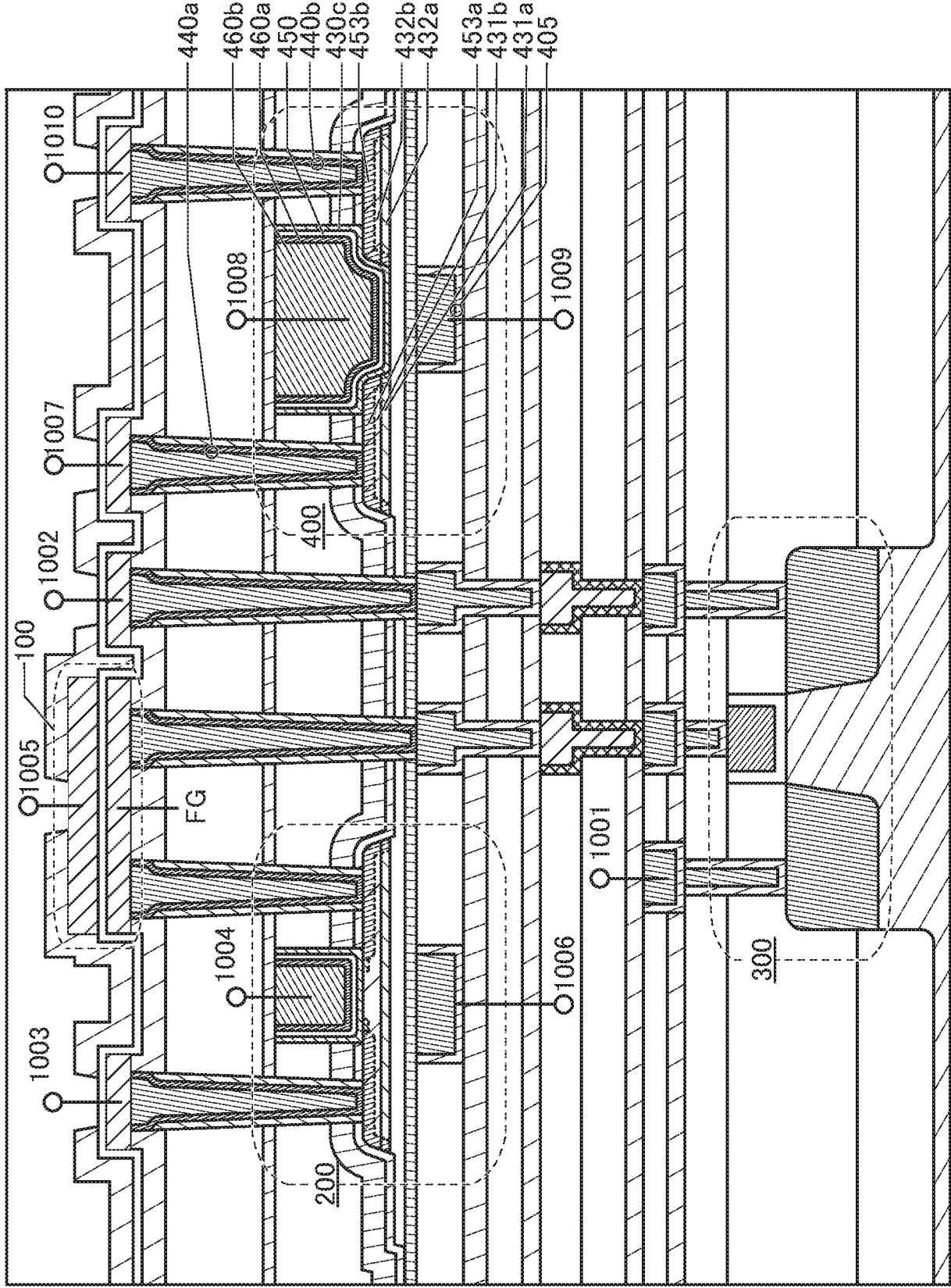


[図 20]

20/26



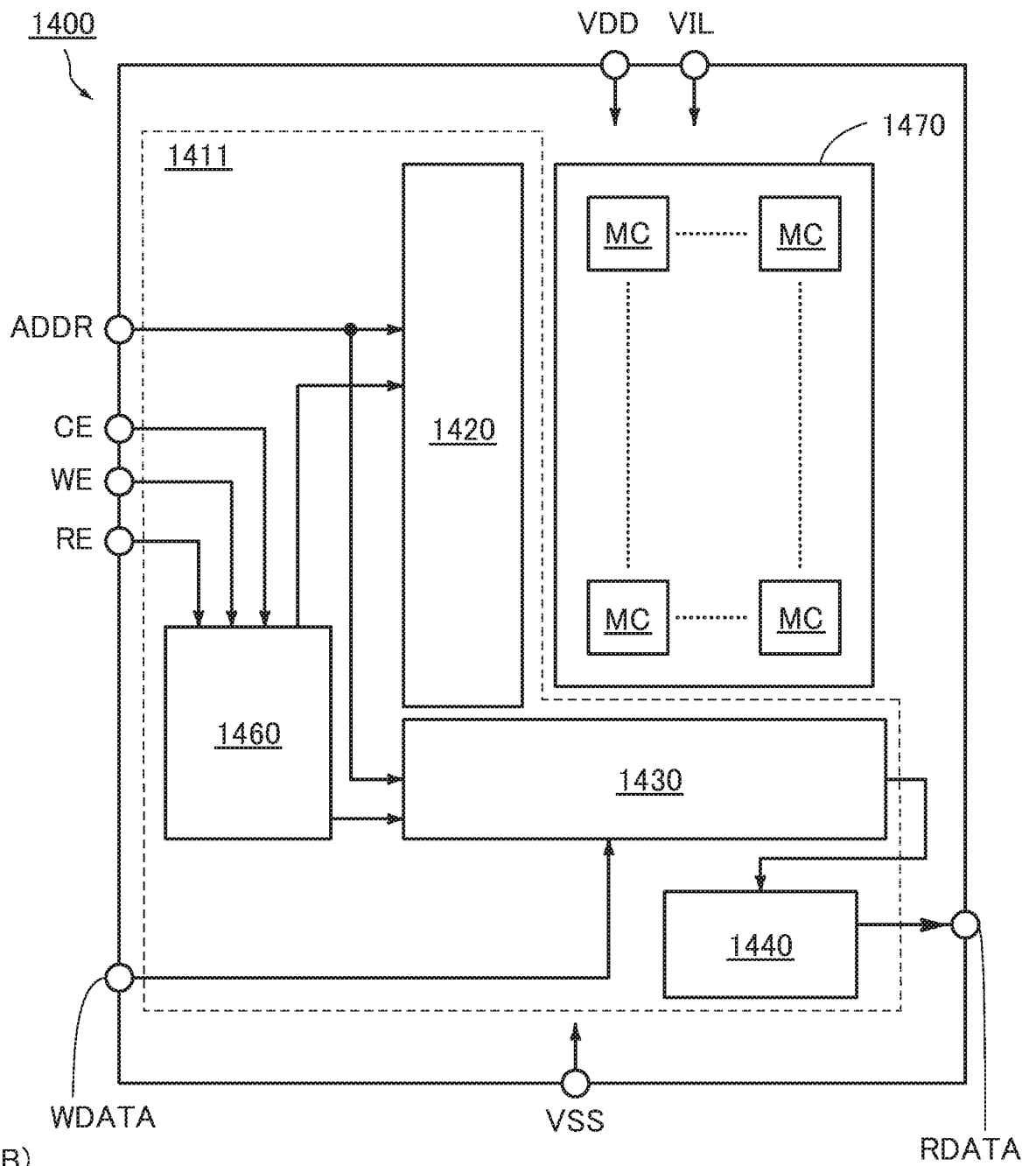
[図21]



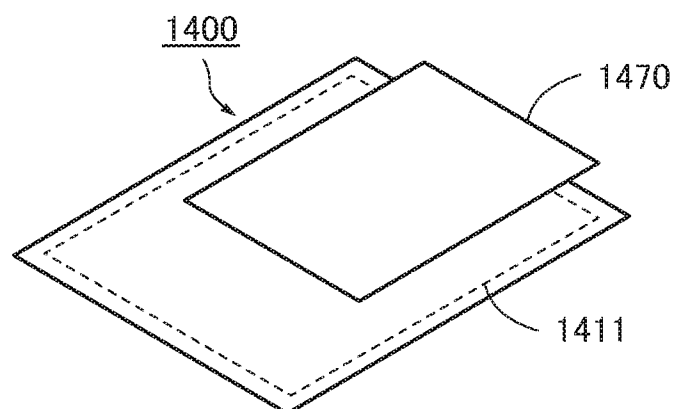
[図22]

22/26

(A)

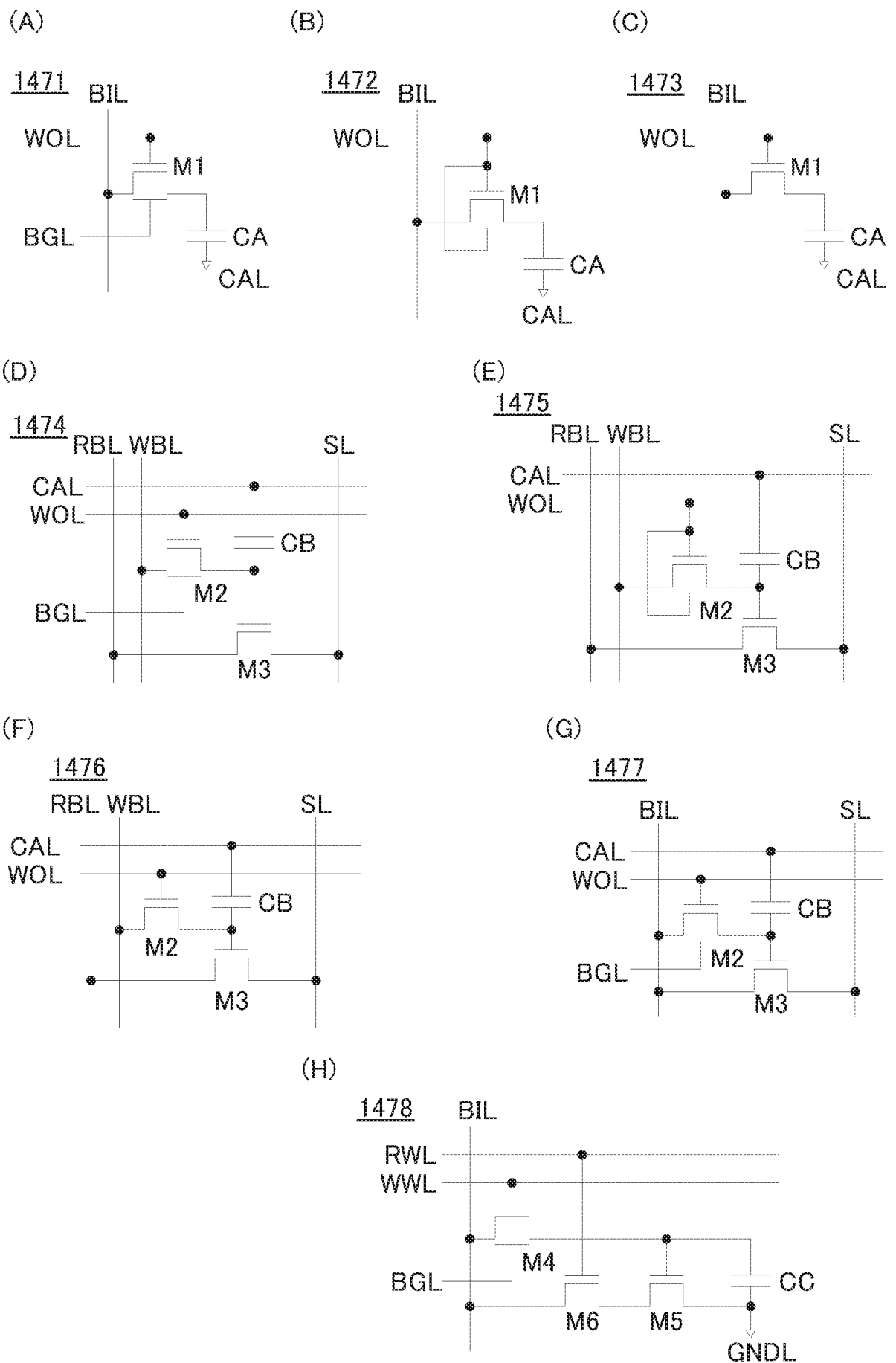


(B)



[図23]

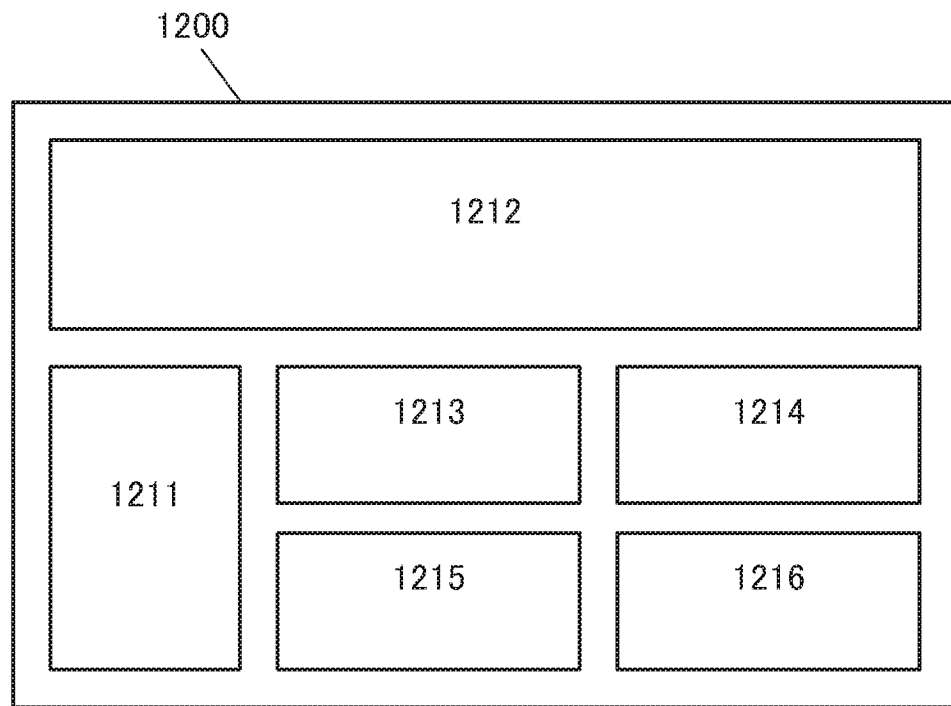
23/26



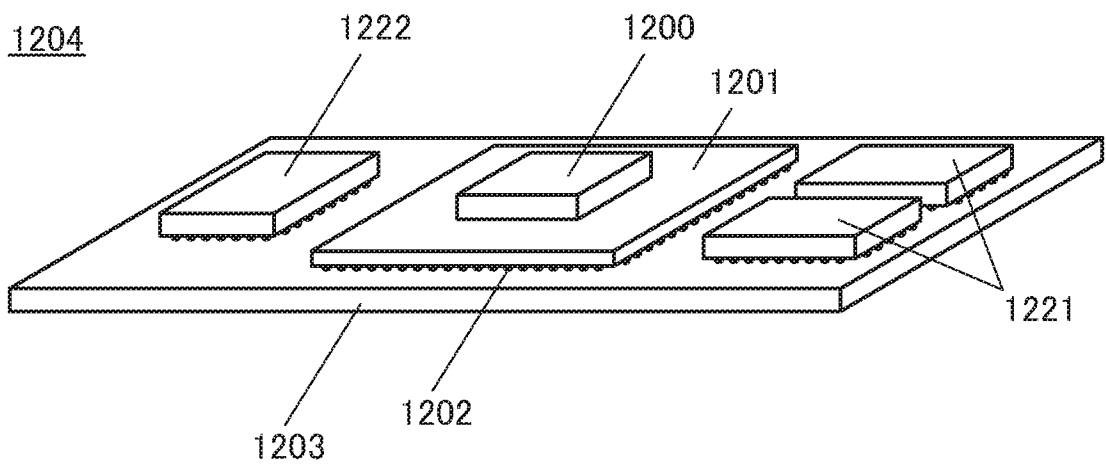
[図24]

24/26

(A)

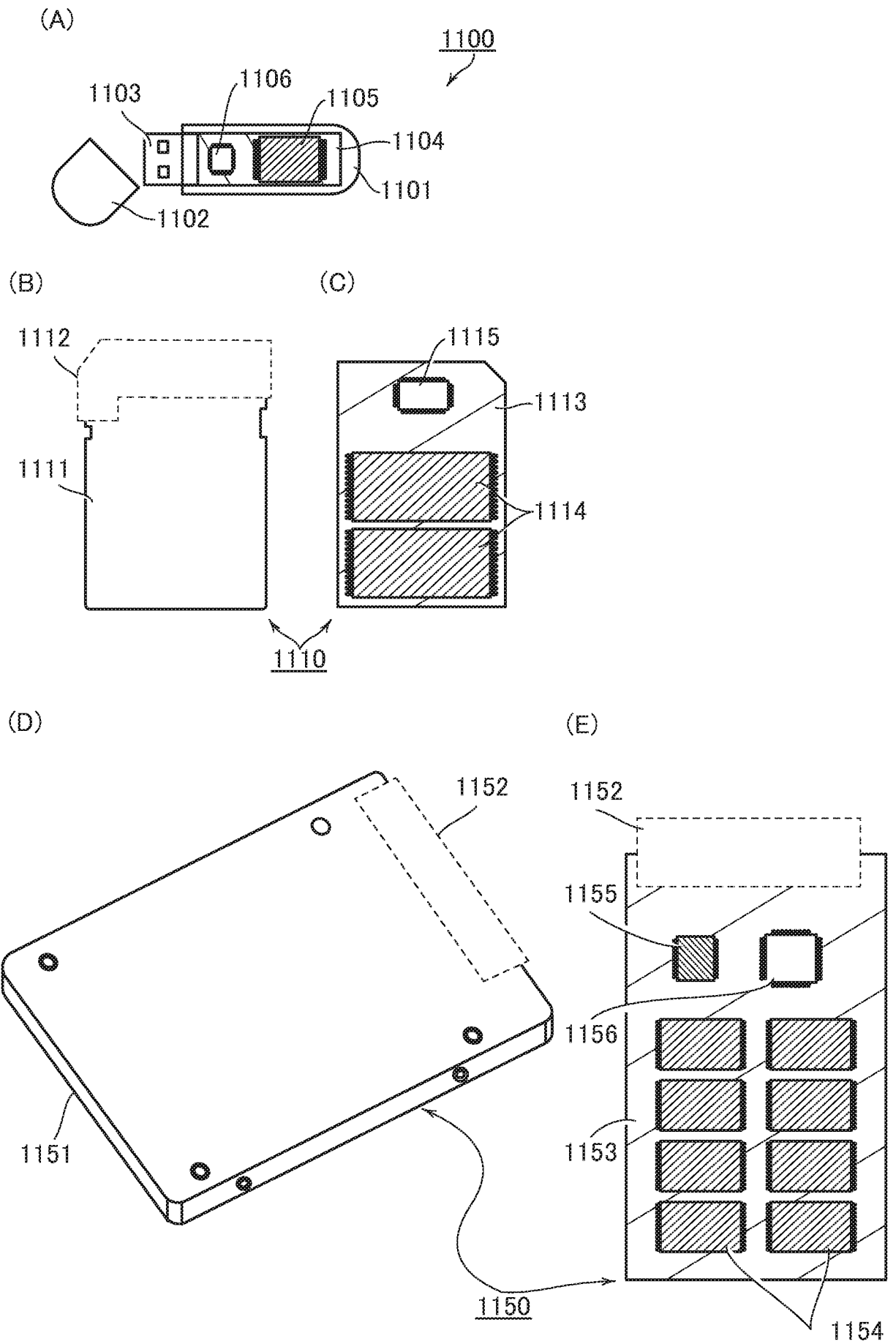


(B)



[図25]

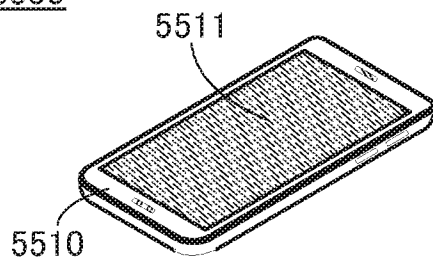
25/26



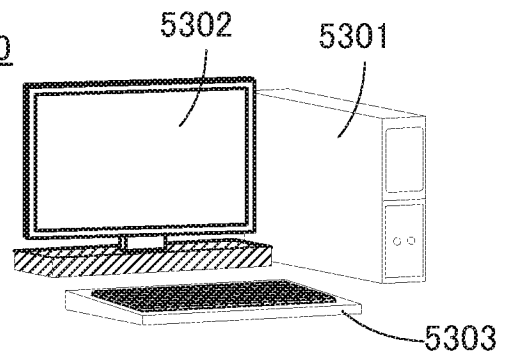
[図26]

26/26

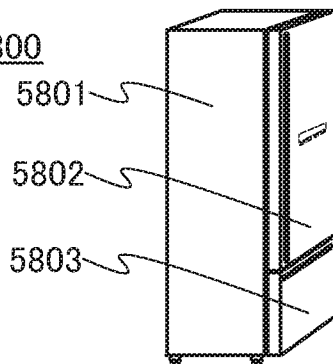
(A)

5500

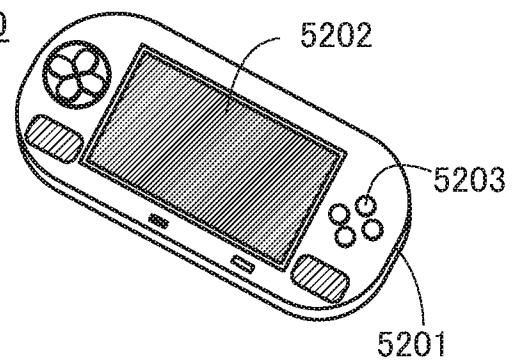
(B)

5300

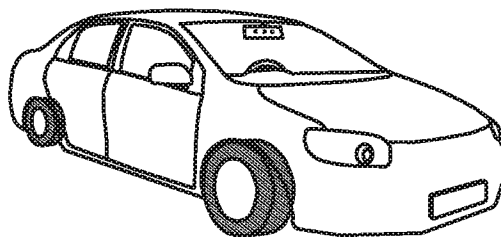
(C)

5800

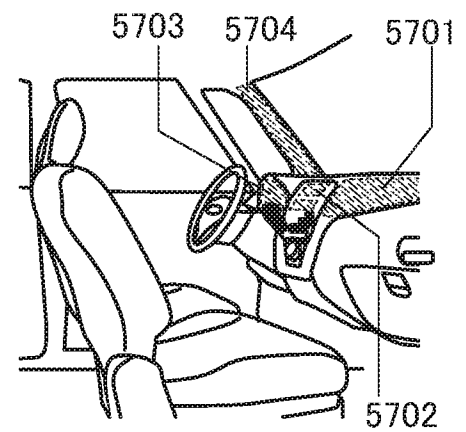
(D)

5200

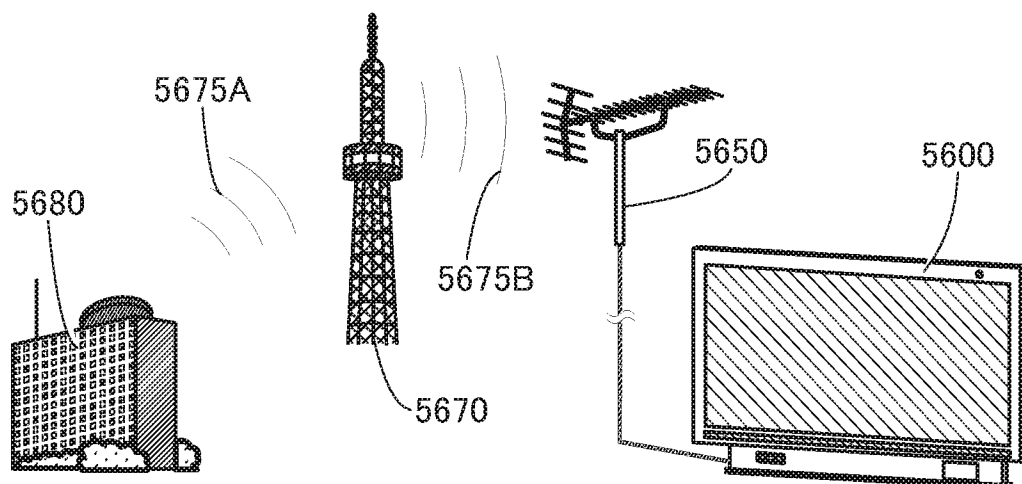
(E1)

5700

(E2)



(F)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2019/051278

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. H01L29/786(2006.01)i, H01L21/336(2006.01)i, H01L21/8242(2006.01)i, H01L27/108(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. H01L29/786, H01L21/336, H01L21/8242, H01L27/108 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2019 Registered utility model specifications of Japan 1996-2019 Published registered utility model applications of Japan 1994-2019 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2017-63192 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 30 March 2017 & US 2017/0092779 A1	1-14
A	JP 2016-213468 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 15 December 2016 & US 2016/0336454 A1 & TW 201642472 A	1-14
A	JP 2018-22713 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 08 February 2018 & US 2016/0372606 A1 & WO 2016/203354 A1 & TW 201709346 A & KR 10-2018-0020157 A	1-14
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family	
Date of the actual completion of the international search 21 May 2019 (21.05.2019)		Date of mailing of the international search report 04 June 2019 (04.06.2019)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2019/051278

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2016/125052 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 11 August 2016 & US 2018/0019343 A1 & CN 107210227 A & KR 10-2017-0107997 A	1-14
A	JP 2013-33923 A (SAMSUNG ELECTRONICS CO., LTD.) 14 February 2013 & US 2013/0026558 A1 & KR 10-2013-0014200 A & CN 102903753 A	1-14

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L29/786(2006.01)i, H01L21/336(2006.01)i, H01L21/8242(2006.01)i, H01L27/108(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L29/786, H01L21/336, H01L21/8242, H01L27/108

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で利用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2017-63192 A（株式会社半導体エネルギー研究所）2017.03.30, & US 2017/0092779 A1	1-14
A	JP 2016-213468 A（株式会社半導体エネルギー研究所）2016.12.15, & US 2016/0336454 A1 & TW 201642472 A	1-14
A	JP 2018-22713 A（株式会社半導体エネルギー研究所）2018.02.08, & US 2016/0372606 A1 & WO 2016/203354 A1 & TW 201709346 A & KR 10-2018-0020157 A	1-14

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

21.05.2019

国際調査報告の発送日

04.06.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/JP）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

脇水 佳弘

電話番号 03-3581-1101 内線 3516

5F

1592

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2016/125052 A1 (株式会社半導体エネルギー研究所) 2016.08.11, & US 2018/0019343 A1 & CN 107210227 A & KR 10-2017-0107997 A	1-14
A	JP 2013-33923 A (三星電子株式会社) 2013.02.14, & US 2013/0026558 A1 & KR 10-2013-0014200 A & CN 102903753 A	1-14