

ューションズ株式会社内 Kanagawa (JP). 岡本 晃一(**OKAMOTO, Koichi**); 〒2430014 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 宮之原 明彦(**MIYANOHARA, Akihiko**); 〒2430014 神奈川県厚木市旭町四丁目 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人 酒井国際特許事務所 (**SAKAI INTERNATIONAL PATENT OFFICE**); 〒1000013 東京都千代田区霞が関 3 丁目 8 番 1 号 虎の門三井ビルディング Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

light; and a range finding observation section (52) being a processing section for calculating a distance to the object on the basis of the time when the trigger signal is outputted, a time when the sensor section receives the reflected light, and the delay period.

(57) 要約: 測距の精度を高めることができる測距システムを提案する。測距システム (70) は、発光素子を発光させて対象物に光を照射するための駆動信号を出力する駆動部 (24) と、前記対象物からの反射光を検出するセンサ部 (302) と、前記発光素子を発光させるためのトリガ信号が出力されるタイミングから、前記発光素子が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定する測定部 (23) と、前記トリガ信号の出力タイミングと、前記センサ部によって得られる反射光の受光タイミングと、前記遅延時間とに基づいて、前記対象物との間の距離を算出する処理を行う処理部である測距観測部 (52) と、を有する。

明 細 書

発明の名称：測距システム、発光素子のドライバ

技術分野

[0001] 本発明は、測距システム、発光素子のドライバに関する。

背景技術

[0002] 物体に光を照射し、その反射光を検知することによって物体までの距離を測定する測距システムが知られている。例えば、特許文献1では、発光部からの光を物体に照射し、物体からの反射光を受光センサで受け、T O F (Time of Flight) 時間に基づいて物体までの距離を測定している。

先行技術文献

特許文献

[0003] 特許文献1：特開2016-211881号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、特許文献1に記載の技術は、測距の精度を高めることについて改善の余地がある。

[0005] そこで、本開示では、測距の精度を高めることができる測距システム、発光素子のドライバを提案する。

課題を解決するための手段

[0006] 本開示に係る測距システムは、発光素子を発光させて対象物に光を照射するための駆動信号を出力する駆動部と、前記対象物からの反射光を検出するセンサ部と、前記発光素子を発光させるためのトリガ信号が出力されるタイミングから、前記発光素子が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定する測定部と、前記トリガ信号の出力タイミングと、前記センサ部によって得られる反射光の受光タイミングと、前記遅延時間とに基づいて、前記対象物との間の距離を算出する処理を行う処理部と、を有する。

[0007] 本開示に係る発光素子のドライバは、発光素子を発光させて対象物に光を照射するための駆動信号を出力する駆動部と、前記発光素子を発光させるためのトリガ信号が入力されるタイミングから、前記発光素子が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定する測定部と、を有し、前記測定部によって測定される遅延時間に対応するデータを出力する。

図面の簡単な説明

[0008] [図1]本開示の各実施形態に適用可能な測距システムの一例の構成を示すブロック図である。

[図2]測距システムに適用可能な、測距センサ部が受光した時刻に基づく一例のヒストグラムを示す図である。

[図3]本開示の他の測距システムの例を示す図である。

[図4]比較例の測距システムの主要部分の構成を示す図である。

[図5]比較例の測距システムの動作例を示す図である。

[図6]本開示の第1の実施形態による測距システムを示す図である。

[図7]第1の実施形態による測距システムの動作例を示すタイミングチャートである。

[図8]第1の実施形態による測距システムの第1動作例を示すフローチャートである。

[図9]第1の実施形態による測距システムの第2動作例を示すフローチャートである。

[図10]第1の実施形態の第1の変形例の測距システムを示す図である。

[図11]第1の実施形態の第2の変形例の測距システムを示す図である。

[図12]第1の実施形態の第3の変形例の測距システムを示す図である。

[図13]第1の実施形態の第4の変形例の測距システムを示す図である。

[図14]第1の実施形態の第5の変形例の測距システムを示す図である。

[図15]第1の実施形態の第5の変形例の測距システムの動作例を示すタイミングチャートである。

[図16]第1の実施形態の第6の変形例の測距システムを示す図である。

[図17]第1の実施形態の第7の変形例の測距システムを示す図である。

[図18]第1の実施形態の第8の変形例の測距システムを示す図である。

[図19A]第1の実施形態の第9の変形例の測距システムを示す図である。

[図19B]第1の実施形態の第9の変形例の測距システムを示す図である。

[図19C]第1の実施形態の第9の変形例の測距システムを示す図である。

[図20]第1の実施形態の第10の変形例の測距システムを示す図である。

[図21]第1の実施形態の第11の変形例の測距システムを示す図である。

[図22]本開示の第2の実施形態による測距システムを示す図である。

[図23]本開示の第2の実施形態による測距システムの動作例を示すフローチャートである。

[図24]第2の実施形態による測距システムによる遅延時間の計算例について説明する図である。

[図25]第2の実施形態による測距システムの主要な信号の立ち上がりタイミングの例を示す図である。

[図26]第2の実施形態の第1の変形例の測距システムを示す図である。

[図27]第2の実施形態の第2の変形例の測距システムを示す図である。

[図28]第2の実施形態の第3の変形例の測距システムを示す図である。

[図29]第2の実施形態の第4の変形例の測距システムを示す図である。

[図30A]第2の実施形態の第5の変形例の測距システムを示す図である。

[図30B]第2の実施形態の第5の変形例の測距システムを示す図である。

[図31]擬似負荷の例を示す図である。

[図32A]第2の実施形態の第6の変形例の測距システムを示す図である。

[図32B]第2の実施形態の第6の変形例の測距システムを示す図である。

[図33]第2の実施形態の第7の変形例の測距システムを示す図である。

[図34]第2の実施形態の第8の変形例の測距システムを示す図である。

[図35]第2の実施形態の第9の変形例の測距システムを示す図である。

[図36]第2の実施形態の第10の変形例の測距システムを示す図である。

[図37]複数のレーザダイオードを2次元配列した例を示す図である。

[図38]第2の実施形態の第11の変形例の測距システムを示す図である。

[図39]発光波形生成回路の動作を説明する図である。

[図40A]第3の実施形態による測距システムを示す図である。

[図40B]第3の実施形態による測距システムを示す図である。

[図40C]第3の実施形態による測距システムを示す図である。

[図41]第4の実施形態による測距システムを示す図である。

発明を実施するための形態

[0009] 以下、本開示の各実施形態について、図面に基づいて詳細に説明する。なお、以下の各実施形態において、同一の部位には同一の符号を付することにより、重複する説明を省略する。

[0010] また、以下に示す項目順序に従って本開示を説明する。

0. 各実施形態に共通の構成

0. 1 比較例

0. 2 構成

0. 3 動作

1. 第1の実施形態

1. 1 構成

1. 2 動作

1. 2. 1 第1動作例

1. 2. 2 第2動作例

1. 3 効果

1. 4 第1の実施形態の第1の変形例

1. 4. 1 構成

1. 4. 2 動作

1. 4. 3 効果

1. 5 第1の実施形態の第2の変形例

1. 5. 1 構成

1. 5. 2 動作

1. 5. 3 効果

1. 6 第1の実施形態の第3の変形例

1. 6. 1 構成

1. 6. 2 動作

1. 6. 3 効果

1. 7 第1の実施形態の第4の変形例

1. 7. 1 構成

1. 7. 2 動作

1. 7. 3 効果

1. 8 第1の実施形態の第5の変形例

1. 8. 1 構成

1. 8. 2 動作

1. 8. 2. 1 動作例

1. 8. 3 効果

1. 9 第1の実施形態の第6の変形例

1. 9. 1 構成

1. 9. 2 動作

1. 9. 3 効果

1. 10 第1の実施形態の第7の変形例

1. 10. 1 構成

1. 10. 2 動作

1. 10. 3 効果

1. 11 第1の実施形態の第8の変形例

1. 11. 1 構成

1. 11. 2 動作

1. 11. 3 効果

1. 12 第1の実施形態の第9の変形例

- 1. 1 2. 1 構成
- 1. 1 2. 2 動作
- 1. 1 2. 3 効果
- 1. 1 3 第1の実施形態の第10の変形例
 - 1. 1 3. 1 構成
 - 1. 1 3. 2 動作
 - 1. 1 3. 3 効果
- 1. 1 4 第1の実施形態の第11の変形例
 - 1. 1 4. 1 構成
 - 1. 1 4. 2 動作
 - 1. 1 4. 3 効果
- 2. 第2の実施形態
 - 2. 1 構成
 - 2. 2 動作
 - 2. 3 効果
 - 2. 4 第2の実施形態の第1の変形例
 - 2. 4. 1 構成
 - 2. 4. 2 動作
 - 2. 4. 3 効果
 - 2. 5 第2の実施形態の第2の変形例
 - 2. 5. 1 構成
 - 2. 5. 2 動作
 - 2. 5. 3 効果
 - 2. 6 第2の実施形態の第3の変形例
 - 2. 6. 1 構成
 - 2. 6. 2 動作
 - 2. 6. 3 効果
 - 2. 7 第2の実施形態の第4の変形例

- 2. 7. 1 構成
- 2. 7. 2 動作
- 2. 7. 3 効果
- 2. 8 第2の実施形態の第5の変形例
 - 2. 8. 1 構成
 - 2. 8. 2 動作
 - 2. 8. 3 効果
- 2. 9 第2の実施形態の第6の変形例
 - 2. 9. 1 構成
 - 2. 9. 2 動作
 - 2. 9. 3 効果
- 2. 10 第2の実施形態の第7の変形例
 - 2. 10. 1 構成
 - 2. 10. 2 動作
 - 2. 10. 3 効果
- 2. 11 第2の実施形態の第8の変形例
 - 2. 11. 1 構成
 - 2. 11. 2 動作
 - 2. 11. 3 効果
- 2. 12 第2の実施形態の第9の変形例
 - 2. 12. 1 構成
 - 2. 12. 2 動作
 - 2. 12. 3 効果
- 2. 13 第2の実施形態の第10の変形例
 - 2. 13. 1 構成
 - 2. 13. 2 動作
 - 2. 13. 3 効果
- 2. 14 第2の実施形態の第11の変形例

- 2. 1 4. 1 構成
- 2. 1 4. 2 動作
- 2. 1 4. 3 効果
- 3. 第3の実施形態
- 4. 第4の実施形態
- 5. まとめ

[0011] (0. 各実施形態に共通の構成)

本開示は、レーザダイオードなどの、電流に応じて発光する発光素子の制御に関するものである。図1は、本開示の各実施形態に適用可能な測距システム70の一例の構成を示すブロック図である。なお、以下では、発光素子がレーザダイオード(LD)であるものとして説明を行う。レーザダイオードは、光の直進性や集光性に優れ、応答速度が高速であり、また、低消費電力であるなどの特性を活かして、測距、光伝送、電子写真方式のプリンタなど、様々な分野に用いられている。なお、本開示に適用可能な発光素子は、レーザダイオードに限られない。例えば、発光素子としてLED(Light Emitting Diode)を適用することもできる。

[0012] 図1において、電子機器としての測距システム70は、ドライバ10と、レーザダイオード12と、コントローラ11と、信号処理部51と、測距センサ部302と、を含む。

[0013] ドライバ10は、信号処理部51の信号に従い、レーザダイオード12を駆動し、レーザダイオード12を発光させる。コントローラ11は、例えばCPU(Central Processing Unit)およびメモリを含み、CPUによりメモリに予め記憶されたプログラムに従い生成した制御信号40をドライバ10に供給し、ドライバ10を制御する。

[0014] ドライバ10は、信号処理部51から供給される信号に従い、レーザダイオード12をパルス状に発光させるように駆動する駆動信号を生成する。この駆動信号は、レーザダイオード12に入力される。レーザダイオード12は、駆動信号によって発光する。つまり、コントローラ11において生成し

た駆動信号に基づきレーザダイオード 12 を発光させる。ドライバ 10 は、レーザダイオード 12 を発光させたタイミングを示す信号を、信号処理部 51 に渡す。

[0015] コントローラ 11 は、ドライバ 10 から供給される検出信号 42 に基づき、エラーが発生しているか否かを判定することができる。例えば、測定した遅延時間が判定基準値を超えた場合に、エラーが発生したと判定することができる。コントローラ 11 は、エラーが発生したと判定した場合、エラー信号を出力することができる。コントローラ 11 は、例えば測距システム 70 の外部に、エラー信号を出力することができる。

[0016] 測距センサ部 302 は、対象物からの反射光を検出するセンサ部として機能する。測距センサ部 302 は、受光したレーザ光に基づく光電変換により受光信号を出力する受光素子を含む。受光素子としては、例えば単一フォトンアバランシェダイオードを適用することができる。単一フォトンアバランシェダイオードは、SPAD (Single Photon Avalanche Diode) とも呼ばれ、1 フォトンの入射に応じて発生した電子がアバランシェ増倍を生じ、大電流が流れる特性を有する。SPAD のこの特性を利用することで、1 フォトンの入射を高感度で検知することができる。測距センサ部 302 適用可能な受光素子は、SPAD に限らず、アバランシェフォトダイオード (APD) や、通常の写真電管を適用することも可能である。

[0017] 信号処理部 51 は、レーザダイオード 12 からレーザ光が射出された時間 t_0 と、測距センサ部 302 に光が受光された時間 t_1 とに基づき、測定対象である対象物 61 との間の距離 D を算出する。

[0018] 上述の構成において、レーザダイオード 12 から例えば時間 t_0 のタイミングで射出されたレーザ光 60 は、例えば対象物 61 により反射され、反射光 62 として、時間 t_1 のタイミングで測距センサ部 302 に受光される。信号処理部 51 は、測距センサ部 302 で反射光 62 が受光された時間 t_1 と、レーザダイオード 12 にてレーザ光が射出された時間 t_0 との差分に基づき、対象物 61 までの距離 D を求める。距離 D は、定数 c を光速度 (2.9979

$\times 10^8 \text{ [m/s e c]})$ として次式 (1) により計算される。

$$D = (c / 2) \times (t_1 - t_0) \quad \cdots (1)$$

[0019] 信号処理部 51 は、上述の処理を、複数回繰り返して実行する。測距センサ部 302 が複数の受光素子を含み、各受光素子に反射光 62 が受光された各受光タイミングに基づき距離 D をそれぞれ算出してもよい。信号処理部 51 は、発光タイミングの時間 t_0 から測距センサ部 302 に光が受光された受光タイミングまでの時間 t_m (受光時間 t_m と呼ぶ) を階級 (ビン (bins)) に基づき分類し、ヒストグラムを生成する。

[0020] なお、測距センサ部 302 が受光時間 t_m に受光した光は、レーザダイオード 12 が発光した光が対象物により反射された反射光 62 に限られない。例えば、測距センサ部 302 の周囲の環境光も、測距センサ部 302 に受光される。

[0021] 図 2 は、測距システム 70 に適用可能な、測距センサ部 302 が受光した時刻に基づく一例のヒストグラムを示す図である。図 2 において、横軸はビン、縦軸は、ビン毎の頻度を示す。ビンは、受光時間 t_m を所定の単位時間 d 毎に分類したものである。具体的には、ビン # 0 が $0 \leq t_m < d$ 、ビン # 1 が $d \leq t_m < 2 \times d$ 、ビン # 2 が $2 \times d \leq t_m < 3 \times d$ 、…、ビン # $(N - 2)$ が $(N - 2) \times d \leq t_m < (N - 1) \times d$ となる。測距センサ部 302 の露光時間を時間 t_{ep} とした場合、 $t_{ep} = N \times d$ である。なお、 N は自然数である。

[0022] 信号処理部 51 は、受光時間 t_m を取得した回数をビンに基づき計数してビン毎の頻度 310 を求め、ヒストグラムを生成する。ここで、測距センサ部 302 は、レーザダイオード 12 から射出された光が反射された反射光以外の光も受光する。このような、対象となる反射光以外の光の例として、上述した環境光がある。ヒストグラムにおいて範囲 311 で示される部分は、環境光による環境光成分を含む。環境光は、測距センサ部 302 にランダムに入射される光であって、対象となる反射光に対するノイズとなる。

[0023] 一方、対象となる反射光は、特定の距離に応じて受光される光であって、ヒストグラムにおいてアクティブ光成分 312 として現れる。このアクティ

ブ光成分 3 1 2 内のピークの頻度に対応するビンが、対象物 6 1 の距離 D に対応するビンとなる。信号処理部 5 1 は、そのビンの代表時間（例えばビンの中央の時間）を上述した時間 t_1 として取得することで、上述した式（1）に従い、対象物 6 1 までの距離 D を算出することができる。このように、複数の受光結果を用いることで、ランダムなノイズに対して適切な測距を実行可能となる。

[0024] ここで、図 3 は、本開示の他の測距システム 7 0' の例を示す図である。図 3 に示す測距システム 7 0' は、図 1 に示す測距システム 7 0 の信号処理部 5 1 の内部に測距センサ部 3 0 2 が設けられている。つまり、信号処理部 5 1 と測距センサ部 3 0 2 とが一体になっている。以後は、信号処理部 5 1 と測距センサ部 3 0 2 とが一体になっている場合について説明する。

[0025] （0. 1 比較例）

本開示の実施形態の理解を容易にするため、比較例を先に説明する。

[0026] [0. 2 構成]

図 4 は、比較例の測距システムの主要部分の構成を示す図である。図 4 において、比較例の測距システム 7 0 a は、信号処理部 5 1 と、ドライバ 1 0 と、レーザダイオード 1 2 とを有する。信号処理部 5 1 とドライバ 1 0 とは、結合部 1 0 0 a および 1 0 0 b によって接続される。ドライバ 1 0 とレーザダイオード 1 2 とは、結合部 1 0 0 c によって接続される。

[0027] 信号処理部 5 1 は、PLL (phase locked loop) 部 2 1 と、発光波形生成部である発光波形生成回路 (T g e n) 2 2 と、TDC (Time Digital Converter) 2 3 と、バッファ B 1 と、測距センサ部 3 0 2 とを有する。PLL 部 2 1 は、測距システム 7 0 a の動作の基準となるクロック信号を出力する。PLL 部 2 1 は、例えば、クロック信号を出力する電圧制御発振器を有し、出力するクロック信号と基準となる参照信号との位相差に基づいて、クロック信号の発振周波数を制御する。発光波形生成回路 2 2 は、トリガ信号 T R G' を入力とする。発光波形生成回路 2 2 は、レーザダイオード 1 2 を発光させるための発光パターン信号を生成する。発光波形生成回路 2 2 は、

発光パターン信号と同時に、カウント開始信号 $Cnt\ start$ を出力する。

[0028] $TDC\ 23$ は、トリガ信号 TRG が入力されるタイミングから、測距センサ部 302 が反射光を検出するタイミングまでの時間に対応するデジタル信号を出力する。 $TDC\ 23$ は、計時を行うためのカウンタを有し、カウント開始信号 $Cnt\ start$ が入力されるタイミングから測距センサ部 302 が反射光を受光するタイミングまで計時を行う。

[0029] バッファ $B1$ は、例えば、縦続接続される2つのCMOS (Complementary Metal Oxide Semiconductor) インバータを有する。LVDS (Low voltage differential signaling) 規格に沿った差動バッファを用いてもよい。以降の説明におけるバッファについても同様である。

[0030] ドライバ 10 は、バッファ $B2$ と、駆動部 (DRV) 24 とを有する。バッファ $B2$ は、例えば、縦続接続される2つのCMOSインバータを有する。駆動部 24 は、レーザダイオード 12 を発光させるための駆動信号を出力する。より具体的には、駆動部 24 は、レーザダイオード 12 を発光させるための駆動電流を生成し、生成した駆動電流を出力信号 OUT としてレーザダイオード 12 に供給する。

[0031] レーザダイオード 12 のアノード端子は、電源電圧 V_{DD} に接続される。レーザダイオード 12 のカソード端子は、結合部 $100c$ に接続される。なお、レーザダイオード 12 のアノード端子を結合部 $100c$ に接続し、レーザダイオード 12 のカソード端子をグランドに接続してもよい。その場合、結合部 $100c$ を介して、駆動部 24 からレーザダイオード 12 に駆動電流を流し込む構成になる。

[0032] [0.3 動作]

図5は、図4に示す、比較例の測距システム $70a$ の動作例を示す図である。図5は、トリガ信号 TRG と、出力信号 OUT とを示す。図5に示すように、トリガ信号 TRG が立ち上がるタイミングと、出力信号 OUT が立ち上がるタイミングとは一致していない。ドライバ 10 内において、信号の伝

搬遅延が生じるからである。例えば、トリガ信号 $T R G$ が立ち上がる時刻 $T t$ から、出力信号 $O U T$ が立ち上がった時刻 $T d 1$ までの時間を時間 $T p d 1$ とする。つまり、トリガ信号 $T R G$ に対する出力信号 $O U T$ の遅延時間は、時間 $T p d 1$ である。

[0033] この遅延時間 $T p d 1$ は、電源、温度環境による変動、ドライバ 10 の個体毎のばらつきにより、一定ではない。例えば、図 5 中の破線 $H 1$ で示すように、出力信号 $O U T$ が立ち上がる時刻が時刻 $T d 1$ よりも遅れ、時刻 $T d 2$ で出力信号 $O U T$ が立ち上がる場合、トリガ信号 $T R G$ に対し、出力信号 $O U T$ の遅延時間は時間 $T p d 2$ になる。すなわち、本例では、トリガ信号 $T R G$ に対して、出力信号 $O U T$ が最も速く立ち上がる場合の遅延時間は時間 $T p d 1$ であり、出力信号 $O U T$ が最も遅く立ち上がる場合の遅延時間は時間 $T p d 2$ である。

[0034] 測距システム 70 a において、所望する発光タイミングと実際の発光タイミングとを一致させるには調整が必要であり、かつ、電源、温度環境変化で変動する伝搬遅延によって測距精度が低下する可能性がある。また、信号処理部 51 内の伝搬遅延、基板の伝搬遅延も変動し、測距精度が低下する可能性がある。このため、電源、温度環境による伝搬遅延時間の変動、ドライバ 10 の個体毎のばらつきを考慮し、測距精度を向上させる必要がある。

[0035] (1. 第 1 の実施形態)

次に、本開示の第 1 の実施形態について説明する。図 6 は、本開示の第 1 の実施形態による測距システム 70 b を示す図である。

[0036] [1. 1 構成]

図 6 において、測距システム 70 b は、信号処理部 51 と、ドライバ 10 と、レーザダイオード 12 とを有する。ドライバ 10 と信号処理部 51 とは、一体として製造されてもよいし、別々に製造された後に両者が電氣的に接続されてもよい。以下の各実施形態においても同様である。本例では、信号処理部 51 とドライバ 10 とは、結合部 100 a および 100 b、結合部 100 d および 100 e によって接続される。

[0037] 信号処理部 5 1 は、測距観測部 5 2 と、処理部 5 3 と、測距センサ部 3 0 2 とを有する。処理部 5 3 は、発光波形生成回路 2 2 を有する。発光波形生成部である発光波形生成回路 2 2 は、トリガ信号 T R G を出力する。測距観測部 5 2 は、トリガ信号 T R G の出力タイミングと測距センサ部 3 0 2 によって得られる反射光の受光タイミングとに基づいて、対象物 6 1 との間の距離 D を算出する。処理部 5 3 は、信号処理部 5 1 の各部の制御を行う。測距センサ部 3 0 2 については、図 1 を参照してすでに説明したため、ここでの詳しい説明を省略する。

[0038] ドライバ 1 0 は、バッファ B 2 と、T D C 2 3 a と、駆動部 2 4 と、ロジック部 2 5 と、結合部 1 0 0 f とを有する。T D C 2 3 a は、トリガ信号 T R G によって計時を開始し、駆動部 2 4 が出力信号 O U T を出力すると計時を終了する。T D C 2 3 a は、計時による測定結果である遅延時間に対応するデジタルデータを出力する。

[0039] ロジック部 2 5 は、記憶部 2 5 M を有する。記憶部 2 5 M は、T D C 2 3 a による測定結果である遅延時間に対応するデジタルデータを記憶する。記憶部 2 5 M は、例えば、レジスタによって構成される。記憶部 2 5 M は、メモリであってもよい。結合部 1 0 0 f には、T D C 2 3 a の動作の基準となるクロック信号 R e f c l k が入力される。

[0040] ここで、信号処理部 5 1 の処理部 5 3 は、結合部 1 0 0 d、1 0 0 e を介して、ドライバ 1 0 のロジック部 2 5 と接続される。処理部 5 3 とロジック部 2 5 とは入出力信号 I / O を送受信できる。このため、信号処理部 5 1 の処理部 5 3 は、ロジック部 2 5 の記憶部 2 5 M にアクセスすることができる。このため、処理部 5 3 は、ロジック部 2 5 の記憶部 2 5 M に記憶されている、遅延時間に対応するデジタルデータを取得できる。

[0041] [1 . 2 動作]

信号処理部 5 1 の処理部 5 3 内の発光波形生成回路 2 2 は、トリガ信号 T R G を出力する。トリガ信号 T R G は、結合部 1 0 0 a、1 0 0 b を介してドライバ 1 0 に入力される。ドライバ 1 0 内の T D C 2 3 a は、トリガ信号

T R Gが入力されると計時を開始する。T D C 2 3 aは、駆動部24が出力信号O U Tを出力すると計時を終了する。T D C 2 3 aは、計時によって得られた遅延時間に対応するデジタルデータを出力する。T D C 2 3 aは、遅延時間に対応するデジタルデータをロジック部25に送る。ロジック部25は、T D C 2 3 aから取得した、遅延時間に対応するデジタルデータを、記憶部25 Mに記憶する。

[0042] 信号処理部51の処理部53は、結合部100 d、100 eを介して、ドライバ10のロジック部25にアクセスする。処理部53は、ロジック部25の記憶部25 Mに記憶されている、遅延時間のデジタルデータを取得する。処理部53は、記憶部25 Mから取得した遅延時間のデジタルデータを測距観測部52に送る。測距観測部52は、遅延時間に対応するデジタルデータを用いて、対象物61との間の距離Dを算出する（以下、測距と呼ぶことがある）。すなわち、測距観測部52は、遅延時間を利用して測距を行う。測距観測部52は、トリガ信号T R Gを出力したタイミングから測距センサ部302が受光するタイミングまでの時間から、記憶部25 Mから取得した遅延時間に対応するデジタルデータを減じる。こうすることにより、トリガ信号T R Gの出力タイミングではなく、実際の発光タイミングにより近いタイミングを知ることができ、ドライバ10の内部回路による遅延時間を除去することができる。この結果、距離Dの測定の精度が向上する、という効果が得られる。

[0043] 図7は、図6に示す、第1の実施形態による測距システム70 bの動作例を示すタイミングチャートである。図7は、トリガ信号T R G、クロック信号R e f c l k、出力信号O U Tおよびロジック部25内の記憶部25 Mの記憶内容を示す。

[0044] 図7において、トリガ信号T R Gがハイレベルに変化するタイミングすなわち立ち上がる時刻T t 1に、T D C 2 3 aによる計時が開始される。T D C 2 3 aは、本例では、クロック信号R e f c l kの数をカウントすることによって計時を行う。そして、出力信号O U Tがハイレベルに変化するタイ

ミングすなわち立ち上がる時刻 T_{d1} に、 $TDC23a$ による計時が終了になる。 $TDC23a$ は、計時値「 T_{pd1} 」のデジタルデータを、ロジック部 25 に送る。ロジック部 25 は、計時値のデジタルデータを記憶部 25M に記憶する。なお、クロック信号 $Refclk$ の繰り返し周期をより短くすれば、より正確な計時を行うことができる。 $TDC23a$ は、クロック信号 $Refclk$ 以外の信号の数をカウントして計時を行ってもよい。

[0045] トリガ信号 TRG が次にハイレベルに変化するタイミングすなわち立ち上がる時刻 T_{t2} においても同様に、 $TDC23a$ による計時が開始される。 $TDC23a$ は、クロック信号 $Refclk$ の数をカウントすることによって計時を行う。そして、出力信号 OUT がハイレベルに変化するタイミングすなわち立ち上がる時刻 T_{d2} に、 $TDC23a$ による計時が終了になる。 $TDC23a$ は、計時値「 T_{pd2} 」のデジタルデータを、ロジック部 25 に送る。ロジック部 25 は、計時値「 T_{pd2} 」のデジタルデータを記憶部 25M に記憶する。

[0046] 以降、同様に、 $TDC23a$ の計時値のデジタルデータを記憶部 25M に記憶する。記憶部 25M に記憶される計時値のデジタルデータは、トリガ信号 TRG が入力されてから、レーザダイオード 12 が実際に発光するまでの遅延時間である。つまり、図 5 を参照して説明した、遅延時間である時間 T_{pd1} 、時間 T_{pd2} を測定し、そのデジタルデータを記憶部 25M に記憶することができる。

[0047] [1. 2. 1 第 1 動作例]

図 6 に示す測距システム 70b 全体の動作例について説明する。図 8 は、図 6 に示す、第 1 の実施形態による測距システム 70b の第 1 動作例を示すフローチャートである。

[0048] 図 8 において、レーザダイオード 12 を発光させるためのトリガ信号 TRG を、信号処理部 51 からドライバ 10 に向けて送信する（ステップ S11）。

[0049] ドライバ 10 は、トリガ信号 TRG を受け、 $TDC23a$ による計時を開

始する（ステップS 1 2）。ドライバ1 0は、レーザダイオード1 2を発光させるための駆動信号を出力し、そのタイミングにてT D C 2 3 aによる計時を止め、遅延時間を得る（ステップS 1 3）。ドライバ1 0は、遅延時間に対応するデジタルデータをロジック部2 5内の記憶部2 5 Mに記憶する（ステップS 1 4）。

[0050] 信号処理部5 1の処理部5 3は、ロジック部2 5内の記憶部2 5 Mから、遅延時間に対応するデジタルデータを取得する（ステップS 1 5）。

[0051] 次に、処理を終了するか否かを判断する（ステップS 1 6）。処理を終了しない場合、ステップS 1 1に戻り、上記の処理を行う（ステップS 1 6においてN O→S 1 1）。処理を終了する場合、処理は終了になる（ステップS 1 6においてY E S→S 1 7）。

[0052] なお、図8を参照して説明した上記の処理は、レーザダイオード1 2を発光させるときに毎回行ってもよいし、毎回ではなく、レーザダイオード1 2を所定回数発光させる毎に1 回行ってもよい。予め定めた時間毎に上記の処理を行ってもよい。システムの起動時にのみ上記の処理を行い、その後は行わないようにしてもよい。

[0053] [1 . 2 . 2 第2動作例]

図9は、図6に示す、第1の実施形態による測距システム7 0 bの第2動作例を示すフローチャートである。第2動作例では、測定した遅延時間が判定基準値を超える場合に、遅延時間が異常であるとして、外部に通知する。

[0054] 図9において、ステップS 1 1からステップS 1 4までは、図8を参照して説明した動作と同様である。ステップS 1 4において記憶部に記憶した遅延時間のデータが、判定基準値を超えたか否かを判定する（ステップS 1 4 a）。遅延時間のデータが判定基準値を超えていない場合、ステップS 1 5に進む。この場合、信号処理部5 1の処理部5 3は、ロジック部2 5内の記憶部2 5 Mから、遅延時間に対応するデジタルデータを取得する（ステップS 1 5）。

[0055] 次に、処理を終了するか否かを判断する（ステップS 1 6）。処理を終了

しない場合、ステップS 1 1に戻り、上記の処理を行う（ステップS 1 6においてNO→S 1 1）。処理を終了する場合、処理は終了になる（ステップS 1 6においてYES→S 1 7）。

[0056] ステップS 1 4 aにおいて、遅延時間のデータが判定基準値を超えている場合、ステップS 1 8に進む。この場合、信号処理部5 1は、駆動部2 4の動作を停止させ、エラー情報を外部に通知し、所定のレジスタに、エラー情報を格納する（ステップS 1 8）。信号処理部5 1は、レジスタに格納されたエラー情報を確認する（ステップS 1 9）。その後、処理はステップS 1 6に進む。

[0057] なお、図9を参照して説明した上記の処理は、レーザダイオード1 2を発光させるときに毎回行ってもよいし、毎回ではなく、レーザダイオード1 2を所定回数発光させる毎に1回行ってもよい。予め定めた時間毎に上記の処理を行ってもよい。システムの起動時にのみ上記の処理を行い、その後は行わないようにしてもよい。

[0058] [1. 3 効果]

測距観測部5 2は、遅延時間のデジタルデータを、対象物6 1との間の距離Dを算出する際に用いることにより、トリガ信号TRGの出力タイミングではなく、実際の発光タイミングにより近いタイミングを知ることができる。これにより、測距観測部5 2は、ドライバ1 0の内部回路による遅延時間を除去することができる。より具体的には、トリガ信号TRGの出力タイミングから発光素子が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定し、トリガ信号TRGの出力タイミングと、測距センサ部3 0 2によって得られる反射光の受光タイミングと、上記遅延時間とに基づいて、対象物6 1との間の距離Dを算出することができる。この結果、距離Dの測定の精度が向上する、という効果が得られる。また、発光波形生成回路2 2 aが生成する発光パターン信号を利用して遅延時間を測定することができる。

[0059] (1. 4 第1の実施形態の第1の変形例)

図10は、図6を参照して説明した第1の実施形態の第1の変形例の測距システム70b'を示す図である。第1の変形例の測距システム70bはドライバ10のロジック部25内に記憶部25Mを有する。これに対し、第2の変形例の測距システム70b'は、信号処理部51内に記憶部25Mを有する。

[0060] [1.4.1 構成]

測距システム70b'の信号処理部51は、記憶部25Mを有する。ドライバ10は、ロジック部25内に記憶部25Mを有していない。その他の構成は、図6を参照して説明した測距システム70bと同様であり、説明を省略する。

[0061] 記憶部25Mは、信号処理部51とロジック部25との少なくとも一方に設けられていればよい。信号処理部51およびロジック部25の両方に、記憶部25Mをそれぞれ設けておき、記憶部25Mがデータの授受を行ってもよい。

[0062] [1.4.2 動作]

ドライバ10のTDC23aは、計時値のデジタルデータを、ロジック部25に送る。ロジック部25は、計時値のデジタルデータを信号処理部51に送る。信号処理部51は、計時値のデジタルデータを記憶部25Mに記憶する。その他の動作は、図7、図8および図9を参照して説明した動作と同様である。

[0063] [1.4.3 効果]

信号処理部51に記憶部25Mを設けていることにより、ドライバ10のチップの面積を小さくすることができる。

[0064] (1.5 第1の実施形態の第2の変形例)

図11は、図6を参照して説明した第1の実施形態の第2の変形例の測距システム70cを示す図である。

[0065] [1.5.1 構成]

図11において、測距システム70cは、発光波形生成回路22aがドラ

イバ１０内に設けられている点に特徴がある。すなわち、図６を参照して説明した測距システム７０ｂは、信号処理部５１の処理部５３内に設けられた発光波形生成回路２２を有しているのに対し、図１１に示す測距システム７０ｃはドライバ１０内に設けられた発光波形生成回路２２ａを有する。発光波形生成回路２２ａは、トリガ信号ＴＲＧ'が入力されると、駆動部２４を動作させる。その他の構成は、図６を参照して説明した測距システム７０ｂと同様であり、説明を省略する。

[0066] [１．５．２ 動作]

信号処理部５１の処理部５３は、トリガ信号ＴＲＧ'を出力する。トリガ信号ＴＲＧ'は、ドライバ１０に入力される。バッファＢ２を介してトリガ信号ＴＲＧ'が入力されると、発光波形生成回路２２ａは、駆動部２４を動作させる。

[0067] ＴＤＣ２３ａは、トリガ信号ＴＲＧ'がハイレベルに変化するタイミングすなわち立ち上がる時刻から、駆動部２４が出力する出力信号ＯＵＴがハイレベルに変化するタイミングすなわち立ち上がる時刻まで、計時を行う。ＴＤＣ２３ａは、計時値のデジタルデータを、ロジック部２５に送る。ロジック部２５は、計時値のデジタルデータを記憶部２５Ｍに記憶する。その後の動作は、図７、図８および図９を参照して説明した動作と同様である。

[0068] [１．５．３ 効果]

測距観測部５２は、遅延時間に対応するデジタルデータを、対象物６１との間の距離Ｄを算出する際に用いることにより、トリガ信号ＴＲＧの出力タイミングではなく、実際の発光タイミングにより近いタイミングを知ることができる。これにより、測距観測部５２は、ドライバ１０の内部回路による遅延時間を除去することができる。この結果、距離Ｄの測定の精度が向上する、という効果が得られる。

[0069] (１．６ 第１の実施形態の第３の変形例)

図１２は、図６を参照して説明した第１の実施形態の第３の変形例の測距システム７０ｃ'を示す図である。図１１を参照して説明した第２の変形例

の測距システム 70c はドライバ 10 のロジック部 25 内に記憶部 25M を有する。これに対し、第 3 の変形例の測距システム 70c' は、信号処理部 51 内に記憶部 25M を有する。

[0070] [1. 6. 1 構成]

測距システム 70c' の信号処理部 51 は、記憶部 25M を有する。ドライバ 10 は、ロジック部 25 内に記憶部 25M を有していない。その他の構成は、図 6 を参照して説明した測距システム 70c と同様であり、説明を省略する。

[0071] [1. 6. 2 動作]

ドライバ 10 の TDC 23a は、計時値のデジタルデータを、ロジック部 25 に送る。ロジック部 25 は、計時値のデジタルデータを信号処理部 51 に送る。信号処理部 51 は、計時値のデジタルデータを記憶部 25M に記憶する。その他の動作は、図 7、図 8 および図 9 を参照して説明した動作と同様である。

[0072] [1. 6. 3 効果]

信号処理部 51 に記憶部 25M を設けていることにより、ドライバ 10 のチップの面積を小さくすることができる。

[0073] (1. 7 第 1 の実施形態の第 4 の変形例)

図 13 は、図 6 を参照して説明した第 1 の実施形態の第 4 の変形例の測距システム 70c' を示す図である。

[0074] [1. 7. 1 構成]

図 13 に示す測距システム 70c' は、図 11 を参照して説明した測距システム 70c のドライバ 10 内に PLL 部 21a を追加した構成である。PLL 部 21a は、クロック信号 R e f c l k を入力とし、クロック信号 R e f c l k の位相に一致する位相を有するクロック信号 R e f c l k' を出力する。

[0075] ドライバ 10 内のその他の構成は、図 11 を参照して説明した構成と同様である。なお、図 13 において、信号処理部 51 の構成は、図 11 を参照し

て説明した構成と同様である。このため、信号処理部 51 の内部構成についての図示および説明を省略する。

[0076] [1. 7. 2 動作]

PLL部 21a は、クロック信号 *Refclk* を入力とし、クロック信号 *Refclk* の位相に一致する位相を有するクロック信号 *Refclk'* を出力する。クロック信号 *Refclk'* は、TDC1 に入力される。TDC1 は、クロック信号 *Refclk'* に基づいて計時を行う。その後の動作は、図 7、図 8 および図 9 を参照して説明した動作と同様である。

[0077] [1. 7. 3 効果]

測距観測部 52 は、遅延時間のデジタルデータを、対象物 61 との間の距離 *D* を算出する際に用いることにより、トリガ信号 *TRG* の出力タイミングではなく、実際の発光タイミングにより近いタイミングを知ることができる。これにより、測距観測部 52 は、ドライバ 10 の内部回路による遅延時間を除去することができる。この結果、距離 *D* の測定の精度が向上する、という効果が得られる。

[0078] (1. 8 第 1 の実施形態の第 5 の変形例)

図 14 は、図 6 を参照して説明した第 1 の実施形態の第 5 の変形例の測距システム 70d を示す図である。

[0079] [1. 8. 1 構成]

図 11 において、第 1 の実施形態の第 5 の変形例による測距システム 70d は、本来の駆動部 24 とは別に、駆動部 24 を模したレプリカ駆動部 24R を有する。レプリカ駆動部 24R は、駆動部 24 と同様の構成を有する。本例では、波形生成回路 22a から駆動部 24 へ向かう経路が分岐しており、その分岐した経路の途中にレプリカ駆動部 24R が設けられている。

[0080] レプリカ駆動部 24R は、波形生成回路 22a が出力する信号に基づいて、駆動部 24 が出力する出力信号 *OUT* を模した、レプリカ出力信号 *OUTrep* を出力する。レプリカ駆動部 24R は、レプリカ出力信号 *OUTrep* を常に出力するか（後述する第 1 動作例の場合）、または、駆動部 24 と

同様に動作し、出力信号OUTと同じレプリカ出力信号OUTrepを出力する（後述する第2動作例の場合）。

[0081] ドライバ10内のその他の構成は、図11を参照して説明した構成と同様である。なお、図14において、信号処理部51の構成は、図11を参照して説明した構成と同様である。このため、信号処理部51の内部構成についての図示および説明を省略する。

[0082] [1. 8. 2 動作]

図11において、信号処理部51がトリガ信号TRG'を出力すると、ドライバ10に入力される。ドライバ10内の波形生成回路22aは、駆動部24、レプリカ駆動部24Rに、出力信号OUT、レプリカ出力信号OUTrepを出力させるための信号を出力する。駆動部24は出力信号OUTを出力し、レプリカ駆動部24Rはレプリカ出力信号OUTrepを出力する。TDC23aは、トリガ信号TRG'が立ち上がる時刻から計時を開始し、レプリカ駆動部24Rから出力されるレプリカ出力信号OUTrepによって計時を終了する。TDC23aは、計時値のデジタルデータを、ロジック部25に送る。ロジック部25は、計時値のデジタルデータを記憶部25Mに記憶する。その後の動作は、図7、図8および図9を参照して説明した動作と同様である。

[0083] [1. 8. 2. 1 動作例]

図15は、図14に示す、第1の実施形態の第5の変形例の測距システム70dの動作例を示すタイミングチャートである。トリガ信号TRG'が立ち上がる時刻Ttから、レプリカ出力信号OUTrepの立ち上がる時刻Td2まで、TDC23aにおいて計時を行う。こうすることにより、遅延時間Tpd2を得ることができる。

[0084] [1. 8. 3 効果]

本来の駆動部24とレーザダイオード12との出力側に、TDC23aへ分岐する経路を設けたくない場合がある。例えば、TDC23aへ分岐する経路がレーザダイオード12への出力信号OUTの電流値に影響を与えるこ

とがある。本例ではレプリカ駆動部 24 R を用いて遅延時間の測定を行うので、そのような影響を与えることがない、という効果が得られる。

[0085] (1. 9 第 1 の実施形態の第 6 の変形例)

図 16 は、図 6 を参照して説明した第 1 の実施形態の第 6 の変形例の測距システム 70 e を示す図である。

[0086] [1. 9. 1 構成]

図 16 に示す測距システム 70 e は、図 14 を参照して説明した測距システム 70 d に、バッファ B V を追加した構成である。バッファ B V は、レプリカ駆動部 24 R の入力側に設けられている。バッファ B V は、遅延量が調整可能なバッファである。レプリカ駆動部 24 R とバッファ B V とを経由する信号の遅延時間と、駆動部 24 による遅延時間とが同じになるように、バッファ B V の遅延量が調整される。バッファ B V は、レプリカ駆動部 24 R を経由する信号の遅延時間を調整するための遅延量調整部として機能する。

[0087] ドライバ 10 内のその他の構成は、図 11 を参照して説明した構成と同様である。なお、図 16 において、信号処理部 51 の構成は、図 11 を参照して説明した構成と同様である。このため、信号処理部 51 の内部構成についての図示および説明を省略する。

[0088] [1. 9. 2 動作]

図 16 において、信号処理部 51 がトリガ信号 T R G' を出力すると、ドライバ 10 に入力される。ドライバ 10 内の波形生成回路 22 a は、駆動部 24、レプリカ駆動部 24 R に、出力信号 O U T、レプリカ出力信号 O U T r e p を出力させるための信号を出力する。駆動部 24 は出力信号 O U T を出力し、レプリカ駆動部 24 R はレプリカ出力信号 O U T r e p を出力する。

[0089] ここで、バッファ B V の遅延量を調整しておくことにより、駆動部 24 が出力信号 O U T を出力してレーザダイオード 12 を発光させるタイミングと、バッファ B V およびレプリカ駆動部 24 R からのレプリカ出力信号 O U T r e p が T D C 23 a に入力されるタイミングとを一致させることができる。

。

[0090] TDC 23 a は、トリガ信号 TRG' が立ち上がる時刻から計時を開始し、レプリカ駆動部 24 R から出力されるレプリカ出力信号 OUT rep の出力タイミングにおいて計時を終了する。TDC 23 a は、計時値のデジタルデータを、ロジック部 25 に送る。ロジック部 25 は、計時値のデジタルデータを記憶部 25 M に記憶する。その後の動作は、図 7、図 8 および図 9 を参照して説明した動作と同様である。

[0091] [1. 9. 3 効果]

本来の駆動部 24 とレーザダイオード 12 との出力側に、TDC 23 a へ分岐する経路を設けたくない場合がある。例えば、TDC 23 a へ分岐する経路がレーザダイオード 12 への出力信号 OUT の電流値に影響を与えることがある。本例ではレプリカ駆動部 24 R を用いて遅延時間の測定を行うので、そのような影響を与えることがない、という効果が得られる。

[0092] また、バッファ BV の遅延量を調整しておくことにより、レーザダイオード 12 を発光させるタイミングと、レプリカ出力信号 OUT rep が TDC 23 a に入力されるタイミングとを一致させることができる。これにより、遅延時間をより正確に測定でき、測距精度を高めることができる。

[0093] (1. 10 第 1 の実施形態の第 7 の変形例)

図 17 は、図 6 を参照して説明した第 1 の実施形態の第 7 の変形例の測距システム 70 f を示す図である。

[0094] [1. 10. 1 構成]

図 17 に示す測距システム 70 f は、図 16 を参照して説明した測距システム 70 e に、温度センサ 26 および入力バッファ B_{IN} を追加した構成である。入力バッファ B_{IN} の出力信号は、バッファ B2 に入力されると共に、TDC 23 a に入力される。温度センサ 26 は、ドライバ 10 の温度を検出する。温度センサ 26 によって検出される、ドライバ 10 の温度に基づいて、バッファ BV の遅延量が調整される。

[0095] ドライバ 10 内のその他の構成は、図 11 を参照して説明した構成と同様

である。なお、図 17 において、信号処理部 51 の構成は、図 11 を参照して説明した構成と同様である。このため、信号処理部 51 の内部構成についての図示および説明を省略する。

[0096] [1. 10. 2 動作]

図 17 において、温度センサ 26 は、ドライバ 10 の温度に対応する検出信号 260 を出力する。検出信号 260 は、バッファ BV に入力される。バッファ BV の遅延量は、検出信号 260 に基づいて調整される。ドライバ 10 の温度が変化しても、レプリカ駆動部 24 R とバッファ BV とを經由する信号の遅延時間と、駆動部 24 による遅延時間とが同じになるように、バッファ BV の遅延量が調整される。その他の動作は、図 16 を参照して説明した動作と同様である。

[0097] [1. 10. 3 効果]

本来の駆動部 24 とレーザダイオード 12 との出力側に、TDC 23 a へ分岐する経路を設けたくない場合がある。例えば、TDC 23 a へ分岐する経路がレーザダイオード 12 への出力信号 OUT の電流値に影響を与えることがある。本例ではレプリカ駆動部 24 R を用いて遅延時間の測定を行うので、そのような影響を与えることがない、という効果が得られる。

[0098] また、ドライバ 10 の温度に基づいてバッファ BV の遅延量を調整することにより、レーザダイオード 12 を発光させるタイミングと、レプリカ出力信号 OUT rep が TDC 23 a に入力されるタイミングとを一致させることができる。これにより、遅延時間をより正確に測定でき、測距精度を高めることができる。

[0099] (1. 11 第 1 の実施形態の第 8 の変形例)

図 18 は、図 6 を参照して説明した第 1 の実施形態の第 8 の変形例の測距システム 70 g を示す図である。

[0100] [1. 11. 1 構成]

図 18 に示す測距システム 70 g は、駆動部 24 の出力信号 OUT ではなく、駆動部 24 の入力側の信号を TDC 23 a に入力する構成である。例え

ば、ドライバ10の実装上の都合により、駆動部24の出力信号OUTを利用できない場合には、駆動部24の入力側の信号を用いて計時を行うことができる。すなわち、駆動部24の入力側の信号の出力タイミングにおいて計時を終了する。本例では、発光波形生成回路22aと駆動部24との間にバッファB3が設けられており、バッファB3の出力信号220がTDC23aに入力される。

[0101] ドライバ10内のその他の構成は、図11を参照して説明した構成と同様である。なお、図18において、信号処理部51の構成は、図11を参照して説明した構成と同様である。このため、信号処理部51の内部構成についての図示および説明を省略する。

[0102] [1. 11. 2 動作]

図18において、信号処理部51の処理部53は、トリガ信号TRG'を出力する。トリガ信号TRG'は、ドライバ10に入力される。バッファB2を介してトリガ信号TRG'が入力されると、発光波形生成回路22aは、駆動部24を動作させる。

[0103] TDC23aは、トリガ信号TRG'がハイレベルに変化するタイミングすなわち立ち上がる時刻から、バッファB3の出力信号220がハイレベルに変化するタイミングすなわち立ち上がる時刻まで、計時を行う。TDC23aは、計時値のデジタルデータを、ロジック部25に送る。ロジック部25は、計時値のデジタルデータを記憶部25Mに記憶する。その後の動作は、図7、図8および図9を参照して説明した動作と同様である。

[0104] [1. 11. 3 効果]

ドライバ10の実装上の都合により、駆動部24の出力信号OUTを利用できない場合には、駆動部24の入力側の信号を用いて計時を行うことにより、測距精度を高めることができる。

[0105] (1. 12 第1の実施形態の第9の変形例)

図19A、図19B、図19Cは、図6を参照して説明した第1の実施形態の第9の変形例の測距システム70h、70h'、70h''を示す図であ

る。

[0106] [1. 12. 1 構成]

図19A、図19B、図19Cにおいて、測距システム70h、70h'、70h''は、いずれも、複数のレーザダイオード12₁~12_N（Nは2以上の整数）に対応する複数の駆動部24₁~24_Nを有する。図19A、図19B、図19Cにおいて、測距システム70h、70h'、70h''は、いずれも、複数のレーザダイオード12₁~12_Nに対応する結合部100c₁~100c_Nを有する。結合部100c₁~100c_Nから出力信号OUT₁~OUT_Nが出力され、対応するレーザダイオード12₁~12_Nに入力される。

[0107] 複数の駆動部24₁~24_Nを有する場合に、すべての駆動部24₁~24_Nに関して遅延時間を測定することが考えられる。しかしながら、その場合、配線が複雑になるため、現実的ではない。そこで、複数の駆動部24₁~24_Nの一部を測定対象とすることが考えられる。測定対象とする駆動部についての測定結果を、他のすべての駆動部による測距に利用することができる。

[0108] 図19Aに示す測距システム70hは、図18を参照して説明した測距システム70gと同様に、バッファB3の出力信号220を利用して遅延時間を計測する。バッファB3の出力信号220は、各駆動部24₁~24_Nに入力される信号と同じ信号である。その他の構成については、図18を参照して説明した測距システム70gと同様であるため、説明を省略する。

[0109] 図19Bに示す測距システム70h'は、複数の駆動部24₁~24_Nのうちの1つの駆動部24₁の出力信号を利用して遅延時間を計測する。その他の構成については、図11を参照して説明した測距システム70cと同様であるため、説明を省略する。

[0110] 図19Cに示す測距システム70h''は、図14を参照して説明した測距システム70dと同様に、レプリカ駆動部24Rの出力信号OUT_{rep}を利用して遅延時間を計測する。その他の構成については、図14を参照して説明した測距システム70dと同様であるため、説明を省略する。

[0111] [1. 12. 2 動作]

図19Aに示す測距システム70hは、バッファB3の出力信号220を利用して遅延時間を計測する。バッファB3の出力信号220は、各駆動部 $24_1 \sim 24_N$ に入力される信号と同じ信号である。このため、図19Aに示す測距システム70hは、各駆動部 $24_1 \sim 24_N$ への経路に分岐する前の出力信号220を利用して遅延時間を計測する。計測した遅延時間に基づいて測距が行われる。その他の動作については、図18を参照して説明した測距システム70gと同様であるため、説明を省略する。

[0112] 図19Bに示す測距システム70h'は、複数の駆動部 $24_1 \sim 24_N$ のうちの1つの駆動部 24_1 の駆動信号を利用して遅延時間を計測する。すなわち、トリガ信号TRG' 立ち上がりタイミングから計時を開始し、複数の駆動部 $24_1 \sim 24_N$ のうちの1つの駆動部 24_1 の駆動信号の出力タイミングにおいて計時を終了し、その計時値を遅延時間とする。その他の駆動部 $24_2 \sim 24_N$ に関しては、駆動部 24_1 の出力信号OUT₁を利用して計測した遅延時間に基づいて測距が行われる。その他の動作については、図11を参照して説明した測距システム70cと同様であるため、説明を省略する。

[0113] 図19Cに示す測距システム70h''は、レプリカ駆動部24Rの出力信号OUT_{rep}を利用して遅延時間を計測する。その他の動作については、図14を参照して説明した測距システム70dと同様であるため、説明を省略する。

[0114] [1. 12. 3 効果]

複数の駆動部 $24_1 \sim 24_N$ を有する場合に、分岐前の出力信号を利用するか、一部の駆動部を測定対象とすることにより、配線が複雑になることを防ぐとともに、遅延時間を計測し、測距精度を高めることができる。

[0115] (1. 13 第1の実施形態の第10の変形例)

図20は、図6を参照して説明した第1の実施形態の第10の変形例の測距システム70iを示す図である。

[0116] [1. 13. 1 構成]

図20に示す測距システム70iは、TDC23aを複数有する。本例で

は、測距システム70iは、2つのTDC23a₁、23a₂を有する。TDC23a₁は、駆動部24₁の出力信号OUT₁を入力とする。TDC23a₂は、駆動部24_Nの出力信号OUT_Nを入力とする。その他の構成については、図11を参照して説明した測距システム70cと同様であるため、説明を省略する。

[0117] [1. 13. 2 動作]

図20に示す測距システム70iにおいて、TDC23a₁、TDC23a₂は、それぞれ、遅延時間を測定する。2つのTDC23a₁、TDC23a₂によってそれぞれ測定される遅延時間のデジタルデータは、ロジック部25内の記憶部25Mに記憶される。その他の動作については、図11を参照して説明した測距システム70cと同様であるため、説明を省略する。なお、測距システム70iは、3つ以上のTDCを有していてもよい。

[0118] [1. 13. 3 効果]

図20に示す測距システム70iにおいて、信号処理部51は、ロジック部25内の記憶部25Mに記憶される遅延時間のデジタルデータを取得できる。本例では、信号処理部51は、2つのTDC23a₁、TDC23a₂によってそれぞれ測定される遅延時間のデジタルデータを取得できる。このため、信号処理部51は、取得した2つのデジタルデータを利用して測距を行うことができる。例えば、2つのデジタルデータの平均値を算出し、平均値を利用して測距を行うことができ、測距精度をより高めることができる。

[0119] (1. 14 第1の実施形態の第11の変形例)

図21は、図6を参照して説明した第1の実施形態の第11の変形例の測距システム70jを示す図である。

[0120] [1. 14. 1 構成]

図21に示す測距システム70jは、複数の駆動部24₁~24_Nと、セレクトア27とを有する。セレクトア27は、複数の駆動部24₁~24_Nの各駆動信号を選択する。セレクトア27は、複数の駆動部24₁~24_Nの各駆動信号を、順次選択してもよい。セレクトア27は、図示しない選択信号によって複

数の駆動部 $24_1 \sim 24_N$ の駆動信号を選択してもよい。

[0121] ドライバ 10 内のその他の構成は、図 11 を参照して説明した構成と同様である。なお、図 20 において、信号処理部 51 の構成は、図 11 を参照して説明した構成と同様である。このため、信号処理部 51 の内部構成についての図示および説明を省略する。

[0122] [1. 14. 2 動作]

図 21 に示す測距システム 70 j において、セクタ 27 は、複数の駆動部 $24_1 \sim 24_N$ の各駆動信号の 1 つを選択する。セクタ 27 は、複数の駆動部 $24_1 \sim 24_N$ の各駆動信号の 1 つを順次選択してもよい。セクタ 27 によって選択される駆動信号は、TDC 23 a に入力される。TDC 23 a は、セクタ 27 によって選択される駆動信号を利用して、遅延時間の測定を行う。すなわち、トリガ信号 TRG' 立ち上がりタイミングから計時を開始し、複数の駆動部 $24_1 \sim 24_N$ の駆動信号のうちのセクタ 27 によって選択される駆動信号の出力タイミングにおいて計時を終了し、その計時値を遅延時間とする。その他の動作については、図 11 を参照して説明した測距システム 70 c と同様であるため、説明を省略する。

[0123] [1. 14. 3 効果]

図 21 に示す測距システム 70 j は、セクタ 27 を有するため、複数の駆動部 $24_1 \sim 24_N$ の出力信号のすべてに対応して TDC 23 a を設ける場合に比べて、配線が複雑にならず、実装面積が増大しない、という効果がある。

[0124] (2. 第 2 の実施形態)

次に、本開示の第 2 の実施形態について説明する。上記の第 1 の実施形態ではドライバ 10 において遅延時間を計測する。これに対し、第 2 の実施形態では信号処理部 51 において遅延時間を計測する。

[0125] [2. 1 構成]

図 22 は、本開示の第 2 の実施形態による測距システム 70 k を示す図である。図 22 において、測距システム 70 k は、信号処理部 51 と、ドライ

バ１０と、レーザダイオード１２とを有する。信号処理部５１とドライバ１０とは、結合部１００ａおよび１００ｂ、結合部１００ｇおよび１００ｈによって接続される。ドライバ１０とレーザダイオード１２とは、結合部１００ｃによって接続される。

[0126] 信号処理部５１は、PLL部２１と、発光波形生成部である発光波形生成回路（T g e n）２２と、TDC２３および２３ａと、バッファＢ１、Ｂ５およびＢ６と、測距センサ部３０２とを有する。発光波形生成回路２２は、トリガ信号TRGを出力する。トリガ信号TRGは、レーザダイオード１２を発光させるための発光パターン信号である。発光波形生成回路２２は、トリガ信号TRGを出力するとともに、カウント開始信号C n t s t a r tを出力する。バッファＢ５は、バッファＢ１から出力されるトリガ信号TRGを入力し、TDC２３ａに向けて出力する。バッファＢ６は、結合部１００ｇから入力される信号を入力し、TDC２３ａに向けて出力する。バッファＢ５およびＢ６は、例えば、縦続接続される２つのCMOSインバータを有する。

[0127] TDC２３ａは、TDC２３と同様に、計時を行うためのカウンタを有する。TDC２３ａは、バッファＢ５から出力される信号が入力されると計時を開始する。TDC２３ａは、バッファＢ６から出力される信号が入力されると計時を終了する。レーザダイオード１２が実際に発光するタイミングは不明であるが、ここでは、そのタイミングに近い、発光直前のタイミングまでの時間を遅延時間として測定する。すなわち、TDC２３ａは、レーザダイオード１２を発光させるためのトリガ信号TRGが出力されるタイミングから、レーザダイオード１２が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定する測定部として機能する。信号処理部５１のその他の構成については、図４を参照して説明した測距システム７０ａと同様であるため、説明を省略する。

[0128] ドライバ１０は、バッファＢ２およびＢ４と、駆動部２４とを有する。駆動部２４の入力側の信号は分岐されている。分岐された信号は、発光タイミ

ングに由来する信号であり、バッファ B 4 に入力される。バッファ B 4 は、分岐された信号を、信号処理部 5 1 に向けて戻している。バッファ B 4 は、バッファ B 2 から出力される信号を入力し、結合部 1 0 0 g および 1 0 0 h を介して信号処理部 5 1 に向けて出力する。ドライバ 1 0 のその他の構成については、図 4 を参照して説明した測距システム 7 0 a と同様であるため、説明を省略する。

[0129] [2 . 2 動作]

測定部として機能する T D C 2 3 a は、トリガ信号 T R G の伝達経路を信号処理部 5 1 内で分岐し、戻した信号の立ち上がりタイミングから計時を開始する。そして、T D C 2 3 a は、トリガ信号 T R G の伝達経路を駆動部 2 4 の入力側で分岐し、トリガ信号 T R G を戻した信号の立ち上がりタイミングにおいて計時を終了し、その計時値を遅延時間とする。つまり、レーザダイオード 1 2 を発光させるためのトリガ信号 T R G を出力し、トリガ信号 T R G がレーザダイオード 1 2 を実際に駆動するまでの経路にある遅延素子によって発生した遅延時間を利用して測距を行う。すなわち、異なる系をそれぞれ経由して戻ってきた信号の時間差を測定して遅延時間とし、この遅延時間を利用して測距を行う。

[0130] 図 2 2 に示す測距システム 7 0 k 全体の動作例について説明する。図 2 3 は、図 2 2 に示す、本開示の第 2 の実施形態による測距システム 7 0 k の動作例を示すフローチャートである。

[0131] 図 2 2 において、信号処理部 5 1 は、レーザダイオード 1 2 を発光させるためのトリガ信号 T R G を、ドライバ 1 0 に向けて送信する（ステップ S 2 1）。ドライバ 1 0 は、トリガ信号 T R G を受け、レーザダイオード 1 2 を発光させるための駆動信号を出力するとともに、発光タイミングに由来する信号を信号処理部 5 1 に戻す（ステップ S 2 2）。

[0132] 信号処理部 5 1 は、発光タイミングに由来する信号とトリガ信号 T R G との時間差、すなわち遅延時間を測定する（ステップ S 2 3）。信号処理部 5 1 は、測定によって得られた時間差、すなわち遅延時間を利用し、測距のた

めのカウント開始タイミングを調整し、測距を行う（ステップS 2 4）。

[0133] 具体的には、T D C 2 3 aにおいて、遅延時間に相当する時間だけ、測距のためのカウント開始タイミングを遅らせる。つまり、T D C 2 3 aは、トリガ信号T R Gの出力タイミングから上記遅延時間に相当する時間後に計時を開始し、測距センサ部3 0 2によって得られる反射光の受光タイミングで計時を終了する。信号処理部5 1は、T D C 2 3 aの計時結果に基づいて対象物6 1との間の距離を算出する。これにより、計時の開始タイミングを調整して測距を行うことができる。

[0134] 次に、処理を終了するか否かを判断する（ステップS 2 5）。処理を終了しない場合、ステップS 2 1に戻り、上記の処理を行う（ステップS 2 5においてN O→S 2 1）。処理を終了する場合、処理は終了になる（ステップS 2 5においてY E S→S 2 6）。

[0135] 図2 3を参照して説明した上記の処理は、レーザダイオード1 2を発光させるときに毎回行ってもよいし、毎回ではなく、レーザダイオード1 2を所定回数発光させる毎に1 回行ってもよい。予め定めた時間毎に上記の処理を行ってもよい。システムの起動時にのみ上記の処理を行い、その後は行わないようにしてもよい。

[0136] なお、第1の実施形態と同様に、記憶部2 5 Mを設けておき、ステップS 2 3において測定した遅延時間に対応するデジタルデータを記憶部2 5 Mに記憶してもよい。その場合、記憶部2 5 Mに記憶した、遅延時間のデジタルデータを利用し、ステップS 2 4において測距のためのカウント開始タイミングを調整する。

[0137] ここで、図2 2に示す、第2の実施形態による測距システム7 0 kによる遅延時間の計算例について説明する。図2 4は、測距システム7 0 kによる遅延時間の計算例を説明する図である。図2 4において、バッファB 1による遅延時間を $t_{i o 1}$ 、バッファB 2による遅延時間を $t_{l d d}$ 、バッファB 4による遅延時間を $t_{i o 1}'$ 、バッファB 5による遅延時間を $t_{i o 2}$ 、バッファB 6による遅延時間を $t_{i o 2}$ とする。バッファB 5による

遅延時間とバッファ B 6 による遅延時間とは等しい。バッファ B 5 とバッファ B 6 とは、同じ半導体チップ上に形成されるので、両者の遅延時間を一致させることができる。

[0138] トリガ信号 T R G が信号処理部 5 1 内のバッファ B 1、B 6 を経由して T D C 2 3 a に入力する経路による遅延時間を T 1 とする。すなわち、トリガ信号 T R G が出力された時刻とトリガ信号 T R G に対応する信号 T R G _ S P D が T D C 2 3 a に入力された時刻との差が遅延時間 T 1 である。遅延時間 T 1 は、次の式 (2) で表すことができる。

$$T 1 = t_{i o 1} + t_{l d d} + t_{i o 1'} + t_{i o 2} \quad \cdots (2)$$

[0139] また、トリガ信号 T R G が信号処理部 5 1 からドライバ 1 0 に向かい、ドライバ 1 0 を経由して信号処理部 5 1 に戻る経路による遅延時間を T 2 とする。トリガ信号 T R G が出力された時刻とトリガ信号 T R G に由来する信号 T R G _ D R V が T D C 2 3 a に入力された時刻との差が遅延時間 T 2 である。遅延時間 T 2 は、次の式 (3) で表すことができる。

$$T 2 = t_{i o 1} + t_{i o 2} \quad \cdots (3)$$

[0140] 式 (2) および式 (3) に基づき、遅延時間 T 1 と遅延時間 T 2 との差は、次の式 (4) となる。

$$T 1 - T 2 = t_{l d d} + t_{i o 1'} \quad \cdots (4)$$

[0141] 式 (4) は、T D C 2 3 a によって測定される遅延時間 T d l y に等しい。遅延時間 T d l y は、発光波形生成部である発光波形生成回路 2 2 に入力される。発光波形生成回路 2 2 は、カウント開始信号 C n t s t a r t の立ち上がりのタイミングを遅延時間 T d l y に相当する時間だけ遅らせる。遅延時間 T d l y は、信号処理部 5 1 内での遅延時間とドライバ 1 0 内での遅延時間との差であり、遅延時間 T d l y を利用することによって、測距の精度を高めることができる。

[0142] さらに、図 2 2 に示す測距システム 7 0 k の主要な信号の立ち上がりタイミングについて説明する。図 2 5 は、図 2 4 中のトリガ信号 T R G、トリガ信号 T R G に対応する信号 T R G _ S P D、トリガ信号 T R G に由来する信号

TRG_DRV、および、カウント開始信号Cnt_startの立ち上がりタイミングの例を示す図である。

[0143] 図25に示すように、トリガ信号TRGの立ち上がる時刻T_{t1}から遅れて、信号TRG_SPDが立ち上がり、さらに遅れて信号TRG_DRVが立ち上がる。信号TRG_SPDの立ち上がりのタイミングと信号TRG_DRVの立ち上がりのタイミングとの時間差が上記の遅延時間T_{delay}である。

[0144] 発光波形生成回路22は、遅延時間T_{delay}を、カウント開始信号Cnt_startの次回以降の立ち上がりタイミングの調整に利用することができる。すなわち、図25中の矢印Yで示すように、トリガ信号TRGの立ち上がる時刻T_{t2}から、遅延時間T_{delay}だけ遅れた、立ち上がりタイミングT_cでカウント開始信号Cnt_startが立ち上がっている。こうすることにより、TDC23aのカウント開始時刻を実発光タイミングに一致させるか、または、より近づけることができる。

[0145] [2.3 効果]

信号処理部51内での遅延時間とドライバ10内での遅延時間との差である遅延時間T_{delay}を利用することにより、TDC23aのカウント開始時刻を実発光タイミングに一致させるか、または、より近づけることができる。これにより、測距の精度をより高めることができる。

[0146] (2.4 第2の実施形態の第1の変形例)

図26は、図22を参照して説明した第2の実施形態の第1の変形例の測距システム70mを示す図である。

[0147] [2.4.1 構成]

図22から図25を参照して説明した第2の実施形態の測距システム70kでは、ドライバ10内のバッファB2の出力側、すなわち駆動部24の入力側の経路を分岐し、信号処理部51に向けて信号を戻している。これに対し、第2の実施形態の第1の変形例の測距システム70mは、図26に示すように、ドライバ10内の駆動部24の出力側の経路を分岐し、信号処理部51に向けて信号を戻している。その他の構成は、第2の実施形態の測距シ

システム 70k と同じであるため、説明を省略する。

[0148] [2. 4. 2 動作]

図 26 に示す第 2 の実施形態の第 1 の変形例の測距システム 70m は、ドライバ 10 内の駆動部 24 の出力側の経路を分岐し、バッファ B4 を介して信号処理部 51 に向けて信号を戻している。その他の動作は、第 2 の実施形態の測距システム 70k と同じであるため、説明を省略する。

[0149] [2. 4. 3 効果]

第 2 の実施形態の第 1 の変形例の測距システム 70m では、駆動部 24 の後段、すなわちレーザダイオード 12 に近い位置を測定対象にしている。このため、測距の精度をより高めることができる。

[0150] (2. 5 第 2 の実施形態の第 2 の変形例)

図 27 は、図 22 を参照して説明した第 2 の実施形態の第 2 の変形例の測距システム 70p を示す図である。

[0151] [2. 5. 1 構成]

図 26 を参照して説明した第 2 の実施形態の第 1 の変形例の測距システム 70m では、ドライバ 10 内の駆動部 24 の出力側の経路を分岐し、信号処理部 51 に向けて信号を戻している。図 27 に示す第 2 の実施形態の第 2 の変形例の測距システム 70p は、ドライバ 10 内にアッテネータ (ATT) 28 を有する。アッテネータ 28 は、駆動部 24 の出力側の経路を分岐した後の経路に、設けられている。アッテネータ 28 は、信号レベルを減衰させる。その他の構成は、第 2 の実施形態の測距システム 70k と同じであるため、説明を省略する。

[0152] [2. 5. 2 動作]

アッテネータ 28 によって、バッファ B4 が扱うことのできる信号レベルまで信号レベルを減衰させる。アッテネータ 28 によって減衰させた信号は、バッファ B4 を介して信号処理部 51 に向けて出力される。その他の動作は、第 2 の実施形態の測距システム 70k と同じであるため、説明を省略する。

[0153] [2. 5. 3 効果]

アッテネータ 28 によって、バッファ B 4 が扱うことのできる信号レベルまで減衰させることができる。

[0154] (2. 6 第 2 の実施形態の第 3 の変形例)

図 28 は、図 22 を参照して説明した第 2 の実施形態の第 3 の変形例の測距システム 70 q を示す図である。

[0155] [2. 6. 1 構成]

図 22 から図 25 を参照して説明した第 2 の実施形態の測距システム 70 k では、信号処理部 51 内のバッファ B 1 の出力側の経路を分岐している。これに対し、第 2 の実施形態の第 3 の変形例の測距システム 70 q は、図 28 に示すように、信号処理部 51 内のバッファ B 1 の入力側の経路を分岐している。すなわち、トリガ信号 TRG を TDC 23 a に直接入力している。その他の構成は、第 2 の実施形態の測距システム 70 k と同じであるため、説明を省略する。

[0156] [2. 6. 2 動作]

発光波形生成回路 22 が出力するトリガ信号 TRG は、バッファ B 1 を介せずに TDC 23 a に入力される。このため、バッファ B 1 による遅延時間を除去できる。その他の動作は、第 2 の実施形態の測距システム 70 k と同じであるため、説明を省略する。

[0157] [2. 6. 3 効果]

トリガ信号 TRG を TDC 23 a に直接入力しているため、バッファ B 1 による遅延時間を除去して遅延時間を測定できる。

[0158] (2. 7 第 2 の実施形態の第 4 の変形例)

図 29 は、図 22 を参照して説明した第 2 の実施形態の第 4 の変形例の測距システム 70 r を示す図である。図 29 に示すように、第 2 の実施形態の第 4 の変形例の測距システム 70 r は、図 28 を参照して説明した測距システム 70 q と同様に、信号処理部 51 内のバッファ B 1 の入力側の経路を分岐している。本例の測距システム 70 r は、TDC 23 a を有していない。

[0159] [2. 7. 1 構成]

図29に示すように、第2の実施形態の第4の変形例の測距システム70rは、TDC23にトリガ信号TRGと、バッファB5の出力信号とが入力されている。その他の構成は、第2の実施形態の測距システム70kと同じであるため、説明を省略する。

[0160] [2. 7. 2 動作]

TDC23は、トリガ信号TRGの立ち上がりタイミングで計時を開始する。TDC23は、バッファB5の出力信号の立ち上がりタイミングで計時を終了する。この計時によって遅延時間を測定できる。また、TDC23は、トリガ信号TRGの立ち上がりタイミングで計時を開始し、測距センサ部302が受光するタイミングで計時を終了する。この計時によって得られた時間から、上記の遅延時間を減じる。こうすることにより、トリガ信号TRGの出力タイミングではなく、実際の発光タイミングにより近いタイミングを知ることができ、ドライバ10の内部回路による遅延時間を除去することができる。その他の動作は、第2の実施形態の測距システム70kと同じであるため、説明を省略する。

[0161] [2. 7. 3 効果]

第2の実施形態の第4の変形例の測距システム70rでは、駆動部24の後段、すなわちレーザダイオード12に近い位置を測定対象にしている。このため、測距の精度をより高めることができる。

[0162] (2. 8 第2の実施形態の第5の変形例)

図30Aおよび図30Bは、図22を参照して説明した第2の実施形態の第5の変形例の測距システム70sを示す図である。本例の測距システム70qは、図22を参照して説明した第2の実施形態の測距システム70kのドライバ10内に、擬似負荷29を追加した構成である。

[0163] [2. 8. 1 構成]

図30Aに示すように、本例の測距システム70qは、ドライバ10内に設けられた擬似負荷29を有する。擬似負荷29は、トランジスタTr1を

介して、バッファB2の出力側に接続される。トランジスタTr1のゲートは、バッファB2の出力に接続される。

[0164] 駆動部24は、トランジスタTr2を有する。トランジスタTr2のゲートは、バッファB2の出力に接続される。

[0165] 図31は、擬似負荷29の例を示す図である。図31に示すように、本例の擬似負荷29は、抵抗R1とキャパシタC1とを有する。抵抗R1とキャパシタC1とは並列に接続される。擬似負荷29は、レーザダイオード12に電流が流れて実際に発光するまでに要する時間に相当する時定数を有する。その他の構成は、第2の実施形態の測距システム70kと同じであるため、説明を省略する。

[0166] なお、図30Bに示すように、レーザダイオード12のカソードをグラウンドに接続し、アノードをドライバ10内のトランジスタTr2'に接続してもよい。擬似負荷29は、トランジスタTr'を介して電源に接続する。

[0167] [2.8.2 動作]

バッファB2の出力信号によって、駆動部24内のトランジスタTr2がオンになり、レーザダイオード12に電流が流れる。これにより、レーザダイオード12が発光する。また、トランジスタTr1がオンになり、擬似負荷29を通過した信号が、バッファB4に入力される。これにより、レーザダイオード12に電流が流れて実際に発光するまでに要する時間に相当する時間が経過した後、バッファB4への信号が出力される。その他の動作は、第2の実施形態の測距システム70kと同じであるため、説明を省略する。

[0168] [2.8.3 効果]

擬似負荷29を設けることにより、レーザダイオード12に電流が流れて、レーザダイオード12が発光するまでの遅延時間を考慮した信号を信号処理部51に戻すことができる。これにより、測距の精度をより高めることができる。

[0169] (2.9 第2の実施形態の第6の変形例)

図32Aおよび図32Bは、図22を参照して説明した第2の実施形態の

第6の変形例の測距システム70tを示す図である。図30A、図30Bおよび図31を参照して説明した測距システム70sは、1つのレーザダイオード12を有する。これに対し、図32Aに示す本例の測距システム70tは、複数のレーザダイオードを有する。

[0170] [2.9.1 構成]

図32Aに示すように、本例の測距システム70tは、2つのレーザダイオード12₁、12₂を有する。本例の測距システム70tは、レーザダイオード12₁、12₂に対応する駆動部24₁、24₂を有する。駆動部24₁、24₂は、トランジスタTr21、Tr22を有する。測距システム70tは、N個×M個（NおよびMは、自然数）のマトリクス状に配列されたレーザダイオードを有していてもよい。上記の「N」と「M」とは同じ値でもよいし、異なる値でもよい。その他の構成は、第2の実施形態の測距システム70kと同じであるため、説明を省略する。

[0171] なお、図32Bに示すように、レーザダイオード12₁、12₂のカソードをグラウンドに接続し、アノードをドライバ10内のトランジスタTr21'、Tr22'に接続してもよい。擬似負荷29は、トランジスタTr'を介して電源に接続する。

[0172] [2.9.2 動作]

バッファB2の出力信号によって、駆動部24₁内のトランジスタTr21、駆動部24₂内のトランジスタTr22がオンになり、レーザダイオード12₁、12₂に電流が流れる。これにより、レーザダイオード12₁、12₂が発光する。また、トランジスタTr1がオンになり、レーザダイオード12に電流が流れて実際に発光するまでに要する時間に相当する時間が経過した後、バッファB4への信号が出力される。その他の動作は、第2の実施形態の測距システム70kと同じであるため、説明を省略する。

[0173] [2.9.3 効果]

本例の測距システム70tによれば、複数のレーザダイオードを有する場合においても、遅延時間を測定することができ、測距の精度を高めることが

できる。

[0174] なお、擬似負荷 29 を設けずに、複数の駆動部 24₁、24₂の1つの出力側を分岐し、出力信号を信号処理部 51 側に戻すようにしてもよい。また、擬似負荷 29 を設ける代わりに、駆動部 24 を模したレプリカ駆動部を設け、そのレプリカ駆動部の出力信号を信号処理部 51 側に戻すようにしてもよい。

[0175] (2. 10 第2の実施形態の第7の変形例)

図33は、図22を参照して説明した第2の実施形態の第7の変形例の測距システム 70u を示す図である。図33に示すように、測距システム 70u は、測距システム 70t に設けられている擬似負荷 29 を有していない。

[0176] [2. 10. 1 構成]

図33に示すように、測距システム 70u は、バッファ B2 の出力、すなわち複数の駆動部 24₁、24₂への共通の信号を信号処理部 51 側に戻している。その他の構成は、第2の実施形態の測距システム 70k と同じであるため、説明を省略する。

[0177] [2. 10. 2 動作]

バッファ B2 の出力信号によって、駆動部 24₁内のトランジスタ Tr2₁、駆動部 24₂内のトランジスタ Tr2₂がオンになり、レーザダイオード 12₁、12₂に電流が流れる。これにより、レーザダイオード 12₁、12₂が発光する。その他の動作は、第2の実施形態の測距システム 70k と同じであるため、説明を省略する。

[0178] [2. 10. 3 効果]

本例の測距システム 70u によれば、複数のレーザダイオードを有する場合においても、遅延時間を測定することができ、測距の精度を高めることができる。

[0179] (2. 11 第2の実施形態の第8の変形例)

図34は、図22を参照して説明した第2の実施形態の第8の変形例の測距システム 70v を示す図である。図34に示す測距システム 70v は、複

数の駆動部 24_1 、 24_2 それぞれに対応する、複数の測定部である、TDC $23a$ 、 $23b$ を有する。

[0180] [2. 1 1. 1 構成]

図34に示すように、測距システム70vは、駆動部 24_1 に対応するTDC $23a$ を有し、駆動部 24_2 に対応するTDC $23b$ を有する。ドライバ10は、駆動部 24_1 に対応するバッファ $B4_1$ を有する。ドライバ10は、駆動部 24_2 に対応するバッファ $B4_2$ を有する。信号処理部51は、TDC $23a$ に対応するバッファ $B5_1$ を有する。信号処理部51は、TDC $23b$ に対応するバッファ $B5_2$ を有する。信号処理部51とドライバ10とは、結合部100aおよび100b、結合部100g1および100h1、結合部100g2および100h2によって接続される。その他の構成は、第2の実施形態の測距システム70kと同じであるため、説明を省略する。

[0181] [2. 1 1. 2 動作]

図34に示す測距システム70vにおいて、駆動部 24_1 の駆動信号は、結合部100c1を介してレーザダイオード12₁に出力されると共に、駆動部 24_1 の出力側で分岐し、バッファ $B4_1$ 、バッファ $B5_1$ を介して信号処理部51のTDC $23a$ に入力される。また、駆動部 24_2 の駆動信号は、結合部100c2を介してレーザダイオード12₂に出力されると共に、駆動部 24_2 の出力側で分岐し、バッファ $B4_2$ 、バッファ $B5_2$ を介して信号処理部51のTDC $23b$ に入力される。

[0182] TDC $23a$ 、 $23b$ は、トリガ信号TRGの立ち上がりから計時を開始する。TDC $23a$ は、バッファ $B4_1$ 、バッファ $B5_1$ を介して入力される、駆動部 24_1 の駆動信号の立ち上がりタイミングにおいて計時を終了する。TDC $23b$ は、バッファ $B4_2$ 、バッファ $B5_2$ を介して入力される、駆動部 24_2 の駆動信号の立ち上がりタイミングにおいて計時を終了する。TDC $23a$ は、遅延時間 $Tdly1$ を測定する。TDC $23b$ は、遅延時間 $Tdly2$ を測定する。その他の動作は、第2の実施形態の測距システム70kと同じであるため、説明を省略する。

[0183] [2. 1 1. 3 効果]

本例の測距システム70vによれば、複数の駆動部それぞれについて、個別に遅延時間を計測することができ、測距の精度を高めることができる。

[0184] (2. 1 2 第2の実施形態の第9の変形例)

図35は、図22を参照して説明した第2の実施形態の第9の変形例の測距システム70wを示す図である。図35に示す測距システム70wは、図34を参照して説明した測距システム70vとは異なり、ドライバ10、信号処理部51にマルチプレクサ(MUX)30、31を設けている。

[0185] [2. 1 2. 1 構成]

ドライバ10は、マルチプレクサ(MUX)30を有し、信号処理部51はマルチプレクサ(MUX)31を有する。マルチプレクサ30は、駆動部24₁の出力信号と駆動部24₂の出力信号とを選択して入力する。マルチプレクサ31は、TDC23a、TDC23bを選択する。マルチプレクサ31は、TDC23a、TDC23bのうち、選択している方に、バッファB5の出力信号を入力する。マルチプレクサ30とマルチプレクサ31とは同時に切り替えられる。

[0186] [2. 1 2. 2 動作]

図35に示す測距システム70wにおいて、マルチプレクサ30は、駆動部24₁の出力信号と駆動部24₂の出力信号とを選択して出力する。マルチプレクサ30の出力信号は、バッファB4、B5を介してマルチプレクサ31に入力される。マルチプレクサ31は、マルチプレクサ30の出力信号を、TDC23aまたはTDC23bのうちの選択した方に入力する。

[0187] TDC23a、23bは、トリガ信号TRGの立ち上がりから計時を開始する。TDC23a、TDC23bは、マルチプレクサ31の出力信号によって計時を終了する。その他の動作は、第2の実施形態の測距システム70kと同じであるため、説明を省略する。

[0188] [2. 1 2. 3 効果]

本例の測距システム70wによれば、マルチプレクサを用いることにより

、複数の駆動部について個別に遅延時間を計測する場合であっても、信号処理部51とドライバ10との間の配線数の増加を抑えることができる。

[0189] (2. 13 第2の実施形態の第10の変形例)

図36は、図22を参照して説明した第2の実施形態の第10の変形例の測距システム70xを示す図である。

[0190] [2. 13. 1 構成]

測距システム70xでは、複数のレーザダイオードのうち、いくつかのレーザダイオードについて測定した遅延時間を利用して推定した時間を、他のレーザダイオードについての遅延時間とみなす。

[0191] 測距システム70xは、図35を参照して説明した測距システム70wと同様に、複数のレーザダイオードを有し、マルチプレクサ30、31を設けて切り替えを行う。複数のレーザダイオードについての測定結果である遅延時間が同じ値でないことがある。ここでは、複数のレーザダイオードのうち、遅延時間が短く、最も速く発光するものをレーザダイオード12_Fとし、遅延時間が長く、最も遅く発光するものをレーザダイオード12_Lとする。

[0192] レーザダイオード12_Fに関して測定した遅延時間とレーザダイオード12_Lに関する測定した遅延時間との平均値を求め、求めた平均値の遅延時間をすべてのレーザダイオードを用いた測距に利用することができる。

[0193] また、各レーザダイオードに関して測定した遅延時間について線形補間を行った値を測距に利用してもよい。例えば、2次元配列されたレーザダイオードの、いくつかの位置のレーザダイオードについての遅延時間について線形補間を行った値を測距に利用する。

[0194] 図37は、複数のレーザダイオードを2次元配列した例を示す図である。2次元配列されたレーザダイオード（以下、LDアレイ）は、例えばVCSEL (Vertical Cavity Surface Emitting LASER)である。図37において、本例では、11行×8列の各マスの位置にレーザダイオードが設けられる。ここでは、図37中の左上の位置のレーザダイオードをLD(1, 1)、右上の位置のレーザダイオードをLD(1, 8)、左下の位置のレーザダ

イオードをLD (11, 1)、右下の位置のレーザダイオードをLD (1, 8)、とする。

[0195] [2. 13. 2 動作]

仮に、LD (1, 1) の遅延時間が最も短く、LD (11, 8) の遅延時間が最も長い場合、LD (1, 1) とLD (11, 1) とを測定対象とする。その他のレーザダイオードについての遅延時間は、LD (1, 1) の遅延時間とLD (11, 1) の遅延時間との線形補間を行うことによって推定できる。発光波形生成回路22からの配線長が分かれば、その長さに応じて重み付けして推定することもできる。

[0196] [2. 13. 3 効果]

第2の実施形態の第10の変形例の測距システム70xによれば、線形補間などを行うことによって、すべてのLDアレイに含まれるすべてのレーザダイオードを測定対象にすることなく、測距の精度を高めることができる。

[0197] (2. 14 第2の実施形態の第11の変形例)

図38は、図22を参照して説明した第2の実施形態の第11の変形例の測距システム70yを示す図である。図38に示す測距システム70yは、図22を参照して説明した測距システム70kに、バッファB7と、PLL部21aと、発光波形生成回路22aとを追加した構成である。

[0198] [2. 14. 1 構成]

バッファB7は、他のバッファと同様に、縦続接続される2つのCMOSインバータを有する。PLL部21aは、クロック信号Refclkを入力とする。発光波形生成回路22aは、駆動部24を動作させる。その他の構成は、図22を参照して説明した測距システム70kと同様であり、説明を省略する。

[0199] [2. 14. 2 動作]

PLL部21aは、クロック信号Refclkを入力とし、クロック信号Refclkの位相に一致する位相を有するクロック信号Refclk'を出力する。発光波形生成回路22aは、信号処理部51からトリガ信号TR

Gが入力されると、駆動部24を動作させる。駆動部24は、出力信号OUTを出力する。また、駆動部24から出力される出力信号OUTの経路は分岐され、出力信号OUTはバッファB4を介して信号処理部51に送られる。

[0200] 図39は、発光波形生成回路22aの動作を説明する図である。図39は、トリガ信号TRGと、出力信号OUTとを示す。本例の発光波形生成回路22aは、トリガ信号TRGの立ち上がりから所定時間Tcが経過した後に、クロック信号Refclk'と同様に变化する出力信号OUTを出力する。発光波形生成回路22aは、トリガ信号TRGがハイレベルの間だけ、出力信号OUTを出力する。なお、発光波形生成回路22aは、図39のように变化する出力信号OUTに限らず、様々な波形パターンの出力信号OUTを出力することができる。その他の動作は、第2の実施形態の測距システム70kと同じであるため、説明を省略する。

[0201] [2. 14. 3 効果]

発光波形生成回路22aによる遅延時間を考慮した信号を信号処理部51に戻すことができる。これにより、測距の精度をより高めることができる。

[0202] (3. 1 第3の実施形態)

図40A～図40Cは、第3の実施形態による測距システムを示す図である。第3の実施形態は、上記の第1の実施形態、および、第2の実施形態による測距システムのレーザダイオード、ドライバの実装に関する実施形態である。第3の実施形態では、配置されたレーザダイオード（以下、LDアレイ）と、ドライバに含まれる他の構成とを、別の基板上に形成する。

[0203] 図40Aは、第3の実施形態に適用可能な、ドライバに含まれる各要素が配置されるLDD（レーザダイオードドライバ）チップ1000上にLDアレイ1200bが配置される様子を模式的に示す図である。図40Aは、LDDチップ1000およびLDアレイ1200bを、LDアレイ1200bに含まれる各レーザダイオード12の発光部が配置される面（上面とする）から見た様子を示している。なお、この図40Aおよび後述する図40Bに

において、LDアレイ1200bは、LDDチップ1000と接続される側（裏面）を、レーザダイオード12の発光部が配置される上面側から透視した状態で示されている。

[0204] LDDチップ1000は、1つの半導体チップであって、周辺部に配置される複数のパッド1001に対するワイヤボンディングにより、外部の回路と接続される。例えば、LDDチップ1000に対して、パッド1001を介して外部から電源電圧 V_{DD} が供給される。

[0205] 図40Bは、第3の実施形態に適用可能なLDアレイ1200bの構成を模式的に示す図である。図40Bに示すように、LDアレイ1200bの裏面に対し、LDアレイ1200bに含まれる複数のレーザダイオード12それぞれのカソード端子1201と、当該複数のレーザダイオード12に共通するアノード端子1202とが整列して配置される。

[0206] 図40Bの例では、図の横方向を行、縦方向を列とすると、カソード端子1201は、C行×L列の格子状の配列により、LDアレイ1200bの中央部に配置されている。すなわち、この例では、LDアレイ1200bに対して、 $(C \times L)$ 個のレーザダイオード12が配置されることになる。また、アノード端子1202は、LDアレイ1200bの左端側にC行× A_1 列、右端側にC行× A_2 列の各格子状の配列により配置されている。

[0207] 図40Cは、第3の実施形態に適用可能な、LDDチップ1000およびLDアレイ1200bからなる構造を、図40Aの下端側から見た側面図である。このように、LDDチップ1000およびLDアレイ1200bは、LDDチップ1000に対してLDアレイ1200bが積層された構造とされる。各カソード端子1201および各アノード端子1202は、例えばマイクロバンプによりLDDチップ1000に接続される。

[0208] （4. 1 第4の実施形態）

図41は、第4の実施形態による測距システムを示す図である。図41は、LDDチップ内の各部のレイアウトに関する実施形態である。

[0209] LDアレイ1200bは、例えば、破線H2の領域内に配置される。その

場合、ＬＤアレイ１２００ｂの直下にドライバ１０の各駆動部２４が配置されることが好ましい。このように配置されれば、ＬＤアレイ１２００ｂを構成するレーザダイオードとそれに対応する駆動部との位置を近づけることができる。これにより、レーザダイオードと駆動部との配線が容易になるという効果が得られる。

[0210] 第１の実施形態においてドライバ１０に設けられているＴＤＣ２３は、ＬＤアレイ１２００ｂの近傍に配置することが好ましい。ＴＤＣ２３は、例えば、破線Ｈ３で示す領域内に設けることが好ましい。これにより、駆動部２４から出力される出力信号ＯＵＴを取り出してＴＤＣ２３に入力するための配線が容易になるという効果が得られる。

[0211] なお、図１７に示す測距システム７０ｆに設けられている温度センサ２６は、ＬＤアレイの近傍に配置することが好ましい。例えば、破線Ｈ３で示す領域内に温度センサ２６を配置することが好ましい。レーザダイオードは発熱量が大きいので、その近くに温度センサを設けることにより、発熱量を効率良く検出できる。

[0212] （５．まとめ）

測距システムは、駆動部２４と、センサ部である測距センサ部３０２と、測定部であるＴＤＣ２３ａと、処理部である測距観測部５２と、を有する。駆動部２４は、発光素子であるレーザダイオード１２を発光させて対象物６１に光を照射するための駆動信号を出力する。測距センサ部３０２は、対象物６１からの反射光を検出する。ＴＤＣ２３ａは、発光素子を発光させるためのトリガ信号が出力されるタイミングから、発光素子が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定する。測距観測部５２は、トリガ信号の出力タイミングと、測距センサ部３０２によって得られる反射光の受光タイミングと、遅延時間とに基づいて、対象物６１との間の距離を算出する。

[0213] これにより、測定した遅延時間を利用して測距を行うことができ、測距の精度をより高めることができる。

- [0214] 測定部であるTDC23aは、トリガ信号の立ち上がりタイミングから計時を開始し、発光素子であるレーザダイオード12への駆動信号の出力タイミングにおいて計時を終了し、その計時値を遅延時間とする。
- [0215] これにより、発光素子であるレーザダイオード12が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定できる。
- [0216] 測距システムは、発光波形生成部である発光波形生成回路22aを有していてもよい。発光波形生成回路22aは、発光素子を発光させるための発光パターン信号を生成する。
- [0217] これにより、発光波形生成回路22aが生成する発光パターン信号を利用して遅延時間を測定することができる。
- [0218] 測距システムは、駆動部24を模したレプリカ駆動部24Rを有していてもよい。測定部であるTDC23aは、レプリカ駆動部24Rの信号の出力タイミングにおいて計時を終了する。
- [0219] これにより、レプリカ駆動部24Rを用いて、測距の精度を高めることができる。
- [0220] 測距システムは、遅延量調整部であるバッファBVを有していてもよい。遅延量調整部であるバッファBVによって、レプリカ駆動部24Rを経由する信号の遅延時間を調整することができる。
- [0221] これにより、レプリカ駆動部24Rを用いた場合でも測距の精度を高めることができる。
- [0222] 測距システムは、温度を検出する温度センサ26を有していてもよい。温度センサ26によって検出される温度に基づいて、遅延量調整部であるバッファBVの遅延量を調整する。
- [0223] これにより、温度が変化した場合でも測距の精度を高めることができる。
- [0224] 測定部であるTDC23aは、トリガ信号の立ち上がりタイミングから計時を開始し、駆動部24の入力側の信号の出力タイミングにおいて計時を終了し、その計時値を遅延時間としてもよい。
- [0225] これにより、駆動部24の出力信号を利用できない場合であっても、遅延

時間を測定することができる。

[0226] 測距システムは、複数の発光素子に対応する複数の駆動部を有していてもよい。測定部であるTDC23aは、トリガ信号の立ち上がりタイミングから計時を開始し、複数の駆動部のうちの1つの駆動信号の出力タイミングにおいて計時を終了し、その計時値を遅延時間とする。

[0227] これにより、複数の発光素子に対応する複数の駆動部のうちの1つの駆動信号を用いて遅延時間を測定し、測定した遅延時間を、他の発光素子を用いた測距を行う際に利用できる。

[0228] 測距システムは、複数の駆動部から出力される駆動信号の1つを選択するセクタ27を有していてもよい。測定部であるTDC23aは、セクタ27によって選択される駆動信号の出力タイミングにおいて計時を終了し、その計時値を遅延時間とする。

[0229] これにより、複数の駆動部それぞれの駆動信号を用いて遅延時間を測定する場合に、配線が複雑になることを防ぐことができる。

[0230] 測距システムは、複数の駆動部24に対応する複数のTDC23a、23bを有していてもよい。

[0231] これにより、例えば、2つのTDC23a、23bによってそれぞれ測定した遅延時間の平均値を利用して測距を行うことができ、測距精度をより高めることができる。

[0232] 測距システムは、遅延時間に対応するデータを記憶する記憶部25Mを有していてもよい。処理部である測距観測部52は、記憶部25Mに記憶されているデータを用いて対象物との間の距離を算出する処理を行う。

[0233] これにより、記憶部25Mに記憶したデータを利用して測距を行うことができる。

[0234] 測距システムは、処理部である測距観測部52を含む信号処理部51と、駆動部24を含むドライバ10とを有し、記憶部25Mが、ドライバ10と信号処理部51との少なくとも一方に設けられていてもよい。

[0235] これにより、記憶部25Mに記憶したデータを利用して測距を行うことが

できる。

[0236] 処理部である測距観測部 5 2 は、トリガ信号 T R G の出力タイミングから遅延時間に相当する時間後に計時を開始し、反射光の受光タイミングで計時を終了し、その計時結果に基づいて対象物 6 1 との間の距離を算出してもよい。

[0237] これにより、計時の開始タイミングを調整して測距を行うことができる。

[0238] 測距システムは、処理部である測距観測部 5 2 を含む信号処理部 5 1 と、駆動部 2 4 を含むドライバ 1 0 とを有し、測定部である T D C 2 3 a は、信号処理部 5 1 内に設けられていてもよい。T D C 2 3 a は、トリガ信号の伝達経路を信号処理部 5 1 内で分岐し、トリガ信号を戻した信号の立ち上がりタイミングから計時を開始し、トリガ信号の伝達経路を駆動部 2 4 の入力側で分岐し、トリガ信号を戻した信号の立ち上がりタイミングにおいて計時を終了し、その計時値を遅延時間とする。

[0239] これにより、信号処理部 5 1 内で遅延時間を測定することができる。

[0240] 測距システムは、処理部である測距観測部 5 2 を含む信号処理部 5 1 と、駆動部 2 4 を含むドライバ 1 0 とを有し、測定部である T D C 2 3 a は、信号処理部 5 1 内に設けられていてもよい。T D C 2 3 a は、トリガ信号の伝達経路を信号処理部 5 1 内で分岐し、トリガ信号を戻した信号の立ち上がりタイミングから計時を開始し、トリガ信号の伝達経路を駆動部の出力側で分岐し、トリガ信号を戻した信号の立ち上がりタイミングにおいて計時を終了し、その計時値を遅延時間とする。

[0241] これにより、信号処理部 5 1 内で遅延時間を測定することができる。

[0242] 測距システムは、駆動部 2 4 の出力側で分岐し、トリガ信号を戻した信号の信号レベルを減衰させるアッテネータ 2 8 を有していてもよい。アッテネータ 2 8 によって減衰された信号を入力とし、信号処理部 5 1 に向けて出力するバッファ B 4 を有していてもよい。

[0243] これにより、アッテネータ 2 8 によって、バッファ B 4 が扱うことのできる信号レベルまで信号レベルを減衰させることができる。

- [0244] 測距システムは、トリガ信号の伝達経路を駆動部 24 の入力側で分岐した信号を入力とする擬似負荷 29 を有していてもよい。擬似負荷 29 は、発光素子に電流が流れて実際に発光するまでに要する時間に相当する時定数を有しており、擬似負荷 29 を通過した信号を、トリガ信号を戻した信号としてドライバ 10 から信号処理部 51 に向けて出力するようにしてもよい。
- [0245] 擬似負荷 29 を設けることにより、レーザダイオード 12 に電流が流れて、レーザダイオード 12 が発光するまでの遅延時間を考慮した信号を信号処理部 51 に戻すことができる。これにより、測距の精度をより高めることができる。
- [0246] 複数の発光素子に対応する複数の駆動部と、複数の駆動部に対応して設けられる複数の TDC 23 a、23 b とを有していてもよい。複数の TDC 23 a、23 b は、それぞれ、トリガ信号の伝達経路を、複数の駆動部の出力側でそれぞれ分岐し、トリガ信号を戻した信号の立ち上がりタイミングにおいて計時を終了し、その計時値を遅延時間とする。
- [0247] これにより、複数の発光素子に対応する複数の駆動部を有している場合であっても測距の精度を高めることができる。
- [0248] 測距システムは、第 1 のマルチプレクサ 30 と、第 2 のマルチプレクサ 31 と、を有していてもよい。第 1 のマルチプレクサ 30 は、複数の駆動部の出力信号を選択して出力する。第 2 のマルチプレクサ 31 は、第 1 のマルチプレクサ 30 の出力を、複数の TDC 23 a、23 b のうちの選択した方に入力する。
- [0249] これにより、複数の発光素子に対応する複数の駆動部を有している場合であっても測距の精度を高めることができる。
- [0250] 測距システムは、複数の発光素子を含む場合に、その間に設けられる発光素子についての遅延時間を、2つの遅延時間の補間によって求めてもよい。
- [0251] これにより、複数の発光素子のすべてについて遅延時間を測定しない場合でも、補間によって求めた遅延時間を利用して、測距の精度をより高めることができる。

[0252] 発光素子のドライバは、駆動部 24 と、測定部である TDC 23a と、を有する。駆動部 24 は、発光素子を発光させて対象物に光を照射するための駆動信号を出力する。TDC 23a は、発光素子を発光させるためのトリガ信号が入力されるタイミングから、発光素子が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定する。TDC 23a によって測定される遅延時間に対応するデータは出力され、例えば、記憶部 25M に記憶される。

[0253] これにより、遅延時間に対応するデータを利用して測距を行うことができ、測距の精度をより高めることができる。

[0254] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。また、本明細書に記載された構成は適宜組み合わせることが可能である。

[0255] なお、本技術は以下のような構成も取ることができる。

(1)

発光素子を発光させて対象物に光を照射するための駆動信号を出力する駆動部と、

前記対象物からの反射光を検出するセンサ部と、

前記発光素子を発光させるためのトリガ信号が出力されるタイミングから、前記発光素子が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定する測定部と、

前記トリガ信号の出力タイミングと、前記センサ部によって得られる反射光の受光タイミングと、前記遅延時間とに基づいて、前記対象物との間の距離を算出する処理を行う処理部と、を有する測距システム。

(2)

前記測定部は、前記トリガ信号の立ち上がりタイミングから計時を開始し、前記発光素子への前記駆動信号の出力タイミングにおいて計時を終了し、その計時値を前記遅延時間とする前記(1)に記載の測距システム。

(3)

前記発光素子を発光させるための発光パターン信号を生成する発光波形生成部を有する前記（１）または前記（２）に記載の測距システム。

（４）

前記駆動部を模したレプリカ駆動部を有し、

前記測定部は、前記レプリカ駆動部の信号の出力タイミングにおいて計時を終了する前記（２）に記載の測距システム。

（５）

前記レプリカ駆動部を経由する信号の遅延時間を調整するための遅延量調整部を有する前記（４）に記載の測距システム。

（６）

温度を検出する温度センサを有し、前記温度センサによって検出される温度に基づいて前記遅延量調整部の遅延量を調整する前記（５）に記載の測距システム。

（７）

前記測定部は、前記トリガ信号の立ち上がりタイミングから計時を開始し、前記駆動部の入力側の信号の出力タイミングにおいて計時を終了し、その計時値を前記遅延時間とする前記（２）に記載の測距システム。

（８）

複数の前記発光素子に対応する複数の前記駆動部を有し、

前記測定部は、前記トリガ信号の立ち上がりタイミングから計時を開始し、複数の前記駆動部の１つの前記駆動信号の出力タイミングにおいて計時を終了し、その計時値を前記遅延時間とする前記（２）に記載の測距システム。

（９）

複数の前記駆動部から出力される前記駆動信号の１つを選択するセレクタを有し、

前記測定部は、

前記セレクタによって選択される駆動信号の出力タイミングにおいて計時

を終了し、その計時値を前記遅延時間とする前記（２）に記載の測距システム。

（１０）

複数の前記駆動部に対応する複数の前記測定部を有する前記（２）に記載の測距システム。

（１１）

前記遅延時間に対応するデータを記憶する記憶部を有し、

前記処理部は、前記記憶部に記憶されている前記データを用いて前記対象物との間の距離を算出する処理を行う前記（１）から前記（１０）のいずれか１つに記載の測距システム。

（１２）

前記処理部を含む信号処理部と、前記駆動部を含むドライバとを有し、

前記記憶部は、前記ドライバと前記信号処理部との少なくとも一方に設けられている前記（１１）に記載の測距システム。

（１３）

前記処理部は、

前記トリガ信号の出力タイミングから前記遅延時間に相当する時間後に計時を開始し、前記反射光の受光タイミングで計時を終了し、その計時結果に基づいて前記対象物との間の距離を算出する前記（１）から前記（１２）のいずれか１つに記載の測距システム。

（１４）

前記処理部を含む信号処理部と、前記駆動部を含むドライバとを有し、

前記測定部は、前記信号処理部内に設けられ、

前記トリガ信号の伝達経路を前記信号処理部内で分岐し、前記トリガ信号を戻した信号の立ち上がりタイミングから計時を開始し、

前記トリガ信号の伝達経路を前記駆動部の入力側で分岐し、前記トリガ信号を戻した信号の立ち上がりタイミングにおいて計時を終了し、その計時値を前記遅延時間とする前記（２）に記載の測距システム。

(15)

前記処理部を含む信号処理部と、前記駆動部を含むドライバとを有し、

前記測定部は、信号処理部内に設けられ、

前記測定部は、

前記トリガ信号の伝達経路を前記信号処理部内で分岐し、前記トリガ信号を戻した信号の立ち上がりタイミングから計時を開始し、

前記トリガ信号の伝達経路を前記駆動部の出力側で分岐し、前記トリガ信号を戻した信号の立ち上がりタイミングにおいて計時を終了し、その計時値を前記遅延時間とする前記(2)に記載の測距システム。

(16)

前記駆動部の出力側で分岐し、前記トリガ信号を戻した信号の信号レベルを減衰させるアッテネータと、

前記アッテネータによって減衰された信号を入力とし、前記信号処理部に向けて出力するバッファとを有する前記(15)に記載の測距システム。

(17)

前記トリガ信号の伝達経路を前記駆動部の入力側で分岐した信号を入力とする擬似負荷を有し、

前記擬似負荷は、発光素子に電流が流れて実際に発光するまでに要する時間に相当する時定数を有しており、

前記擬似負荷を通過した信号を、前記トリガ信号を戻した信号として前記ドライバから前記信号処理部に向けて出力する前記(14)に記載の測距システム。

(18)

複数の前記発光素子に対応する複数の前記駆動部と、複数の前記駆動部に対応して設けられる複数の前記測定部とを有し、

複数の前記測定部は、それぞれ、前記トリガ信号の伝達経路を、複数の前記駆動部の出力側でそれぞれ分岐し、前記トリガ信号を戻した信号の立ち上がりタイミングにおいて計時を終了し、その計時値を前記遅延時間とする前

記（２）に記載の測距システム。

（１９）

複数の前記駆動部の出力信号を選択して出力する第１のマルチプレクサと、前記第１のマルチプレクサの出力を、複数の前記測定部のうちの選択した方に入力する第２のマルチプレクサと、を有する前記（１８）に記載の測距システム。

（２０）

複数の前記発光素子は第１の発光素子と第２の発光素子とを含んでおり、前記第１の発光素子と前記第２の発光素子との間に設けられる発光素子についての前記遅延時間は、前記第１の発光素子についての前記遅延時間と前記第２の発光素子についての前記遅延時間との補間によって求める前記（１８）または前記（１９）に記載の測距システム。

（２１）

発光素子を発光させて対象物に光を照射するための駆動信号を出力する駆動部と、

前記発光素子を発光させるためのトリガ信号が入力されるタイミングから、前記発光素子が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定する測定部と、

を有し、

前記測定部によって測定される遅延時間に対応するデータを出力する、発光素子のドライバ。

（２２）

前記測定部によって測定される遅延時間に対応するデータを記憶する記憶部をさらに有し、前記記憶部に記憶されるデータを出力する前記（２１）に記載の発光素子のドライバ。

符号の説明

[0256] １０ ドライバ

１１ コントローラ

- 1 2 レーザダイオード
- 2 1、2 1 a PLL 部
- 2 2、2 2 a 発光波形生成回路
- 2 3、2 3 a、2 3 a₁、2 3 b₁ TDC
- 2 4 駆動部
- 2 4 R レプリカ駆動部
- 2 5 ロジック部
- 2 5 M 記憶部
- 2 6 温度センサ
- 2 7 セレクタ
- 2 8 アッテネータ
- 2 9 擬似負荷
- 3 0、3 1 マルチプレクサ
- 5 1 信号処理部
- 5 2 測距観測部
- 5 3 処理部
- 6 1 対象物
- 7 0、7 0 a～7 0 k、7 0 m、7 0 p～7 0 y 測距システム
- 1 2、1 2₁～1 2_N レーザダイオード
- 2 4、2 4₁～2 4_N 駆動部
- 3 0 2 測距センサ部

請求の範囲

- [請求項1] 発光素子を発光させて対象物に光を照射するための駆動信号を出力する駆動部と、
前記対象物からの反射光を検出するセンサ部と、
前記発光素子を発光させるためのトリガ信号が出力されるタイミングから、前記発光素子が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定する測定部と、
前記トリガ信号の出力タイミングと、前記センサ部によって得られる反射光の受光タイミングと、前記遅延時間とに基づいて、前記対象物との間の距離を算出する処理を行う処理部と、
を有する測距システム。
- [請求項2] 前記測定部は、前記トリガ信号の立ち上がりタイミングから計時を開始し、前記発光素子への前記駆動信号の出力タイミングにおいて計時を終了し、その計時値を前記遅延時間とする
請求項1に記載の測距システム。
- [請求項3] 前記発光素子を発光させるための発光パターン信号を生成する発光波形生成部を有する請求項1に記載の測距システム。
- [請求項4] 前記駆動部を模したレプリカ駆動部を有し、
前記測定部は、前記レプリカ駆動部の信号の出力タイミングにおいて計時を終了する
請求項2に記載の測距システム。
- [請求項5] 前記レプリカ駆動部を経由する信号の遅延時間を調整するための遅延量調整部を有する請求項4に記載の測距システム。
- [請求項6] 温度を検出する温度センサを有し、前記温度センサによって検出される温度に基づいて前記遅延量調整部の遅延量を調整する請求項5に記載の測距システム。
- [請求項7] 前記測定部は、前記トリガ信号の立ち上がりタイミングから計時を開始し、前記駆動部の入力側の信号の出力タイミングにおいて計時を

終了し、その計時値を前記遅延時間とする請求項 2 に記載の測距システム。

[請求項 8] 複数の前記発光素子に対応する複数の前記駆動部を有し、
前記測定部は、前記トリガ信号の立ち上がりタイミングから計時を開始し、複数の前記駆動部の 1 つの前記駆動信号の出力タイミングにおいて計時を終了し、その計時値を前記遅延時間とする請求項 2 に記載の測距システム。

[請求項 9] 複数の前記駆動部から出力される前記駆動信号の 1 つを選択するセレクタを有し、
前記測定部は、
前記セレクタによって選択される駆動信号の出力タイミングにおいて計時を終了し、その計時値を前記遅延時間とする請求項 2 に記載の測距システム。

[請求項 10] 複数の前記駆動部に対応する複数の前記測定部を有する請求項 2 に記載の測距システム。

[請求項 11] 前記遅延時間に対応するデータを記憶する記憶部を有し、
前記処理部は、前記記憶部に記憶されている前記データを用いて前記対象物との間の距離を算出する処理を行う請求項 1 に記載の測距システム。

[請求項 12] 前記処理部を含む信号処理部と、前記駆動部を含むドライバとを有し、
前記記憶部は、前記ドライバと前記信号処理部との少なくとも一方に設けられている請求項 1 に記載の測距システム。

[請求項 13] 前記処理部は、
前記トリガ信号の出力タイミングから前記遅延時間に相当する時間後に計時を開始し、前記反射光の受光タイミングで計時を終了し、その計時結果に基づいて前記対象物との間の距離を算出する請求項 1 に記載の測距システム。

- [請求項14] 前記処理部を含む信号処理部と、前記駆動部を含むドライバとを有し、
- 前記測定部は、前記信号処理部内に設けられ、
- 前記トリガ信号の伝達経路を前記信号処理部内で分岐し、前記トリガ信号を戻した信号の立ち上がりタイミングから計時を開始し、
- 前記トリガ信号の伝達経路を前記駆動部の入力側で分岐し、前記トリガ信号を戻した信号の立ち上がりタイミングにおいて計時を終了し、その計時値を前記遅延時間とする請求項2に記載の測距システム。
- [請求項15] 前記処理部を含む信号処理部と、前記駆動部を含むドライバとを有し、
- 前記測定部は、信号処理部内に設けられ、
- 前記測定部は、
- 前記トリガ信号の伝達経路を前記信号処理部内で分岐し、前記トリガ信号を戻した信号の立ち上がりタイミングから計時を開始し、
- 前記トリガ信号の伝達経路を前記駆動部の出力側で分岐し、前記トリガ信号を戻した信号の立ち上がりタイミングにおいて計時を終了し、その計時値を前記遅延時間とする
- 請求項2に記載の測距システム。
- [請求項16] 前記駆動部の出力側で分岐し、前記トリガ信号を戻した信号の信号レベルを減衰させるアッテネータと、
- 前記アッテネータによって減衰された信号を入力とし、前記信号処理部に向けて出力するバッファと
- を有する請求項15に記載の測距システム。
- [請求項17] 前記トリガ信号の伝達経路を前記駆動部の入力側で分岐した信号を入力とする擬似負荷を有し、
- 前記擬似負荷は、発光素子に電流が流れて実際に発光するまでに要する時間に相当する時定数を有しており、
- 前記擬似負荷を通過した信号を、前記トリガ信号を戻した信号とし

て前記ドライバから前記信号処理部に向けて出力する
請求項 14 に記載の測距システム。

[請求項18] 複数の前記発光素子に対応する複数の前記駆動部と、複数の前記駆動部に対応して設けられる複数の前記測定部とを有し、

複数の前記測定部は、それぞれ、前記トリガ信号の伝達経路を、複数の前記駆動部の出力側でそれぞれ分岐し、前記トリガ信号を戻した信号の立ち上がりタイミングにおいて計時を終了し、その計時値を前記遅延時間とする

請求項 2 に記載の測距システム。

[請求項19] 複数の前記駆動部の出力信号を選択して出力する第 1 のマルチプレクサと、前記第 1 のマルチプレクサの出力を、複数の前記測定部のうちの選択した方に入力する第 2 のマルチプレクサと、を有する
請求項 18 に記載の測距システム。

[請求項20] 複数の前記発光素子は第 1 の発光素子と第 2 の発光素子とを含んでおり、

前記第 1 の発光素子と前記第 2 の発光素子との間に設けられる発光素子についての前記遅延時間は、前記第 1 の発光素子についての前記遅延時間と前記第 2 の発光素子についての前記遅延時間との補間によって求める

請求項 18 に記載の測距システム。

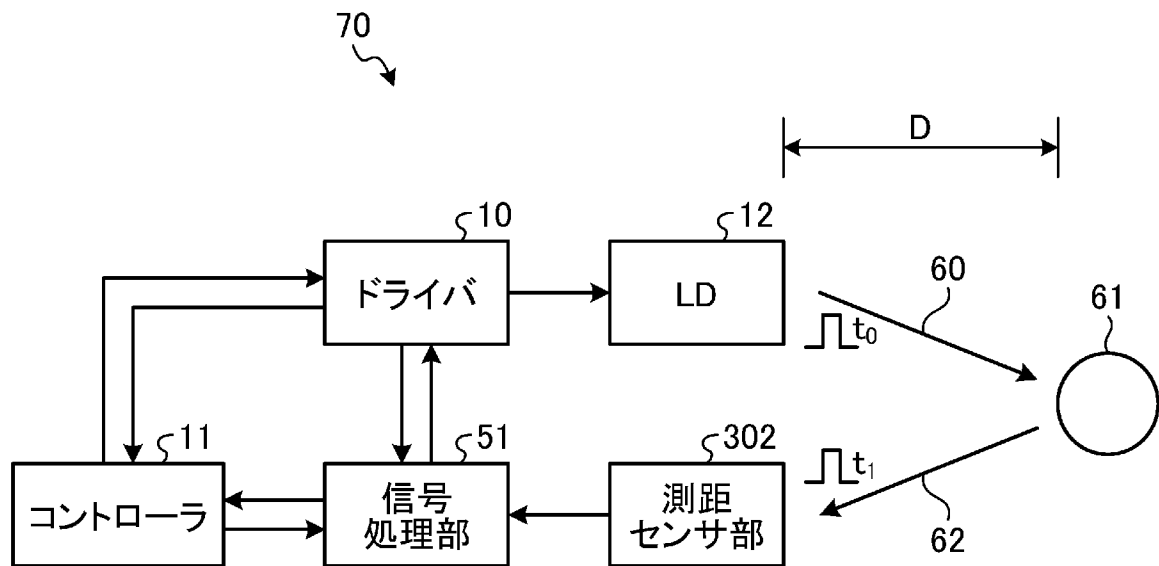
[請求項21] 発光素子を発光させて対象物に光を照射するための駆動信号を出力する駆動部と、

前記発光素子を発光させるためのトリガ信号が入力されるタイミングから、前記発光素子が実際に発光するタイミングまでの時間に含まれる時間である遅延時間を測定する測定部と、

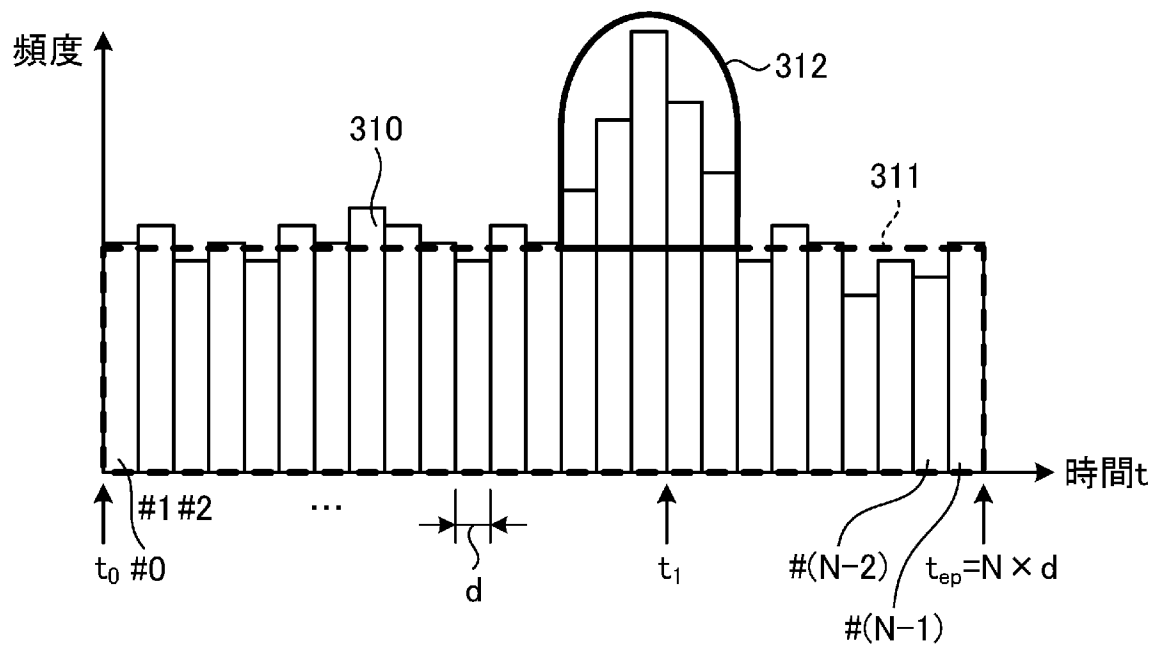
を有し、

前記測定部によって測定される遅延時間に対応するデータを出力する、発光素子のドライバ。

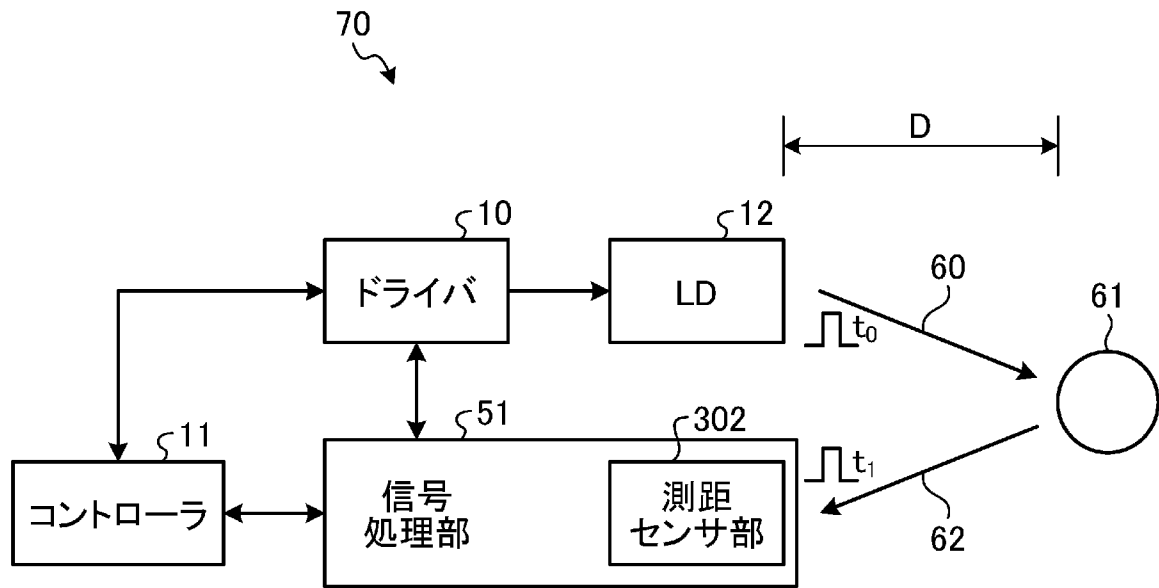
[図1]



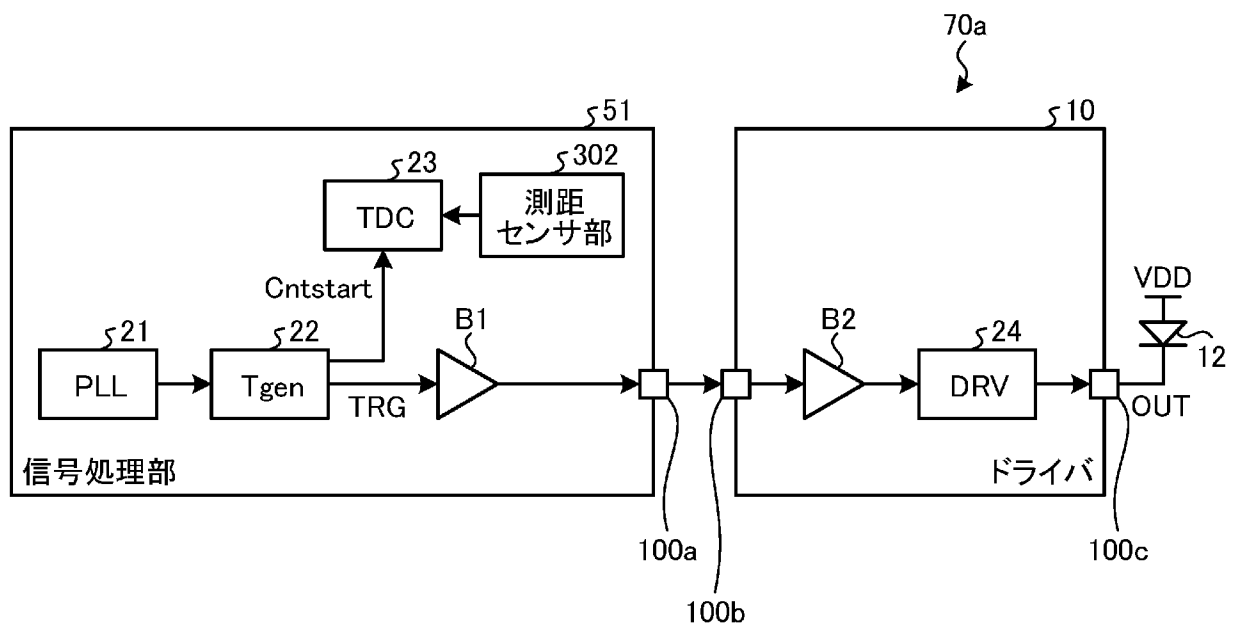
[図2]



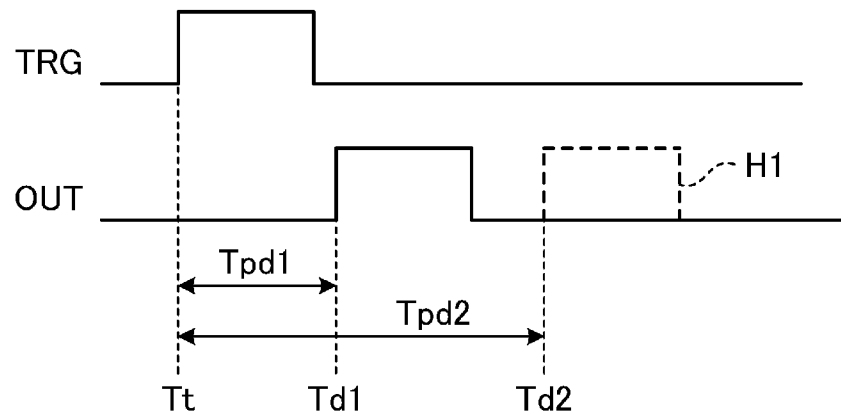
[図3]



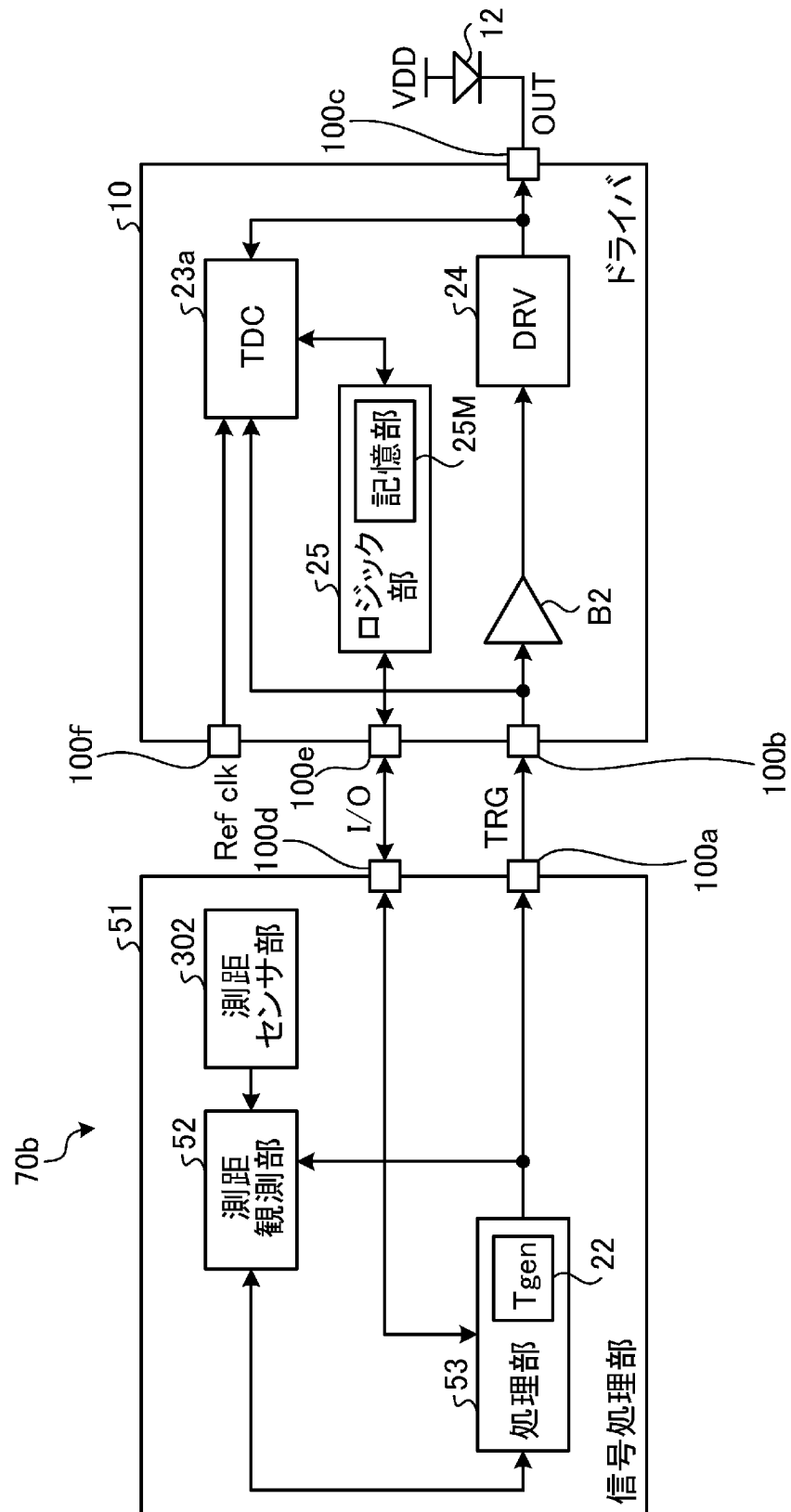
[図4]



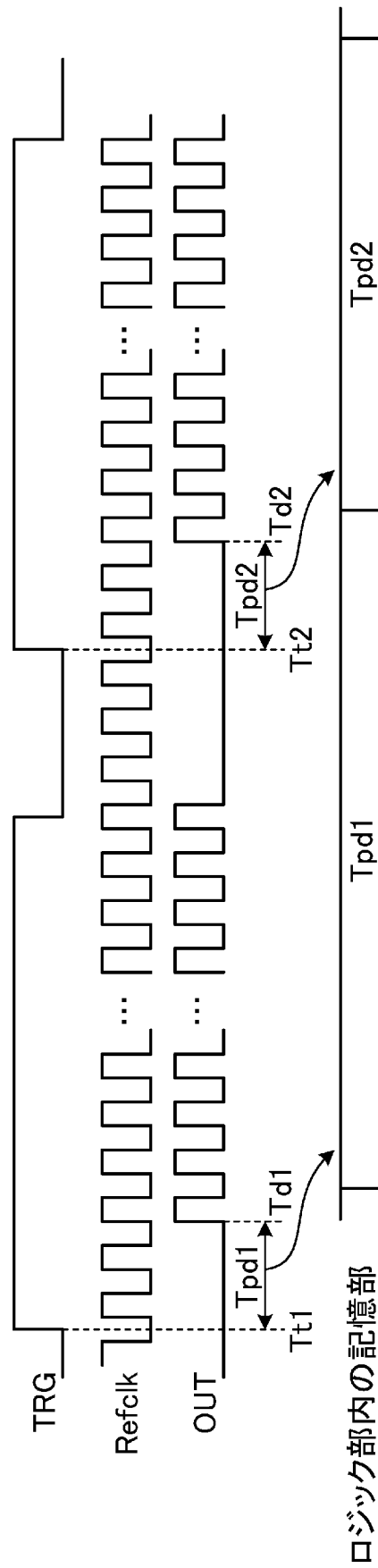
[図5]



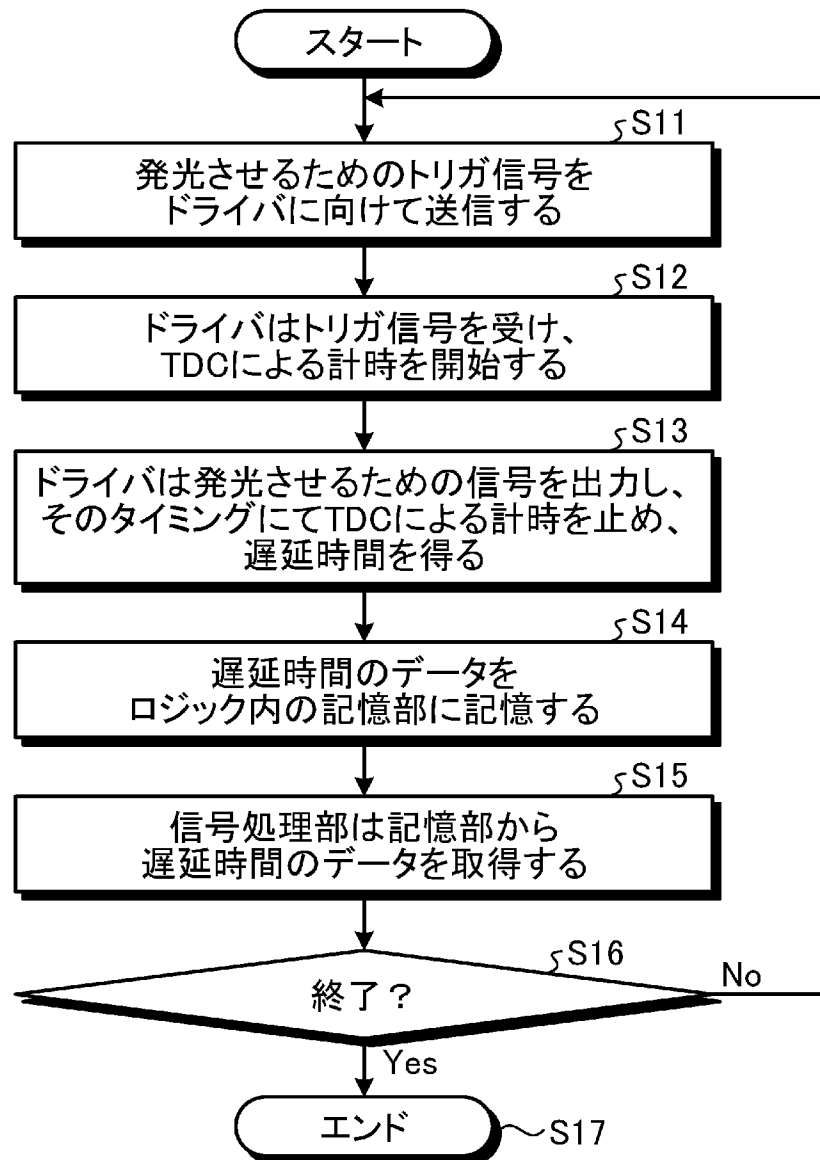
[図6]



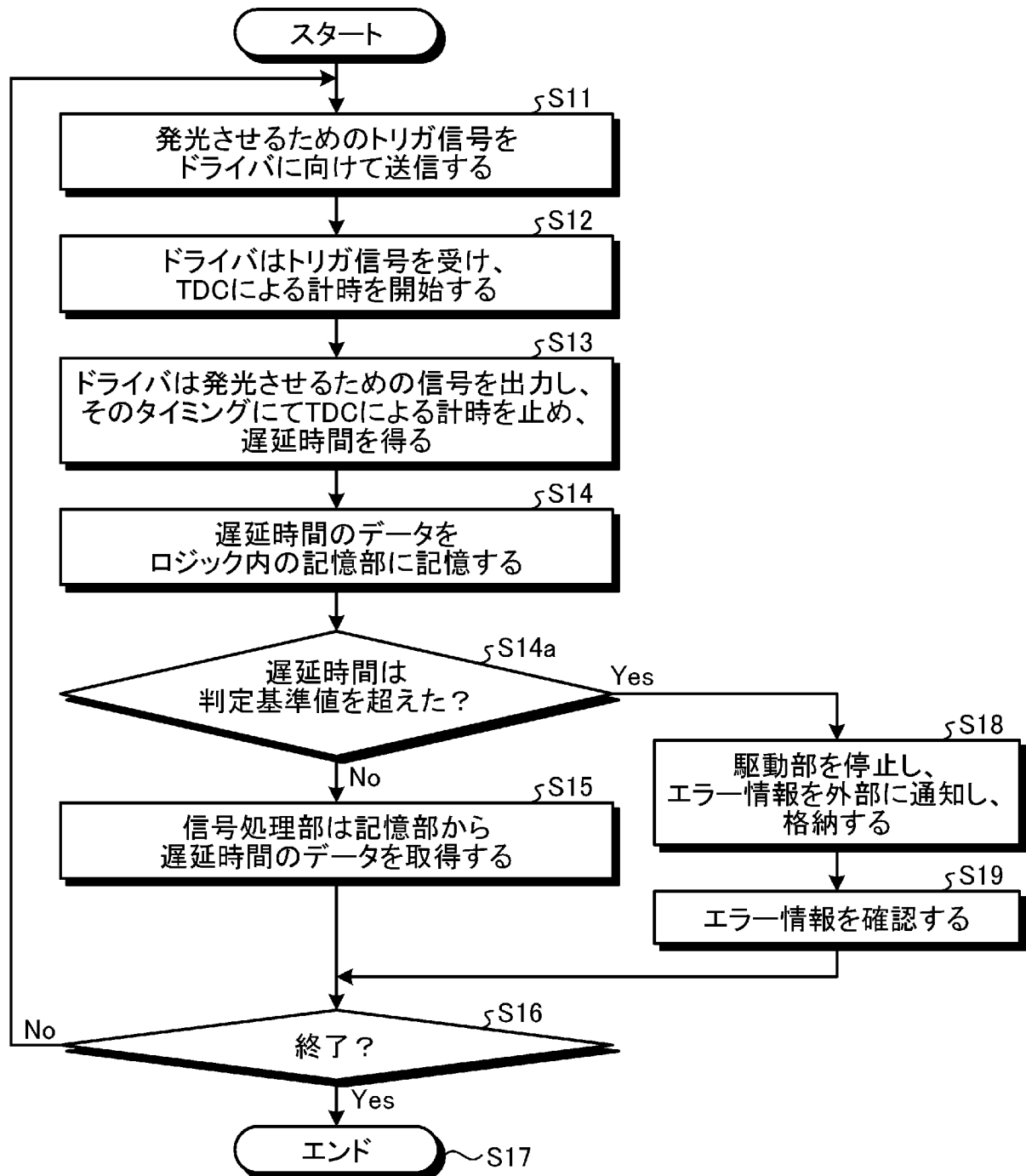
[図7]



[図8]



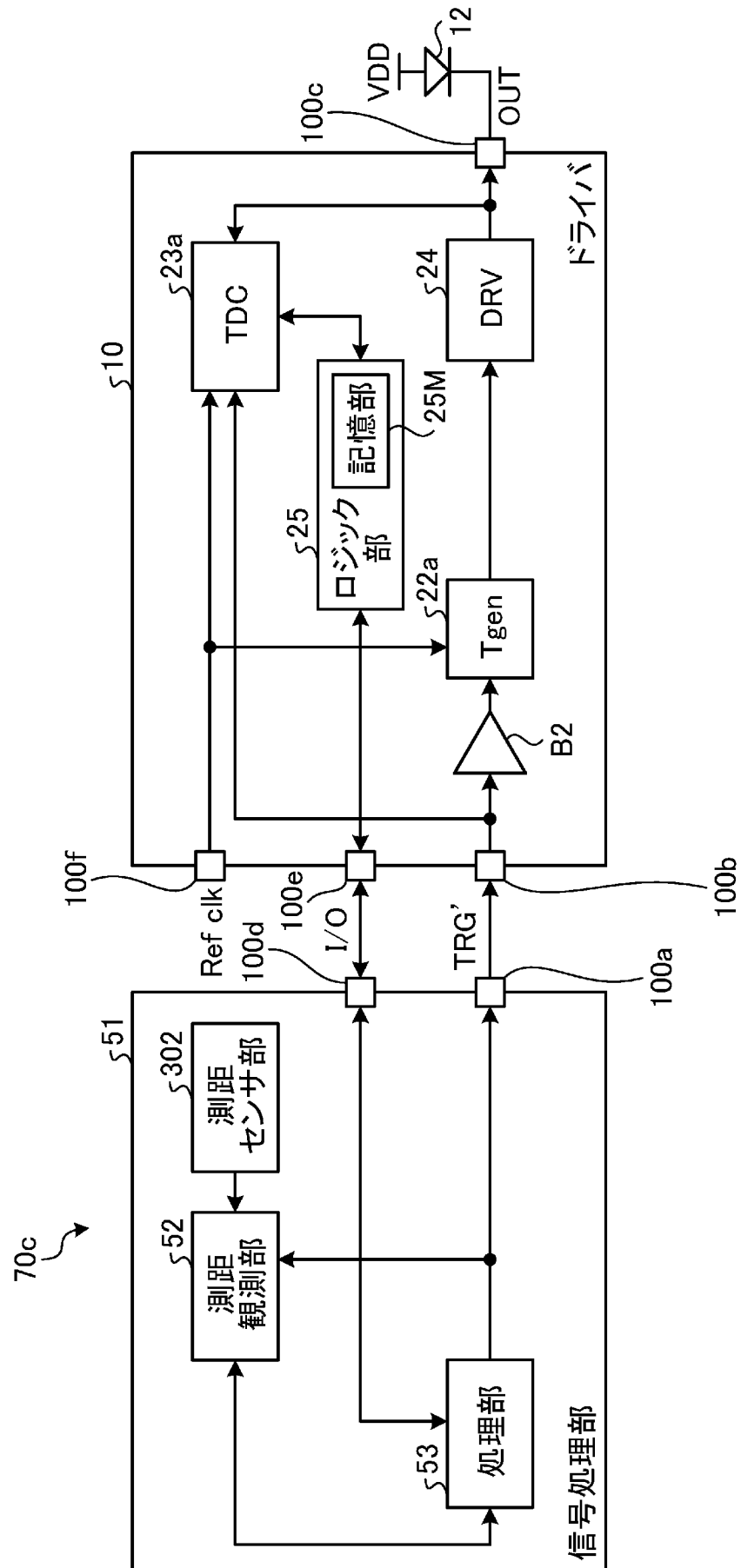
[図9]



The diagram illustrates a distance measurement system 70b'. It is divided into two main functional blocks: a signal processing unit (信号処理部) on the left and a driver unit (ドライバ) on the right.

- Signal Processing Unit (信号処理部):** This unit is enclosed in a box labeled 100a. It contains:
 - Measurement and Observation Distance Measurement Unit (測距観測部):** Labeled 52, it receives a reference clock (Ref clk) 100f from the driver unit and outputs a measurement signal to the sensor unit.
 - Sensor Unit (センサ部):** Labeled 302, it receives the measurement signal and outputs a signal to the memory unit.
 - Memory Unit (記憶部):** Labeled 25M, it stores data and outputs a signal to the processing unit.
 - Processing Unit (処理部):** Labeled 22, it receives signals from the memory unit and the sensor unit, and outputs a trigger signal (TRG) to the driver unit.
 - Trigger Generator (Tgen):** Labeled 22, it is part of the processing unit and generates a trigger signal (TRG) to the driver unit.
- Driver Unit (ドライバ):** This unit is enclosed in a box labeled 100b. It contains:
 - Logic Unit (ロジック部):** Labeled 25, it receives the TRG signal and outputs a signal to the TDC.
 - Time-to-Digital Converter (TDC):** Labeled 23a, it receives the TRG signal and outputs a signal to the output driver.
 - Output Driver (DRV):** Labeled 24, it receives the signal from the TDC and outputs a signal to the output pin.
 - Output Pin (OUT):** Labeled 12, it is connected to the output driver and the logic unit.
 - Power Supply (VDD):** Labeled 100c, it provides power to the output pin.
- Interfacing and Control:**
 - The **Ref clk** (100f) is provided to the measurement and observation distance measurement unit (52) and the TDC (23a).
 - The **TRG** signal is sent from the processing unit (22) to the logic unit (25) and the TDC (23a).
 - The **OUT** signal is sent from the output driver (24) to the logic unit (25) and the output pin (12).

[図11]



The diagram illustrates a distance measurement system 70c'. It is divided into two main functional blocks: a **信号処理部** (Signal Processing Unit) on the left and a **ドライバ** (Driver) on the right.

Signal Processing Unit (Signal Processing Section):

- Contains a **測距観測部** (Range Observation Unit) 52 and a **測距センサ部** (Range Sensing Unit) 302.
- The **測距観測部** 52 is connected to the **測距センサ部** 302.
- Both units are connected to an **I/O** block 100e.
- The **I/O** block 100e is connected to a **記憶部** (Memory Unit) 25M.
- The **記憶部** 25M is connected to a **処理部** (Processing Unit) 53.
- The **処理部** 53 is connected to a **TRG'** input block 100a.

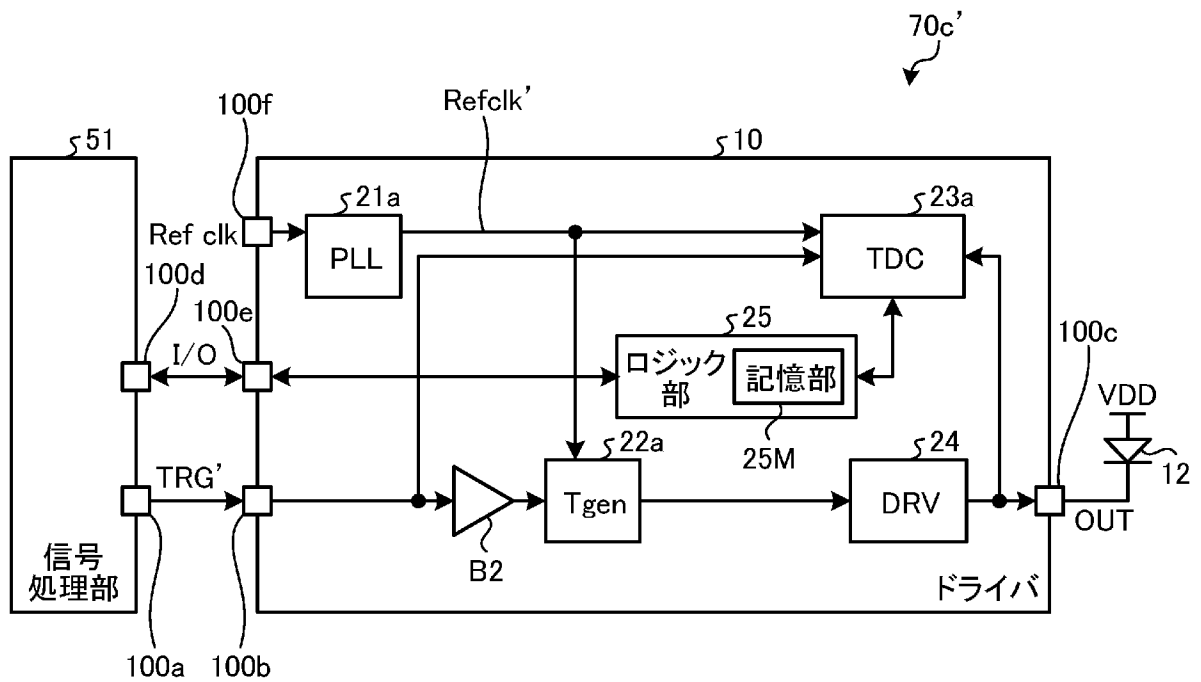
Driver (Driver Section):

- Contains a **Tgen** (Timing Generator) block 22a.
- The **Tgen** 22a is connected to a **ロジック部** (Logic Unit) 25.
- The **ロジック部** 25 is connected to a **TDC** (Time-to-Digital Converter) block 23a.
- The **TDC** 23a is connected to a **DRV** (Driver) block 24.
- The **DRV** 24 is connected to an **OUT** output block 100c.
- The **OUT** block 100c is connected to a **12** output terminal, which is also connected to a **VDD** supply.

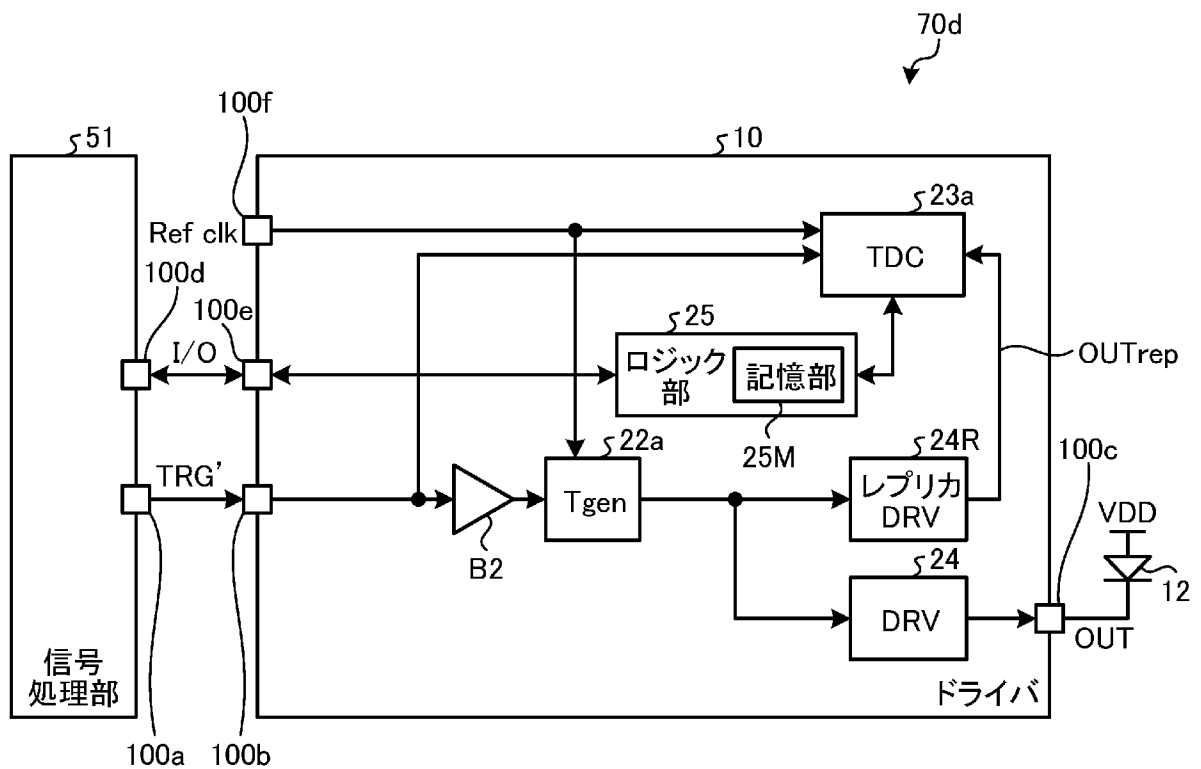
Interconnections and Signals:

- A **Ref clk** (Reference Clock) signal 100f is provided to the **TDC** 23a and the **ロジック部** 25.
- A **TRG** (Trigger) signal 100b is provided to the **Tgen** 22a.
- The **ロジック部** 25 is connected to the **測距観測部** 52.
- The **測距観測部** 52 is connected to the **測距センサ部** 302.
- The **測距センサ部** 302 is connected to the **I/O** block 100e.
- The **I/O** block 100e is connected to the **記憶部** 25M.
- The **記憶部** 25M is connected to the **処理部** 53.
- The **処理部** 53 is connected to the **TRG'** input block 100a.
- The **TRG'** input block 100a is connected to the **Tgen** 22a.
- The **Tgen** 22a is connected to the **ロジック部** 25.
- The **ロジック部** 25 is connected to the **TDC** 23a.
- The **TDC** 23a is connected to the **DRV** 24.
- The **DRV** 24 is connected to the **OUT** block 100c.
- The **OUT** block 100c is connected to the **12** output terminal.

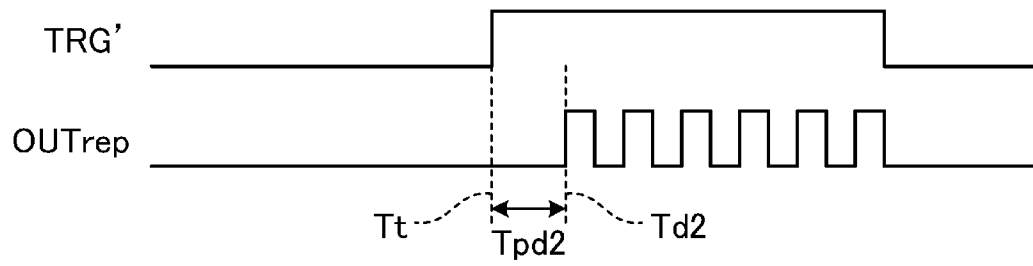
[図13]



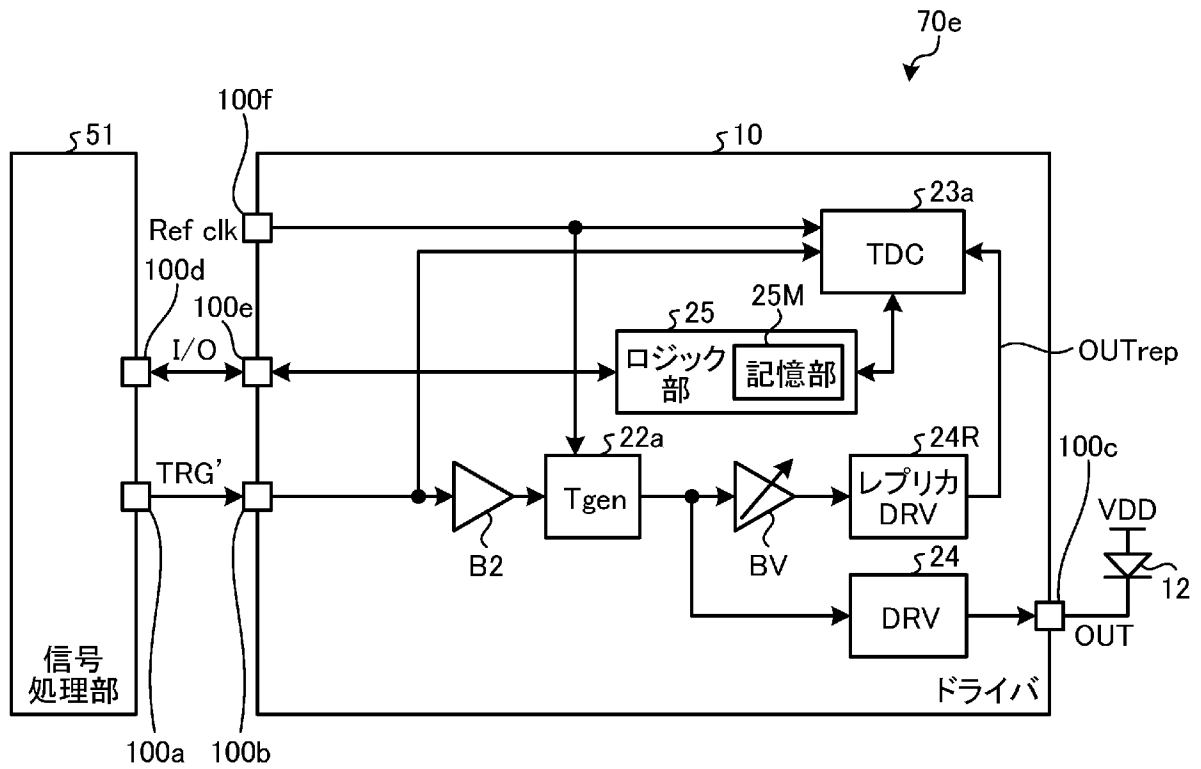
[図14]



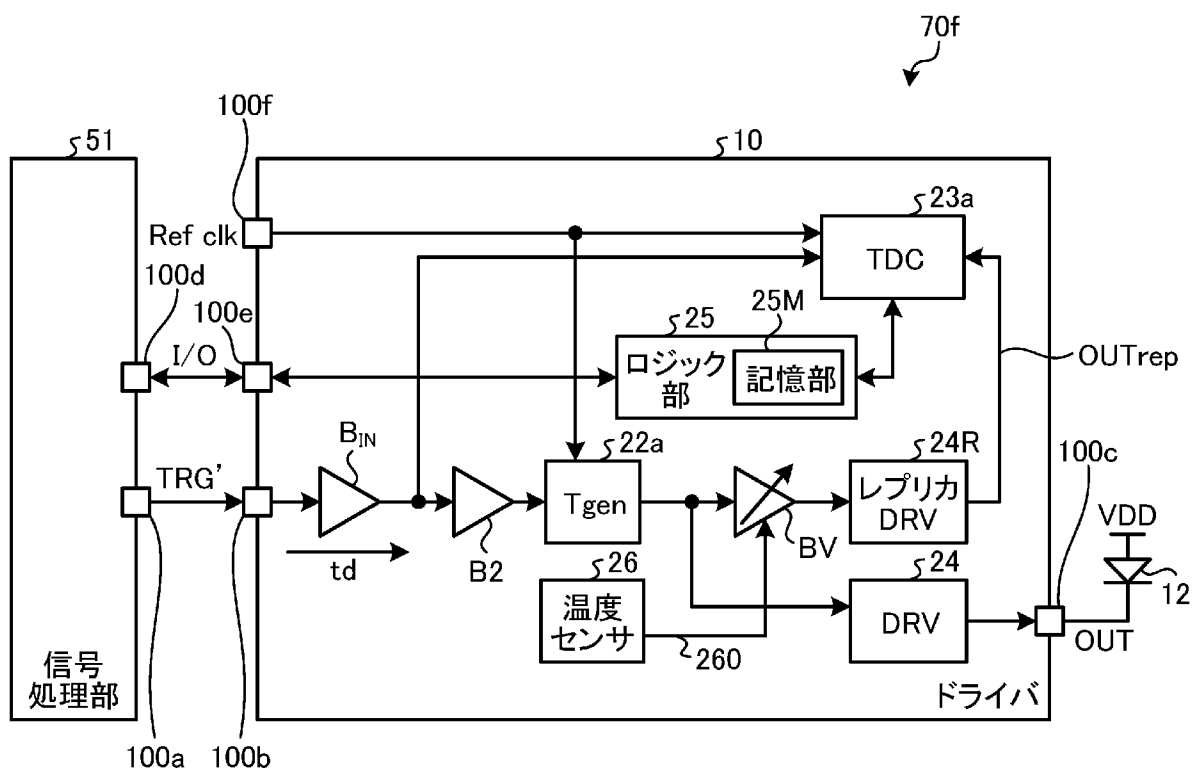
[図15]



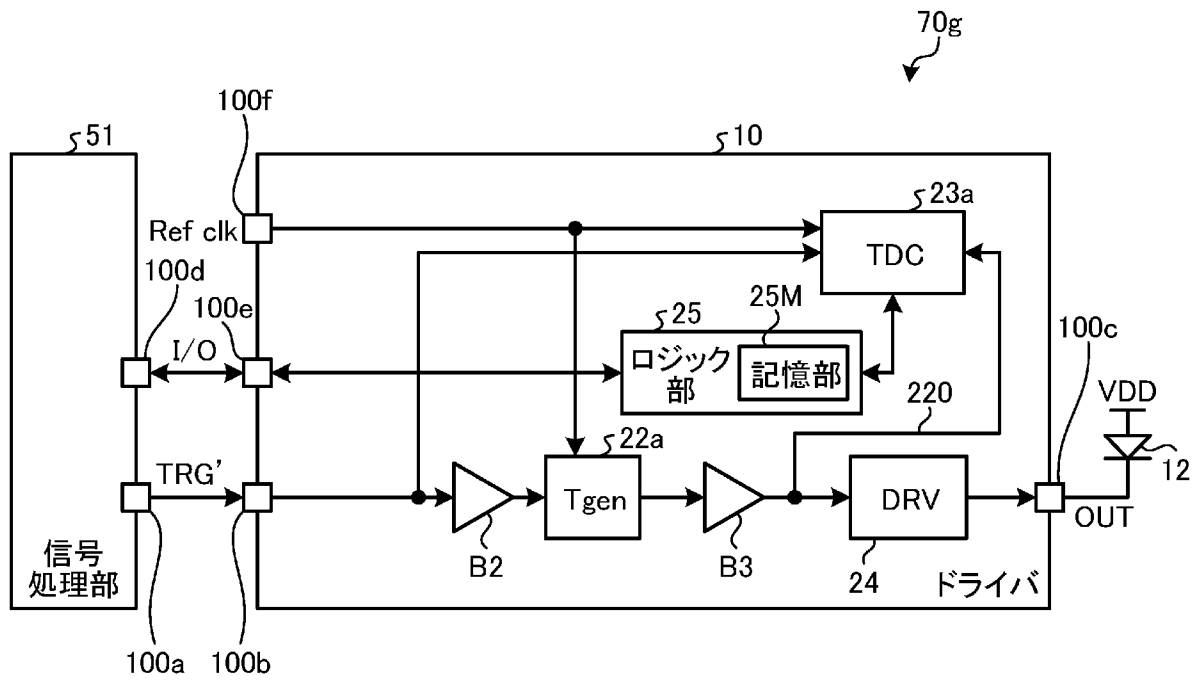
[図16]



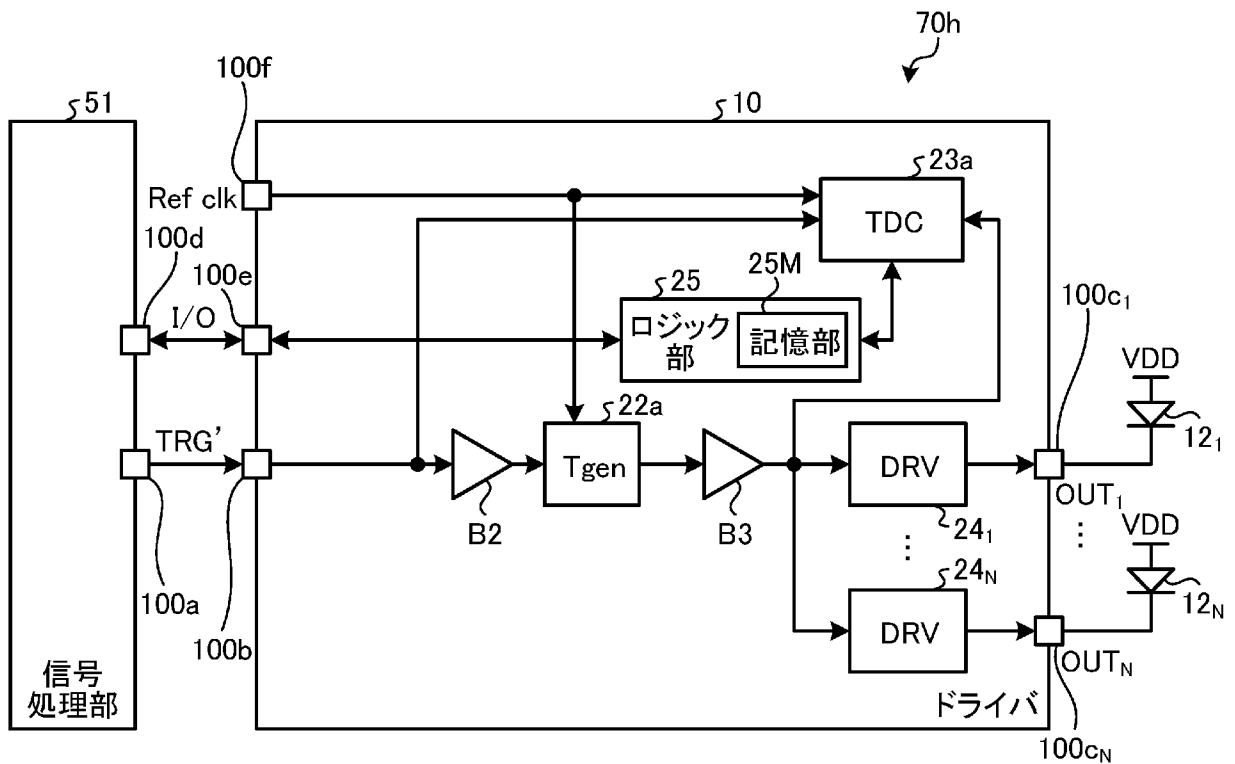
[図17]



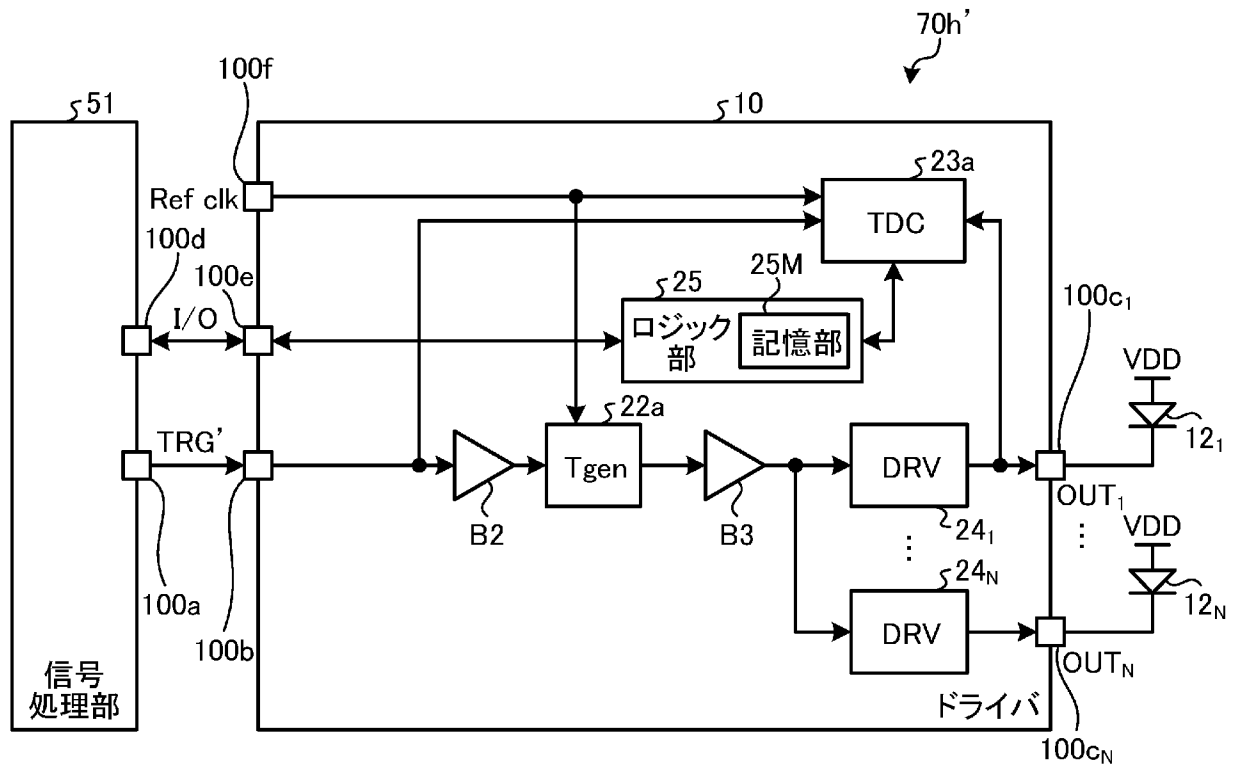
[図18]



[図19A]



[図19B]



[図19C]

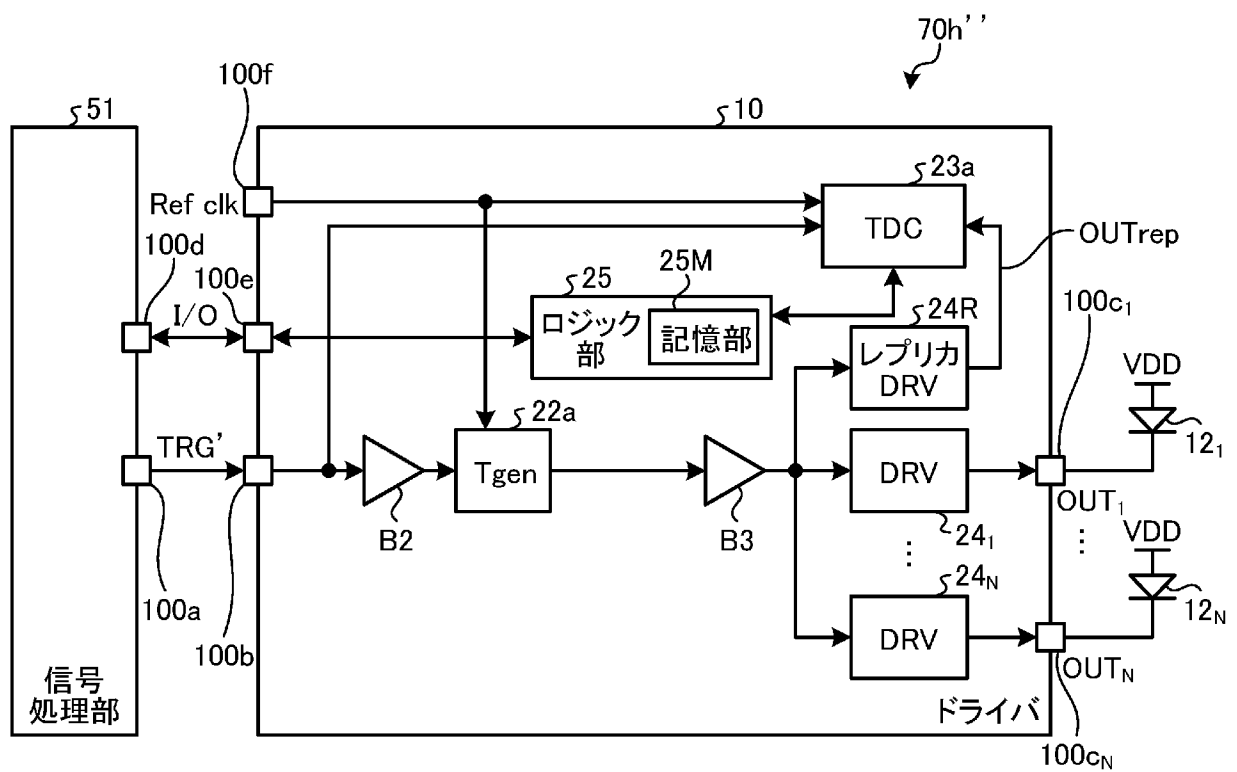


Figure 1 is a block diagram of a signal processing circuit 70i. The circuit is divided into two main sections: a "Signal Processing Unit" (信号処理部) and a "Driver" (ドライバ).

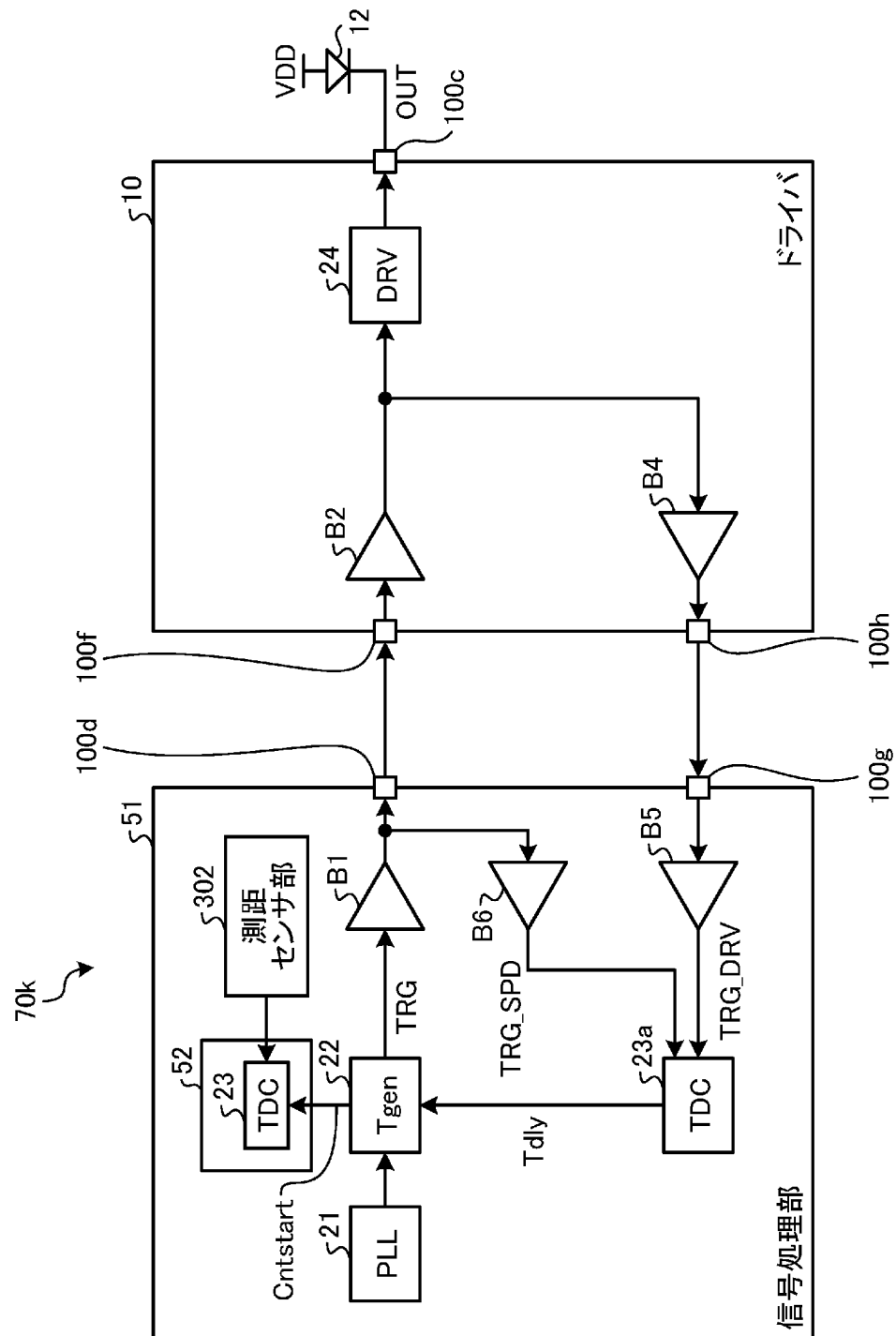
The Signal Processing Unit includes:

- An I/O block (100a, 100b, 100e, 100f) that receives a TRG' signal and a 70i input signal.
- A reference clock (Ref clk, 100d) that provides a timing signal to the TDC blocks.
- A logic block (25M) that receives a signal from the I/O block and outputs to the TDC blocks.
- Two TDC blocks (23a1, 23a2) that receive signals from the I/O block and the logic block.

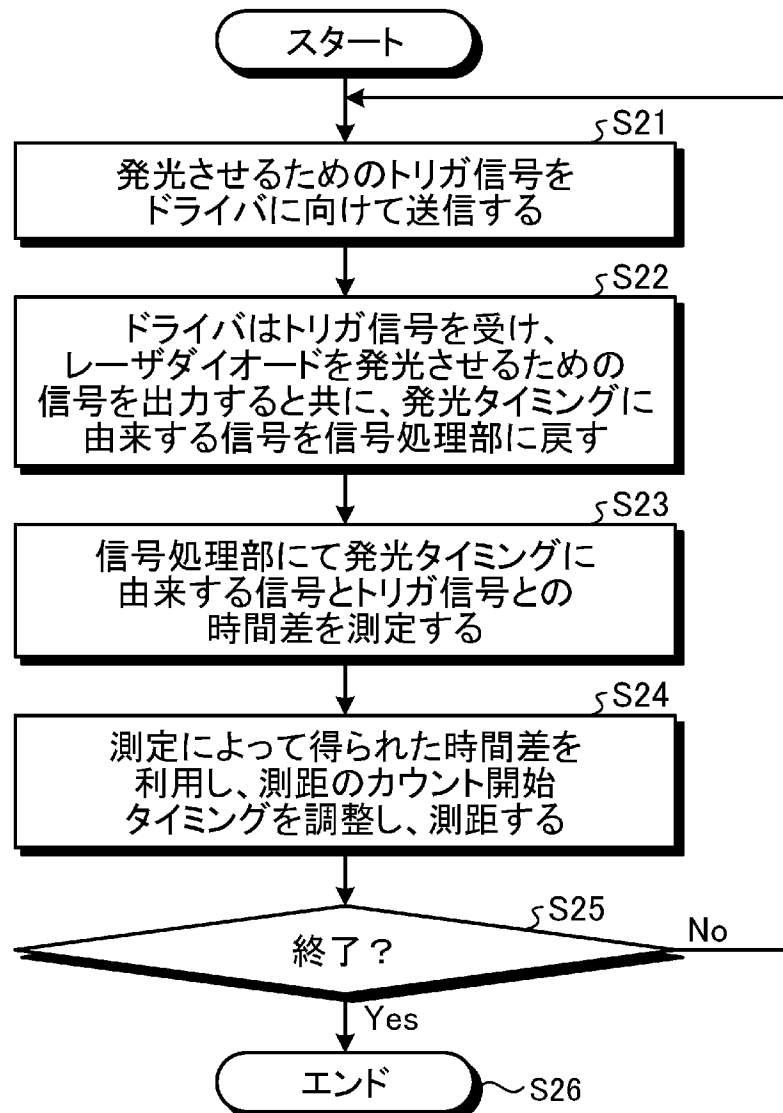
The Driver section includes:

- A Tgen block (22a) that receives a signal from the I/O block and outputs to the DRV blocks.
- Two inverters (B2, B3) that receive signals from the I/O block and the Tgen block.
- Two DRV blocks (24a1, 24aN) that receive signals from the Tgen block and the inverters.
- A set of output drivers (12a1, 12aN) that receive signals from the DRV blocks and output to OUT1 to OUTN.

The circuit is controlled by a TRG' signal and a 70i input signal.



[図23]



70k

信号処理部

ドライバ

VDD

12

100c

100a

100b

100g

100h

521

522

523

523a

523b

524

5302

Contstart

TRG

TRG_DRV

Tdly

TRG_SPD

t_{io1}

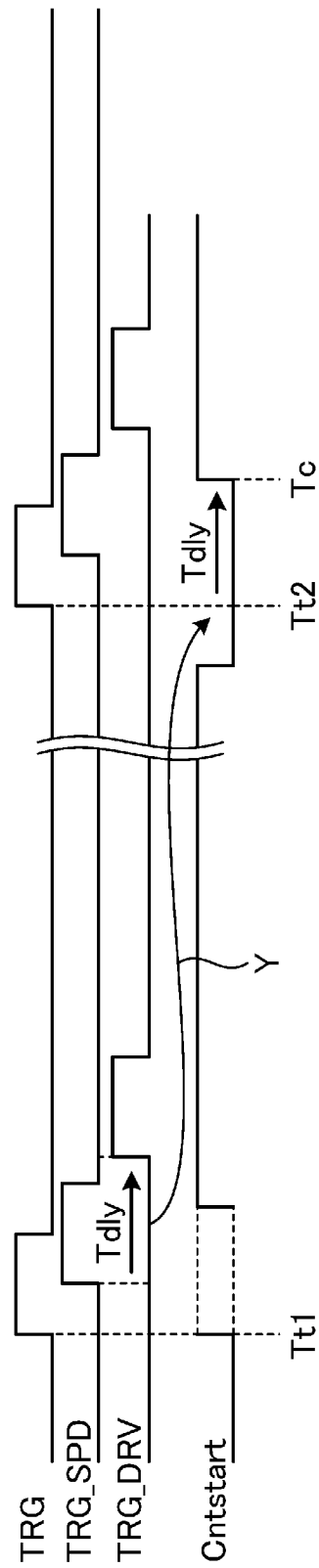
t_{io1'}

t_{io2}

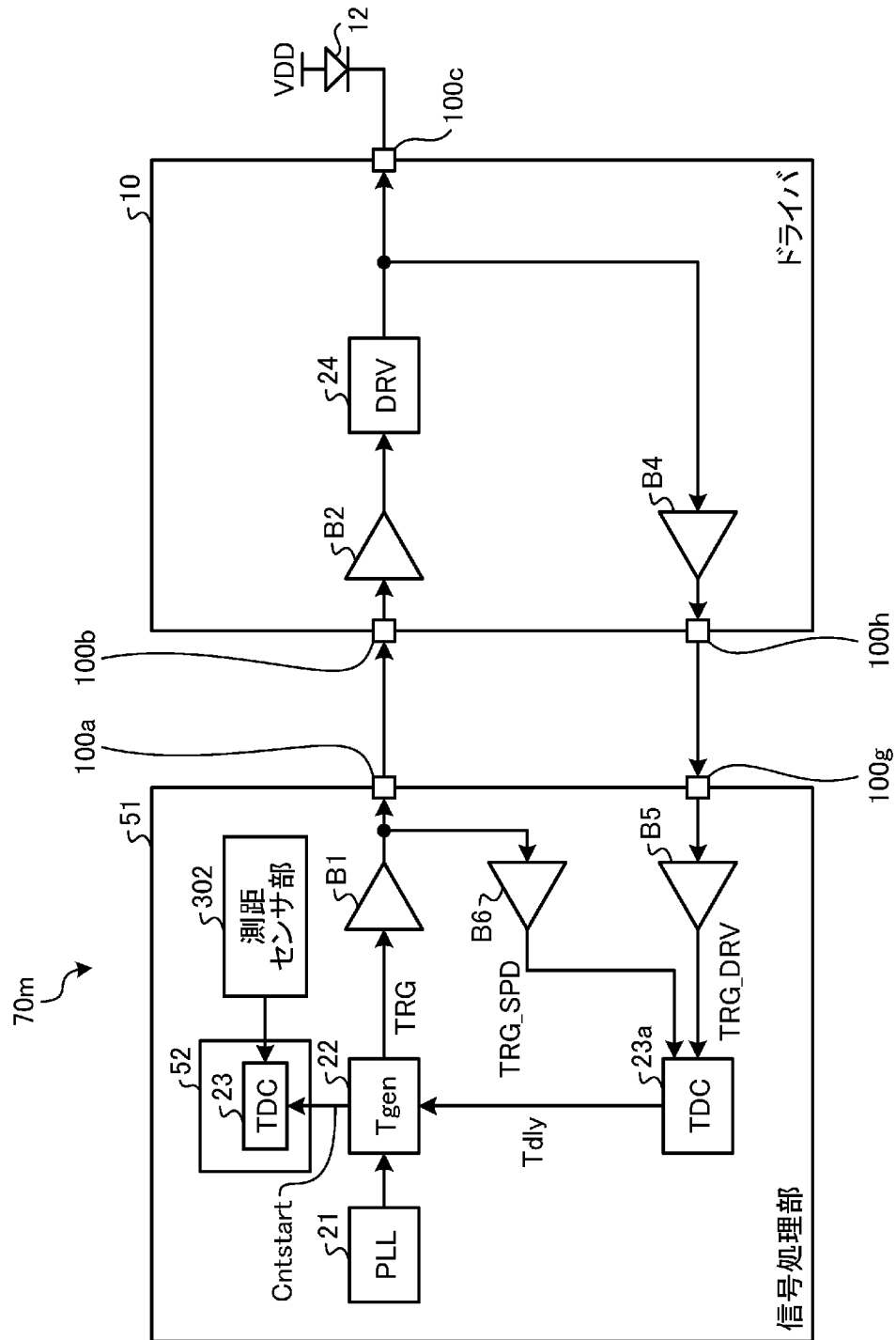
t_{io2'}

t_{1dd}

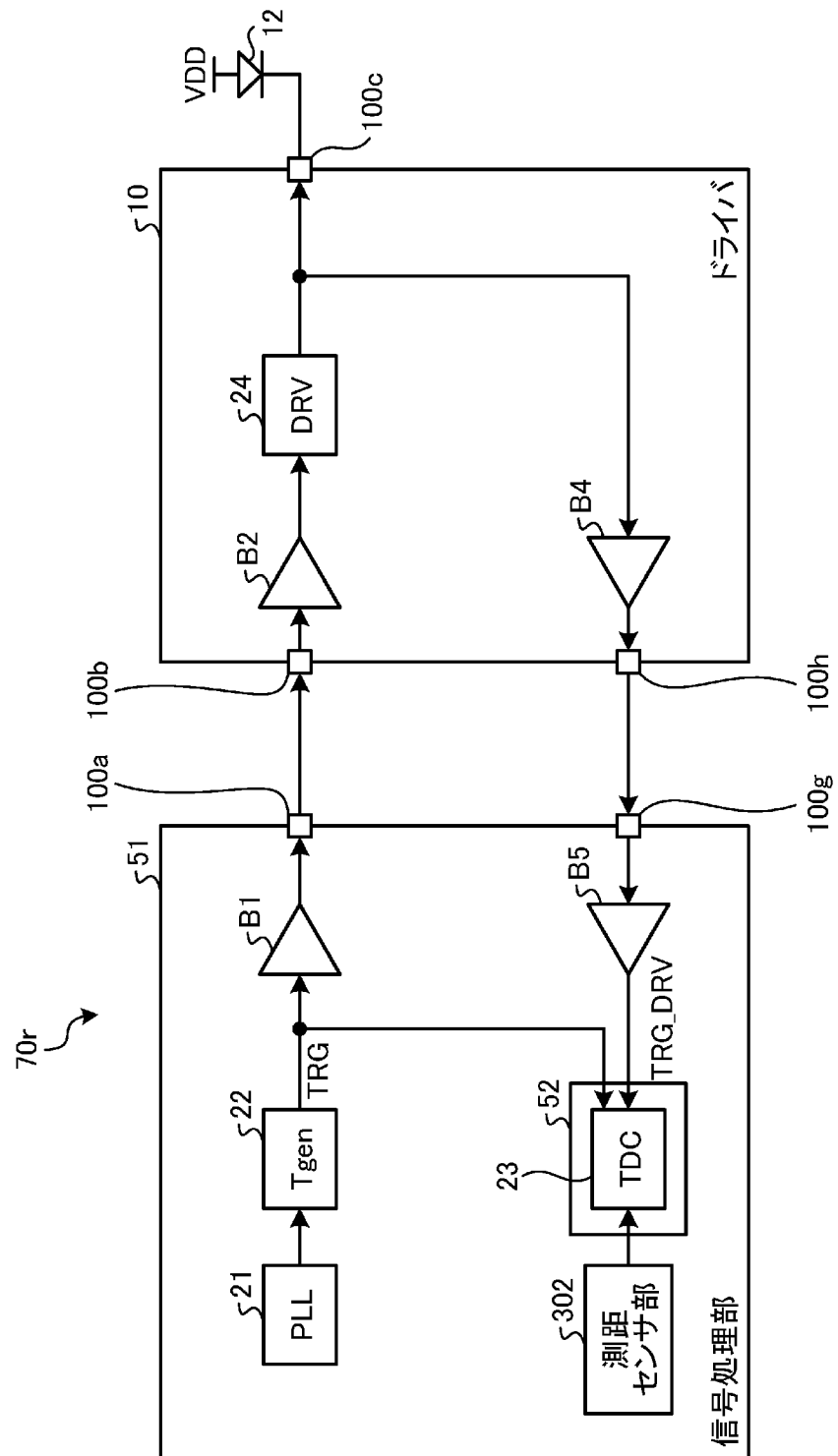
[図25]



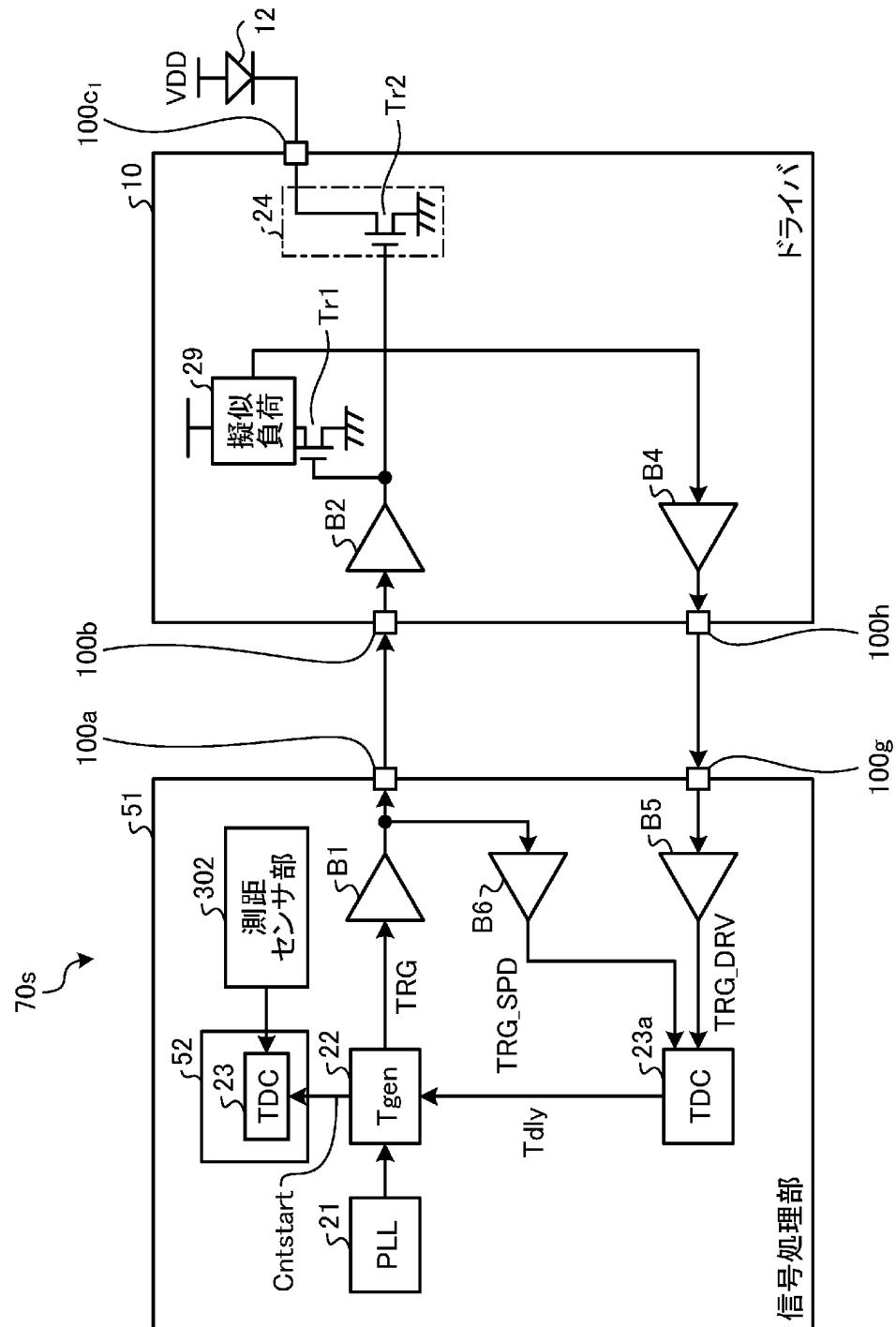
[図26]



[illegible]



[図30A]



70s

信号処理部

ドライバ

100a 100b 100c1 100g 100h

51 52 521 522 523 523a 5302

PLL Tgen TDC TDC TRG TRG_SPD TRG_DRV

B1 B2 B4 B6

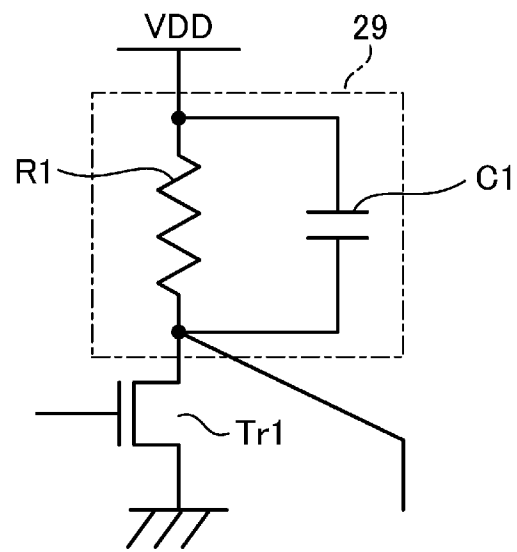
Tr1' 29 24 12

100c1

100a 100b 100c1 100g 100h

70s

[図31]



70t

51 100a 100b 100g 100h

信号処理部

52 302 測距センサ部

23 TDC

22 Tgen

21 PLL

Cntstart

TRG

B6

TRG_SPD

Tdly

23a TDC

B5

TRG_DRV

24₁ 24₂

29 30

12₁ 12₂

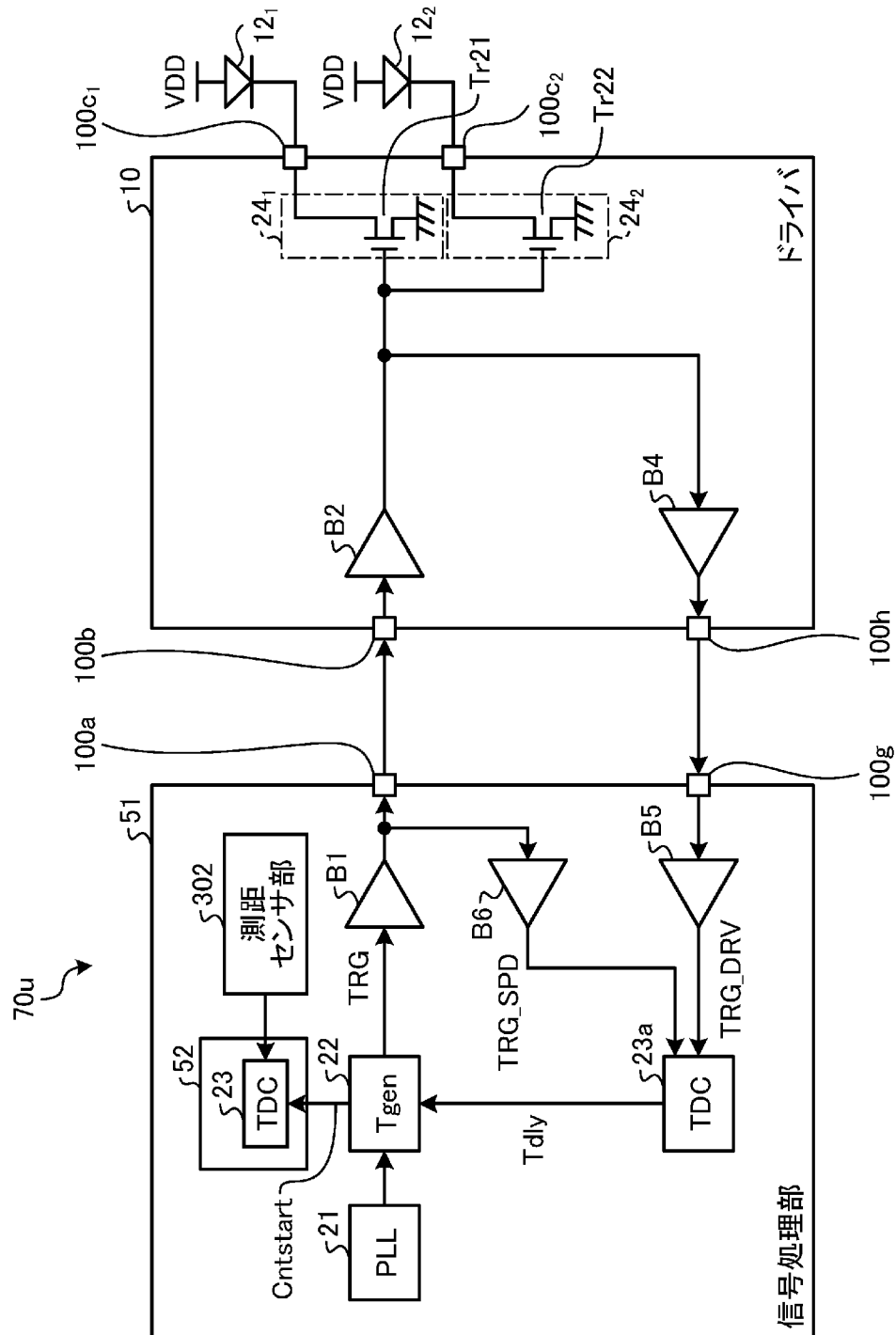
100c₁ 100c₂

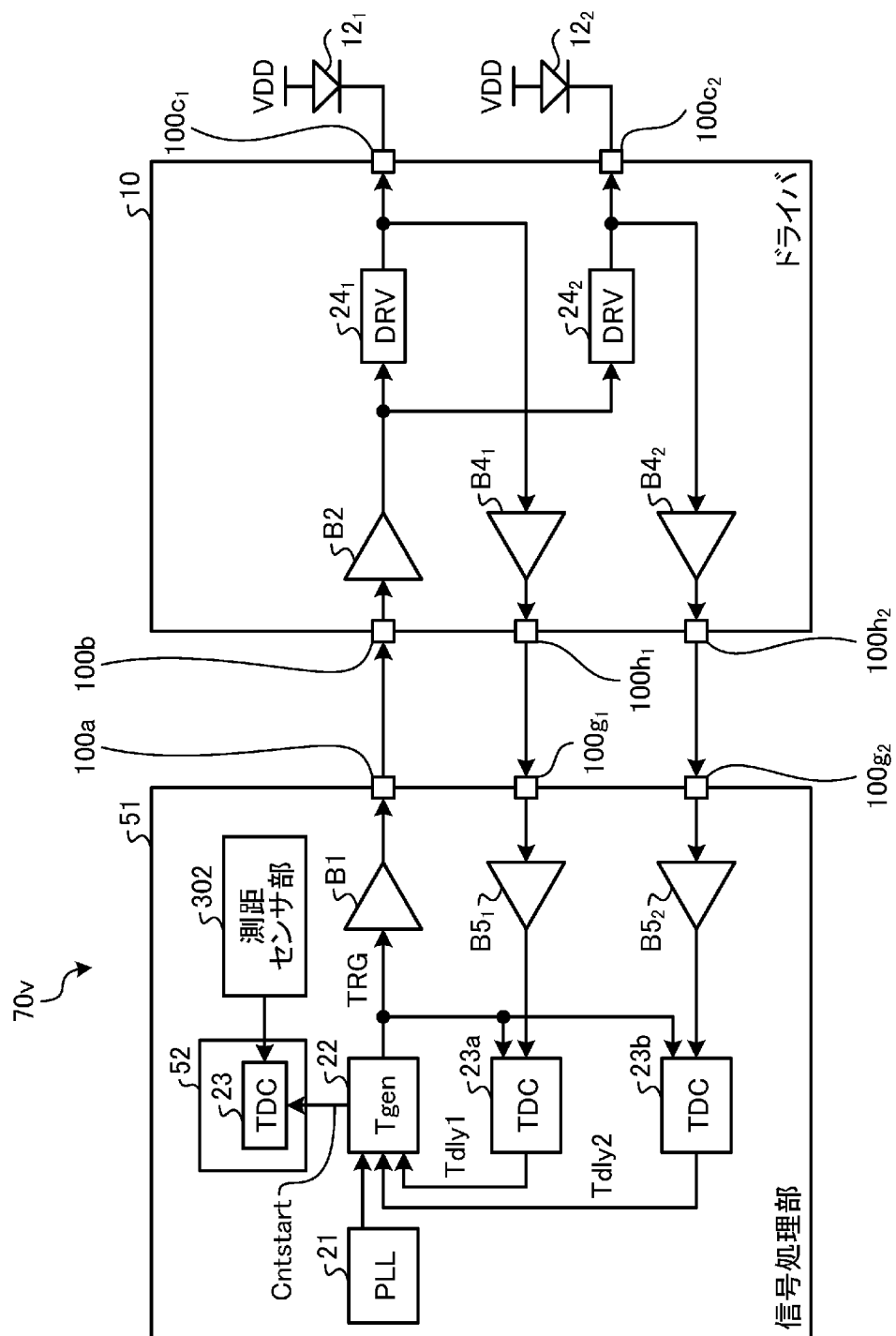
Tr21' Tr22'

擬似負荷

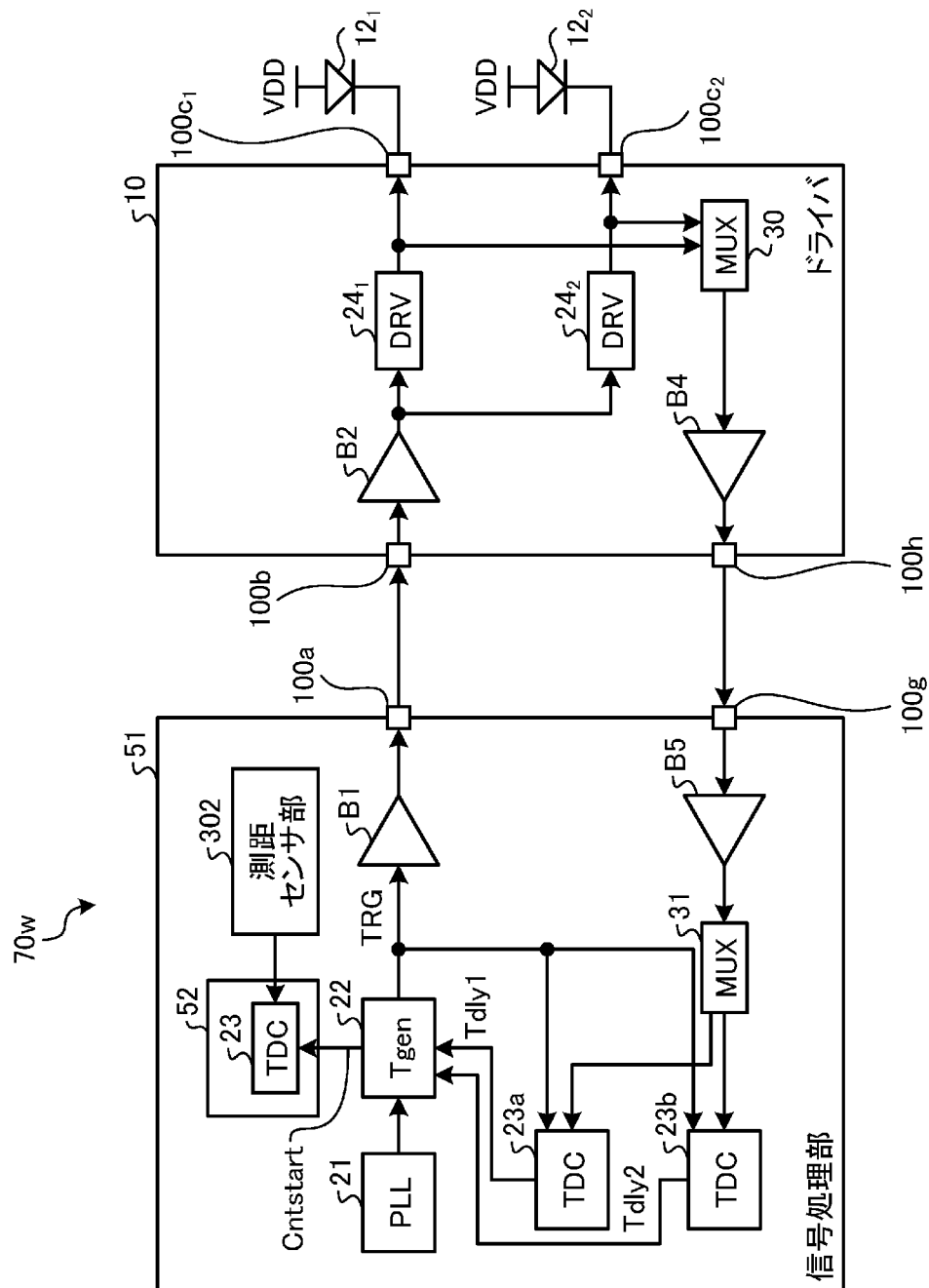
ドライバ

[図33]

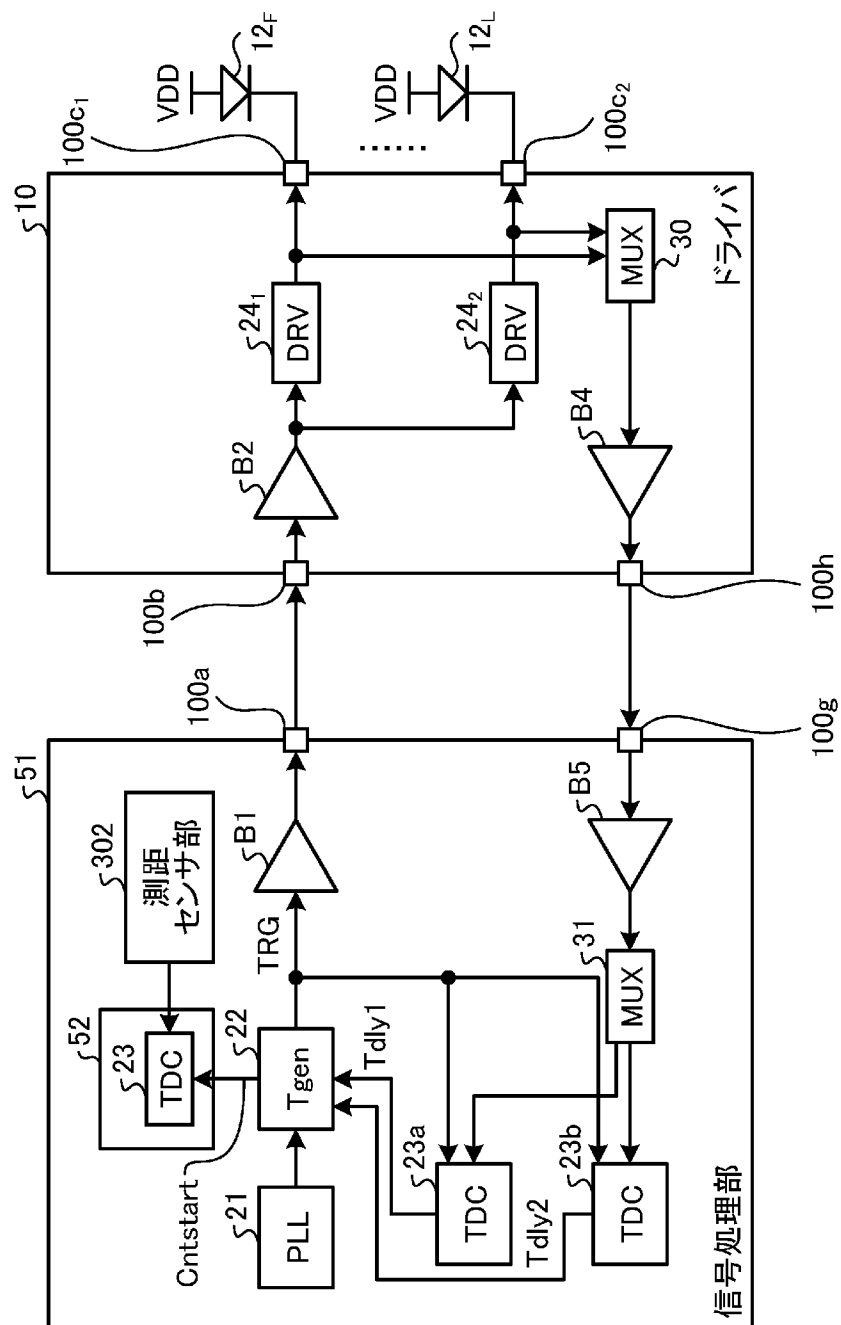




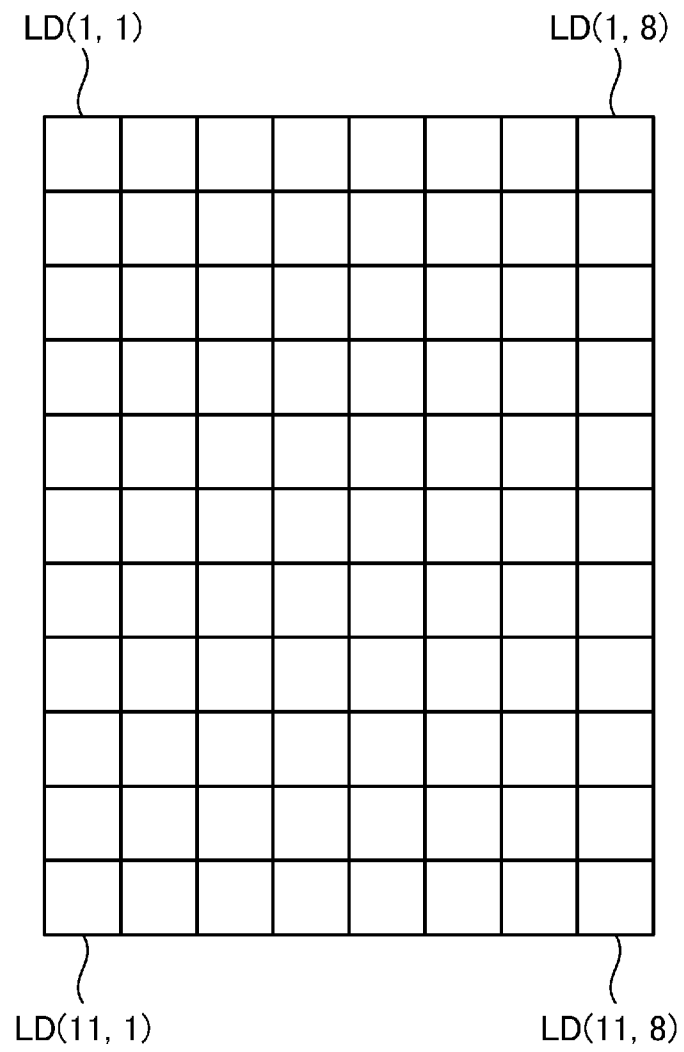
[図35]



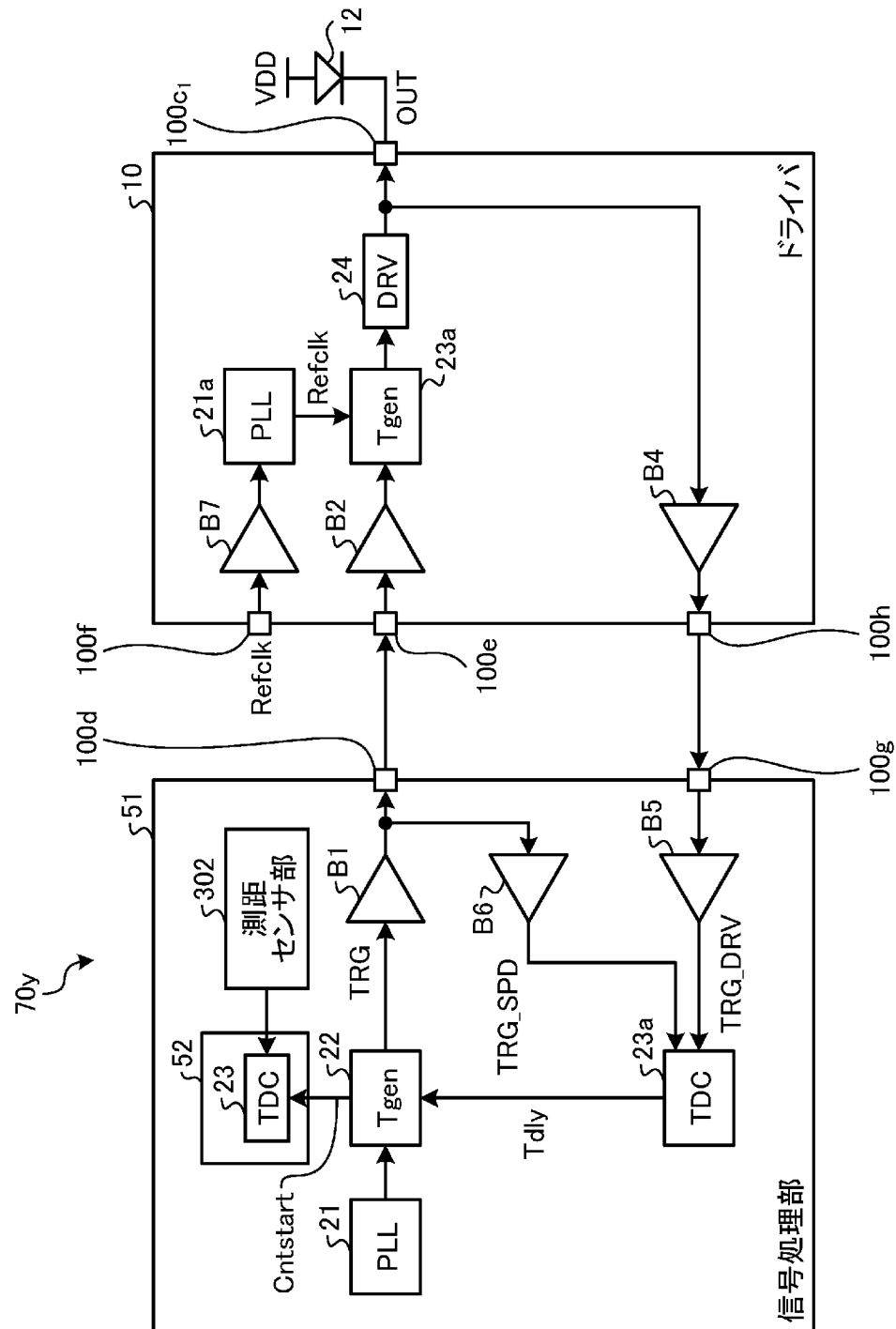
70x 



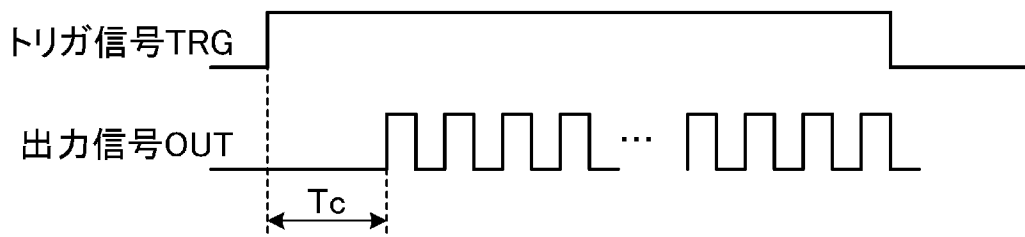
[図37]



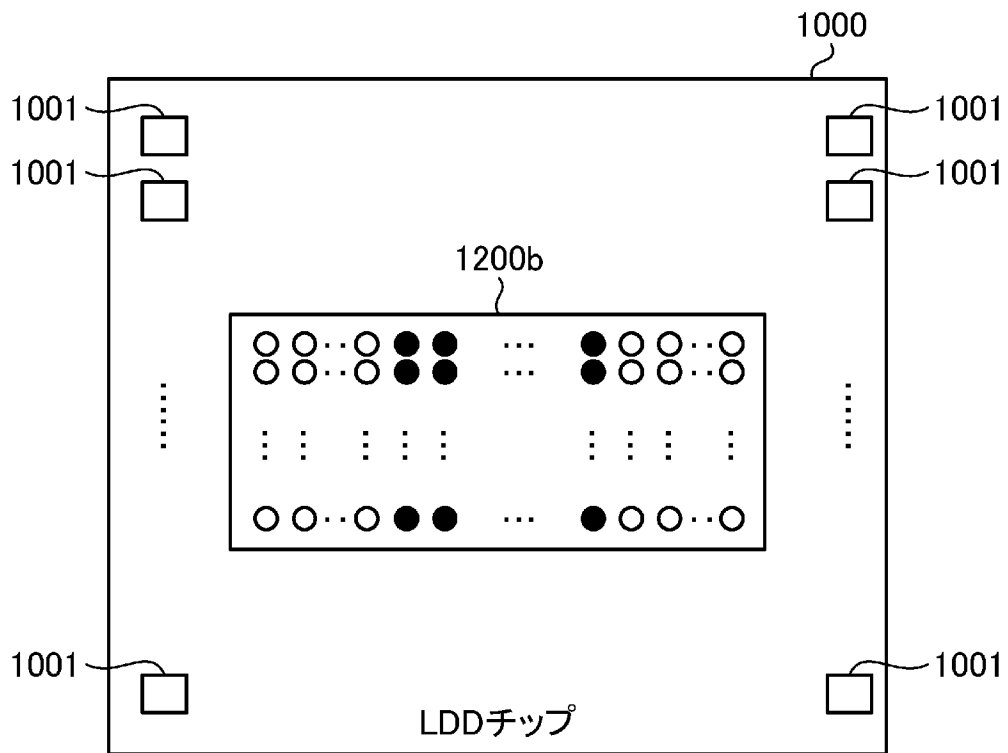
[図38]



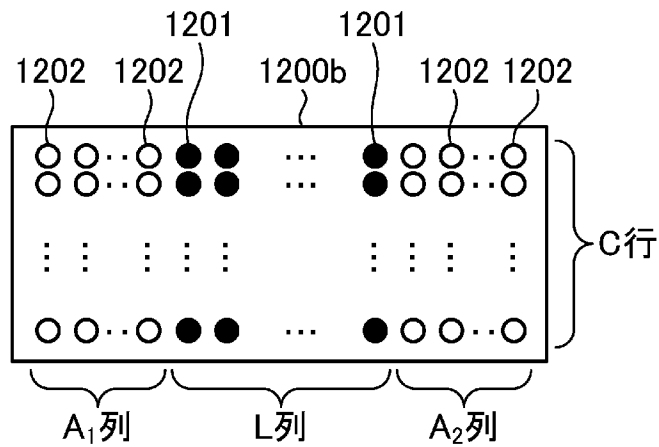
[図39]



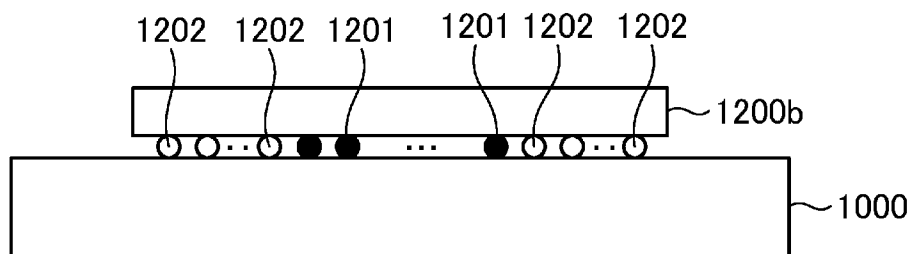
[図40A]



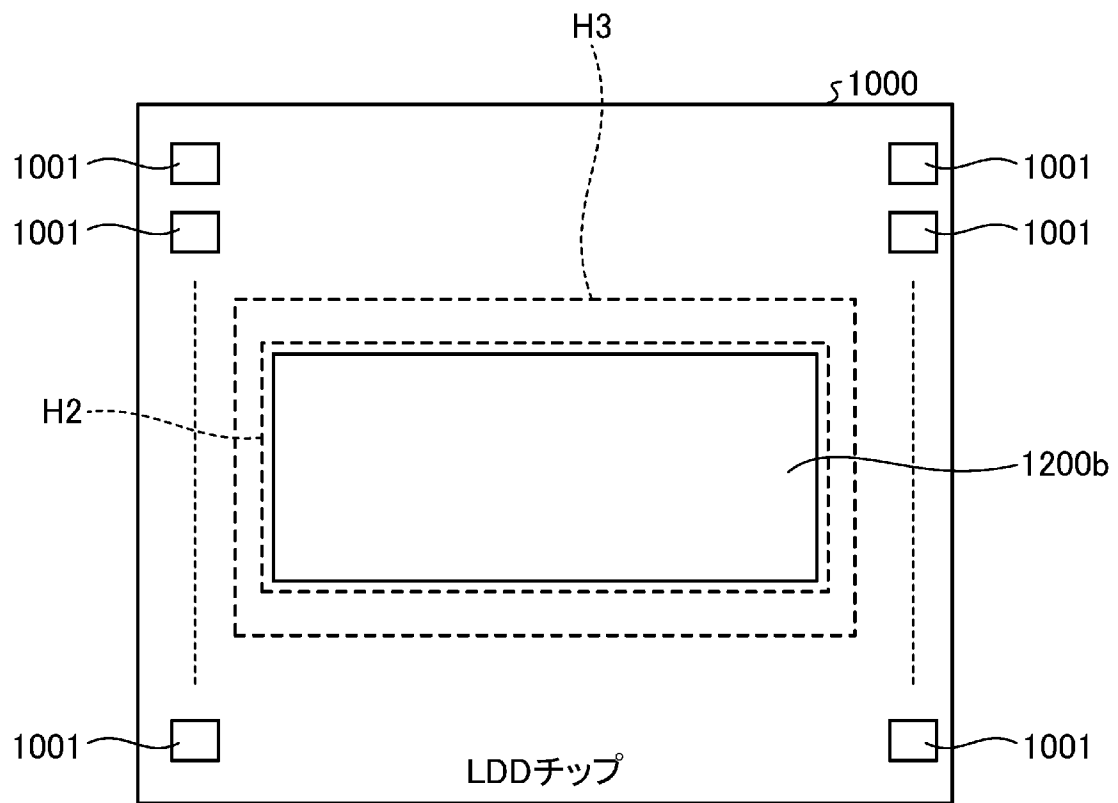
[図40B]



[図40C]



[図41]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/032471

A. CLASSIFICATION OF SUBJECT MATTER

G01S 7/484(2006.01)i; G01S 7/4865(2020.01)i; G01S 7/497(2006.01)i

FI: G01S7/484; G01S7/4865; G01S7/497

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01S7/48-7/51, G01S17/00-17/95, G01C3/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2018-31670 A (DENSO WAVE INCORPORATED) 01 March 2018 (2018-03-01) paragraphs [0002], [0025]-[0072], fig. 1-4	1, 3, 11-13 2, 4-10, 14-21
Y A	JP 2004-53250 A (NIKON CORP.) 19 February 2004 (2004-02-19) paragraphs [0005]-[0007], fig. 6	1, 3, 11-13 2, 4-10, 14-21
Y A	US 5831719 A (BERG, Johnny L.) 03 November 1998 (1998-11-03) column 3, line 64 to column 4, line 22, fig. 1	3 2, 4-10, 14-21
Y A	JP 2012-93195 A (SANYO ELECTRIC CO., LTD.) 17 May 2012 (2012-05-17) paragraphs [0054]-[0065], fig. 7-9	12 2, 4-10, 14-21
E, X	JP 2020-153909 A (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 24 September 2020 (2020-09-24) paragraphs [0051]-[0061], fig. 7-8	1



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
21 October 2020 (21.10.2020)Date of mailing of the international search report
10 November 2020 (10.11.2020)Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/032471

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2018-31670 A	01 Mar. 2018	(Family: none)	
JP 2004-53250 A	19 Feb. 2004	WO 02/054109 A1 specification, page 2, lines 5-20, fig. 6	
US 5831719 A	03 Nov. 1998	US 5940170 A US 6115114 A WO 00/14479 A1	
JP 2012-93195 A	17 May 2012	(Family: none)	
JP 2020-153909 A	24 Sep. 2020	WO 2020/195898 A1 paragraphs [0051]- [0061], fig. 7-8	

A. 発明の属する分野の分類（国際特許分類（IPC）） G01S 7/484(2006.01)i; G01S 7/4865(2020.01)i; G01S 7/497(2006.01)i FI: G01S7/484; G01S7/4865; G01S7/497		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） G01S7/48-7/51, G01S17/00-17/95, G01C3/06		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2018-31670 A（株式会社デンソーウェーブ）01.03.2018（2018-03-01） 段落 [0002], [0025]-[0072], 図 1-4	1, 3, 11-13 2, 4-10, 14-21
Y A	JP 2004-53250 A（株式会社ニコン）19.02.2004（2004-02-19） 段落 [0005]-[0007], 図 6	1, 3, 11-13 2, 4-10, 14-21
Y A	US 5831719 A（BERG, Johnny L.）03.11.1998（1998-11-03） 第 3 欄第64行 - 第 4 欄第22行, 図 1	3 2, 4-10, 14-21
Y A	JP 2012-93195 A（三洋電機株式会社）17.05.2012（2012-05-17） 段落 [0054]-[0065], 図 7-9	12 2, 4-10, 14-21
E, X	JP 2020-153909 A（ソニーセミコンダクタソリューションズ株式会社）24.09.2020 （2020-09-24） 段落 [0051]-[0061], 図 7-8	1
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 21.10.2020		国際調査報告の発送日 10.11.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 藤田 都志行 2S 3014 電話番号 03-3581-1101 内線 3216

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/032471

引用文献			公表日	パテントファミリー文献	公表日
JP	2018-31670	A	01.03.2018	(ファミリーなし)	
JP	2004-53250	A	19.02.2004	WO 02/054109 A1	
				明細書第 2 頁第5-20行, 図 6	
US	5831719	A	03.11.1998	US 5940170 A	
				US 6115114 A	
				WO 00/14479 A1	
JP	2012-93195	A	17.05.2012	(ファミリーなし)	
JP	2020-153909	A	24.09.2020	WO 2020/195898 A1	
				段落 [0051]-[0061], 図 7-8	