

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 6 月 9 日 (09.06.2022)



(10) 国际公布号
WO 2022/116302 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2020/137968

(22) 国际申请日: 2020 年 12 月 21 日 (21.12.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202011399510.2 2020 年 12 月 2 日 (02.12.2020) CN

(71) 申请人: **TCL 华星光电技术有限公司 (TCL CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 方晓莉 (FANG, Xiaoli); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 吴宇 (WU, Yu); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 肖光星 (XIAO, Guangxing); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 高翔 (GAO, Xiang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦 C 座 2901, Guangdong 518052 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

(54) **Title:** DRIVING VOLTAGE POLARITY INVERSION METHOD AND CIRCUIT FOR LIQUID CRYSTAL PANEL, AND LIQUID CRYSTAL PANEL

(54) 发明名称: 液晶面板驱动电压极性反转方法及电路、液晶面板

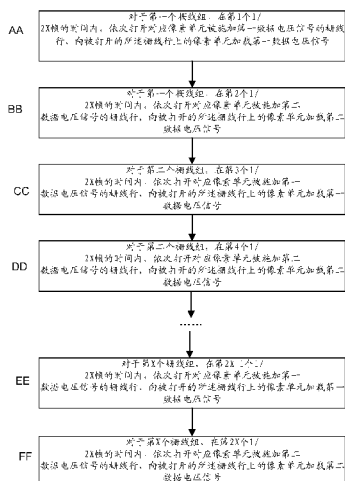


图 1

AA For a first gate line group, within the time of a first 1/2X frame, successively turn on gate line rows, for corresponding pixel units, to which first data voltage signals are applied, and load the first data voltage signals to the pixel units on the gate line rows that are turned on

BB For the first gate line group, within the time of a second 1/2X frame, successively turn on gate line rows, for corresponding pixel units, to which second data voltage signals are applied, and load the second data voltage signals to the pixel units on the gate line rows that are turned on

CC For a second gate line group, within the time of a third 1/2X frame, successively turn on gate line rows, for corresponding pixel units, to which first data voltage signals are applied, and load the first data voltage signals to the pixel units on the gate line rows that are turned on

DD For the second gate line group, within the time of a fourth 1/2X frame, successively turn on gate line rows, for corresponding pixel units, to which second data voltage signals are applied, and load the second data voltage signals to the pixel units on the gate line rows that are turned on

EE For an Xth gate line group, within the time of a (2X-1)th 1/2X frame, successively turn on gate line rows, for corresponding pixel units, to which first data voltage signals are applied, and load the first data voltage signals to the pixel units on the gate line rows that are turned on

FF For the Xth gate line group, within the time of a (2X)th 1/2X frame, successively turn on gate line rows, for corresponding pixel units, to which second data voltage signals are applied, and load the second data voltage signals to the pixel units on the gate line rows that are turned on

(57) **Abstract:** Disclosed are a driving voltage polarity inversion method and circuit for a liquid crystal panel, and a liquid crystal panel. The method comprises: dividing gate lines into X consecutive gate line groups; for a gate line group, successively turning on gate line rows to which first data voltage signals are applied; and after the first data voltage signals are loaded to pixel units on the gate line rows that are turned on, successively turning on gate line rows to which second data voltage signals are applied, and loading, to pixel units on the gate line rows that are turned on, second data voltage signals having polarities opposite to those of the first data voltage signals.

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。
-

(57) 摘要: 公开一种液晶面板驱动电压极性反转方法及电路、液晶面板, 栅线分为X个连续栅线组, 对于一栅线组, 依次打开被施加第一数据电压信号的栅线行, 向被打开栅线行上的像素单元加载第一数据电压信号后, 再依次打开被施加第二数据电压信号的栅线行, 向被打开栅线行上的像素单元加载与第一数据电压信号极性相反的第二数据电压信号。

液晶面板驱动电压极性反转方法及电路、液晶面板

技术领域

[0001] 本申请涉及显示技术领域，具体涉及一种液晶面板驱动电压极性反转方法及电路、液晶面板。

背景技术

[0002] 现有的液晶显示面板驱动架构大多采用1line架构、2line架构或者1+2line架构，其中，1line架构可以减少显示面板的闪烁问题，2line架构或者1+2line架构可改善显示面板因视角补偿算法导致的竖纹和斜线问题，在不同应用场合具有独特的优势。

发明概述

技术问题

[0003] 不论是1line架构、2line架构还是1+2line架构，在显示面板的驱动过程中，扫描线上的像素单元都会依次打开，driver IC 上输出的数据电压信号每行或者每两行的极性就会反转，显示面板上数据电压信号的极性反转频繁会导致driver IC的温度上升，功耗增加。

问题的解决方案

技术解决方案

[0004] 第一方面，本申请实施例提供一种液晶面板驱动电压极性反转方法，将液晶面板栅线分为X个连续的栅线组，所述X为不小于2的整数；

[0005] 对于一所述栅线组，依次打开对应像素单元被施加第一数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，再依次打开对应像素单元被施加第二数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第二数据电压信号，所述第一数据电压信号和所述第二数据电压信号极性相反；

[0006] 对剩余每一所述栅线组进行与上一所述栅线组同样的驱动电压极性反转操作，直至在一帧内完成对X个所述栅线组的驱动电压极性反转操作。

- [0007] 在本申请一种可能的实现方式中，每个所述栅线组的栅线行的个数相同，每个所述栅线组的驱动电压极性反转操作在 $1/X$ 帧的时间内完成，对于每个所述栅线组，首先在 $1/2X$ 帧的时间内，依次打开对应像素单元被施加第一数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，再在 $1/2X$ 帧的时间内，依次打开对应像素单元被施加第二数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第二数据电压信号。
- [0008] 在本申请一种可能的实现方式中，由上至下依次对所述 X 个连续的栅线组进行驱动电压极性反转操作。
- [0009] 在本申请一种可能的实现方式中，所述第一数据电压信号的电压极性为正且所述第二数据电压信号的电压极性为负，或者所述第一数据电压信号的电压极性为负且所述第二数据电压信号的电压极性为正。
- [0010] 在本申请一种可能的实现方式中，当对于一所述栅线组，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，Tcon IC的行缓冲数据中只存储该所述栅线组中对应像素单元被施加第二数据电压信号的栅线行的第二数据电压信号，向被打开的所述栅线行上的像素单元加载第二数据电压信号后，所述Tcon IC的行缓冲数据中无存储数据。
- [0011] 在本申请一种可能的实现方式中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中奇数行的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中偶数行的栅线行。
- [0012] 在本申请一种可能的实现方式中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中排序为 $1, 2, 5, 6, 9, 10 \cdots 1+4k, 2+4k$ 的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中排序为 $3, 4, 7, 8, 11, 12 \cdots 3+4k, 4+4k$ 的栅线行；所述 k 为自然数。
- [0013] 在本申请一种可能的实现方式中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中排序为 $1, 4, 5, 8, 9 \cdots 4+4k, 5+4k$ 的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中排序为 $2, 3, 6, 7 \cdots 2+4k, 3+4k$ 的栅线行；所述 k 为自然数。
- [0014] 第二方面，本申请还提供一种液晶面板驱动电压极性反转电路，所述电路采用

上面所述液晶面板驱动电压极性反转方法，用于对液晶面板中的阵列基板进行驱动，所述液晶面板驱动电压极性反转方法包括：

- [0015] 将液晶面板栅线分为X个连续的栅线组，所述X为不小于2的整数；
- [0016] 对于一所述栅线组，依次打开对应像素单元被施加第一数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，再依次打开对应像素单元被施加第二数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第二数据电压信号，所述第一数据电压信号和所述第二数据电压信号极性相反；
- [0017] 对剩余每一所述栅线组进行与上一所述栅线组同样的驱动电压极性反转操作，直至在一帧内完成对X个所述栅线组的驱动电压极性反转操作。
- [0018] 在本申请一种可能的实现方式中，每个所述栅线组的栅线行的个数相同，每个所述栅线组的驱动电压极性反转操作在 $1/X$ 帧的时间内完成，对于每个所述栅线组，首先在 $1/2X$ 帧的时间内，依次打开对应像素单元被施加第一数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，再在 $1/2X$ 帧的时间内，依次打开对应像素单元被施加第二数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第二数据电压信号。
- [0019] 在本申请一种可能的实现方式中，由上至下依次对所述X个连续的栅线组进行驱动电压极性反转操作。
- [0020] 在本申请一种可能的实现方式中，所述第一数据电压信号的电压极性为正且所述第二数据电压信号的电压极性为负，或者所述第一数据电压信号的电压极性为负且所述第二数据电压信号的电压极性为正。
- [0021] 在本申请一种可能的实现方式中，对于一所述栅线组，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，Tcon IC的行缓冲数据中只存储该所述栅线组中对应栅线行的第二数据电压信号，向被打开的所述栅线行上的像素单元加载第二数据电压信号后，所述Tcon IC的行缓冲数据中无存储数据。
- [0022] 在本申请一种可能的实现方式中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中奇数行的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中偶数行的栅线行。

- [0023] 在本申请一种可能的实现方式中，当液晶面板的驱动架构采用1line架构时，在第 $(2X-1)$ 个 $1/2X$ 帧的时间内，依次打开第一个栅线组奇数行的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，在第 $2X$ 个 $1/2X$ 帧的时间内，依次打开偶数行的栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号。
- [0024] 在本申请一种可能的实现方式中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中排序为 $1, 2, 5, 6, 9, 10 \cdots 1+4k, 2+4k$ 的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中排序为 $3, 4, 7, 8, 11, 12 \cdots 3+4k, 4+4k$ 的栅线行；所述 k 为自然数。
- [0025] 在本申请一种可能的实现方式中，当液晶面板的驱动架构采用2line架构时，在第 $(2X-1)$ 个 $1/2X$ 帧的时间内，依次打开第一个栅线组中第 $1, 2, 5, 6, 9, 10, 1+4k, 2+4k$ 的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，在第 $2X$ 个 $1/2X$ 帧的时间内，依次打开第一个栅线组中第 $3, 4, 7, 8, 11, 12, 3+4k, 4+4k$ 的栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号；所述 k 为自然数。
- [0026] 在本申请一种可能的实现方式中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中排序为 $1, 4, 5, 8, 9 \cdots 4+4k, 5+4k$ 的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中排序为 $2, 3, 6, 7 \cdots 2+4k, 3+4k$ 的栅线行。
- [0027] 在本申请一种可能的实现方式中，所述阵列基板包括：衬底基板和形成于所述衬底基板上的栅线和数据线，所述栅线和所述数据线限定像素单元；
- [0028] 所述电路包括：与所述栅线连接的栅线驱动电路和与所述数据线连接的数据驱动电路；
- [0029] 所述栅线驱动电路用于在 $1/2X$ 帧的时间内，依次打开某一栅线组中对应像素单元被施加第一数据电压信号的栅线行或对应像素单元被施加第二数据电压信号的栅线行；
- [0030] 所述数据驱动电路用于向被打开的所述栅线行上的像素单元加载第一数据电压信号或者向被打开的所述栅线行上的像素单元加载第二数据电压信号。

[0031] 第三方面，本申请还提供了一种提供一种采用上面所述液晶面板驱动电压极性反转电路的液晶面板。

发明的有益效果

有益效果

[0032] 本申请提供的液晶面板驱动电压极性反转方法，通过将液晶面板栅线分为X个连续的栅线组，对一栅线组内对应像素单元先施加第一数据电压信号后再对剩余的像素单元施加第二数据电压信号，即同一栅线组内的像素单元只需进行一次驱动电压极性反转操作，相对于现有的显示面板的驱动过程中数据电压信号每行或者每两行的极性就会反转的操作，减少了电压极性反转的频率，降低了driver IC的上升温度，达到了省电的目的，同时，将液晶面板栅线分为X个栅线组，对每个栅线组分别进行极性反转操作，Tcon IC的行缓冲数据可仅存储该栅线组中未加载的数据电压信号，达到了节省Tcon IC资源的目的。

对附图的简要说明

附图说明

[0033] 图1是本申请实施例提供的液晶面板驱动电压极性反转方法的流程图；

[0034] 图2是本申请实施例中将液晶面板栅线由上至下平均分为3个连续的栅线组的示意图；

[0035] 图3（a）至图3（f）是采用本申请实施例提供的液晶面板驱动电压极性反转方法时显示面板第1个1/6帧至第6个1/6帧的极性示意图。

发明实施例

本发明的实施方式

[0036] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0037] 在本申请的描述中，需要理解的是，术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、

“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针”、“逆时针”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本申请和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本申请的限制。此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本申请的描述中，“多个”的含义是两个或两个以上，除非另有明确具体的限定。

[0038] 在本申请中，除非另有明确的规定和限定，第一特征在第二特征之“上”或之“下”可以包括第一和第二特征直接接触，也可以包括第一和第二特征不是直接接触而是通过它们之间的另外的特征接触。而且，第一特征在第二特征“之上”、“上方”和“上面”包括第一特征在第二特征正上方和斜上方，或仅仅表示第一特征水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”包括第一特征在第二特征正下方和斜下方，或仅仅表示第一特征水平高度小于第二特征。

[0039] 本申请实施例提供了一种液晶面板驱动电压极性反转方法，具体流程图如图1所示，将液晶面板栅线由上至下平均分为 X 个连续的栅线组， X 为不小于2的整数；在一 $1/X$ 帧的时间内，对于一栅线组，首先在 $1/2X$ 帧的时间内，依次打开对应像素单元被施加第一数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，再在 $1/2X$ 帧的时间内，依次打开对应像素单元被施加第二数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第二数据电压信号，第一数据电压信号和第二数据电压信号极性相反，第一数据电压信号的电压极性为正且第二数据电压信号的电压极性为负，或者第一数据电压信号的电压极性为负且第二数据电压信号的电压极性为正；在每一 $1/X$ 帧的时间内，对于剩余每一栅线组进行与上一栅线组同样的驱动电压极性反转操作，直至在一帧内完成对 X 个栅线组的驱动电压极性反转操作。

[0040] 所述液晶面板驱动电压极性反转方法，同一栅线组内的像素单元只需进行一次驱动电压极性反转操作，相对于现有的显示面板的驱动过程中数据电压信号每

行或者每两行的极性就会反转的操作，减少了电压极性反转的频率，降低了driver IC的上升温度，达到了省电的目的。

[0041] 具体地，对该X个连续的栅线组进行驱动电压极性反转操作时，可以由上至下依次对每个栅线组进行驱动电压极性反转操作，具体流程如图1所示。也可以根据预设顺序依次对每个栅线组进行驱动电压极性反转操作。可选地，在本申请的另一些实施方式中，可不采用将液晶面板栅线由上至下平均分为X个连续的栅线组的方式，而将液晶面板栅线分为栅线行数不同的栅线组，分别对每个栅线组进行驱动电压极性反转操作。

[0042] 当对于某一栅线组，向被打开的栅线行上的像素单元加载第一数据电压信号后，Tcon IC的行缓冲数据中只存储该栅线组中对应像素单元被施加第二数据电压信号的栅线行的第二数据电压信号，向被打开的栅线行上的像素单元加载第二数据电压信号后，Tcon IC的行缓冲数据中无存储数据。该Tcon IC的行缓冲数据的存储规则，解决了不论是1line架构、2line架构还是1+2line架构，在显示面板的驱动过程中，如要减少显示面板上数据电压信号的极性反转，则需要在Tcon IC的行缓冲数据中存储整个显示面板中未加载的数据电压信号，会消耗较多的Tcon IC资源的问题，达到了相对节省Tcon IC资源的效果。需要说明的是，本申请实施例的液晶面板驱动电压极性反转方法在一些具体的实施方式中，Tcon IC的行缓冲数据根据需要，也可以存储整个显示面板中未加载的数据电压信号。

[0043] 在本申请实施例中，具体地，设液晶面板的data驱动频率为frame_rate，分辨率为M*N，若将液晶面板栅线由上至下平均分为X个连续的栅线组，X为不小于2的整数，则Tcon IC的linebuffer（行缓冲）数据有N/2X条，gate驱动频率为2X*frame_rate。

[0044] 当液晶面板的驱动架构采用1line架构时，在第1个1/2X帧的时间内，依次打开第一个栅线组中第1、3、5、7……行（即奇数行）的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，此时linebuffer中存放有第一个栅线组中第2、4、6、8……行（即偶数行）栅线行的第二数据电压信号，在第2个1/2X帧的时间内，依次打开第一个栅线组中第2、4、6、8……（即偶数行）行的

栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号，此时linebuffer中无存储数据。

[0045] 在第3个 $1/2X$ 帧的时间内，依次打开第二个栅线组中第1、3、5、7……行（即奇数行）的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，此时linebuffer中存放有第二个栅线组中第2、4、6、8……行（即偶数行）栅线行的第二数据电压信号，在第4个 $1/2X$ 帧的时间内，依次打开第二个栅线组中第2、4、6、8……行（即偶数行）的栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号，此时linebuffer中无存储数据。

[0046] ……依次类推，直至在第 $(2X-1)$ 个 $1/2X$ 帧的时间内，依次打开第 X 个栅线组中第1、3、5、7……行（即奇数行）的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，此时linebuffer中存放有第 X 个栅线组中第2、4、6、8……行（即偶数行）栅线行的第二数据电压信号，在第 $2X$ 个 $1/2X$ 帧的时间内，依次打开第 X 个栅线组中第2、4、6、8……行（即偶数行）的栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号，此时linebuffer中无存储数据；从而在一帧内完成对 X 个栅线组的驱动电压极性反转操作。

[0047] 当液晶面板的驱动架构采用2line架构时，在第1个 $1/2X$ 帧的时间内，依次打开第一个栅线组中第1, 2, 5, 6, 9, 10……行（即第 $1+4k, 2+4k$ 行， k 为自然数）的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，此时linebuffer中存放有第一个栅线组中第3, 4, 7, 8, 11, 12……行（即第 $3+4k, 4+4k$ 行， k 为自然数）栅线行的第二数据电压信号，在第2个 $1/2X$ 帧的时间内，依次打开第一个栅线组中第3, 4, 7, 8, 11, 12……行（即第 $3+4k, 4+4k$ 行， k 为自然数）的栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号，此时linebuffer中无存储数据。

[0048] 在第3个 $1/2X$ 帧的时间内，依次打开第二个栅线组中第1, 2, 5, 6, 9, 10……行（即第 $1+4k, 2+4k$ 行， k 为自然数）的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，此时linebuffer中存放有第二个栅线组中第3, 4, 7, 8, 11, 12……行（即第 $3+4k, 4+4k$ 行， k 为自然数）栅线行的第二数据电压信号，在第4个 $1/2X$ 帧的时间内，依次打开第二个栅线组中第3, 4, 7, 8, 11, 12……行（即第 $3+$

4k, 4+4k行, k为自然数)的栅线行, 向被打开的栅线行上的像素单元加载第二数据电压信号, 此时linebuffer中无存储数据。

[0049] ……依次类推, 直至在第 $(2X-1)$ 个 $1/2X$ 帧的时间内, 依次打开第X个栅线组中第1, 2, 5, 6, 9, 10……行(即第1+4k, 2+4k行, k为自然数)的栅线行, 向被打开的栅线行上的像素单元加载第一数据电压信号, 此时linebuffer中存放有第X个栅线组中第3, 4, 7, 8, 11, 12……行(即第3+4k, 4+4k行, k为自然数)栅线行的第二数据电压信号, 在第2X个 $1/2X$ 帧的时间内, 依次打开第X个栅线组中第3, 4, 7, 8, 11, 12……行(即第3+4k, 4+4k行, k为自然数)的栅线行, 向被打开的栅线行上的像素单元加载第二数据电压信号, 此时linebuffer中无存储数据; 从而在一帧内完成对X个栅线组的驱动电压极性反转操作。

[0050] 当液晶面板的驱动架构采用1+2line架构时, 在第1个 $1/2X$ 帧的时间内, 依次打开第一个栅线组中第1, 4, 5, 8, 9……行(即第4+4k, 5+4k行, k为自然数)的栅线行, 向被打开的栅线行上的像素单元加载第一数据电压信号, 此时linebuffer中存放有第一个栅线组中第2, 3, 6, 7……行(即第2+4k, 3+4k行, k为自然数)栅线行的第二数据电压信号, 在第2个 $1/2X$ 帧的时间内, 依次打开第一个栅线组中第2, 3, 6, 7……行(即第2+4k, 3+4k行, k为自然数)的栅线行, 向被打开的栅线行上的像素单元加载第二数据电压信号, 此时linebuffer中无存储数据。

[0051] 在第3个 $1/2X$ 帧的时间内, 依次打开第二个栅线组中第1, 4, 5, 8, 9……行(即第4+4k, 5+4k行, k为自然数)的栅线行, 向被打开的栅线行上的像素单元加载第一数据电压信号, 此时linebuffer中存放有第二个栅线组中第2, 3, 6, 7……行(即第2+4k, 3+4k行, k为自然数)栅线行的第二数据电压信号, 在第4个 $1/2X$ 帧的时间内, 依次打开第二个栅线组中第2, 3, 6, 7……行(即第2+4k, 3+4k行, k为自然数)的栅线行, 向被打开的栅线行上的像素单元加载第二数据电压信号, 此时linebuffer中无存储数据。

[0052] ……依次类推, 直至在第 $(2X-1)$ 个 $1/2X$ 帧的时间内, 依次打开第X个栅线组中第1, 4, 5, 8, 9……行(即第4+4k, 5+4k行, k为自然数)的栅线行, 向被打开的栅线行上的像素单元加载第一数据电压信号, 此时linebuffer中存放有第2, 3, 6, 7……行(即第2+4k, 3+4k行, k为自然数)栅线行的第二数据电压信号, 在第2

X个1/2X帧的时间内，依次打开第X个栅线组中第2, 3, 6, 7……行（即第 $2+4k$, $3+4k$ 行，k为自然数）的栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号，此时linebuffer中无存储数据；从而在一帧内完成对X个栅线组的驱动电压极性反转操作。

[0053] 以data驱动频率为 $\text{frame_rate}=60\text{HZ}$ ，分辨率为 $3840*2160$ 的液晶面板为例，将液晶面板栅线由上至下平均分为3个连续的栅线组，如图2所示。则Tcon IC的linebuffer（行缓冲）数据有 $2160/6=360$ 条，gate驱动频率为 $6*60=360\text{HZ}$ 。该面板驱动架构采用1line架构，采用本申请实施例的液晶面板驱动电压极性反转方法，第1个1/6帧至第6个1/6帧的极性示意图如图3（a）至图3（f）所示。

[0054] 如图3（a），在第1个1/6帧的时间内，依次打开第一个栅线组（即1至720行的栅线行）中第1、3、5、7……717、719行的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，该第一数据电压信号的电压极性为正；此时linebuffer中存放有第一个栅线组中第2、4、6、8……718、720行栅线行的第二数据电压信号，共360条，该第二数据电压信号的电压极性为负，如图3（b），在第2个1/6帧的时间内，依次打开第一个栅线组中第2、4、6、8……718、720行的栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号，此时linebuffer中无存储数据。

[0055] 如图3（c），在第3个1/6帧的时间内，依次打开第二个栅线组（即721至1440行的栅线行）中第1、3、5、7……717、719行的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，此时linebuffer中存放有第二个栅线组中第2、4、6、8……718、720行栅线行的第二数据电压信号，共360条，如图3（d），在第4个1/6帧的时间内，依次打开第二个栅线组中第2、4、6、8……718、720行的栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号，此时linebuffer中无存储数据。

[0056] 如图3（e），在第5个1/6帧的时间内，依次打开第三个栅线组（即1441至2160行的栅线行）中第1、3、5、7……717、719行的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，此时linebuffer中存放有第三个栅线组中

第2、4、6、8……718、720行栅线行的第二数据电压信号，如图3（f），在第6个1/6帧的时间内，依次打开第3个栅线组中第2、4、6、8……718、720行的栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号，此时linebuffer中无存储数据；从而在一帧内完成对3个栅线组的驱动电压极性反转操作。

[0057] 本申请实施例另外提供了一种液晶面板驱动电压极性反转电路，该电路采用上面描述的液晶面板驱动电压极性反转方法，用于对液晶面板中的阵列基板进行驱动。

[0058] 具体地，阵列基板包括：衬底基板和形成于衬底基板上的栅线和数据线，栅线和数据线限定像素单元。

[0059] 该电路包括：与栅线连接的栅线驱动电路和与数据线连接的数据驱动电路。

[0060] 栅线驱动电路用于在1/2X帧的时间内，依次打开某一栅线组中对应像素单元被施加第一数据电压信号的栅线行或对应像素单元被施加第二数据电压信号的栅线行。

[0061] 数据驱动电路用于向被打开的栅线行上的像素单元加载第一数据电压信号或者向被打开的栅线行上的像素单元加载第二数据电压信号。

[0062] 本申请实施例还提供了一种采用上面所述液晶面板驱动电压极性反转电路的液晶面板，关于液晶面板的具体限定可参见上文中对于液晶面板驱动电压极性反转方法和液晶面板驱动电压极性反转电路的限定，在此不再赘述。

[0063] 以上对本申请所提供的液晶面板驱动电压极性反转方法及电路、液晶面板进行了详细介绍，本文中应用了具体个例对本发明的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本发明的方法及其核心思想；同时，对于本领域的技术人员，依据本发明的思想，在具体实施方式及应用范围上均会有改变之处，综上所述，本说明书内容不应理解为对本发明的限制。。

权利要求书

- [权利要求 1] 一种液晶面板驱动电压极性反转方法，其中，将液晶面板栅线分为X个连续的栅线组，所述X为不小于2的整数；
- 对于一所述栅线组，依次打开对应像素单元被施加第一数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，再依次打开对应像素单元被施加第二数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第二数据电压信号，所述第一数据电压信号和所述第二数据电压信号极性相反；
- 对剩余每一所述栅线组进行与上一所述栅线组同样的驱动电压极性反转操作，直至在一帧内完成对X个所述栅线组的驱动电压极性反转操作。
- [权利要求 2] 如权利要求1所述的液晶面板驱动电压极性反转方法，其中，每个所述栅线组的栅线行的个数相同，每个所述栅线组的驱动电压极性反转操作在 $1/X$ 帧的时间内完成，对于每个所述栅线组，首先在 $1/2X$ 帧的时间内，依次打开对应像素单元被施加第一数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，再在 $1/2X$ 帧的时间内，依次打开对应像素单元被施加第二数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第二数据电压信号。
- [权利要求 3] 如权利要求1所述的液晶面板驱动电压极性反转方法，其中，由上至下依次对所述X个连续的栅线组进行驱动电压极性反转操作。
- [权利要求 4] 如权利要求1所述的液晶面板驱动电压极性反转方法，其中，所述第一数据电压信号的电压极性为正且所述第二数据电压信号的电压极性为负，或者所述第一数据电压信号的电压极性为负且所述第二数据电压信号的电压极性为正。
- [权利要求 5] 如权利要求1所述的液晶面板驱动电压极性反转方法，其中，对于一所述栅线组，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，Tcon IC的行缓冲数据中只存储该所述栅线组中对应栅线行

的第二数据电压信号，向被打开的所述栅线行上的像素单元加载第二数据电压信号后，所述Tcon IC的行缓冲数据中无存储数据。

[权利要求 6] 如权利要求2所述的液晶面板驱动电压极性反转方法，其中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中奇数行的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中偶数行的栅线行。

[权利要求 7] 如权利要求2所述的液晶面板驱动电压极性反转方法，其中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中排序为1, 2, 5, 6, 9, 10...1+4k, 2+4k的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中排序为3, 4, 7, 8, 11, 12...3+4k, 4+4k的栅线行；所述k为自然数。

[权利要求 8] 如权利要求2所述的液晶面板驱动电压极性反转方法，其中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中排序为1, 4, 5, 8, 9...4+4k, 5+4k的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中排序为2, 3, 6, 7...2+4k, 3+4k的栅线行；所述k为自然数。

[权利要求 9] 一种液晶面板驱动电压极性反转电路，其中，所述电路采用权利要求1~8任一所述液晶面板驱动电压极性反转方法，用于对液晶面板中的阵列基板进行驱动，所述液晶面板驱动电压极性反转方法包括：
将液晶面板栅线分为X个连续的栅线组，所述X为不小于2的整数；
对于一所述栅线组，依次打开对应像素单元被施加第一数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第一数据电压信号后，再依次打开对应像素单元被施加第二数据电压信号的栅线行，向被打开的所述栅线行上的像素单元加载第二数据电压信号，所述第一数据电压信号和所述第二数据电压信号极性相反；
对剩余每一所述栅线组进行与上一所述栅线组同样的驱动电压极性反转操作，直至在一帧内完成对X个所述栅线组的驱动电压极性反转操作。

- [权利要求 10] 如权利要求9所述的液晶面板驱动电压极性反转电路, 其中, 每个所述栅线组的栅线行的个数相同, 每个所述栅线组的驱动电压极性反转操作在 $1/X$ 帧的时间内完成, 对于每个所述栅线组, 首先在 $1/2X$ 帧的时间内, 依次打开对应像素单元被施加第一数据电压信号的栅线行, 向被打开的所述栅线行上的像素单元加载第一数据电压信号后, 再在 $1/2X$ 帧的时间内, 依次打开对应像素单元被施加第二数据电压信号的栅线行, 向被打开的所述栅线行上的像素单元加载第二数据电压信号。
- [权利要求 11] 如权利要求9所述的液晶面板驱动电压极性反转电路, 其中, 由上至下依次对所述 X 个连续的栅线组进行驱动电压极性反转操作。
- [权利要求 12] 如权利要求9所述的液晶面板驱动电压极性反转电路, 其中, 所述第一数据电压信号的电压极性为正且所述第二数据电压信号的电压极性为负, 或者所述第一数据电压信号的电压极性为负且所述第二数据电压信号的电压极性为正。
- [权利要求 13] 如权利要求9所述的液晶面板驱动电压极性反转电路, 其中, 对于一所述栅线组, 向被打开的所述栅线行上的像素单元加载第一数据电压信号后, Tcon IC的行缓冲数据中只存储该所述栅线组中对应栅线行的第二数据电压信号, 向被打开的所述栅线行上的像素单元加载第二数据电压信号后, 所述Tcon IC的行缓冲数据中无存储数据。
- [权利要求 14] 如权利要求10所述的液晶面板驱动电压极性反转电路, 其中, 所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中奇数行的栅线行; 所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中偶数行的栅线行。
- [权利要求 15] 如权利要求14所述的液晶面板驱动电压极性反转电路, 其中, 当液晶面板的驱动架构采用1line架构时, 在第 $(2X-1)$ 个 $1/2X$ 帧的时间内, 依次打开第一个栅线组奇数行的栅线行, 向被打开的栅线行上的像素单元加载第一数据电压信号, 在第 $2X$ 个 $1/2X$ 帧的时间内, 依次打开偶数行的栅线行, 向被打开的栅线行上的像素单元加载第二数据电压

信号。

[权利要求 16] 如权利要求10所述的液晶面板驱动电压极性反转电路，其中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中排序为1, 2, 5, 6, 9, 10...1+4k, 2+4k的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中排序为3, 4, 7, 8, 11, 12...3+4k, 4+4k的栅线行；所述k为自然数。

[权利要求 17] 如权利要求16所述的液晶面板驱动电压极性反转电路，其中，当液晶面板的驱动架构采用2line架构时，在第 $(2X-1)$ 个 $1/2X$ 帧的时间内，依次打开第一个栅线组中第1, 2, 5, 6, 9, 10...1+4k, 2+4k的栅线行，向被打开的栅线行上的像素单元加载第一数据电压信号，在第 $2X$ 个 $1/2X$ 帧的时间内，依次打开第一个栅线组中第3, 4, 7, 8, 11, 12...3+4k, 4+4k的栅线行，向被打开的栅线行上的像素单元加载第二数据电压信号。

[权利要求 18] 如权利要求10所述的液晶面板驱动电压极性反转电路，其中，所述对应像素单元被施加第一数据电压信号的栅线行为对应所述栅线组中排序为1, 4, 5, 8, 9...4+4k, 5+4k的栅线行；所述对应像素单元被施加第二数据电压信号的栅线行为对应所述栅线组中排序为2, 3, 6, 7...2+4k, 3+4k的栅线行；所述k为自然数。

[权利要求 19] 如权利要求9所述的液晶面板驱动电压极性反转电路，其中，所述阵列基板包括：衬底基板和形成于所述衬底基板上的栅线和数据线，所述栅线和所述数据线限定像素单元；

所述电路包括：与所述栅线连接的栅线驱动电路和与所述数据线连接的数据驱动电路；

所述栅线驱动电路用于在 $1/2X$ 帧的时间内，依次打开某一栅线组中对应像素单元被施加第一数据电压信号的栅线行或对应像素单元被施加第二数据电压信号的栅线行；

所述数据驱动电路用于向被打开的所述栅线行上的像素单元加载第一数据电压信号或者向被打开的所述栅线行上的像素单元加载第二数据

电压信号。

[权利要求 20] 一种液晶面板，其中，所述液晶面板包括权利要求9或19所述的液晶面板驱动电压极性反转电路。

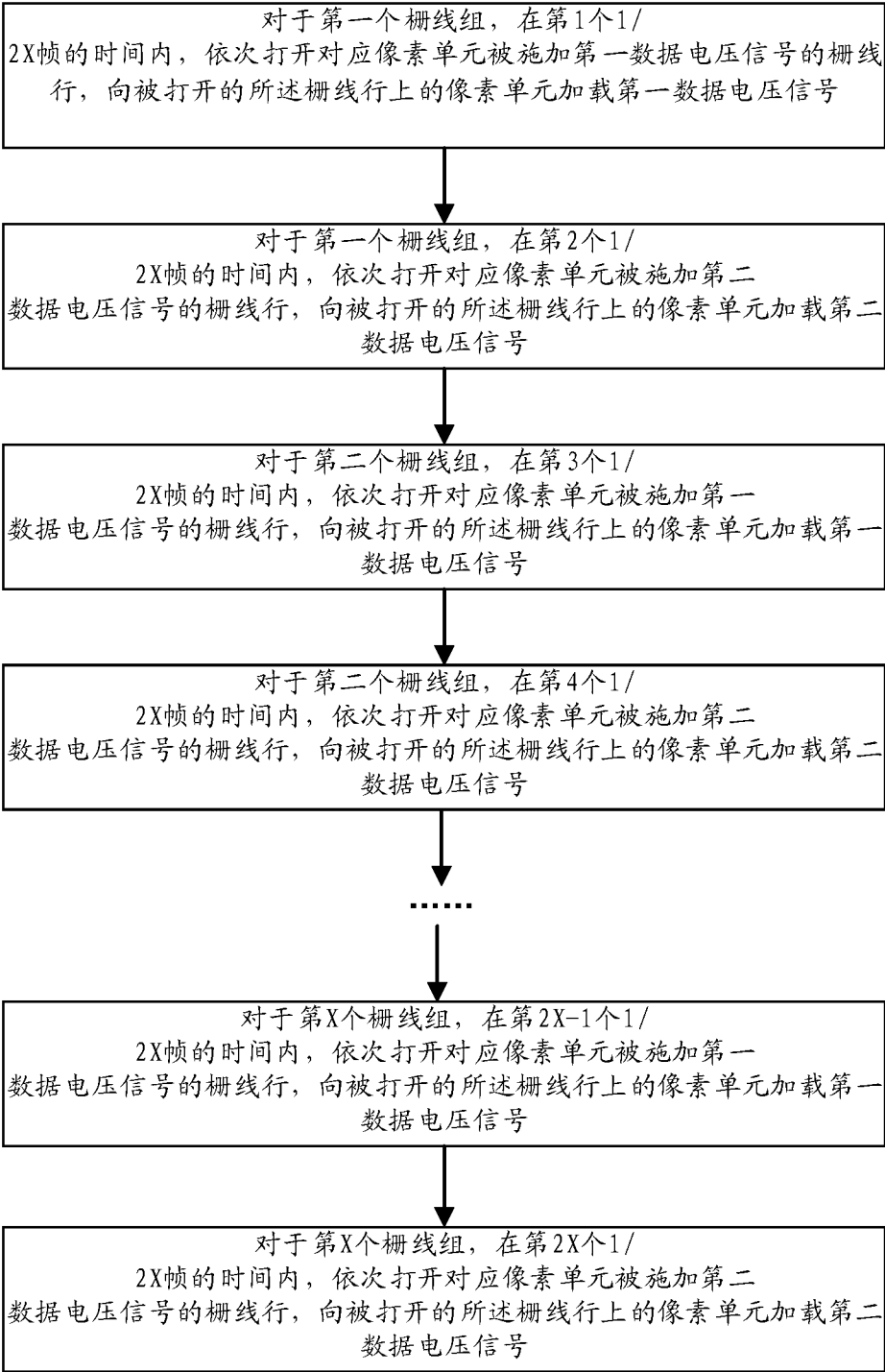


图 1

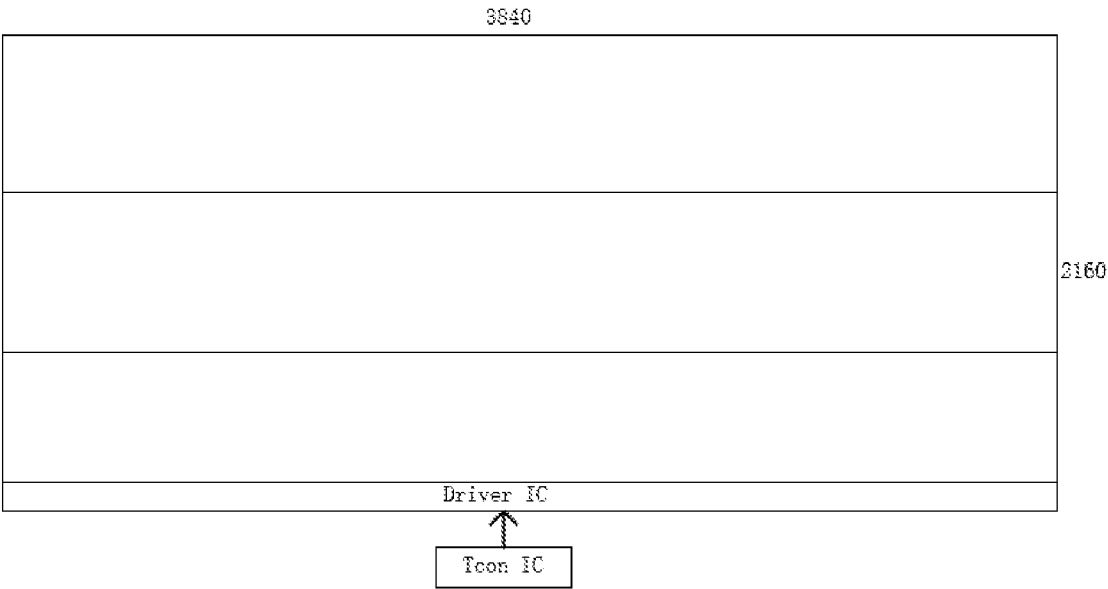


图 2

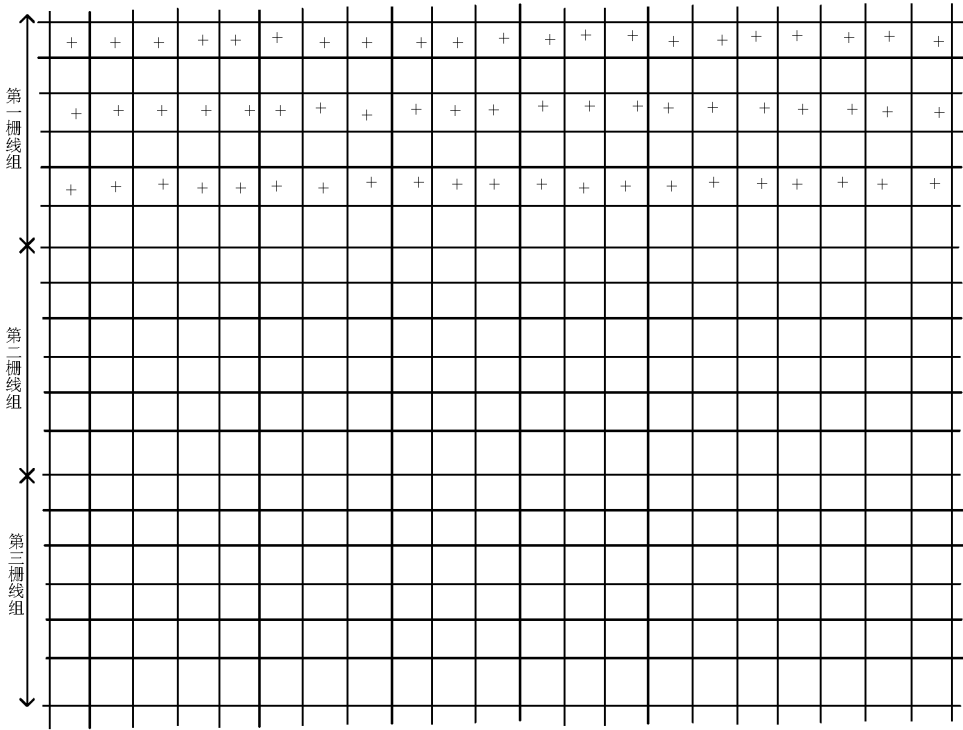


图 3 (a)

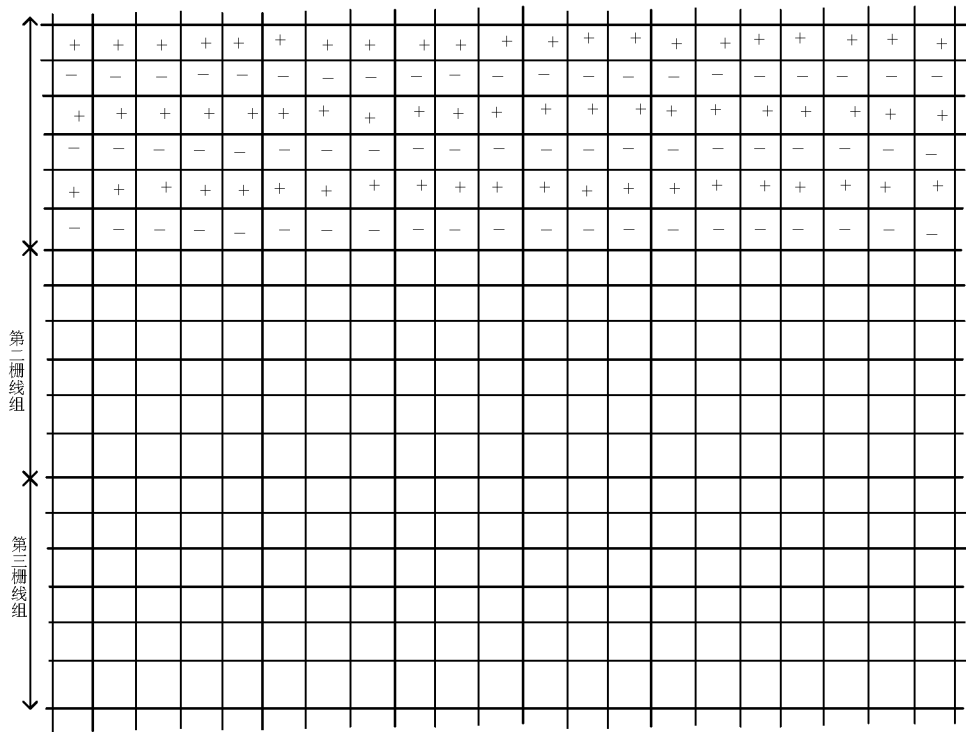


图 3 (b)

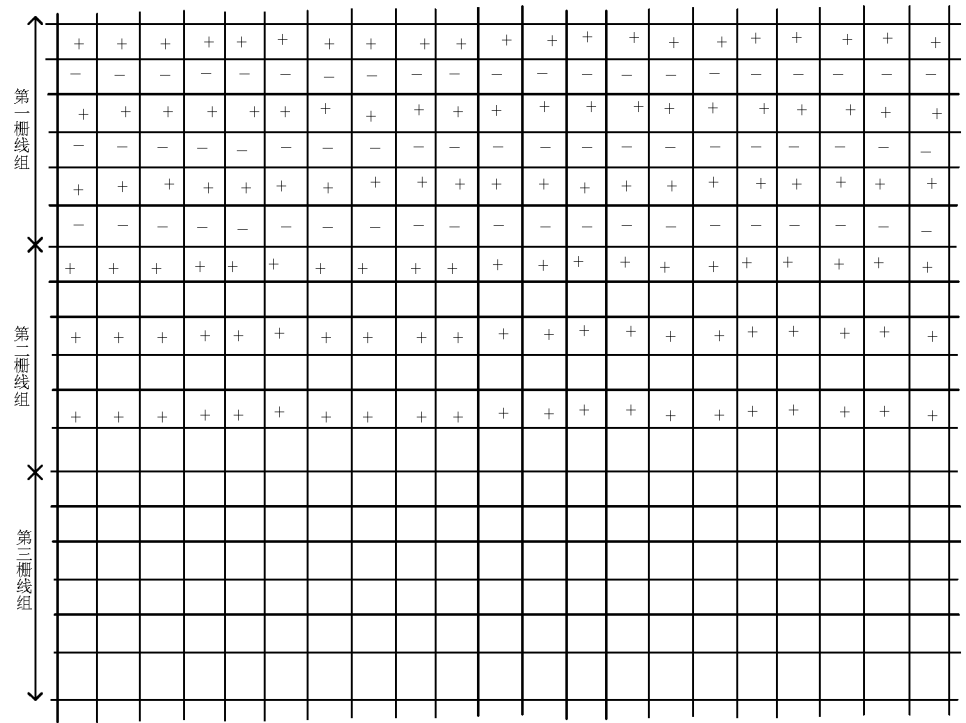


图 3 (c)

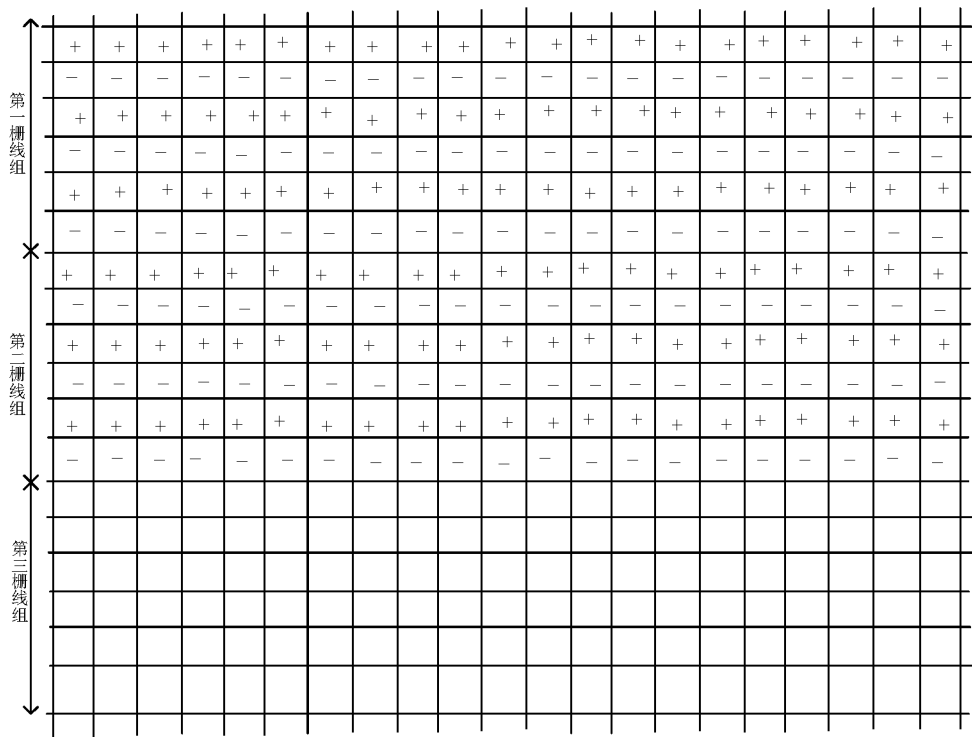


图 3 (d)

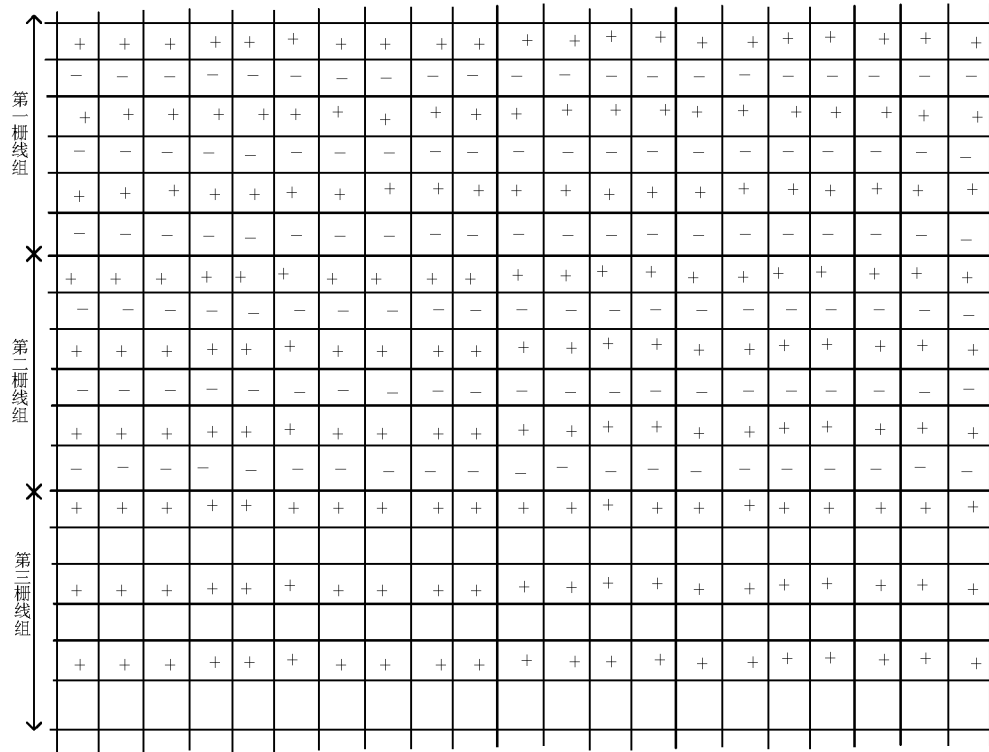


图 3 (e)

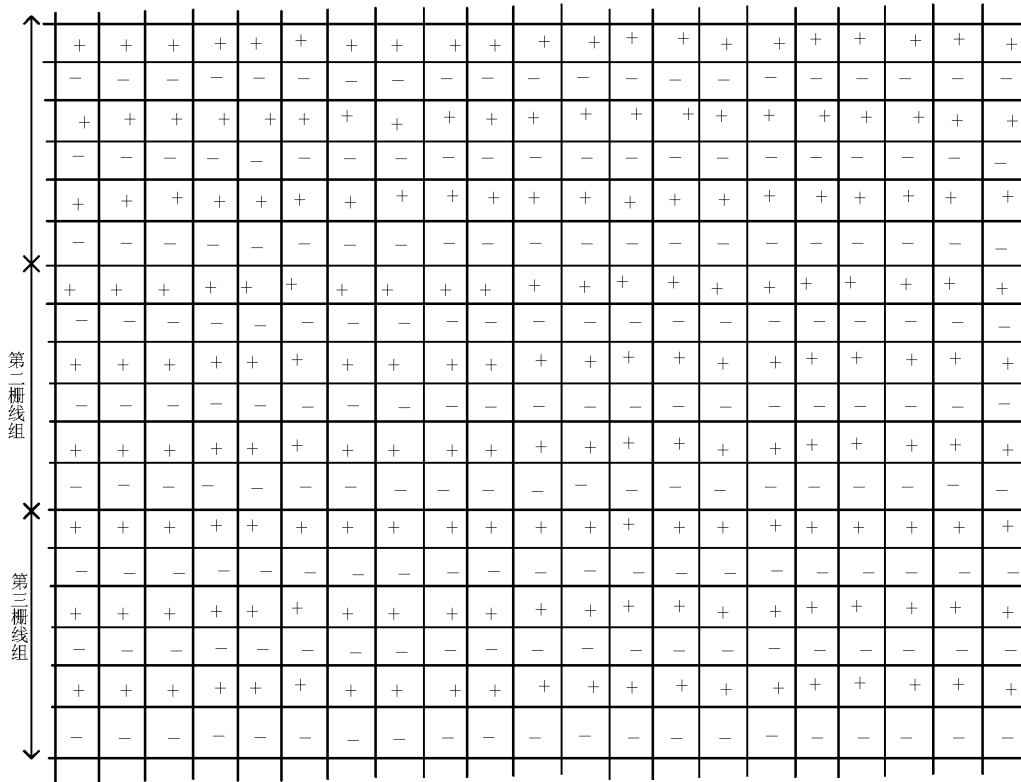


图 3 (f)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/137968

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G; G02F; G01N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, VEN: 像素, 象素, 块, 组, 极性, 正, 负, 帧, 翻转, 反转, pixel, block, group, polarity, positive, negative, frame, overturn, reverse

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2013235026 A1 (YAMAMOTO KAORU et al.) 12 September 2013 (2013-09-12) description, paragraphs [0002]-[0165], and figures 1-14	1-20
A	KR 20100055150 A (SAMSUNG ELECTRONICS CO., LTD.) 26 May 2010 (2010-05-26) entire document	1-20
A	CN 103456277 A (HEFEI BOE OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.) 18 December 2013 (2013-12-18) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

18 August 2021

Date of mailing of the international search report

26 August 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/137968

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
US	2013235026	A1	12 September 2013	TW	201248587	A	01 December 2012
				CN	103262148	B	17 December 2014
				KR	20130080864	A	15 July 2013
				TW	1413055	B	21 October 2013
				US	8686990	B2	01 April 2014
				JP	5230853	B2	10 July 2013
				WO	2012137728	A1	11 October 2012
				KR	101310004	B1	24 September 2013
				CN	103262148	A	21 August 2013
KR	20100055150	A	26 May 2010	US	8624814	B2	07 January 2014
				US	2010123702	A1	20 May 2010
				KR	101489651	B1	04 February 2015
CN	103456277	A	18 December 2013	CN	103456277	B	22 February 2017
				WO	2015027630	A1	05 March 2015

国际检索报告

国际申请号

PCT/CN2020/137968

A. 主题的分类 G09G 3/36 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类														
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G09G; G02F; G01N 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS, CNTXT, VEN: 像素、象素、块、组、极性、正、负、帧、翻转、反转、pixel, block, group, polarity, positive, negative, frame, overturn, reverse														
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>US 2013235026 A1 (YAMAMOTO KAORU等) 2013年 9月 12日 (2013 - 09 - 12) 说明书第[0002]-[0165]段、附图1-14</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>KR 20100055150 A (SAMSUNG ELECTRONICS CO LTD) 2010年 5月 26日 (2010 - 05 - 26) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 103456277 A (合肥京东方光电科技有限公司等) 2013年 12月 18日 (2013 - 12 - 18) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	US 2013235026 A1 (YAMAMOTO KAORU等) 2013年 9月 12日 (2013 - 09 - 12) 说明书第[0002]-[0165]段、附图1-14	1-20	A	KR 20100055150 A (SAMSUNG ELECTRONICS CO LTD) 2010年 5月 26日 (2010 - 05 - 26) 全文	1-20	A	CN 103456277 A (合肥京东方光电科技有限公司等) 2013年 12月 18日 (2013 - 12 - 18) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求												
X	US 2013235026 A1 (YAMAMOTO KAORU等) 2013年 9月 12日 (2013 - 09 - 12) 说明书第[0002]-[0165]段、附图1-14	1-20												
A	KR 20100055150 A (SAMSUNG ELECTRONICS CO LTD) 2010年 5月 26日 (2010 - 05 - 26) 全文	1-20												
A	CN 103456277 A (合肥京东方光电科技有限公司等) 2013年 12月 18日 (2013 - 12 - 18) 全文	1-20												
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。														
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件														
国际检索实际完成的日期 2021年 8月 18日		国际检索报告邮寄日期 2021年 8月 26日												
ISA/CN的名称和邮寄地址 中国国家知识产权局 (ISA/CN) 中国 北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 聂莹莹 电话号码 (86-10)62089873												

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/137968

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	2013235026	A1	2013年 9月 12日	TW	201248587	A	2012年 12月 1日
				CN	103262148	B	2014年 12月 17日
				KR	20130080864	A	2013年 7月 15日
				TW	1413055	B	2013年 10月 21日
				US	8686990	B2	2014年 4月 1日
				JP	5230853	B2	2013年 7月 10日
				WO	2012137728	A1	2012年 10月 11日
				KR	101310004	B1	2013年 9月 24日
				CN	103262148	A	2013年 8月 21日
KR	20100055150	A	2010年 5月 26日	US	8624814	B2	2014年 1月 7日
				US	2010123702	A1	2010年 5月 20日
				KR	101489651	B1	2015年 2月 4日
CN	103456277	A	2013年 12月 18日	CN	103456277	B	2017年 2月 22日
				WO	2015027630	A1	2015年 3月 5日