

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-128932

(P2007-128932A)

(43) 公開日 平成19年5月24日(2007.5.24)

(51) Int. Cl.	F I	テーマコード (参考)
H O 1 L 21/027 (2006.01)	H O 1 L 21/30 5 4 1 Q	2 H O 9 7
G O 3 F 7/20 (2006.01)	G O 3 F 7/20 5 0 4	5 F O 5 6
	G O 3 F 7/20 5 2 1	

審査請求 未請求 請求項の数 5 O L (全 31 頁)

(21) 出願番号	特願2005-317890 (P2005-317890)	(71) 出願人	504162958 株式会社ニューフレアテクノロジー 静岡県沼津市大岡2068番地の3
(22) 出願日	平成17年11月1日(2005.11.1)	(74) 代理人	100088487 弁理士 松山 允之
		(74) 代理人	100099450 弁理士 河西 祐一
		(74) 代理人	100119035 弁理士 池上 徹真
		(72) 発明者	坂本 信二 神奈川県横浜市港北区新横浜3-2-6 新横浜ビジネスセンタービル9F 株式会社ニューフレアテクノロジー内

最終頁に続く

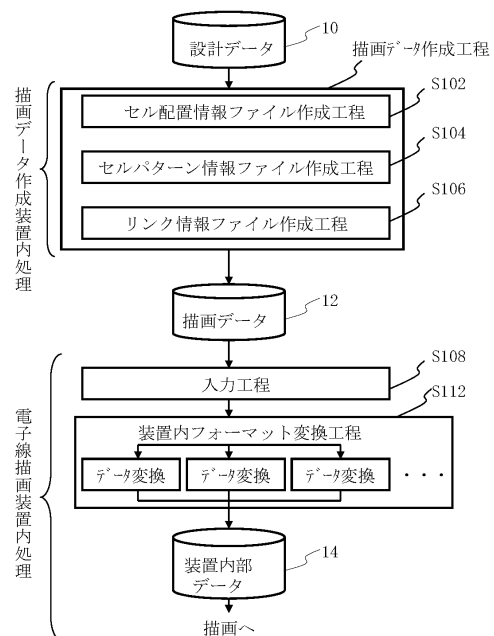
(54) 【発明の名称】 荷電粒子線描画データの作成方法及び荷電粒子線描画データの変換方法

(57) 【要約】

【目的】 処理効率の優れた描画データを作成する手法を提供すると共に、処理効率の優れた描画データの変換手法を提供することを目的とする。

【構成】 本発明は、回路の設計データ10から電子線を用いて描画するための描画データ12を作成する方法において、前記設計データ10に基づいて、描画する領域を複数の仮想領域に仮想分割し、各仮想領域ごとに、複数のセルパターンのいずれかのパターンを配置するための配置情報ファイルを作成するセル配置情報ファイル作成工程(S102)と、各セルパターン情報ファイルを作成するセルパターン情報ファイル作成工程(S104)と、を備え、セルパターン情報ファイル作成工程(S104)において、複数の仮想領域から参照される複数のセルパターン情報を複数のグループに分けて作成することを特徴とする。本発明によれば、処理効率の優れた描画データの変換が可能な描画データを作成することができる。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

回路の設計データから荷電粒子線を用いて描画するための描画データを作成する荷電粒子線描画データの作成方法において、

前記設計データに基づいて、描画する領域を複数の仮想領域に仮想分割し、仮想分割された前記複数の仮想領域の各仮想領域ごとに、複数の構成要素パターンのいずれかのパターンを配置するための配置情報を含む配置情報ファイルを前記描画データの一部として作成する配置情報ファイル作成工程と、

前記設計データに基づいて、前記複数の構成要素パターンの各パターン情報を含むパターン情報ファイルを前記描画データの一部として作成するパターン情報ファイル作成工程と、  
を備え、

前記パターン情報ファイル作成工程において、複数の仮想領域から参照される複数のパターン情報を複数のグループに分けて前記パターン情報ファイルを作成することを特徴とする荷電粒子線描画データの作成方法。

**【請求項 2】**

前記パターン情報ファイル作成工程において、前記パターン情報ファイルに含まれる前記複数の構成要素パターンの各パターン情報は 1 回ずつ格納され、前記複数のグループの各グループごとに別々のファイルとして作成することを特徴とする請求項 1 記載の荷電粒子線描画データの作成方法。

**【請求項 3】**

前記パターン情報ファイル作成工程において、前記パターン情報ファイルに含まれる前記複数の構成要素パターンの各パターン情報は 1 回ずつ格納され、前記複数のグループの各グループごとに識別されたファイルとして作成することを特徴とする請求項 1 記載の荷電粒子線描画データの作成方法。

**【請求項 4】**

前記パターン情報ファイル作成工程において、複数の仮想領域から参照されるパターン情報と 1 つの仮想領域から参照されるパターン情報とを別々のファイルとして作成することを特徴とする請求項 1 ~ 3 いずれか記載の荷電粒子線描画データの作成方法。

**【請求項 5】**

荷電粒子線を用いて描画するための、複数の構成要素パターンのパターン情報が含まれる描画データを入力する入力工程と、

入力された描画データを、基板とバスを介して接続された第 1 の記憶装置に記憶する第 1 の記憶工程と、

前記描画データに含まれる複数の構成要素パターンのパターン情報のうち、複数回参照される構成要素パターンのパターン情報を前記第 1 の記憶装置から前記基板内に配置された第 2 の記憶装置に記憶する第 2 の記憶工程と、

複数回参照される前記構成要素パターンのパターン情報を前記第 2 の記憶装置から読み出し、1 回参照される前記構成要素パターンのパターン情報を前記第 1 の記憶装置から読み出して、それぞれ荷電粒子線描画装置内で用いるフォーマットのデータに変換する装置内フォーマット変換工程と、

を備えたことを特徴とする荷電粒子線描画データの変換方法。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、荷電粒子線描画データの作成方法及び荷電粒子線描画データの変換方法に係り、特に、電子線描画装置に用いられる描画データの作成方法及び電子線描画装置内で処理される描画データの変換方法に関する。

**【背景技術】****【0002】**

10

20

30

40

50

半導体デバイスの微細化の進展を担うリソグラフィ技術は半導体製造プロセスのなかでも唯一パターンを生成する極めて重要なプロセスである。近年、LSIの高集積化に伴い、半導体デバイスに要求される回路線幅は年々微細化されてきている。これらの半導体デバイスへ所望の回路パターンを形成するためには、高精度の原画パターン（レチクル或いはマスクともいう。）が必要となる。ここで、電子線（電子ビーム）描画技術は本質的に優れた解像性を有しており、高精度の原画パターンの生産に用いられる。

#### 【0003】

図26は、従来の可変成形型電子線描画装置の動作を説明するための概念図である。

可変成形型電子線描画装置（EB（Electron beam）描画装置）における第1のアーチャ410には、電子線442を成形するための矩形例えば長方形の開口411が形成されている。また、第2のアーチャ420には、第1のアーチャ410の開口411を通過した電子線442を所望の矩形形状に成形するための可変成形開口421が形成されている。荷電粒子ソース430から照射され、第1のアーチャ410の開口411を通過した電子線442は、偏向器により偏向され、第2のアーチャ420の可変成形用開口421の一部を通過して、所定の方向（例えば、X方向とする）に連続的に移動するステージ上に搭載された試料に照射される。すなわち、第1のアーチャ410の開口411と第2のアーチャ420の可変成形開口421との両方を通過できる矩形形状が、X方向に連続的に移動するステージ上に搭載された試料440の描画領域に描画される。第1のアーチャ410の開口411と第2のアーチャ420の可変成形開口421との両方を通過させ、任意形状を作成する方式を可変成形方式という（例えば、特許文献1参照）。

#### 【0004】

かかる電子ビーム描画を行なうにあたり、まず、半導体集積回路のレイアウトが設計され、レイアウトデータ（設計データ）が生成される。そして、かかるレイアウトデータが変換され、電子線描画装置に入力される描画データが生成される。そして、描画データに基づいて、さらに、電子線描画装置内のフォーマットのデータに変換されて描画される。

#### 【0005】

ここで、データ量を低減することを目的として、基本パターンデータとかかる基本パターンデータを配置する配置情報とを組みとした情報が1つのデータファイルに一続きに羅列された描画データを作成する技術についての記載が文献に開示されている（例えば、特許文献2参照）。

【特許文献1】特開2000-58424号公報

【特許文献2】特開平5-29202号公報

【発明の開示】

【発明が解決しようとする課題】

#### 【0006】

LSIの高集積化に伴って電子線描画装置が処理するデータ量が膨大なものとなっているためデータ量の圧縮が求められている。従来、設計データを描画データに変換する際には変換対象となる全図形について逐一描画データへの変換が行なわれていたが、これでは描画データ作成にかかる処理時間が膨大なものになってしまうといった問題があった。また、作成された描画データを電子線描画装置に転送するだけでも膨大な処理時間が必要になるといった問題もあった。

ここで、上記特許文献2に記載されている描画データのように基本パターンデータと配置情報とを組みとした情報とに分け1つの基本パターンデータに対して複数の配置情報を定義することによってデータ量低減を図ることができるが、1つのデータファイルに一続きに羅列しているため、データの自由度が低く配置情報の再構成などができないといった問題が残る。

#### 【0007】

ここで、公に知られてはいないが、以下のように描画データを作成することが試みられている。

10

20

30

40

50

図 27 は、セル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

図 27 では、描画データを基本パターンデータとなるセルパターンデータとかかるセルの配置情報とに分けて、それぞれセルパターン情報ファイルとセル配置情報ファイルという別のファイルとして生成する。別のファイルとして生成することで、データの自由度を向上させ、配置情報の再構成などを可能としている。そして、配置情報については、1つのチップを複数の領域（エリア）に分け、領域ごとにまとめて格納（登録）している。また、セルパターンデータについては、1つのチップ内で複数の領域（エリア）から参照される共通化できるセルパターンデータについては、コモndataデータとして1つのファイルに格納（登録）している。そして、共通化できないセルパターンデータについては、チップ内の領域ごとのローカルデータとしてそれぞれ1つのファイルに格納（登録）している。

10

#### 【0008】

コモndataデータは、上述したように、1つのチップ内の複数領域に配置されている同一パターンを持つセルを共通化したものである。ここで、チップ内のセルパターンデータは、可能な限りコモndataデータファイルに格納（登録）したほうが、チップデータのサイズを小さくすることができるが、コモndataデータファイルに格納（登録）されているセルパターンデータは、各領域内に配置されるセルの順序に沿って格納されているわけではないので、セルパターンデータには連続性がない。さらには、個々のセルパターンデータへのアクセスはランダムにアクセスされる。よって、コモndataデータファイルのサイズが大きくなるに従い、コモndataデータファイルに対するアクセス時間が増大し、これを扱うデータ処理のスループットを低下させてしまうといった問題が生じることになる。

20

#### 【0009】

本発明は、かかる問題点を克服し、処理効率の優れた描画データを作成する手法を提供すると共に、処理効率の優れた描画データの変換手法を提供することを目的とする。

#### 【課題を解決するための手段】

#### 【0010】

本発明の一態様の荷電粒子線描画データの作成方法は、

回路の設計データから荷電粒子線を用いて描画するための描画データを作成する荷電粒子線描画データの作成方法において、

前記設計データに基づいて、描画する領域を複数の仮想領域に仮想分割し、仮想分割された前記複数の仮想領域の各仮想領域ごとに、複数の構成要素パターンのいずれかのパターンを配置するための配置情報を含む配置情報ファイルを前記描画データの一部として作成する配置情報ファイル作成工程と、

30

前記設計データに基づいて、前記複数の構成要素パターンの各パターン情報を含むパターン情報ファイルを前記描画データの一部として作成するパターン情報ファイル作成工程と、

を備え、

前記パターン情報ファイル作成工程において、複数の仮想領域から参照される複数のパターン情報を複数のグループに分けて前記パターン情報ファイルを作成することを特徴とする。

#### 【0011】

描画データをパターン情報ファイルと配置情報ファイルという別のファイルとして生成することで、データの自由度を向上させ、配置情報の再構成などを可能とすることができる。さらに、パターン情報ファイルについては、複数の仮想領域から参照される複数のパターン情報が複数のグループに分かれて作成されるため、必要なパターン情報へとアクセスする場合に、ファイルを最初から参照しなくても格納されたグループにアクセスすることができる。その結果、アクセス時間を短縮することができる。

40

#### 【0012】

そして、本発明における前記パターン情報ファイル作成工程において、前記パターン情報ファイルに含まれる前記複数の構成要素パターンの各パターン情報は1回ずつ格納され、前記複数のグループの各グループごとに別々のファイルとして作成することを特徴とす

50

る。

【0013】

各パターン情報は1回ずつ格納されることにより、データサイズを小さくすることができる。そして、各グループごとに別々のファイルとして作成することで、必要なパターン情報へとアクセスする場合に、データサイズが小さいファイルへとアクセスすることができる。その結果、アクセス時間を短縮することができる。

【0014】

或いは、本発明における前記パターン情報ファイル作成工程において、前記パターン情報ファイルに含まれる前記複数の構成要素パターンの各パターン情報は1回ずつ格納され、前記複数のグループの各グループごとに識別されたファイルとして作成するようにしても好適である。

10

【0015】

1つのファイル内でも、グループごとに識別されたことにより、ファイルを最初から参照しなくても識別されたグループへとアクセスすることができる。その結果、アクセス時間を短縮することができる。

【0016】

そして、前記パターン情報ファイル作成工程において、複数の仮想領域から参照されるパターン情報と1つの仮想領域から参照されるパターン情報とを別々のファイルとして作成することを特徴とする。

【0017】

複数の仮想領域から参照されるパターン情報と1つの仮想領域から参照されるパターン情報とを別々のファイルとして作成することで、1つの仮想領域から参照されるパターン情報へのアクセス時間を短縮することができる。

20

【0018】

本発明の一態様の荷電粒子線描画データの変換方法は、

荷電粒子線を用いて描画するための、複数の構成要素パターンのパターン情報が含まれる描画データを入力する入力工程と、

入力された描画データを、基板とバスを介して接続された第1の記憶装置に記憶する第1の記憶工程と、

前記描画データに含まれる複数の構成要素パターンのパターン情報のうち、複数回参照される構成要素パターンのパターン情報を前記第1の記憶装置から前記基板内に配置された第2の記憶装置に記憶する第2の記憶工程と、

30

複数回参照される前記構成要素パターンのパターン情報を前記第2の記憶装置から読み出し、1回参照される前記構成要素パターンのパターン情報を前記第1の記憶装置から読み出して、それぞれ荷電粒子線描画装置内で用いるフォーマットのデータに変換する装置内フォーマット変換工程と、

を備えたことを特徴とする。

【0019】

複数回参照される構成要素パターンのパターン情報を前記第1の記憶装置から前記基板内に配置された第2の記憶装置に記憶して、第2の記憶装置から読み出すようにすることで、読み出すまでにかかるアクセス時間を短縮することができる。

40

【発明の効果】

【0020】

本発明によれば、アクセス時間を短縮することができるので、処理効率の優れた描画データの変換を行なうことができる。すなわち、本発明によれば、処理効率の優れた描画データの変換が可能な描画データを作成することができる。

【発明を実施するための最良の形態】

【0021】

以下、各実施の形態において、電子線描画装置用のハンドリングデータとして用いられる荷電粒子線描画データの一例となる電子線描画データについて、その作成方法と変換方

50

法とについて説明する。

【0022】

実施の形態1.

図1は、実施の形態1における電子線描画データの作成方法と電子線描画データの変換方法との要部工程を示すフローチャート図である。

図1に示すように、設計データ10を描画データ作成装置にて変換して描画データ12を作成する。そして、作成された描画データ12を電子線描画装置内に入力して装置内部データ14に変換する。図1において、電子線描画データの作成方法は、配置情報ファイル作成工程の一例となるセル配置情報ファイル作成工程(S102)と、パターン情報ファイル作成工程の一例となるセルパターン情報ファイル作成工程(S104)と、リンク情報ファイル作成工程(S106)という一連の工程を実施する。そして、電子線描画データの変換方法は、入力工程(S108)と、装置内フォーマット変換工程(S112)という一連の工程を実施する。

10

【0023】

図2は、描画装置の要部構成の一例を示す概念図である。

図2において、荷電粒子線描画装置の一例となる可変成形型EB描画装置100は、描画部150と制御部160を備えている。制御部160は、制御回路110、描画データ処理回路120を備えている。描画データ処理回路120は、磁気ディスク装置等の記憶装置122、基板の一例となる複数の装置内フォーマット変換回路124を有している。描画部150は、電子銃筒102、XYステージ105、電子銃201、照明レンズ202、第1のアパーチャ203、投影レンズ204、偏向器205、第2のアパーチャ206、対物レンズ207、偏向器208、ファラデーカップ209を有している。図2では、本実施の形態1を説明する上で必要な構成部分以外については記載を省略している。可変成形型EB描画装置100にとって、通常、必要なその他の構成が含まれることは言うまでもない。

20

【0024】

また、描画データ作成装置300において、描画データ12を作成し、描画データ処理回路120に出力する。そして、描画データ処理回路120は、入力した描画データ12を記憶装置122に記憶する。そして記憶された描画データ12を装置内フォーマット変換回路124にて装置内部データ14に変換して、かかる装置内部データ14に沿って、制御回路110により描画部150が制御され、試料に所望する図形パターンが描画される。その際、後述するように、複数の装置内フォーマット変換回路124にて分散処理することにより効率良く装置内部データ14に変換することができる。

30

【0025】

電子銃201から出た荷電粒子線の一例となる電子ビーム200は、照明レンズ202により矩形、例えば長方形の穴を持つ第1のアパーチャ203全体を照明する。ここで、電子ビーム200をまず矩形、例えば長方形に成形する。そして、第1のアパーチャ203を通過した第1のアパーチャ像の電子ビーム200は、投影レンズ204により第2のアパーチャ206上に投影される。かかる第2のアパーチャ206上での第1のアパーチャ像の位置は、偏向器205によって制御され、ビーム形状と寸法を変化させることができる。そして、第2のアパーチャ206を通過した第2のアパーチャ像の電子ビーム200は、対物レンズ207により焦点を合わせ、偏向器208により偏向されて、移動可能に配置されたXYステージ105上の試料101の所望する位置に照射される。また、ビーム強度等はファラデーカップ209に電子ビーム200を照射して測定することができる。

40

【0026】

図3は、描画データ作成装置の主要構成を示すブロック図である。

図3において、描画データ作成装置300は、セル配置情報ファイル作成回路310、セルパターン情報ファイル作成回路320、リンク情報ファイル作成回路330を備えている。図3では、本実施の形態1を説明する上で必要な構成部分以外については記載を省

50

略している。描画データ作成装置300にとって、通常、必要なその他の構成が含まれることは言うまでもない。例えば、入出力手段等の図示は省略している。

#### 【0027】

図4は、データの階層構造の一例を示す図である。

設計データ10では、チップ上に複数のセルが配置され、そして、各セルには、かかるセルを構成するパターンとなる図形が配置されている。そして、描画データ12では、図4に示すように、描画領域が、チップの層、チップ領域を例えばy方向に向かって短冊状に複数の仮想領域に分割したフレームの層、フレーム領域を所定の大きさの領域に分割したブロックの層、上述したセルの層、かかるセルを構成するパターンとなる図形の層といった一連の複数の内部構成単位ごとに階層化されている。そして、装置内部データ14は、さらに、クラスタの層を内部構成単位として有している。図4では、階層数が多い装置内部データ14を一例として記載している。

10

#### 【0028】

半導体集積回路を製造するにあたって、まず、半導体集積回路のレイアウトが設計され、設計データ10が生成される。次に、設計データ10が描画データ作成装置300により変換され、電子線描画装置の一例である可変成形型EB描画装置100において用いられる描画データ12が生成される。かかる描画データ12が可変成形型EB描画装置100に入力されると、描画データ処理回路120において、装置内フォーマットに変換され、装置内部データ14が生成され、描画装置がマスク等の試料にデータに含まれる図形パターンを電子線で描画することになる。

20

#### 【0029】

図5は、セル配置の一例を示す図である。

例えば、チップ内の各フレームに図5に示すようなセルA、セルB、セルC、セルD、セルE、セルFが配置されているとする。具体的に言えば、エリア1となるフレーム1の領域には、P1の位置にセルAが、P2の位置にセルB、P3の位置にセルDが配置されている。各セルがフレームのどの位置に配置されるかについては各セルの基準点の位置により決めればよい。エリア2となるフレーム2の領域には、P4の位置にセルBが、P5の位置にセルAが配置されている。エリア3となるフレーム3の領域には、P6の位置にセルCが、P7の位置にセルDが、P8の位置にセルAが配置されている。エリア4となるフレーム4の領域には、P9の位置にセルDが、P10の位置にセルEが、P11の位置にセルFが配置されている。

30

#### 【0030】

S(ステップ)102において、セル配置情報ファイル作成工程として、設計データ10が描画データ作成装置300に入力されると、セル配置情報ファイル作成回路310は、設計データ10に基づいて、セル配置情報ファイルを作成する。

#### 【0031】

図6は、実施の形態1におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

図6(a)に示すように、セル配置情報ファイルには、描画する領域を複数の仮想領域に仮想分割した前記複数のフレーム領域の各フレーム領域ごとに、複数の構成要素パターンであるセルA~Fのいずれかを配置するための配置情報が含まれている。セル配置情報は、セルの基準点の位置情報等で示される。ここでは、セル配置情報ファイルのファイルヘッダに続き、エリア1ヘッダ、エリア1内に配置されたセル配置情報P1、セル配置情報P2、セル配置情報P3、エリア2ヘッダ、エリア2内に配置されたセル配置情報P4、セル配置情報P5、エリア3ヘッダ、エリア3内に配置されたセル配置情報P6、セル配置情報P7、セル配置情報P8、エリア4ヘッダ、エリア4内に配置されたセル配置情報P9、セル配置情報P10、セル配置情報P11が格納(定義、或いは記載)されている。

40

#### 【0032】

図7は、セル配置情報の一例を示す図である。

50

各セル配置情報  $P_n$  には、セルサイズ ( $X_n, Y_n$ )、セル配置位置 ( $X_n, Y_n$ )、リンク情報インデックス ( $k$ ) が含まれている。かかるデータにより、セル配置情報ファイルでは、各フレームに配置されるセルのサイズ、位置、そして後述するセルパターン情報へとリンクさせるための情報を把握することができる。

#### 【0033】

S104において、セルパターン情報ファイル作成工程として、設計データ10が描画データ作成装置300に入力されると、セルパターン情報ファイル作成回路320は、設計データ10に基づいて、セルパターン情報ファイルを作成する。

図6(b)に示すように、セルパターン情報ファイルには、前記複数の構成要素パターンであるセルA~Fの各パターン情報が含まれている。ここでは、複数のフレーム領域から参照される共通化できるセルパターンデータについては、コモンデータとして、共通化できないセルパターンデータについては、チップ内のフレーム領域ごとのローカルデータとしてそれぞれファイルに格納(定義、或いは記載)している。そして、図6(b)に示すように、セルパターン情報ファイル作成回路320は、コモンデータを1つのファイルにしな

10

いで、MPU(Micro Processing Unit)等のデータ構造は、共通化できるセルがチップ全面に散らばっているわけではなく、一定の領域に固まっていることが多い。よって、かかるデータ構造の特徴を生かして、コモンデータを1つのファイルにしな

20

#### 【0034】

ここでは、エリア1とエリア2用のコモンデータとして、セルAとセルBのパターンデータを1つのファイル(エリア1~2用コモンデータファイル)に作成する。そして、エリア3とエリア4用のコモンデータとして、セルDのパターンデータを1つのファイル(エリア3~4用コモンデータファイル)に作成する。そして、エリア3用のローカルデータとして、セルCのパターンデータを1つのファイル(エリア3用ローカルデータファイル)に作成する。また、エリア4用のローカルデータとして、セルEとセルFのパターンデータを1つのファイル(エリア4用ローカルデータファイル)に作成する。各ファイルは、ファイルヘッダに続き、該当するセルのパターンデータが格納(定義、或いは記載)されている。1つのセルのセルパターンデータは、いずれかのファイルに1回格納(定義、或いは記載)される。ここで、同一のセルパターンデータが複数のエリアに配置される場合、配置数がより多いエリアのコモンデータとして登録されるように格納(定義、或いは記載)すると好適である。

30

#### 【0035】

そして、図5に示すようなレイアウトでセルが配置された場合、セルAパターンデータは、セル配置情報P1とP5とP8とで必要となり、セルパターンデータBは、セル配置情報P2とP4とで必要となり、セルパターンデータCは、セル配置情報P6で必要となり、セルパターンデータDは、セル配置情報P3とP7とP9とで必要となり、セルパターンデータEは、セル配置情報P10で必要となり、セルパターンデータFは、セル配置情報P11で必要となる。セルパターンデータには、セルパターンを構成するデータ量が大きい図形データ等が含まれる。ここで、それぞれの配置ごとにセルパターンデータを何度も繰り返し記載するとデータ量が膨大なものになるが、特に、データ量が大きくなるセルパターンデータを何度も繰り返し記載せず、図6(b)に示すように、各セルパターンデータがいずれかのファイルに1回だけ格納(定義、或いは記載)されることによりデータ量の圧縮を図ることができる。

40

#### 【0036】

S106において、リンク情報ファイル作成工程として、設計データ10が描画データ

50

作成装置 300 に入力されると、リンク情報ファイル作成回路 330 は、設計データ 10 に基づいて、リンク情報ファイルを作成する。

#### 【0037】

図 8 は、リンク情報ファイルの一例を示す図である。

図 8 に示すように、リンク情報ファイルには、前記セル配置情報と前記セルパターン情報とをリンクさせるリンク情報が含まれる。ここでは、リンク情報ファイルのファイルヘッダに続き、パターンデータ種別ごとに、ファイル識別子、パターンデータアドレスが順に格納（定義、登録、或いは記載）されている。例えば、図 6 に示すように、セル配置情報 P1 には、セル A が配置される。そこで、図 7 に示したセル配置情報 P1 におけるリンク情報インデックス（k）に、セル A パターンデータのアドレスへとつながるセル A パターンデータが格納（定義、登録、或いは記載）されたエリア 1～2 用コモンデータファイルの識別子を格納（定義、或いは記載）しておくことにより、エリア 1～2 用コモンデータファイルとリンクさせることができる。そして、リンク情報ファイルにおけるファイル識別子に続くパターンデータアドレスにより、セルパターンデータ A とリンクさせることができる。

10

#### 【0038】

以上のように、描画データ作成装置 300 において、描画データ 12 の一部として、セル配置情報ファイルと、複数のコモンデータファイルが構成ファイルとなるセルパターン情報ファイルとリンク情報ファイルとを作成することで、データ量を圧縮しながらアクセス時間を短縮可能に効率良くデータを読みに行くことができる描画データ 12 を作成することができる。

20

#### 【0039】

また、描画装置では、近接効果補正等を行なうにあたって、隣り合うチップからの影響を考慮する必要から複数のチップを 1 つにまとめてセルを特定の領域に振り分けるチップマージ処理を行なうことが一般的である。ここで、チップマージ処理といった配置情報の再構成処理を行なうにあたり、セル配置情報とセルパターン情報が混在したデータファイルでは、配置情報の再構成処理を行なうことが困難、或いは処理時間が長くなってしまふ。しかしながら、本実施の形態のように、セル配置情報ファイルとセルパターン情報ファイルを別のファイルとして作成することにより、配置情報の再構成を自由に行なうことができ、配置情報の再構成処理を行ない易くすることができる。

30

#### 【0040】

S108 において、入力工程として、描画データ処理回路 120 は、描画データ作成装置 300 において作成された描画データ 12 を入力する。ここで、短い数値や識別子といった情報で構成可能なセル配置情報ファイルやリンク情報ファイルと比べ、上述したように、特に、データ量が大きくなるセルパターンデータを何度も繰り返し記載せず、図 6（b）に示すように、いずれかのファイルに 1 回ずつ格納（定義、或いは記載）することによりデータ量の圧縮を図っているため、入力処理（データ転送処理）にかかる時間を大きく短縮することができる。

#### 【0041】

図 9 は、実施の形態 1 における描画データ処理回路の主要構成を示すブロック図である。

40

図 10 は、図 9 に示す描画データ処理回路の動作を説明するためのブロック図である。

図 9 において、描画データ処理回路 120 は、基板の一例となる複数の装置内フォーマット変換回路 124（a, b, …）を備えている。各装置内フォーマット変換回路 124 内には、それぞれ、メモリ 126 と例えば CPU（Central Processing Unit）等で構成される複数のデータ変換回路 125（a, b, …）が配置されている。各装置内フォーマット変換回路 124 は、バス 128 を介して記憶装置 122 に接続されている。そして、各装置内フォーマット変換回路 124 内でもバス 129 を介してメモリ 126 に接続されている。図 9 では、本実施の形態 1 を説明する上で必要な構成部分以外については記載を省略している。描画データ処理回路 120 にとって、通

50

常、必要なその他の構成が含まれることは言うまでもない。例えば、入出力手段等の図示は省略している。

#### 【0042】

S112において、装置内フォーマット変換工程として、各装置内フォーマット変換回路124は、描画データ12を装置内フォーマットに変換して装置内部データ14を生成する。例えば、クラスタ分割処理やショットデータ作成処理といった処理を行う。1つ1つの処理を直列に順に行なっていたのでは処理時間が膨大なものになってしまう。本実施の形態では、複数の装置内フォーマット変換回路124を備えているので、分散処理にて行なうことができ処理時間を短縮させることができる。例えば、エリアごとに1つの装置内フォーマット変換回路124を割り当てて処理を行なえばよい。さらに、本実施の形態では、各装置内フォーマット変換回路124内に複数のデータ変換回路125が配置されているので、各データ変換回路125を用いて並列処理を行なうことができ処理時間を短縮させることができる。例えば、配置情報ごとに1つのデータ変換回路125を割り当てて処理を行なえばよい。さらに、各機能が常に稼動しているように順に処理を進めていくパイプライン処理を行なえば、より効率的に短時間で描画データ12を装置内フォーマットに変換することができ、なお好適である。

10

#### 【0043】

以上のように、本実施の形態におけるデータ構成によれば、描画データ作成装置300において、描画データ12の一部として、セル配置情報ファイルと、複数のコモndataファイルが構成ファイルとなるセルパターン情報ファイルとリンク情報ファイルとを作成することで、描画データ処理回路120において、アクセス時間を短縮可能に効率良くデータを読みに行くことができる。

20

#### 【0044】

実施の形態2.

実施の形態1では、コモndataを1つのファイルにしないで、一定の領域ごとに別々のファイルとして作成したが、実施の形態2では、1つのファイルとして作成する場合について説明する。可変成形型EB描画装置100や描画データ作成装置300の装置構成は、実施の形態1と同様で構わないため説明を省略する。

#### 【0045】

図1におけるS102において、セル配置情報ファイル作成工程として、設計データ10が描画データ作成装置300に入力されると、セル配置情報ファイル作成回路310は、設計データ10に基づいて、セル配置情報ファイルを作成する。

30

#### 【0046】

図11は、実施の形態2におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

図11(a)に示すセル配置情報ファイルは、図6(a)と同様であるため、説明を省略する。また、各セル配置情報Pnの内容も図7と同様で構わないため説明を省略する。

#### 【0047】

S104において、セルパターン情報ファイル作成工程として、設計データ10が描画データ作成装置300に入力されると、セルパターン情報ファイル作成回路320は、設計データ10に基づいて、セルパターン情報ファイルを作成する。

40

図11(b)に示すように、セルパターン情報ファイルには、前記複数の構成要素パターンであるセルA~Fの各パターン情報が含まれている。ここでは、複数のフレーム領域から参照される共通化できるセルパターンデータについては、コモndataとして、共通化できないセルパターンデータについては、チップ内のフレーム領域ごとのローカルデータとしてそれぞれファイルに格納(定義、或いは記載)している。そして、図11(b)に示すように、セルパターン情報ファイル作成回路320は、コモndataを1つのファイルとして作成する。そして、ファイル内において、一定の領域ごとにグループを構成して各グループごとに別々のセグメント(ここでは、セグメント1、セグメント2)に分けて作成する。

50

ここで、上述したように、MPU等のデータ構造は、共通化できるセルがチップ全面に散らばっているわけではなく、一定の領域に固まっていることが多い。よって、かかるデータ構造の特徴を生かして、コモンデータを1つのファイルで作成しながら、ファイル内において、一定の領域ごとに別々のセグメントとして作成することで、1つのセグメントに格納（定義、或いは記載）されたセルパターンデータ数を低減することができる。その結果、各セルパターンデータを参照する場合に所望するセルパターンデータが所属するセグメントを識別してかかるセグメントへアクセスすることにより所望するセルパターンデータへのアクセス時間を短縮することができる。

**【0048】**

ここでは、コモンデータを1つのファイルに作成し、コモンデータファイル内で、エリア1とエリア2用のコモンデータとして、セルAとセルBのパターンデータを1つのセグメント（セグメント1）に区切る。そして、エリア3とエリア4用のコモンデータとして、セルDのパターンデータを1つのセグメント（セグメント2）に区切る。そして、エリア3用のローカルデータとして、セルCのパターンデータを1つのファイル（エリア3用ローカルデータファイル）に作成し、エリア4用のローカルデータとして、セルEとセルFのパターンデータを1つのファイル（エリア4用ローカルデータファイル）に作成する点は、実施の形態1と同様である。コモンデータファイルは、ファイルヘッダに続き、該当するセグメント番号のヘッダ、該当するセルのパターンデータが格納（定義、或いは記載）されている。1つのセルのセルパターンデータは、いずれかのセグメントに1回格納（定義、或いは記載）される。ここで、同一のセルパターンデータが複数のエリアに配置される場合、配置数がより多いエリア用のセグメントに登録されるように格納（定義、或いは記載）すると好適である。

**【0049】**

そして、図5に示すようなレイアウトでセルが配置された場合、セルAパターンデータは、セル配置情報P1とP5とP8とで必要となり、セルパターンデータBは、セル配置情報P2とP4とで必要となり、セルパターンデータCは、セル配置情報P6で必要となり、セルパターンデータDは、セル配置情報P3とP7とP9とで必要となり、セルパターンデータEは、セル配置情報P10で必要となり、セルパターンデータFは、セル配置情報P11で必要となる。セルパターンデータには、セルパターンを構成するデータ量が大きい図形データ等が含まれる。ここで、それぞれの配置ごとにセルパターンデータを何度も繰り返し記載するとデータ量が膨大なものになるが、特に、データ量が大きくなるセルパターンデータを何度も繰り返し記載せず、図11（b）に示すように、各セルパターンデータがいずれかのセグメントに1回だけ格納（定義、或いは記載）されることによりデータ量の圧縮を図ることができる。

**【0050】**

S106において、リンク情報ファイル作成工程として、設計データ10が描画データ作成装置300に入力されると、リンク情報ファイル作成回路330は、設計データ10に基づいて、リンク情報ファイルを作成する。

**【0051】**

図12は、リンク情報ファイルの一例を示す図である。

図12に示すように、リンク情報ファイルには、前記セル配置情報と前記セルパターン情報とをリンクさせるリンク情報が含まれる。ここでは、リンク情報ファイルのファイルヘッダに続き、パターンデータ種別ごとに、セグメント識別子、パターンデータアドレスが順に格納（定義、登録、或いは記載）されている。例えば、図11に示すように、セル配置情報P1には、セルAが配置される。そこで、図7に示したセル配置情報P1におけるリンク情報インデックス（k）に、セルAパターンデータのアドレスへとつながるセルAパターンデータが格納（定義、登録、或いは記載）されたセグメント1の識別子を格納（定義、或いは記載）しておくことにより、コモンデータファイル内のセグメント1とリンクさせることができる。そして、リンク情報ファイルにおけるセグメント識別子に続くパターンデータアドレスにより、セルパターンデータAとリンクさせることができる。

## 【 0 0 5 2 】

以上のように、描画データ作成装置 3 0 0 において、描画データ 1 2 の一部として、セル配置情報ファイルと、複数のセグメントで区切られたコモndataファイル構成ファイルに有するセルパターン情報ファイルと、リンク情報ファイルとを作成することで、データ量を圧縮しながらアクセス時間を短縮可能に効率良くデータを読みに行くことができる描画データ 1 2 を作成することができる。可変成形型 E B 描画装置 1 0 0 内での処理は、実施の形態 1 と同様で構わないため説明を省略する。

## 【 0 0 5 3 】

実施の形態 3 .

上述した各実施の形態では、セル配置情報ファイルとセルパターン情報ファイルとをリンクさせる場合に、リンク情報ファイルという別のファイルに格納（定義、登録、或いは記載）された情報を用いていたが、実施の形態 3 では、リンク情報ファイルという別のファイルを用いない場合について説明する。可変成形型 E B 描画装置 1 0 0 の装置構成は、実施の形態 1 と同様で構わないため説明を省略する。描画データ作成装置 3 0 0 の装置構成は、図 3 の構成の内、リンク情報ファイル作成回路 3 3 0 を省略できる点以外は、実施の形態 1 と同様で構わないため説明を省略する。また、図 1 において、電子線描画データの作成方法は、リンク情報ファイル作成工程（S 1 0 6）を省略できる点以外は、実施の形態 1 と同様である。

## 【 0 0 5 4 】

図 1 における S 1 0 2 において、セル配置情報ファイル作成工程として、設計データ 1 0 が描画データ作成装置 3 0 0 に入力されると、セル配置情報ファイル作成回路 3 1 0 は、設計データ 1 0 に基づいて、セル配置情報ファイルを作成する。

## 【 0 0 5 5 】

図 1 3 は、実施の形態 3 におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

図 1 3 ( a ) に示すように、セル配置情報ファイルには、描画する領域を複数の仮想領域に仮想分割した前記複数のフレーム領域の各フレーム領域ごとに、複数の構成要素パターンであるセル A ~ F のいずれかを配置するための配置情報が含まれている。ここでは、各セル配置情報に参照するコモndataファイルの識別子が格納（定義、或いは記載）されている。その他は、図 6 ( a ) と同様であるため説明を省略する。

## 【 0 0 5 6 】

図 1 4 は、セル配置情報の一例を示す図である。

各セル配置情報 P n には、セルサイズ ( X n , Y n )、セル配置位置 ( X n , Y n )、セルパターンデータアドレスが含まれている。かかるデータにより、セル配置情報ファイルでは、各フレームに配置されるセルのサイズ、位置を把握することができる。そして、識別されたコモndataファイル内でのセルパターンデータアドレスを把握することができる。

## 【 0 0 5 7 】

S 1 0 4 において、セルパターン情報ファイル作成工程として、設計データ 1 0 が描画データ作成装置 3 0 0 に入力されると、セルパターン情報ファイル作成回路 3 2 0 は、設計データ 1 0 に基づいて、セルパターン情報ファイルを作成する。

図 1 3 ( b ) に示すセルパターン情報ファイルは、図 6 ( b ) と同様であるため説明を省略する。実施の形態 3 でも、実施の形態 1 と同様、コモndataを 1 つのファイルにしないで、一定の領域ごとに別々のファイルとして作成することで、ファイルサイズを小さくし、1 つのファイルに格納（定義、或いは記載）されたセルパターンデータ数を低減することができる。その結果、各セルパターンデータを参照する場合に所望するセルパターンデータへのアクセス時間を短縮することができる。

## 【 0 0 5 8 】

かかる構成により、各セル配置情報に格納（定義、或いは記載）されたコモndataファイル識別子 ( I D ) により、所望するコモndataファイルとリンクさせることができ

10

20

30

40

50

る。そして、セル配置情報におけるパターンデータアドレスにより、所望するセルパターンデータとリンクさせることができる。例えば、図13に示すように、セル配置情報P1には、セルAが配置される。そこで、図13(a)に示したセル配置情報P1におけるコモンデータファイル識別子(ID1)により、エリア1~2用コモンデータファイルとリンクさせることができる。そして、セル配置情報P1におけるパターンデータアドレスにより、セルパターンデータAとリンクさせることができる。

#### 【0059】

以上のように、描画データ作成装置300において、リンク情報ファイルを作成しない場合でも、描画データ12の一部として、セル配置情報ファイルと、複数のコモンデータファイルが構成ファイルとなるセルパターン情報ファイルを作成することで、データ量を圧縮しながらアクセス時間を短縮可能に効率良くデータを読みに行くことができる描画データ12を作成することができる。

10

#### 【0060】

実施の形態4.

実施の形態4では、実施の形態3と同様、リンク情報ファイルという別のファイルを用いない場合の他の態様について説明する。可変成形型EB描画装置100の装置構成は、実施の形態1と同様で構わないため説明を省略する。描画データ作成装置300の装置構成は、図3の構成の内、リンク情報ファイル作成回路330を省略できる点以外は、実施の形態1と同様で構わないため説明を省略する。また、図1において、電子線描画データの作成方法は、リンク情報ファイル作成工程(S106)を省略できる点以外は、実施の

20

#### 【0061】

図1におけるS102において、セル配置情報ファイル作成工程として、設計データ10が描画データ作成装置300に入力されると、セル配置情報ファイル作成回路310は、設計データ10に基づいて、セル配置情報ファイルを作成する。

#### 【0062】

図15は、実施の形態4におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

図15(a)に示すように、セル配置情報ファイルには、描画する領域を複数の仮想領域に仮想分割した前記複数のフレーム領域の各フレーム領域ごとに、複数の構成要素パターンであるセルA~Fのいずれかを配置するための配置情報が含まれている。ここでは、各セル配置情報に参照するコモンデータファイルにおけるセグメントの識別子が格納(定義、或いは記載)されている。その他は、図11(a)と同様であるため説明を省略する。各セル配置情報Pnは、図14と同様で構わないため説明を省略する。

30

#### 【0063】

S104において、セルパターン情報ファイル作成工程として、設計データ10が描画データ作成装置300に入力されると、セルパターン情報ファイル作成回路320は、設計データ10に基づいて、セルパターン情報ファイルを作成する。

図15(b)に示すセルパターン情報ファイルは、図11(b)と同様であるため説明を省略する。実施の形態4でも、実施の形態2と同様、コモンデータを1つのファイルに作成し、その内部で、一定の領域ごとに別々のセグメントに区切ることで、各セルパターンデータを参照する場合に所望するセルパターンデータへのアクセス時間を短縮することができる。

40

#### 【0064】

かかる構成により、各セル配置情報に格納(定義、或いは記載)されたセグメント識別子(seg)により、コモンデータファイル内の所望するセグメントとリンクさせることができる。そして、セル配置情報におけるパターンデータアドレスにより、所望するセルパターンデータとリンクさせることができる。例えば、図15に示すように、セル配置情報P1には、セルAが配置される。そこで、図15(a)に示したセル配置情報P1におけるセグメント識別子(seg1)により、コモンデータファイル内のセグメント1とリ

50

ンクさせることができる。そして、セル配置情報 P 1 におけるパターンデータアドレスにより、セルパターンデータ A とリンクさせることができる。

#### 【 0 0 6 5 】

以上のように、描画データ作成装置 3 0 0 において、リンク情報ファイルを作成しない場合でも、描画データ 1 2 の一部として、セル配置情報ファイルと、複数のセグメントに区切られたコモンデータファイルを構成ファイルとするセルパターン情報ファイルを作成することで、データ量を圧縮しながらアクセス時間を短縮可能に効率良くデータを読みに行くことができる描画データ 1 2 を作成することができる。

#### 【 0 0 6 6 】

実施の形態 5 .

図 1 6 は、実施の形態 5 における電子線描画データの作成方法と電子線描画データの変換方法との要部工程を示すフローチャート図である。

図 1 6 に示すように、設計データ 1 0 を描画データ作成装置にて変換して描画データ 1 2 を作成する。そして、作成された描画データ 1 2 を電子線描画装置内に入力して装置内部データ 1 4 に変換する。図 1 6 において、電子線描画データの作成方法は、上述した各実施の形態と同様で構わないため説明を省略する。そして、電子線描画データの変換方法は、入力工程 ( S 1 0 8 ) と、データ記憶工程 ( 1 ) ( S 1 6 0 2 ) と、データ記憶工程 ( 2 ) ( S 1 6 0 4 ) と、装置内フォーマット変換工程 ( S 1 1 2 ) という一連の工程を実施する。

可変成形型 E B 描画装置 1 0 0 や描画データ作成装置 3 0 0 の装置構成は、実施の形態 1 と同様で構わないため説明を省略する。また、図 1 6 における S 1 0 2 ~ S 1 0 8 までは、各実施の形態と同様であるため説明を省略する。

#### 【 0 0 6 7 】

図 1 7 は、エリア 1 , 2 における装置内フォーマット変換工程を説明するための図である。

S 1 6 0 2 において、データ記憶工程 ( 1 ) として、入力工程 ( S 1 0 8 ) で入力された描画データ 1 2 を 1 つの基板となる装置内フォーマット変換回路 1 2 4 とバス 1 2 8 を介して接続された磁気ディスク装置等の記憶装置 1 2 2 に記憶する。

S 1 6 0 4 において、データ記憶工程 ( 2 ) として、記憶装置 1 2 2 に記憶された描画データ 1 2 の各ファイルのうち、必要なコモンデータファイルを装置内フォーマット変換回路 1 2 4 内に配置されたメモリ 1 2 6 に一端、記憶 ( コピー ) する。

そして、S 1 1 2 において、装置内フォーマット変換工程として、各装置内フォーマット変換回路 1 2 4 は、描画データ 1 2 を装置内フォーマットに変換して装置内部データ 1 4 を生成する。例えば、クラスタ分割処理やショットデータ作成処理といった処理を行う。ここで、各装置内フォーマット変換回路 1 2 4、或いは各装置内フォーマット変換回路 1 2 4 内のデータ変換回路 1 2 5 は、コモンデータを参照する場合には、記憶装置 1 2 2 にわざわざ読みに行かず、メモリ 1 2 6 に一端、記憶 ( コピー ) されたコモンデータを読み出して使用する。

#### 【 0 0 6 8 】

図 1 7 に示すように、各エリアのデータ処理を行なう場合に、1 つの基板となる装置内フォーマット変換回路 1 2 4 とバス 1 2 8 を介して接続された磁気ディスク装置等の記憶装置 1 2 2 からその都度データを入力するよりも、同じ基板内でバス 1 2 9 を介して回路接続されたメモリ 1 2 6 から入力するほうが、読み出すまでにかかるアクセス時間を短縮することができる。例えば、図 1 7 では、エリア 1 の領域のデータ処理を行う場合、装置内フォーマット変換回路 1 2 4 ( ここでは、1 2 4 a ) は、コモンデータとして、セル A とセル B のパターンデータを格納 ( 定義、登録、或いは記載 ) したファイル ( エリア 1 ~ 2 用コモンデータファイル ) と、エリア 3 とエリア 4 用のコモンデータとして、セル D のパターンデータを格納 ( 定義、登録、或いは記載 ) したファイル ( エリア 3 ~ 4 用コモンデータファイル ) をメモリ 1 2 6 に記憶 ( コピー ) する。そして、装置内フォーマット変換回路 1 2 4 内の各データ変換回路 1 2 5 は、メモリ 1 2 6 に記憶 ( コピー ) されたコモ

10

20

30

40

50

ンデータファイルから各セルパターンデータを読み出して装置内フォーマットに変換する。同様に、エリア2の領域のデータ処理を行う場合、装置内フォーマット変換回路124（ここでは、124b）は、コモンデータとして、セルAとセルBのパターンデータを格納（定義、登録、或いは記載）したファイル（エリア1～2用コモンデータファイル）をメモリ126に記憶（コピー）する。そして、装置内フォーマット変換回路124内の各データ変換回路125は、メモリ126に記憶（コピー）されたコモンデータファイルから各セルパターンデータを読み出して装置内フォーマットに変換する。

#### 【0069】

図18は、エリア3, 4における装置内フォーマット変換工程を説明するための図である。

図18に示すように、各エリアのデータ処理を行なう場合に、コモンデータについては、メモリ126から読み出し、ローカルデータについては、磁気ディスク装置等の記憶装置122から読み出す。コモンデータについては、データサイズが大きくなる場合が多いため、1つの基板となる装置内フォーマット変換回路124とバス128を介して接続された磁気ディスク装置等の記憶装置122からその都度データを入力するよりも、同じ基板内でバス129を介して回路接続されたメモリ126から入力するほうが、アクセス時間を短縮することができる。一方、ローカルデータについては、データサイズが小さくなる場合が多いため、記憶装置122から読み出しても処理時間はあまり変わらない。また、ローカルデータについては、磁気ディスク装置等の記憶装置122から読み出すことで、メモリ126容量が不足して、必要なコモンデータをコピーできなくなるといった事態を防止することができる。

#### 【0070】

例えば、図18では、エリア3の領域のデータ処理を行う場合、装置内フォーマット変換回路124（ここでは、124c）は、コモンデータとして、セルAとセルBのパターンデータを格納（定義、登録、或いは記載）したファイル（エリア1～2用コモンデータファイル）と、エリア3とエリア4用のコモンデータとして、セルDのパターンデータを格納（定義、登録、或いは記載）したファイル（エリア3～4用コモンデータファイル）をメモリ126に記憶（コピー）する。そして、装置内フォーマット変換回路124内の各データ変換回路125は、セルAとセルBとセルDのパターンデータについてはメモリ126に記憶（コピー）されたコモンデータファイルから各セルパターンデータを読み出して装置内フォーマットに変換する。そして、セルCのパターンデータについては記憶装置122に記憶されたエリア3用ローカルデータファイルからセルCのパターンデータを読み出して装置内フォーマットに変換する。同様に、エリア4の領域のデータ処理を行う場合、装置内フォーマット変換回路124（ここでは、124d）は、コモンデータとして、セルDのパターンデータを格納（定義、登録、或いは記載）したファイル（エリア3～4用コモンデータファイル）をメモリ126に記憶（コピー）する。そして、装置内フォーマット変換回路124内の各データ変換回路125は、メモリ126に記憶（コピー）されたコモンデータファイルからセルDのパターンデータを読み出して装置内フォーマットに変換する。そして、セルEとセルFのパターンデータについては記憶装置122に記憶されたエリア4用ローカルデータファイルから各セルパターンデータを読み出して装置内フォーマットに変換する。

#### 【0071】

ここで、1つ1つの処理を直列に順に行なっていたのでは処理時間が膨大なものになってしまう。本実施の形態でも、上述した各実施の形態と同様、例えば、エリアごとに1つの装置内フォーマット変換回路124を割り当てて処理を行なえばよい。さらに、本実施の形態でも、上述した各実施の形態と同様、各装置内フォーマット変換回路124内に複数のデータ変換回路125が配置されているので、各データ変換回路125を用いて並列処理を行なうことができ処理時間を短縮させることができる。例えば、配置情報ごとに1つのデータ変換回路125を割り当てて処理を行なえばよい。さらに、各機能が常に稼動しているように順に処理を進めていくパイプライン処理を行なえば、より効率的に短時間

10

20

30

40

50

で描画データ12を装置内フォーマットに変換することができ、なお好適である。

【0072】

以上のように、本実施の形態における電子線描画データの変換方法によれば、メモリ126からコモンデータを読み出すことで、描画データ処理回路120において、アクセス時間を短縮可能に効率良くデータを読みに行くことができる。

【0073】

実施の形態6.

実施の形態1では、一定の領域以外の領域用のコモンデータを参照していたが、実施の形態6では、一定の領域ごとにコモンデータも含めてセルパターン情報ファイルを閉じた系に構成する場合について説明する。可変成形型EB描画装置100や描画データ作成装置300の装置構成は、実施の形態1と同様で構わないため説明を省略する。電子線描画データの作成方法と電子線描画データの変換方法との要部工程は、図16と同様で構わないため必要な箇所を除いて説明を省略する。

10

【0074】

図19は、実施の形態6におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

図19(a)に示すセル配置情報ファイルは、図6(a)と同様であるため、説明を省略する。また、各セル配置情報Pnの内容も図7と同様で構わないため説明を省略する。また、リンク情報ファイルの内容も図8と同様で構わないため説明を省略する。

【0075】

20

S104において、セルパターン情報ファイル作成工程として、設計データ10が描画データ作成装置300に入力されると、セルパターン情報ファイル作成回路320は、設計データ10に基づいて、セルパターン情報ファイルを作成する。

図19(b)に示すように、セルパターン情報ファイルには、複数の構成要素パターンであるセルA~Fの各パターン情報が含まれている。ここでは、一定の限られた複数のフレーム領域から参照される共通化できるセルパターンデータについては、コモンデータとして、共通化できないセルパターンデータについては、チップ内のフレーム領域ごとのローカルデータとしてそれぞれファイルに格納(定義、或いは記載)している。そして、図19(b)に示すように、セルパターン情報ファイル作成回路320は、コモンデータを1つのファイルにしないで、一定の領域ごとにグループを構成して各グループごとに別々のファイルとして作成する。図6(b)とは、エリア3とエリア4用のコモンデータとして、格納(定義、登録、或いは記載)されていたセルDのパターンデータを、さらに別途、エリア1用のローカルデータとして格納(定義、登録、或いは記載)した点、エリア1とエリア2用のコモンデータとして、格納(定義、登録、或いは記載)されていたセルAのパターンデータを、さらに別途、エリア3用のローカルデータとしてセルCのパターンデータに追加して格納(定義、登録、或いは記載)した点が異なっている。

30

【0076】

そして、セル配置情報P3では、セルDのパターンデータをエリア3とエリア4用のコモンデータファイルからではなく、エリア1用のローカルデータから参照し、セル配置情報P8では、セルAのパターンデータをエリア1とエリア2用のコモンデータファイルからではなく、エリア3用のローカルデータから参照する。

40

【0077】

図20は、エリア1,2における装置内フォーマット変換工程を説明するための図である。

ここで、本実施の形態6では、エリア1,2における装置内フォーマット変換を1つのノード、エリア3,4における装置内フォーマット変換を1つのノードとして処理する。例えば、エリア1,2では、同じ装置内フォーマット変換回路124で処理する。

S1602において、データ記憶工程(1)として、入力工程(S108)で入力された描画データ12を1つの基板となる装置内フォーマット変換回路124とバス128を介して接続された磁気ディスク装置等の記憶装置122に記憶する。

50

S 1 6 0 4において、データ記憶工程(2)として、記憶装置122に記憶された描画データ12の各ファイルのうち、各ノードに必要なコモンデータファイルを装置内フォーマット変換回路124内に配置されたメモリ126に一端、記憶(コピー)する。図20では、エリア1,2における装置内フォーマット変換に必要なセルAとセルBのパターンデータを格納(定義、登録、或いは記載)したファイル(エリア1~2用コモンデータファイル)をメモリ126に記憶(コピー)する。

そして、S 1 1 2において、装置内フォーマット変換工程として、各装置内フォーマット変換回路124は、描画データ12を装置内フォーマットに変換して装置内部データ14を生成する。例えば、クラスタ分割処理やショットデータ作成処理といった処理を行う。ここで、各装置内フォーマット変換回路124、或いは各装置内フォーマット変換回路124内のデータ変換回路125は、コモンデータを参照する場合には、記憶装置122にわざわざ読みに行かず、メモリ126に一端、記憶(コピー)されたコモンデータを読み出して使用する。

#### 【0078】

図20に示すように、エリア1,2のデータ処理を行なう場合に、1つの基板となる装置内フォーマット変換回路124とバス128を介して接続された磁気ディスク装置等の記憶装置122からその都度データを入力するよりも、同じ基板内でバス129を介して回路接続されたメモリ126から入力するほうが、読み出すまでにかかるアクセス時間を短縮することができる。例えば、図20では、エリア1の領域のデータ処理を行う場合、装置内フォーマット変換回路124内の各データ変換回路125は、メモリ126に記憶(コピー)されたコモンデータファイルから各セルパターンデータを読み出して装置内フォーマットに変換する。同様に、エリア2の領域のデータ処理を行う場合、装置内フォーマット変換回路124は、既にメモリ126に記憶(コピー)されたコモンデータファイルを再利用して各セルパターンデータを読み出して装置内フォーマットに変換する。言い換えれば、エリア1,2のデータ処理を行なう場合に、エリア1~2用コモンデータファイルの記憶(コピー)回数を1度だけにして再利用する。バス128を介して接続された磁気ディスク装置等の記憶装置122から読み出す回数を1度だけにして記憶(コピー)回数を減らすことで処理速度を向上させることができる。

#### 【0079】

図21は、エリア3,4における装置内フォーマット変換工程を説明するための図である。

図21では、エリア3,4の領域のデータ処理を行う場合、装置内フォーマット変換回路124は、コモンデータとして、セルDのパターンデータを格納(定義、登録、或いは記載)したファイル(エリア3~4用コモンデータファイル)をメモリ126に記憶(コピー)する。そして、装置内フォーマット変換回路124内の各データ変換回路125は、セルDのパターンデータについてはメモリ126に記憶(コピー)されたコモンデータファイルからセルパターンデータを読み出して装置内フォーマットに変換する。そして、セルAとセルCのパターンデータについては記憶装置122に記憶されたエリア3用ローカルデータファイルからパターンデータを読み出して装置内フォーマットに変換する。同様に、エリア4の領域のデータ処理を行う場合、装置内フォーマット変換回路124は、既にメモリ126に記憶(コピー)されたコモンデータファイルからセルDのパターンデータを読み出して再利用し装置内フォーマットに変換する。そして、セルEとセルFのパターンデータについては記憶装置122に記憶されたエリア4用ローカルデータファイルから各セルパターンデータを読み出して装置内フォーマットに変換する。その他は、実施の形態5と同様であるため説明を省略する。

#### 【0080】

以上のように、本実施の形態における電子線描画データの変換方法によれば、限られた一定の領域で閉じた参照するためのパターンデータファイルを作成することで、他の領域が処理している間、参照できなくなるファイルが存在しないようにすることができる。また、複数の限られた領域で、メモリ126へ記憶(コピー)するコモンデータファイルを

10

20

30

40

50

共有化することで記憶（コピー）回数を減らし、処理時間の短縮化を図ることができる。

【0081】

実施の形態7.

実施の形態5, 6では、メモリ126へコモンデータファイルを記憶（コピー）していたが、これに限るものではなく、実施の形態7では、メモリ126の代わりに高速アクセス磁気ディスク装置から読み出す。可変成形型EB描画装置100や描画データ作成装置300の装置構成は、以下の点を除いて実施の形態1と同様で構わないため異なっている箇所以外の説明を省略する。電子線描画データの作成方法と電子線描画データの変換方法との要部工程は、図16と同様で構わないため必要な箇所を除いて説明を省略する。また、ここでは、図19に示すセル配置情報ファイルとセルパターン情報ファイルの例を用いて説明する。

10

【0082】

図22は、実施の形態7における描画データ処理回路の主要構成を示すブロック図である。

図22において、描画データ処理回路120は、基板の一例となる複数の装置内フォーマット変換回路124(a, b, ...)を備えている。各装置内フォーマット変換回路124内には、それぞれ、例えばCPU(Central Processing Unit)等で構成される複数のデータ変換回路125(a, b, ...)がバス129を介して配置されている。各装置内フォーマット変換回路124は、バス128を介して通常のハードディスク装置等の記憶装置122と、高速アクセス磁気ディスク装置123に接続されている。図22では、図9と同様、本実施の形態7を説明する上で必要な構成部分以外については記載を省略している。描画データ処理回路120にとって、通常、必要なその他の構成が含まれることは言うまでもない。例えば、入出力手段等の図示は省略している。

20

【0083】

図23は、エリア1, 2における装置内フォーマット変換工程を説明するための図である。

S1602において、データ記憶工程(1)として、入力工程(S108)で入力された描画データ12を1つの基板となる装置内フォーマット変換回路124とバス128を介して接続された磁気ディスク装置等の記憶装置122に記憶する。

30

S1604において、データ記憶工程(2)として、記憶装置122に記憶された描画データ12の各ファイルのうち、必要なコモンデータファイルを高速アクセス磁気ディスク装置123に記憶（コピー）する。

そして、S112において、装置内フォーマット変換工程として、各装置内フォーマット変換回路124は、描画データ12を装置内フォーマットに変換して装置内部データ14を生成する。例えば、クラスタ分割処理やショットデータ作成処理といった処理を行う。ここで、各装置内フォーマット変換回路124、或いは各装置内フォーマット変換回路124内のデータ変換回路125は、コモンデータを参照する場合には、記憶装置122にわざわざ読みに行かず、高速アクセス磁気ディスク装置123に記憶（コピー）されたコモンデータを読み出して使用する。

40

【0084】

図23に示すように、各エリアのデータ処理を行なう場合に、1つの基板となる装置内フォーマット変換回路124とバス128を介して接続された磁気ディスク装置等の記憶装置122からその都度データを入力するよりも、高速アクセス磁気ディスク装置123から入力するほうが、読み出すまでにかかるアクセス時間を短縮することができる。例えば、図23では、エリア1の領域のデータ処理を行う場合、装置内フォーマット変換回路124(ここでは、124a)は、コモンデータとして、セルAとセルBのパターンデータを格納(定義、登録、或いは記載)したファイル(エリア1~2用コモンデータファイル)を高速アクセス磁気ディスク装置123に記憶（コピー）する。そして、装置内フォーマット変換回路124内の各データ変換回路125は、高速アクセス磁気ディスク装置

50

1 2 3 に記憶 (コピー) されたコモンデータファイルから各セルパターンデータを読み出して装置内フォーマットに変換する。同様に、エリア 2 の領域のデータ処理を行う場合、装置内フォーマット変換回路 1 2 4 内の各データ変換回路 1 2 5 は、高速アクセス磁気ディスク装置 1 2 3 に記憶 (コピー) されたコモンデータファイルから各セルパターンデータを読み出して装置内フォーマットに変換する。エリア 3, 4 のデータ処理を行なう場合については、エリア 1, 2 のデータ処理を行なう場合と同様に進めれば良いので説明を省略する。

#### 【0085】

以上のように、各装置内フォーマット変換回路 1 2 4 は、バス 1 2 8 を介して高速アクセス磁気ディスク装置 1 2 3 に接続されることで、各エリアのデータ処理をそれぞれ独立したノードで処理する場合、例えば、装置内フォーマット変換回路 1 2 4 ごとにエリアを分けて処理する場合でも、装置内フォーマット変換回路 1 2 4 内に配置されるメモリ 1 2 6 と異なり高速アクセス磁気ディスク装置 1 2 3 を共有ディスクとして各ノードからアクセスすることが可能となる。

10

#### 【0086】

実施の形態 8 .

実施の形態 8 では、実施の形態 6, 7 にて説明した一定の領域ごとにセルパターンデータファイルを閉じた系に構成する場合に、隣接するエリアのセルパターンデータを含めて閉じる構成について説明する。

図 2 4 は、実施の形態 8 におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

20

図 2 4 (a) に示すセル配置情報ファイルは、図 6 (a) と同様であるため、説明を省略する。また、各セル配置情報 P n の内容も図 7 と同様で構わないため説明を省略する。また、リンク情報ファイルの内容も図 8 と同様で構わないため説明を省略する。

#### 【0087】

S 1 0 4 において、セルパターン情報ファイル作成工程として、設計データ 1 0 が描画データ作成装置 3 0 0 に入力されると、セルパターン情報ファイル作成回路 3 2 0 は、設計データ 1 0 に基づいて、セルパターン情報ファイルを作成する。

図 2 4 (b) に示すように、セルパターン情報ファイルには、複数の構成要素パターンであるセル A ~ F の各パターン情報が含まれている。ここでは、一定の限られた複数のフレーム領域から参照される共通化できるセルパターンデータについては、コモンデータとして、共通化できないセルパターンデータについては、チップ内のフレーム領域ごとのローカルデータとしてそれぞれファイルに格納 (定義、或いは記載) している。そして、図 2 4 (b) に示すように、セルパターン情報ファイル作成回路 3 2 0 は、コモンデータを 1 つのファイルにしないで、一定の領域ごとにグループを構成して各グループごとに別々のファイルとして作成する。図 6 (b) とは、エリア 3 とエリア 4 用のコモンデータとして、格納 (定義、登録、或いは記載) されていたセル D のパターンデータを、エリア 1 とエリア 2 用のコモンデータに追加して格納 (定義、登録、或いは記載) しエリア 1 ~ 3 用のコモンデータとした点、エリア 1 とエリア 2 用のコモンデータとして、格納 (定義、登録、或いは記載) されていたセル A のパターンデータを、エリア 3 とエリア 4 用のコモンデータに追加して格納 (定義、登録、或いは記載) しエリア 2 ~ 4 用のコモンデータとした点が異なっている。さらに、エリア 1 とエリア 2 用のコモンデータとして、格納 (定義、登録、或いは記載) されていたセル B のパターンデータを、エリア 2 用のローカルデータとしてエリア 3 とエリア 4 用の閉じた系に追加した点が異なっている。

30

40

#### 【0088】

エリア 1 とエリア 2 とで一定の領域を構成する場合、エリア 1 より前のエリアは存在しないので、エリア 2 と隣接するエリア 3 のセルパターンデータをもエリア 1 とエリア 2 用の閉じた系の中に格納 (定義、登録、或いは記載) する。同様に、エリア 3 とエリア 4 とで一定の領域を構成する場合、エリア 4 より後のエリアは存在しないので、エリア 3 と隣接するエリア 2 のセルパターンデータをもエリア 3 とエリア 4 用の閉じた系の中に格納 (

50

定義、登録、或いは記載)する。もしもエリア4より後のエリアが存在する場合には、エリア4と隣接するエリア5のセルパターンデータをもエリア3とエリア4用の閉じた系の中に格納(定義、登録、或いは記載)する。各一定の領域の前後1つのエリアのセルパターンデータを余分に持つことで、近接効果補正を考慮して前後のエリアのデータを参照し、自己のデータ変換に対して図形形状を補正することができる。

ここで、図24(b)では、エリア3のセルパターンデータのうち、エリア3とエリア4とのコモンデータであるセルDのパターンデータを格納(定義、登録、或いは記載)してローカルデータを格納(定義、登録、或いは記載)していないが、ローカルデータについては、データサイズが小さくなる場合が多いため、別途、記憶装置122に記憶されたエリア3用のローカルデータファイルから読み出しても処理時間はあまり変わらない。

10

#### 【0089】

以上の説明において、「～回路」或いは「～工程」と記載したものの処理内容或いは動作内容は、コンピュータで動作可能なプログラムにより構成することができる。或いは、ソフトウェアとなるプログラムだけではなく、ハードウェアとソフトウェアとの組合せにより実施させても構わない。或いは、ファームウェアとの組合せでも構わない。また、プログラムにより構成される場合、プログラムは、磁気ディスク装置、磁気テープ装置、FD、或いはROM(リードオンリメモリ)等の記録媒体に記録される。

#### 【0090】

図25は、プログラムにより構成する場合のハードウェア構成の一例を示すブロック図である。

20

コンピュータとなるCPU50は、バス74を介して、RAM(ランダムアクセスメモリ)52、ROM54、磁気ディスク(HD)装置62、キーボード(K/B)56、マウス58、外部インターフェース(I/F)60、モニタ64、プリンタ66、FD68、DVD70、CD72に接続されている。ここで、RAM(ランダムアクセスメモリ)52、ROM54、磁気ディスク(HD)装置62、FD68、DVD70、CD72は、記憶装置の一例である。キーボード(K/B)56、マウス58、外部インターフェース(I/F)60、FD68、DVD70、CD72は、入力手段の一例である。外部インターフェース(I/F)60、モニタ64、プリンタ66、FD68、DVD70、CD72は、出力手段の一例である。

#### 【0091】

また、例えば、装置内フォーマット変換回路124は、データ変換回路125として作用する複数のCPU50とメモリ126として作用するRAM52をバス74で接続して構成した回路基板としても好適である。

30

#### 【0092】

以上、具体例を参照しつつ実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。例えば、各実施の形態では、内部構成要素として、セル情報を中心として記載したが、これに限るものではなく、別の階層データを中心としてデータ構成しても構わない。また、各実施の形態では、描画データ作成装置300が、可変成形型EB描画装置100の外部にあるが、可変成形型EB描画装置100の内部、特に、制御部160内にあっても構わない。

40

#### 【0093】

また、作成するファイルサイズに制限があるために、コモンデータファイルのサイズの上限を制限する必要がある場合、同一のセルパターンデータの配置数が多いセルパターンデータを優先してコモンデータファイルに格納(定義、或いは記載)することが望ましい。例えば、コモンデータファイルを記憶する磁気ディスク等の記憶装置のメモリ容量を超える場合などである。そして、溢れたセルパターンデータは、別のコモンデータファイルを作成して別の磁気ディスク等の記憶装置に記憶させてもよいし、各エリアごとのローカルデータファイルとして作成してもよい。そして、さらに望ましくは、1つのコモンデータファイルを各装置内フォーマット変換回路124内のメモリ126のメモリ容量内に収めるサイズで作成することが望ましい。メモリ126のメモリ容量内に収めることで、実

50

施の形態5のようにメモリに一端コピーしてから処理することができる。

【0094】

また、装置構成や制御手法等、本発明の説明に直接必要しない部分等については記載を省略したが、必要とされる装置構成や制御手法を適宜選択して用いることができる。例えば、可変成形型EB描画装置100を制御する制御部構成については、記載を省略したが、必要とされる制御部構成を適宜選択して用いることは言うまでもない。

【0095】

その他、本発明の要素を具備し、当業者が適宜設計変更しうる全ての荷電粒子線描画データの作成方法、荷電粒子線描画データの変換方法、及びそれらの装置は、本発明の範囲に包含される。

10

【図面の簡単な説明】

【0096】

【図1】実施の形態1における電子線描画データの作成方法と電子線描画データの変換方法との要部工程を示すフローチャート図である。

【図2】描画装置の要部構成の一例を示す概念図である。

【図3】描画データ作成装置の主要構成を示すブロック図である。

【図4】データの階層構造の一例を示す図である。

【図5】セル配置の一例を示す図である。

【図6】実施の形態1におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

20

【図7】セル配置情報の一例を示す図である。

【図8】リンク情報ファイルの一例を示す図である。

【図9】実施の形態1における描画データ処理回路の主要構成を示すブロック図である。

【図10】図9に示す描画データ処理回路の動作を説明するためのブロック図である。

【図11】実施の形態2におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

【図12】リンク情報ファイルの一例を示す図である。

【図13】実施の形態3におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

【図14】セル配置情報の一例を示す図である。

30

【図15】実施の形態4におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

【図16】実施の形態5における電子線描画データの作成方法と電子線描画データの変換方法との要部工程を示すフローチャート図である。

【図17】エリア1, 2における装置内フォーマット変換工程を説明するための図である。

【図18】エリア3, 4における装置内フォーマット変換工程を説明するための図である。

【図19】実施の形態6におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

40

【図20】エリア1, 2における装置内フォーマット変換工程を説明するための図である。

【図21】エリア3, 4における装置内フォーマット変換工程を説明するための図である。

【図22】実施の形態7における描画データ処理回路の主要構成を示すブロック図である。

【図23】エリア1, 2における装置内フォーマット変換工程を説明するための図である。

【図24】実施の形態8におけるセル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

50

【図 2 5】プログラムにより構成する場合のハードウェア構成の一例を示すブロック図である。

【図 2 6】従来の可変成形型電子線描画装置の動作を説明するための概念図である。

【図 2 7】セル配置情報ファイルとセルパターン情報ファイルの一例を示す図である。

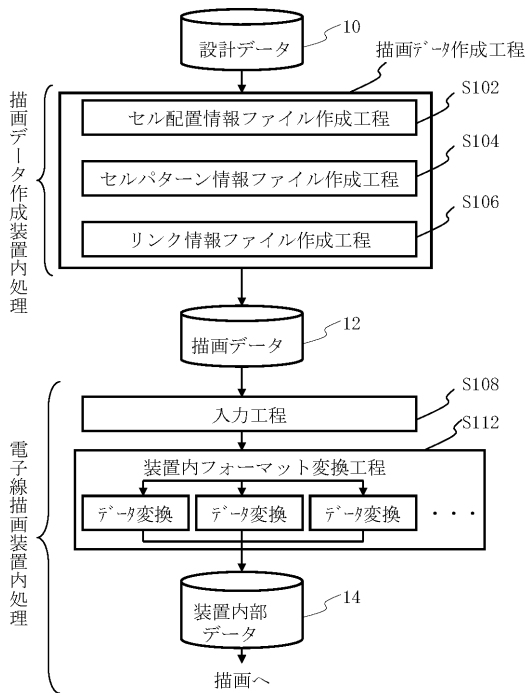
【符号の説明】

【 0 0 9 7 】

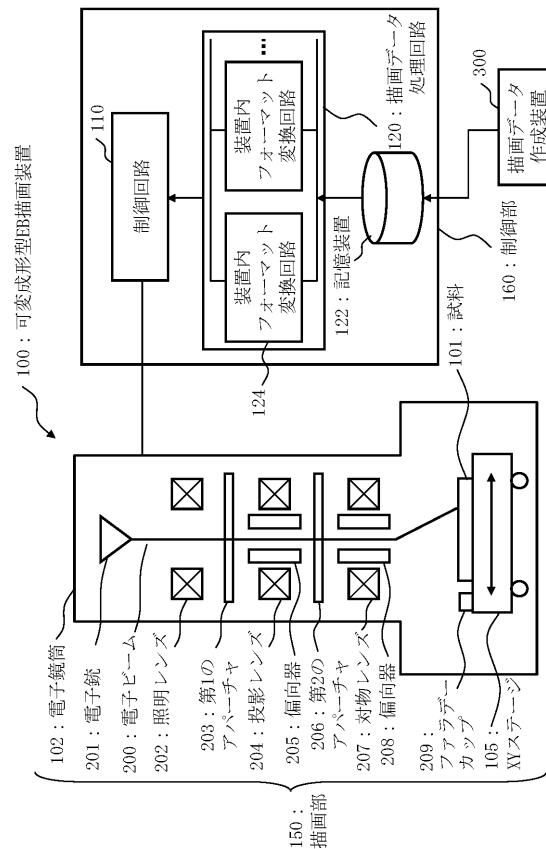
1 0	設計データ	
1 2	描画データ	
1 4	装置内部データ	
5 0	C P U	10
5 2	R A M	
5 4	R O M	
5 6	K / B	
5 8	マウス	
6 0	I / F	
6 2	H D 装置	
6 4	モニタ	
6 6	プリンタ	
6 8	F D	
7 0	D V D	20
7 2	C D	
7 4	バス	
1 0 0	可変成形型 E B 描画装置	
1 0 1	, 4 4 0 試料	
1 0 2	電子鏡筒	
1 0 5	X Y ステージ	
1 1 0	制御回路	
1 2 0	描画データ処理回路	
1 2 2	記憶装置	
1 2 3	高速アクセス磁気ディスク装置	30
1 2 4	装置内フォーマット変換回路	
1 2 5	データ変換回路	
1 2 6	メモリ	
1 2 8	, 1 2 9 バス	
1 5 0	描画部	
1 6 0	制御部	
2 0 0	電子ビーム	
2 0 1	電子銃	
2 0 2	照明レンズ	
2 0 3	, 4 1 0 第 1 のアパーチャ	40
2 0 6	, 4 2 0 第 2 のアパーチャ	
2 0 4	投影レンズ	
2 0 5	, 2 0 8 偏向器	
2 0 7	対物レンズ	
2 0 9	ファラデーカップ	
3 0 0	描画データ作成装置	
3 1 0	セル配置情報ファイル作成回路	
3 2 0	セルパターン情報ファイル作成回路	
3 3 0	リンク情報ファイル作成回路	
4 1 1	開口	50

- 4 2 1 可変成形開口
- 4 3 0 荷電粒子ソース
- 4 4 2 電子線

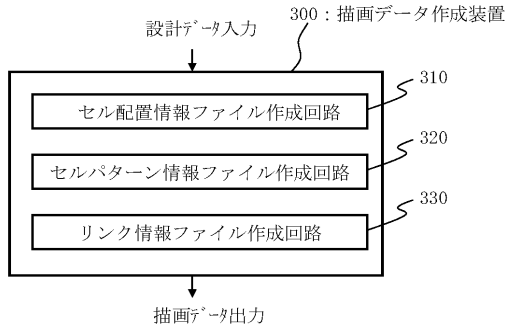
【 図 1 】



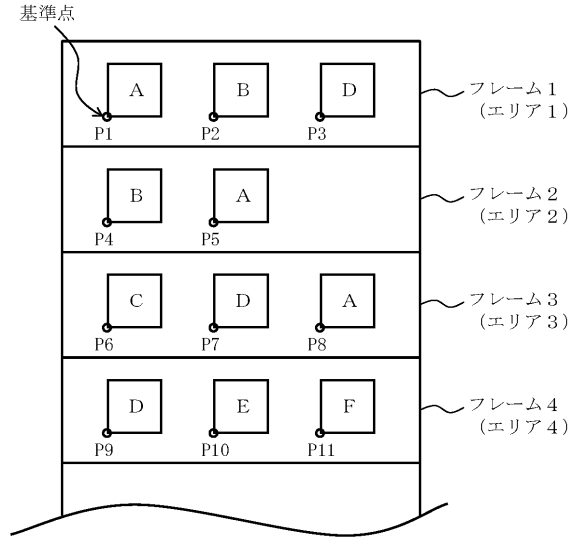
【 図 2 】



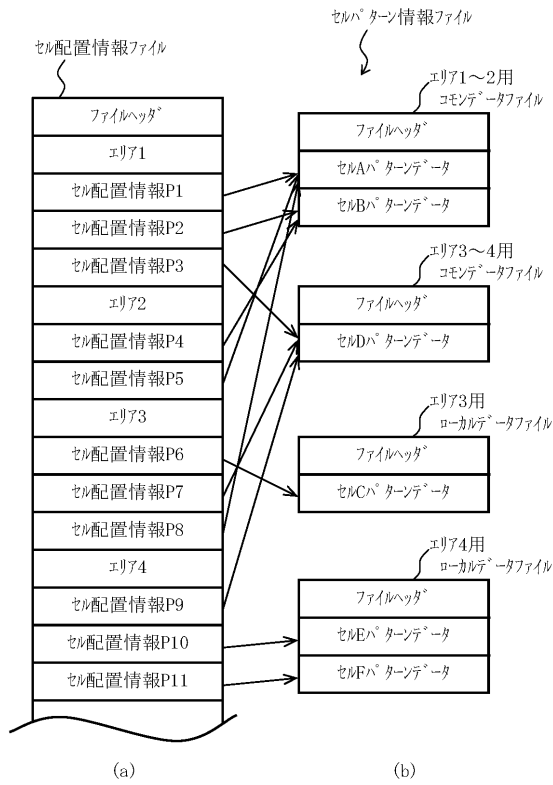
【図3】



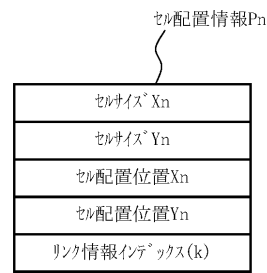
【図5】



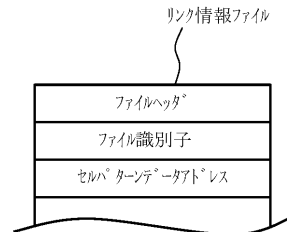
【図6】



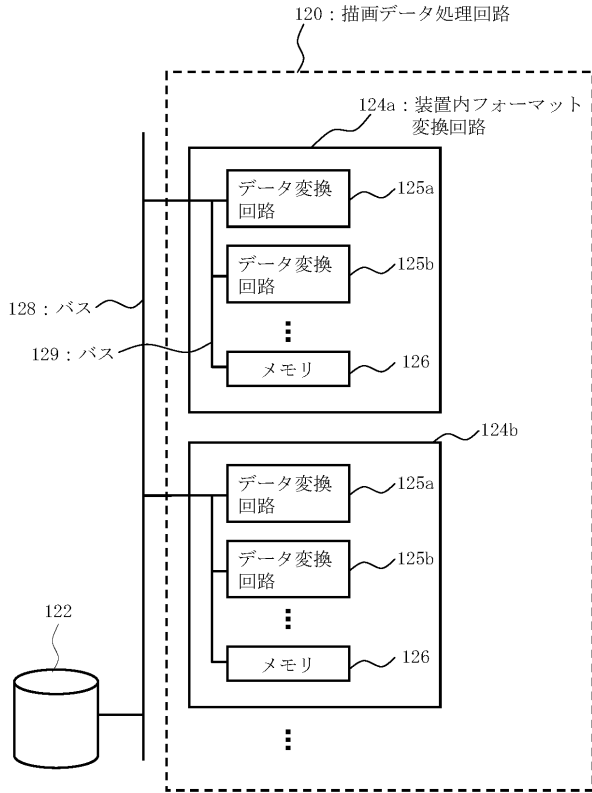
【図7】



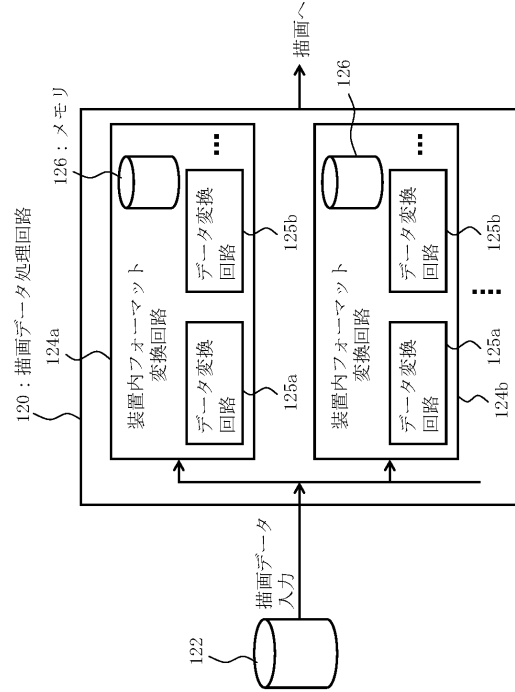
【図8】



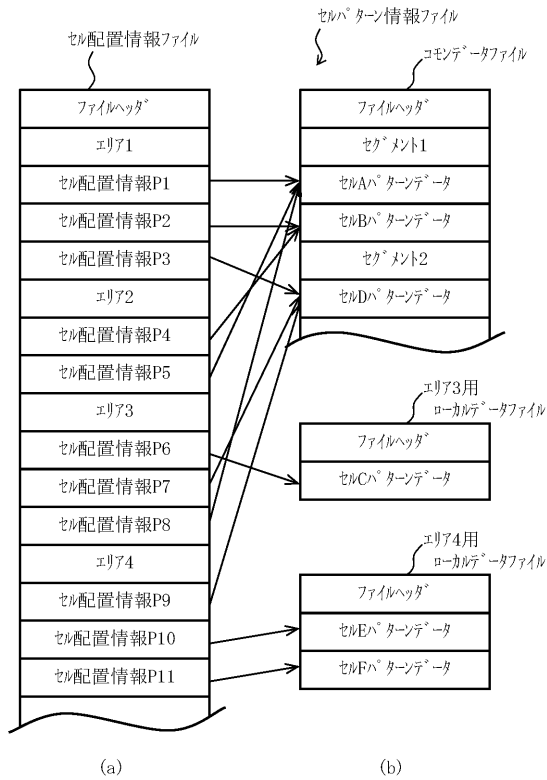
【 図 9 】



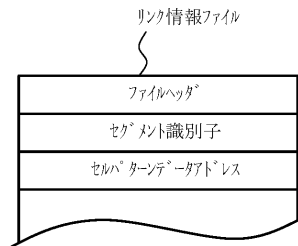
【 図 10 】



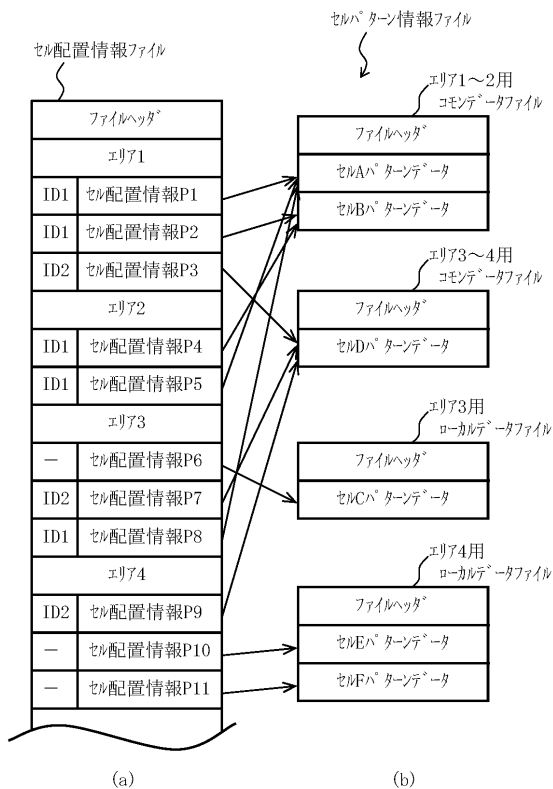
【 図 11 】



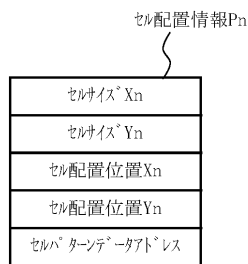
【 図 12 】



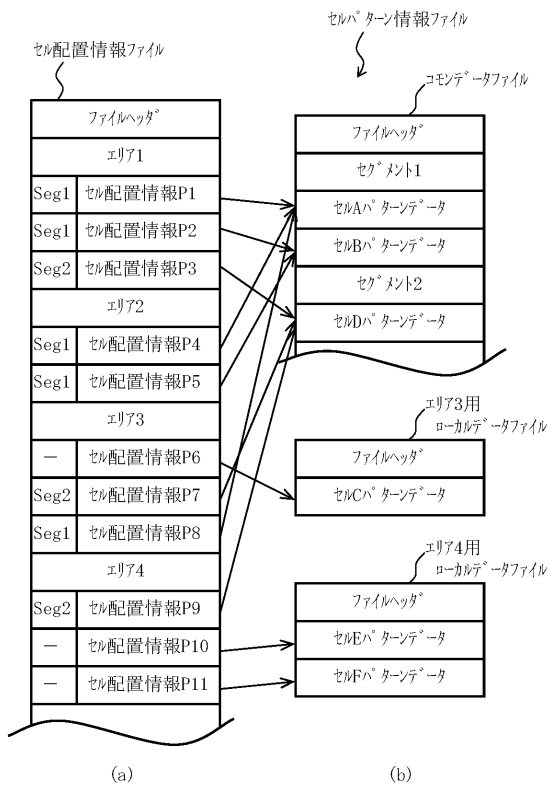
【 図 1 3 】



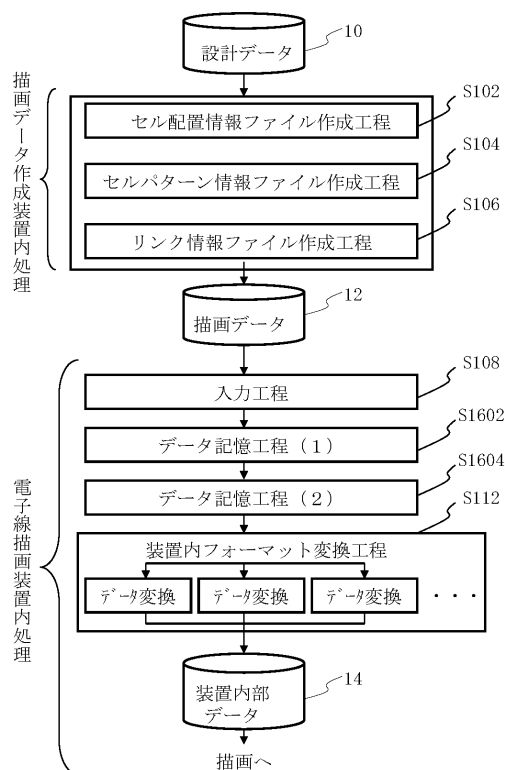
【 図 1 4 】



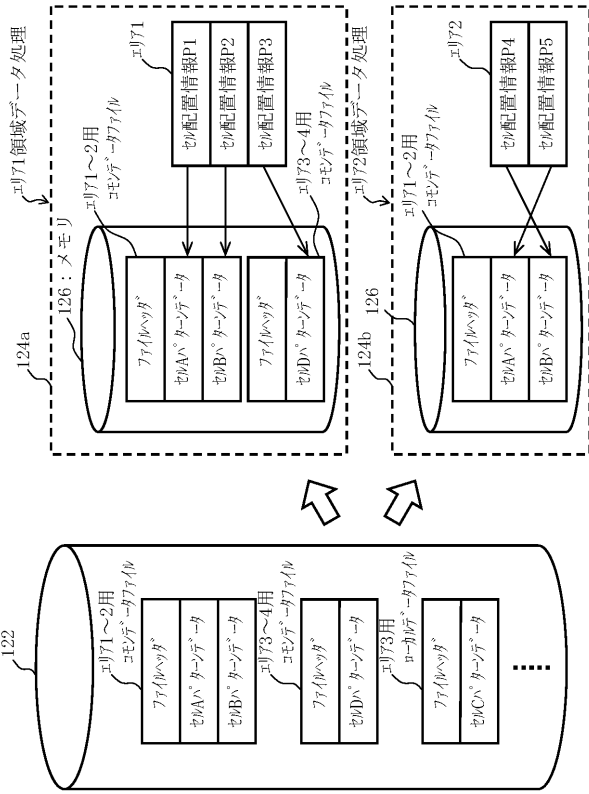
【 図 1 5 】



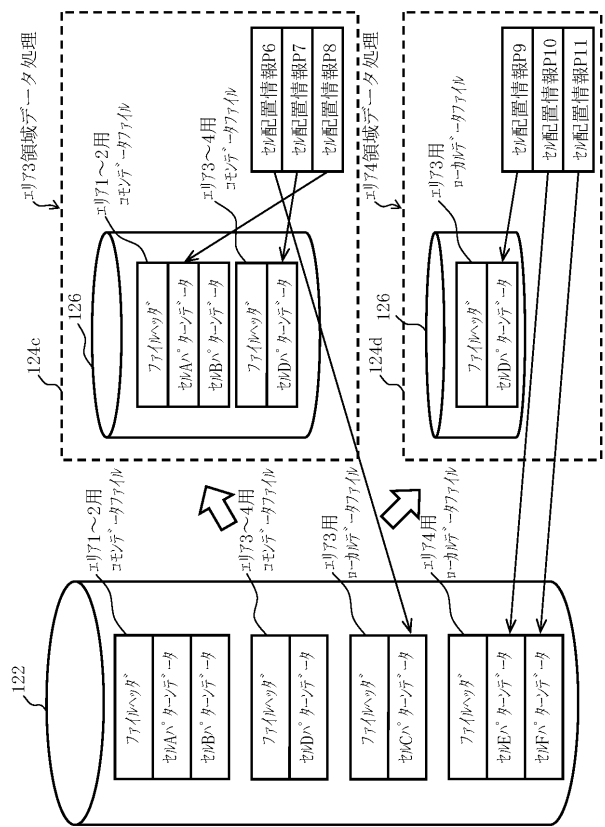
【 図 1 6 】



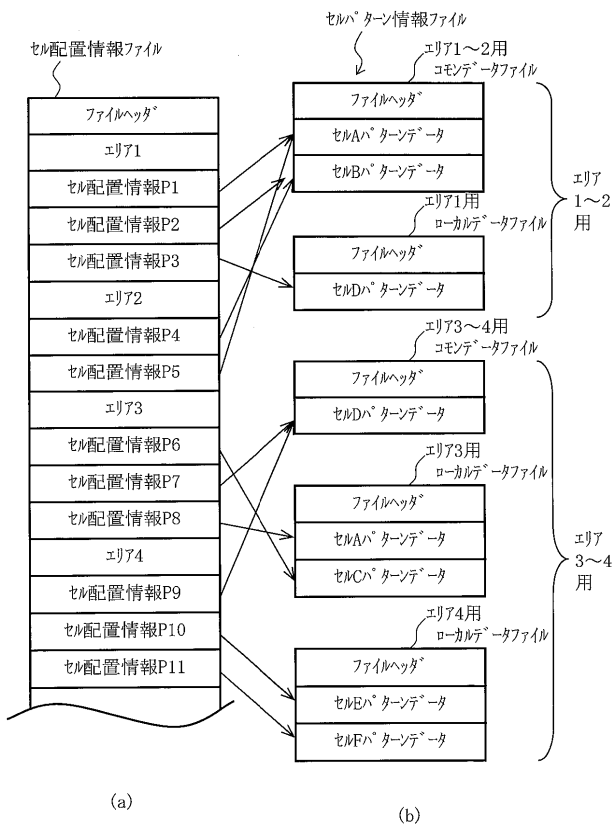
【 図 17 】



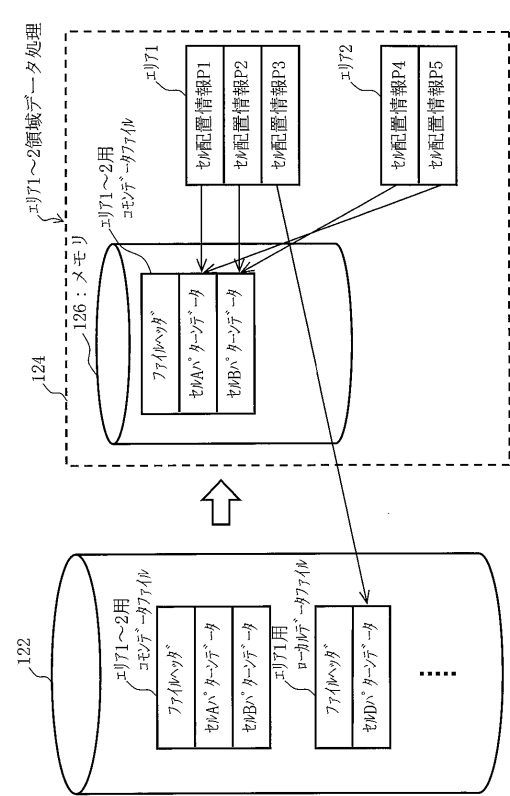
【 図 18 】



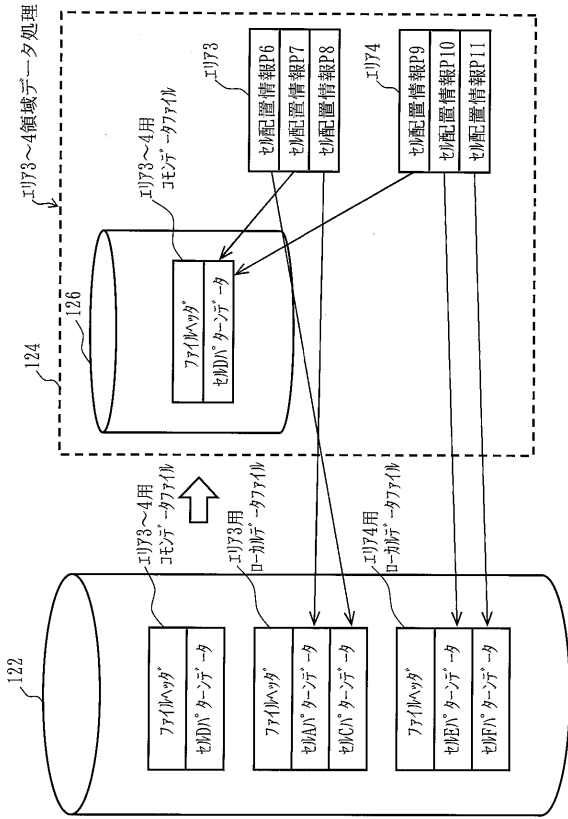
【 図 19 】



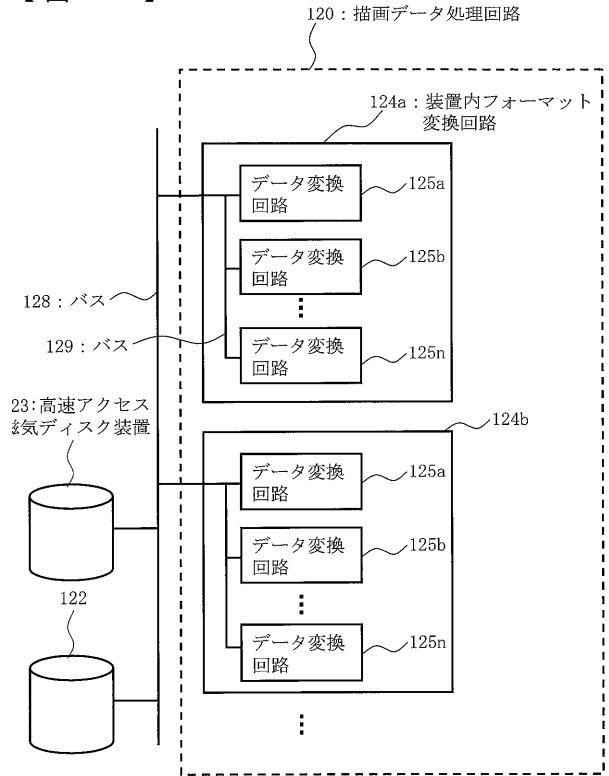
【 図 20 】



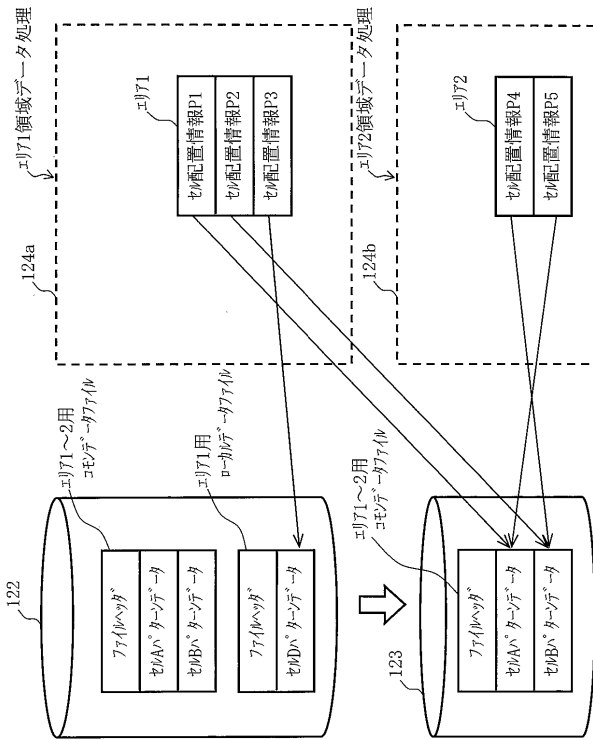
【図 2 1】



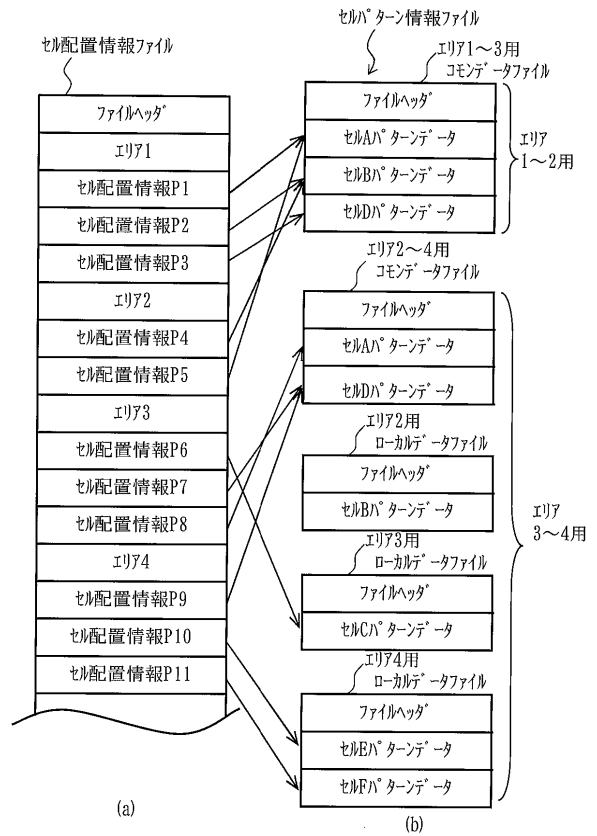
【図 2 2】



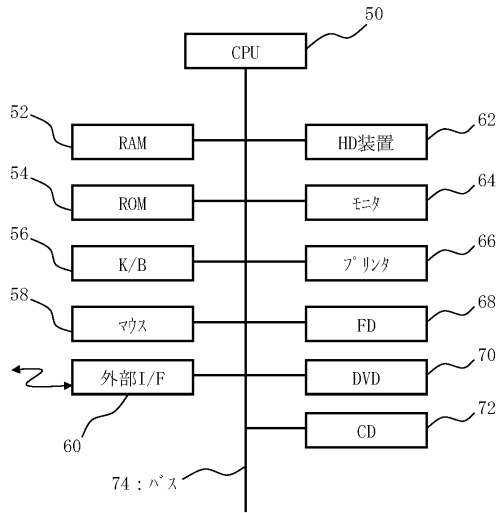
【図 2 3】



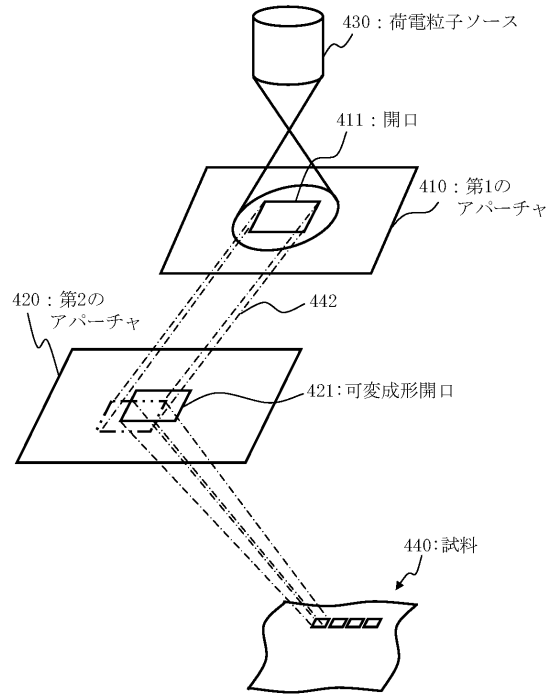
【図 2 4】



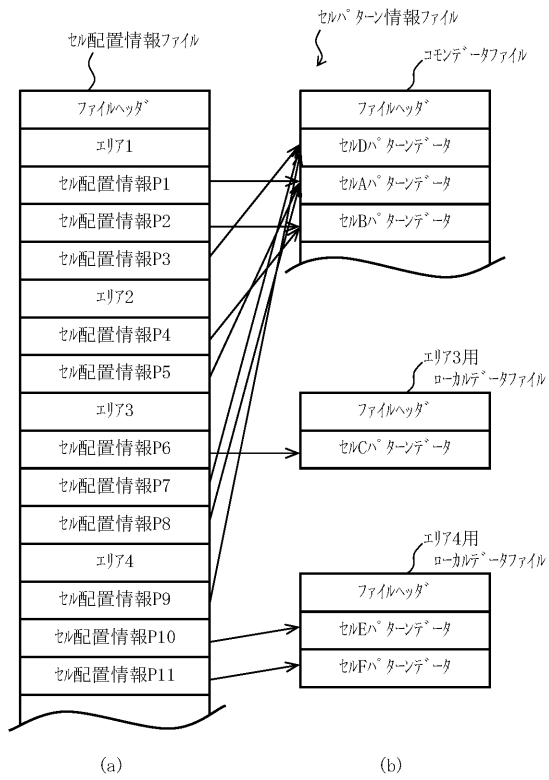
【図 25】



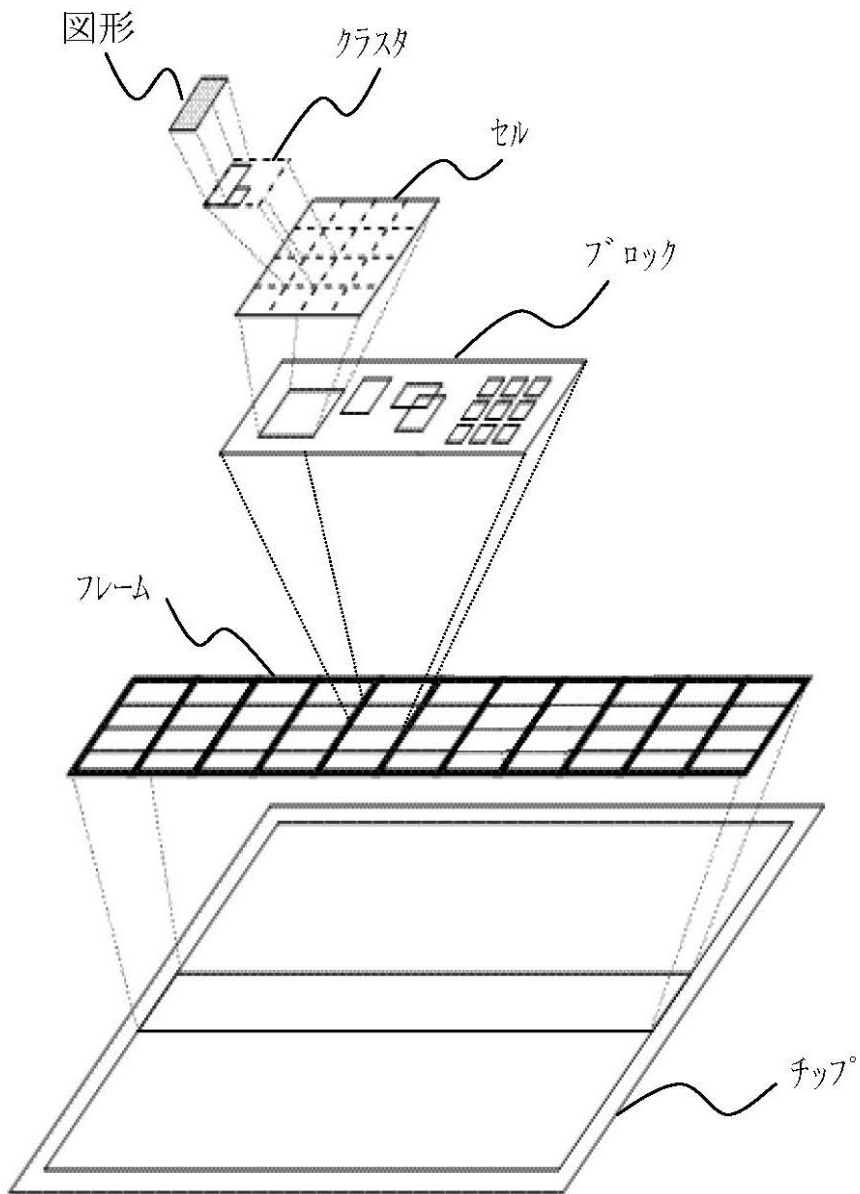
【図 26】



【図 27】



【 図 4 】



---

フロントページの続き

(72)発明者 日暮 等

神奈川県横浜市港北区新横浜 3 - 2 - 6 新横浜ビジネスセンタービル 9 F 株式会社ニューフレ  
アテクノロジー内

(72)発明者 原 重博

神奈川県横浜市港北区新横浜 3 - 2 - 6 新横浜ビジネスセンタービル 9 F 株式会社ニューフレ  
アテクノロジー内

Fターム(参考) 2H097 CA16 LA10

5F056 AA04 CA01 CA02 CA05 CA21 CA25 CA30