

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年1月30日(30.01.2014)



(10) 国際公開番号
WO 2014/016932 A1

- (51) 国際特許分類:
H01L 31/04 (2006.01)
- (21) 国際出願番号: PCT/JP2012/068923
- (22) 国際出願日: 2012年7月26日(26.07.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人(米国を除く全ての指定国について): 三洋電機株式会社(SANYO Electric Co., Ltd.) [JP/JP]; 〒5708677 大阪府守口市京阪本通2丁目5番5号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 有本 護 (ARIMOTO, Mamoru) [JP/JP]; 〒5708677 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内 Osaka (JP). 桐畑 豊 (KIRIHATA, Yutaka) [JP/JP]; 〒5708677 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内 Osaka (JP). 中須 匡人 (NAKASU, Masato) [JP/JP]; 〒5708677 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内 Osaka (JP).

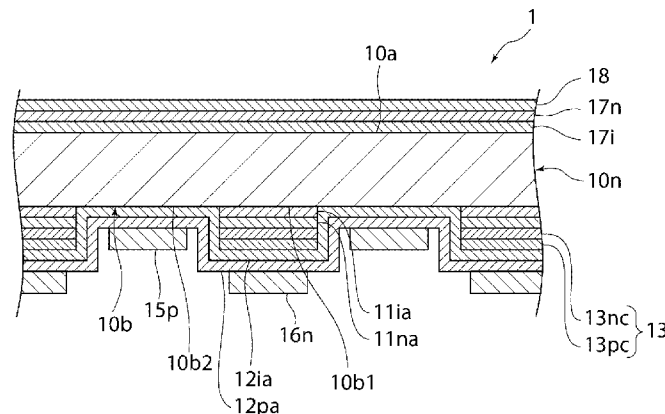
- (74) 代理人: 特許業務法人 宮▲崎▼・目次特許事務所(MIYAZAKI & METSUGI); 〒5400028 大阪府大阪市中央区常盤町1丁目3番8号 中央大通F Nビル Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: SOLAR-CELL MANUFACTURING METHOD AND SOLAR CELL

(54) 発明の名称: 太陽電池の製造方法及び太陽電池

[図1]



(57) Abstract: A solar cell having improved photoelectric conversion efficiency is provided. A first amorphous semiconductor layer (11na) having a first conductivity type is formed on top of part of one principal surface (10b) of a substrate (10n) comprising a semiconductor material. A first microcrystalline semiconductor layer (13nc) having the first conductivity type is formed on top of the first amorphous semiconductor layer (11na). A second microcrystalline semiconductor layer (13pc) having another conductivity type is formed on top of the first microcrystalline semiconductor layer (13nc). A second amorphous semiconductor layer (12pa) having the other conductivity type is formed across the top of the second microcrystalline semiconductor layer (13pc) and the top of the part of the first principal surface (10b) of the substrate (10n) exposed by the second microcrystalline semiconductor layer (13pc). Etching is used to provide the surface of the first microcrystalline semiconductor layer (13nc) and/or the surface of the second microcrystalline semiconductor layer (13pc) with a texture stemming from crystal grains.

(57) 要約:

[続葉有]



WO 2014/016932 A1



添付公開書類:

— 国際調査報告（条約第 21 条(3)）

改善された光電変換効率を有する太陽電池を提供する。半導体材料からなる基板 10 n の一主面 10 b の一部分の上に一の導電型を有する第 1 のアモルファス半導体層 11 n a を形成する。第 1 のアモルファス半導体層 11 n a の上に一の導電型を有する第 1 の微結晶半導体層 13 n c を形成する。第 1 の微結晶半導体層 13 n c の上に他の導電型を有する第 2 の微結晶半導体層 13 p c を形成する。第 2 の微結晶半導体層 13 p c の上と、基板 10 n の一主面 10 b の第 2 の微結晶半導体層 13 p c からの露出部の上とに跨がって他の導電型を有する第 2 のアモルファス半導体層 12 p a を形成する。第 1 及び第 2 の微結晶半導体層 13 n c、13 p c の少なくとも一方の表面をエッチングすることにより結晶粒に起因した凹凸を設ける。

明 細 書

発明の名称：太陽電池の製造方法及び太陽電池

技術分野

[0001] 本発明は、太陽電池の製造方法及び太陽電池に関する。

背景技術

[0002] 特許文献 1 には、光電変換効率を向上し得る太陽電池として、p 側電極と n 側電極との両方が裏面側に設けられた裏面接合型の太陽電池が記載されている。特許文献 1 に記載の太陽電池は、半導体材料からなる基板の一主面の第 1 の領域の上に設けられた第 1 の半導体層と、一主面の第 2 の領域の上に設けられた第 2 の半導体層とを有する。第 1 及び第 2 の半導体層の一方が p 型であり、他方が n 型である。第 2 の半導体層は、第 2 の領域上から、第 1 の半導体層の上に跨がって設けられている。第 1 の領域において、第 1 の半導体層と第 2 の半導体層との間には、再結合層が設けられている。この再結合層は、p 側電極と p 型非晶質半導体層 1 1 p との間を低抵抗化するための層である。

先行技術文献

特許文献

[0003] 特許文献 1：WO 2010/098445 A1 号公報

発明の概要

発明が解決しようとする課題

[0004] 太陽電池の光電変換効率をさらに改善したいという要望がある。

[0005] 本発明の主な目的は、改善された光電変換効率を有する太陽電池を提供することにある。

課題を解決するための手段

[0006] 本発明に係る太陽電池の製造方法では、半導体材料からなる基板の一主面の一部の上に一の導電性を有する第 1 のアモルファス半導体層を形成する。第 1 のアモルファス半導体層の上に一の導電性を有する第 1 の微結晶半導

体層を形成する。第１の微結晶半導体層の上に他の導電型を有する第２の微結晶半導体層を形成する。第２の微結晶半導体層の上と、基板の一主面の第２の微結晶半導体層からの露出部の上とに跨がって他の導電型を有する第２のアモルファス半導体層を形成する。第１及び第２の微結晶半導体層の少なくとも一方の表面をエッチングすることにより結晶粒に起因した凹凸を設ける。

[0007] 本発明に係る太陽電池は、半導体材料からなる基板と、第１のアモルファス半導体層と、第２のアモルファス半導体層と、第１の微結晶半導体層と、第２の微結晶半導体層とを備える。第１のアモルファス半導体層は、基板の一主面的一部分の上に配されている。第１のアモルファス半導体層は、一の導電型を有する。第２のアモルファス半導体層は、基板の一主面の第１のアモルファス半導体層からの露出部の上と、第１のアモルファス半導体層の上とに跨がって配されている。第２のアモルファス半導体層は、他の導電型を有する。第１の微結晶半導体層は、第１のアモルファス半導体層と第２のアモルファス半導体層との間に配されている。第１の微結晶半導体層は、一の導電型を有する。第２の微結晶半導体層は、第１の微結晶半導体層と第２のアモルファス半導体層との間に配されている。第２の微結晶半導体層は、他の導電型を有する。第１の微結晶半導体層の第２の微結晶半導体層側の表面と、第２の微結晶半導体層の第２のアモルファス半導体層側の表面とのうちの少なくとも一方に、結晶粒に起因した凹凸が設けられている。

発明の効果

[0008] 本発明によれば、改善された光電変換効率を有する太陽電池を提供することができる。

図面の簡単な説明

[0009] [図１]図１は、本発明の一実施形態に係る太陽電池の略図的断面図である。

発明を実施するための形態

[0010] 以下、本発明を実施した好ましい形態の一例について説明する。但し、下記の実施形態は、単なる例示である。本発明は、下記の実施形態に何ら限定

されない。

[0011] また、実施形態等において参照する各図面において、実質的に同一の機能を有する部材は同一の符号で参照することとする。また、実施形態等において参照する図面は、模式的に記載されたものであり、図面に描画された物体の寸法の比率などは、現実の物体の寸法の比率などとは異なる場合がある。図面相互間においても、物体の寸法比率等が異なる場合がある。具体的な物体の寸法比率等は、以下の説明を参酌して判断されるべきである。

[0012] (太陽電池 1 の構成)

図 1 に示されるように、太陽電池 1 は、半導体材料からなる基板 10 n を有する。基板 10 n は、n 型または p 型の導電型を有する。本実施形態では、具体的には、基板 10 n の導電型は、n 型である。基板 10 n は、例えば、n 型の結晶半導体材料などにより構成することができる。具体的には、基板 10 n は、例えば、n 型の結晶シリコンにより構成することができる。なお、結晶半導体材料には、単結晶半導体材料と多結晶半導体材料とが含まれるものとする。結晶シリコンには、単結晶シリコンと多結晶シリコンとが含まれるものとする。

[0013] 基板 10 n は、主として受光する第 1 の主面 10 a と第 2 の主面 10 b とを有する。第 1 の主面 10 a は、受光面側に位置する。ここで、「受光面」とは、2 つの主面のうち、主として受光する側の主面をいう。

[0014] 第 1 の主面 10 a の上には、半導体層 17 i、半導体層 17 n 及び保護層 18 がこの順番で設けられている。半導体層 17 i は、実質的に真性な i 型半導体材料からなる。半導体層 17 i は、例えば、i 型アモルファスシリコンにより構成することができる。半導体層 17 i の厚みは、実質的に発電に寄与しない程度の厚み（例えば、0.1 nm～25 nm 程度）であることが好ましい。半導体層 17 n の導電型は、基板 10 n と同じ導電型である n 型である。半導体層 17 n は、例えば n 型アモルファスシリコンにより構成することができる。保護層 18 は、例えば、窒化珪素などにより構成することができる。保護層 18 は、半導体層 17 n を保護する機能とともに、入射光

の表面反射を抑制する機能を有していてもよい。

[0015] 第2の主面10bの一部分の上に、第1のアモルファス半導体層11naが配されている。具体的には、第2の主面10bの第1の領域10b1の上には、第1のアモルファス半導体層11naが配されている。第1のアモルファス半導体層11naは、基板10nと同じ導電性を有する。具体的には、第1のアモルファス半導体層11naの導電性は、n型である。もっとも、第1のアモルファス半導体層11naは、基板10nと異なる導電性を有していてもよい。第1のアモルファス半導体層11naは、例えばn型アモルファスシリコンにより構成することができる。

[0016] 第1のアモルファス半導体層11naと第2の主面10bとの間には、実質的に真性なi型アモルファス半導体層11iaが設けられている。i型アモルファス半導体層11iaは、発電に実質的に寄与しない程度の厚み（例えば、0.1nm～25nm程度）を有する。i型アモルファス半導体層11iaは、例えばi型アモルファスシリコンにより構成することができる。

[0017] 第2の主面10bの第1の領域10b1以外の領域の少なくとも一部である第2の領域10b2の上には、第2のアモルファス半導体層12paが設けられている。第2のアモルファス半導体層12paは、第2の主面10bの第1のアモルファス半導体層11naからの露出部の上と、第1のアモルファス半導体層11naの上とに跨がって配されている。第2のアモルファス半導体層12paは、第1のアモルファス半導体層11naとは異なる導電性を有する。具体的には、第2のアモルファス半導体層12paの導電性は、p型である。第2のアモルファス半導体層12paは、例えば、p型アモルファスシリコンにより構成することができる。

[0018] 第1の領域10b1において、第1のアモルファス半導体層11naと第2のアモルファス半導体層12paとの間には、微結晶半導体層13が設けられている。この微結晶半導体層13は、第1のアモルファス半導体層11naと、後述するn側電極16nとの間を低抵抗化する層である。微結晶半導体層13は、再結合中心となり得る欠陥準位を有する。このため、微結晶

半導体層 13 において、電子と正孔との再結合とが生じやすい。よって、微結晶半導体層 13 を介して電流が流れる。

[0019] 微結晶半導体層 13 の厚みは、例えば、2 nm～60 nm 程度であることが好ましく、2 nm～30 nm であることがより好ましい。

[0020] 微結晶半導体層 13 は、第 1 の微結晶半導体層 13 nc と、第 2 の微結晶半導体層 13 pc とを有する。第 1 の微結晶半導体層 13 nc は、第 1 のアモルファス半導体層 11 na と第 2 のアモルファス半導体層 12 pa との間に設けられている。第 1 の微結晶半導体層 13 nc は、第 1 のアモルファス半導体層 11 na と接している。第 1 の微結晶半導体層 13 nc は、第 1 のアモルファス半導体層 11 na と同じ導電性を有する。具体的には、第 1 の微結晶半導体層 13 nc の導電性は、n 型である。第 1 の微結晶半導体層 13 nc は、例えば、n 型微結晶シリコンにより構成することができる。第 1 の微結晶半導体層 13 nc の厚みは、例えば、1 nm～30 nm 程度であることが好ましく、1 nm～15 nm であることがより好ましい。

[0021] 第 2 の微結晶半導体層 13 pc は、第 1 の微結晶半導体層 13 nc と第 2 のアモルファス半導体層 12 pa との間に配されている。第 2 の微結晶半導体層 13 pc は、第 1 の微結晶半導体層 13 nc 及び i 型アモルファス半導体層 12 ia のそれぞれと接している。第 2 の微結晶半導体層 13 pc は、第 1 の微結晶半導体層 13 nc とは異なる導電性を有する。具体的には、第 2 の微結晶半導体層 13 pc の導電性は、p 型である。第 2 の微結晶半導体層 13 pc は、例えば、p 型微結晶シリコンにより構成することができる。第 2 の微結晶半導体層 13 pc の厚みは、例えば、1 nm～30 nm 程度であることが好ましく、1 nm～15 nm であることがより好ましい。

[0022] なお、微結晶半導体層には、実質的に半導体結晶粒のみからなる層が含まれる。また、微結晶半導体層は、半導体結晶粒に加え、半導体のアモルファス領域を有していてもよい。従って、微結晶半導体層は、半導体結晶粒を複数含む層であって、アモルファス半導体層と同様に半導体のアモルファス領域を含む層であってもよい。

[0023] 第2の主面10bの第1のアモルファス半導体層11naからの露出部及び第2の微結晶半導体層13pcと、第2のアモルファス半導体層12paとの間には、実質的に真性なi型アモルファス半導体層12iaが設けられている。i型アモルファス半導体層12iaは、例えば、i型アモルファスシリコンにより構成することができる。i型アモルファス半導体層12iaの厚みは、実質的に発電に寄与しない程度の厚み（例えば、0.1nm～25nm程度）であることが好ましい。

[0024] 第1の領域10b1において、第2のアモルファス半導体層12paの上には、n側電極16nが設けられている。一方、第2の領域10b2において、第2のアモルファス半導体層12paの上には、p側電極15pが設けられている。p側電極15p、n側電極16nは、例えば、Ag、Cuなどの金属の少なくとも一種により構成することができる。

[0025] （太陽電池1の製造方法）

次に、太陽電池1の製造方法の一例について説明する。

[0026] まず、半導体材料からなる基板10nの第2の主面10bの上に、i型半導体層11iaを構成するためのi型半導体層、第1のアモルファス半導体層11naを構成するためのアモルファス半導体層、第1の微結晶半導体層13ncを構成するための微結晶半導体層、及び第2の微結晶半導体層13pcを構成するための微結晶半導体層をこの順番で形成した後に、エッチングすることにより一部を除去する。これにより、第2の主面10bの上に、i型半導体層11ia、第1のアモルファス半導体層11na、第1の微結晶半導体層13nc及び第2の微結晶半導体層13pcを形成する。次に、第2の微結晶半導体層13pcの上と、第2の主面10bの第2の微結晶半導体層13pcからの露出部の上とに跨がるように、i型半導体層12iaと第2のアモルファス半導体層12paとをこの順番で形成する。なお、各半導体層は、例えば、CVD（Chemical Vapor Deposition）法により形成することができる。その後、p側電極15p、n側電極16nを形成することにより太陽電池1を完成させることができる。

p側電極15p、n側電極16nは、例えば、メッキや導電性ペーストの印刷などにより形成することができる。

[0027] 本実施形態では、第1及び第2の微結晶半導体層13nc、13pcの少なくとも一方の表面をエッチングすることにより、第1及び第2の微結晶半導体層13nc、13pcの少なくとも一方の表面に半導体の結晶粒に起因した凹凸を設ける。このため、第1の微結晶半導体層13ncの第2の微結晶半導体層13pc側の表面と、第2の微結晶半導体層13pcの第2のアモルファス半導体層12pa側の表面とのうちの少なくとも一方に、半導体の結晶粒に起因した凹凸が設けられている。凹凸は、粒界が結晶粒よりも優先的にエッチングされて結晶粒が露出することにより形成されたものである。

[0028] 第1の微結晶半導体層13ncの第2の微結晶半導体層13pc側の表面に凹凸が設けられると、第1の微結晶半導体層13ncと第2の微結晶半導体層13pcとの間の電気抵抗率が低下する。第2の微結晶半導体層13pcの第2のアモルファス半導体層12pa側の表面に凹凸が設けられると、第2の微結晶半導体層13pcと第2のアモルファス半導体層12paとの間の電気抵抗率が低下する。従って、改善された光電変換効率を実現することができる。より改善された光電変換効率を実現する観点からは、第1の微結晶半導体層13ncの第2の微結晶半導体層13pc側の表面と、第2の微結晶半導体層13pcの第2のアモルファス半導体層12pa側の表面との両方に、半導体の結晶粒に起因した凹凸が設けられていることが好ましい。

[0029] また、第2の微結晶半導体層13pcの第2のアモルファス半導体層12pa側の表面に凹凸を設けることにより、第2の微結晶半導体層13pcの上に配されたi型半導体層12iaの平均厚みを薄くすることができる。よって、第2の微結晶半導体層13pcの第2のアモルファス半導体層12paとの間の電気抵抗率をより低くすることができる。従って、さらに改善された光電変換効率を実現することができる。

符号の説明

- [0030] 1…太陽電池
- 1 0 n…基板
- 1 0 a…第1の主面
- 1 0 b…第2の主面
- 1 1 i a、1 2 i a…i型アモルファス半導体層
- 1 1 n a…第1のアモルファス半導体層
- 1 2 p a…第2のアモルファス半導体層
- 1 3…微結晶半導体層
- 1 3 n c…第1の微結晶半導体層
- 1 3 p c…第2の微結晶半導体層
- 1 5 p…p側電極
- 1 6 n…n側電極

請求の範囲

- [請求項1] 半導体材料からなる基板の一主面の一部の上に一の導電型を有する第1のアモルファス半導体層を形成する工程と、
前記第1のアモルファス半導体層の上に前記一の導電型を有する第1の微結晶半導体層を形成する工程と、
前記第1の微結晶半導体層の上に他の導電型を有する第2の微結晶半導体層を形成する工程と、
前記第2の微結晶半導体層の上と、前記基板の一主面の前記第2の微結晶半導体層からの露出部の上とに跨がって前記他の導電型を有する第2のアモルファス半導体層を形成する工程と、
前記第1及び第2の微結晶半導体層の少なくとも一方の表面をエッチングすることにより結晶粒に起因した凹凸を設ける工程と、
を備える、太陽電池の製造方法。
- [請求項2] 前記第2の微結晶半導体層の上と、前記基板の一主面の前記第2の微結晶半導体層からの露出部の上とに跨がって実質的に真性なi型半導体層を形成する工程をさらに備え、
前記i型半導体層の上に前記第2のアモルファス半導体層を形成する、請求項1に記載の太陽電池の製造方法。
- [請求項3] 半導体材料からなる基板と、
前記基板の一主面の一部の上に配されており、一の導電型を有する第1のアモルファス半導体層と、
前記基板の一主面の前記第1のアモルファス半導体層からの露出部の上と、前記第1のアモルファス半導体層の上とに跨がって配されており、他の導電型を有する第2のアモルファス半導体層と、
前記第1のアモルファス半導体層と前記第2のアモルファス半導体層との間に配されており、前記一の導電型を有する第1の微結晶半導体層と、
前記第1の微結晶半導体層と前記第2のアモルファス半導体層との

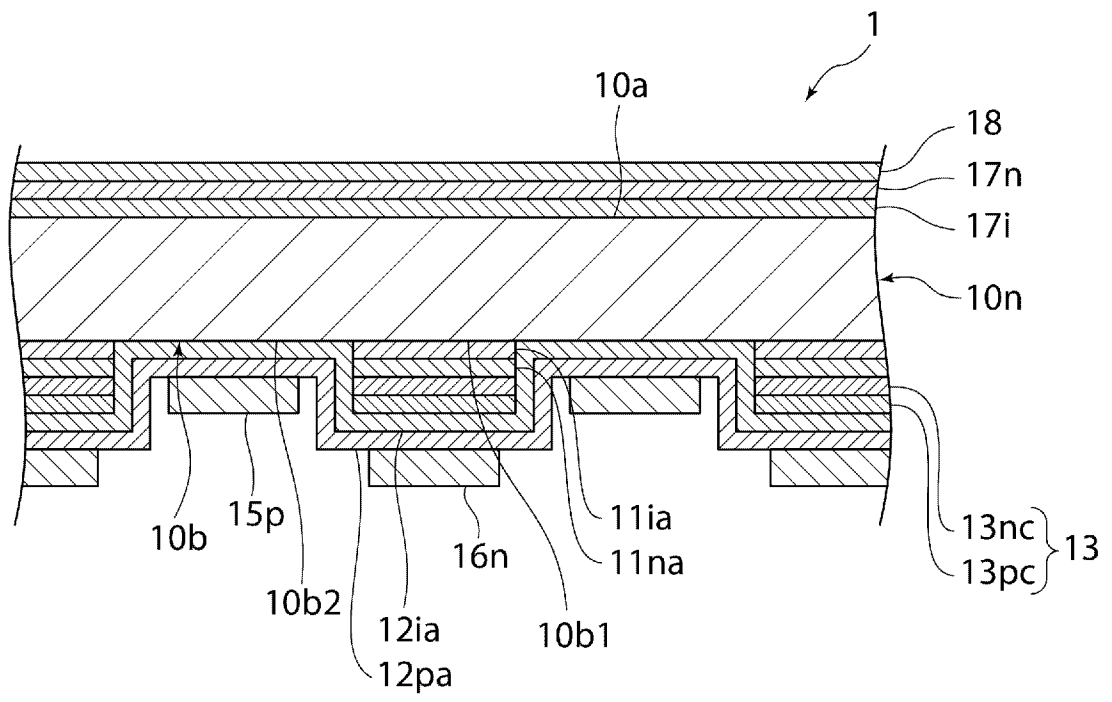
間に配されており、前記他の導電型を有する第2の微結晶半導体層と、
を備え、

前記第1の微結晶半導体層の前記第2の微結晶半導体層側の表面と、前記第2の微結晶半導体層の前記第2のアモルファス半導体層側の表面とのうちの少なくとも一方に、結晶粒に起因した凹凸が設けられている、太陽電池。

[請求項4] 前記基板の一主面の前記第2の微結晶半導体層からの露出部及び前記第2の微結晶半導体層と、前記第2のアモルファス半導体層との間に配されており、実質的に真性なi型半導体層をさらに備える、請求項3に記載の太陽電池。

[請求項5] 前記一の導電型がn型であり、前記他の導電型がp型である、請求項3または4に記載の太陽電池。

[図1]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/068923

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/04 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/04-31/078

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2010/098445 A1 (Sanyo Electric Co., Ltd.), 02 September 2010 (02.09.2010), paragraphs [0021] to [0046]; fig. 1, 2 & EP 2403004 A1 & WO 2010/098445 A1 & CN 102422434 A	1-5
A	JP 2009-152222 A (Kyocera Corp.), 09 July 2009 (09.07.2009), paragraphs [0070] to [0074]; fig. 1, 2 & US 2009/0223562 A1 & WO 2008/050889 A1	1-5
A	JP 2005-101151 A (Sanyo Electric Co., Ltd.), 14 April 2005 (14.04.2005), paragraphs [0033] to [0060]; fig. 2 & US 2005/0062041 A1 & EP 1519422 A2 & CN 1601759 A	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
27 August, 2012 (27.08.12)

Date of mailing of the international search report
04 September, 2012 (04.09.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/068923

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-140941 A (Mitsubishi Electric Corp.), 25 June 2009 (25.06.2009), entire text; all drawings (Family: none)	1-5

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L31/04(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L31/04 - 31/078

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2010/098445 A1（三洋電機株式会社） 2010.09.02, 段落[0021]-[0046], 図 1, 2 & EP 2403004 A1 & WO 2010/098445 A1 & CN 102422434 A	1-5
A	JP 2009-152222 A（京セラ株式会社） 2009.07.09, 段落【0070】-【0074】、図 1, 2 & US 2009/0223562 A1 & WO 2008/050889 A1	1-5

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 7 . 0 8 . 2 0 1 2

国際調査報告の発送日

0 4 . 0 9 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

佐藤 俊彦

2 K

4 7 5 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2005-101151 A (三洋電機株式会社) 2005.04.14, 段落【0033】－【0060】、図2 & US 2005/0062041 A1 & EP 1519422 A2 & CN 1601759 A	1-5
A	JP 2009-140941 A (三菱電機株式会社) 2009.06.25, 全文、全図 (ファミリーなし)	1-5