

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-293546

(P2005-293546A)

(43) 公開日 平成17年10月20日(2005. 10. 20)

(51) Int. Cl.<sup>7</sup>G06F 1/32  
B41J 29/38

F I

G06F 1/00 332Z  
B41J 29/38 D  
B41J 29/38 Z

テーマコード (参考)

2C061  
5B011

審査請求 未請求 請求項の数 6 O L (全 18 頁)

(21) 出願番号 特願2004-287594 (P2004-287594)  
 (22) 出願日 平成16年9月30日 (2004. 9. 30)  
 (31) 優先権主張番号 特願2004-66812 (P2004-66812)  
 (32) 優先日 平成16年3月10日 (2004. 3. 10)  
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000002369  
 セイコーエプソン株式会社  
 東京都新宿区西新宿2丁目4番1号  
 (74) 代理人 100098235  
 弁理士 金井 英幸  
 (72) 発明者 千葉 徳良  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
 Fターム(参考) 2C061 AP01 HT03 HT05 HT09  
 5B011 EB08 LL06 LL14

(54) 【発明の名称】 情報処理装置及び半導体集積回路

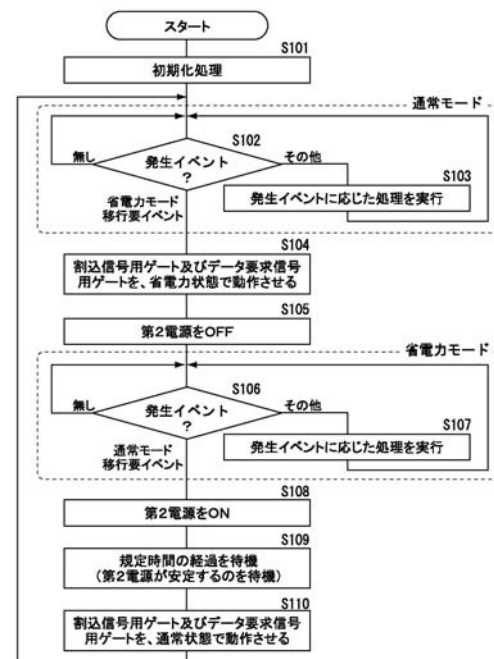
(57) 【要約】

【課題】

省電力モード時における消費電力を低減するために省電力部を常時動作部に対して割込を行うことがあるものとしても誤動作を行うことがない構成を有する情報処理装置を、提供する。

【解決手段】

情報処理装置を、ON/OFF制御が可能な第2電源と、第2電源から電力が供給される省電力部と、通常モードで動作しているときに省電力モード移行要イベントの発生を検出した際には、省電力部から、処理の実行タイミングを指示するために自身に供給されている幾つかの信号のレベルを固定するための処理(S104)を行った後に第2電源をOFFとする処理(S105)を行ってから、省電力モードでの動作を開始し、省電力モードで動作しているときに通常モード移行要イベントの発生を検出した際には、第2電源をONとする処理(S108)を行った後に幾つかの信号線のレベルの固定を解除する処理(S110)を行ってから、通常モードでの動作を開始する常時動作部とを備える装置として構成し



## 【特許請求の範囲】

## 【請求項 1】

動作モードとして通常モードと省電力モードとを有する情報処理装置において、  
ON/OFF 制御が可能な電力供給部と、  
前記電力供給部から電力が供給される省電力部と、

動作モードに依らず電力が供給される常時動作部であって、前記通常モードで動作しているときに前記省電力モードへ移行すべきイベントの発生を検出した際には、前記省電力部から、処理の実行タイミングを指示するために自身に供給されている幾つかの信号のレベルを固定するための処理を行った後に前記電力供給部を OFF とする処理を行ってから、前記省電力モードでの動作を開始し、前記省電力モードで動作しているときに前記通常モードへ移行すべきイベントの発生を検出した際には、前記電力供給部を ON とする処理を行った後に前記幾つかの信号線のレベルの固定を解除する処理を行ってから、前記通常モードでの動作を開始する常時動作部  
とを、備えることを特徴とする情報処理装置。 10

## 【請求項 2】

前記常時動作部は、前記電力供給部を ON とする処理を行った場合、予め指定されている時間が経過するのを待機してから、前記幾つかの信号線のレベルの固定を解除する処理を行う

ことを特徴とする請求項 1 記載の情報処理装置。

## 【請求項 3】

前記省電力部の一部と前記常時動作部の一部とが、1 チップ上に形成されている

ことを特徴とする請求項 1 又は請求項 2 記載の情報処理装置。 20

## 【請求項 4】

動作モードとして通常モードと省電力モードとを有する情報処理装置を製造するために用いられる半導体集積回路において、

ON/OFF 制御が可能な電力供給部から電力が供給される省電力部と、

動作モードに依らず電力が供給される常時動作部であって、前記通常モードで動作しているときに前記省電力モードへ移行すべきイベントの発生を検出した際には、前記省電力部から、処理の実行タイミングを指示するために自身に供給されている幾つかの信号のレベルを固定するための処理を行った後に前記電力供給部を OFF とする処理を行ってから、前記省電力モードでの動作を開始し、前記省電力モードで動作しているときに前記通常モードへ移行すべきイベントの発生を検出した際には、前記電力供給部を ON とする処理を行った後に前記幾つかの信号線のレベルの固定を解除する処理を行ってから、前記通常モードでの動作を開始する常時動作部  
とを、備えることを特徴とする半導体集積回路。 30

## 【請求項 5】

動作モードとして通常モードと省電力モードとを有する情報処理装置において、

動作モードに依らず電力が供給される常時動作部と、

CPU を含む省電力部であって、動作モードが通常モードである場合に電力が供給される省電力部と、 40

前記省電力部に電力を供給するための、ON/OFF 制御が可能な電力供給部とを、備え、

前記省電力部の CPU が、省電力モードでの動作を開始すべきイベントの発生を検出した場合に、所定内容のスリープ要求を前記常時動作部に対して発行するように、プログラムされており、

前記常時動作部が、前記スリープ要求が発行された場合には、前記省電力部から、処理の実行タイミングを指示するために自身に供給されている幾つかの信号のレベルを固定するための処理を行った後に、前記電力供給部を OFF とするユニットであると共に、前記電力供給部を OFF とした後は、通常モードでの動作を開始すべきイベントが発生するのを監視し、当該イベントの発生を検出した際には、前記電力供給部を ON としてから、前 50

記幾つかの信号線のレベルの固定を解除する処理を行うユニットであることを特徴とする情報処理装置。

【請求項 6】

前記省電力部が、不揮発性メモリも含まれるユニットであり、

前記省電力部の CPU が、省電力モードでの動作を開始すべきイベントの発生を検出した場合には、前記スリープ要求を発行したことを示すスリープ状態情報を前記不揮発性メモリに記憶してから前記スリープ要求を発行するように、かつ、その動作開始時に、前記不揮発性メモリに前記スリープ状態情報が記憶されているか否かを調査し、前記不揮発性メモリに前記スリープ状態情報が記憶されていなかった場合には、第 1 種初期化処理を行った後に、本来の動作を開始し、前記不揮発性メモリに前記スリープ状態情報が記憶されていた場合には、そのスリープ状態情報を前記不揮発性メモリ上から消去する処理と、前記第 1 種初期化処理よりも簡単な内容の第 2 種初期化処理とを行った後に、本来の動作を開始するように、プログラムされている

ことを特徴とする請求項 5 記載の情報処理装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、動作モードとして通常モードと省電力モードとを有する情報処理装置と、そのような情報処理装置を製造するために用いられる半導体集積回路とに、関する。

【背景技術】

【0002】

周知のように、一般的に市販されている情報処理装置（コンピュータ、プリンタ、コピー機等）の大部分は、何も行っていない状態が所定時間以上続くと、通常の動作モード（以下、通常モードと表記する）での動作を停止して、消費電力がより少ない動作モード（以下、省電力モードと表記する）での動作を開始する装置となっている。

【0003】

そして、省電力モードを有する情報処理装置としては、省電力モード時にクロック周波数が下がる方式（以下、クロック周波数変更方式と表記する）を採用したものの多いが、省電力モード時に、装置内の幾つかの部分に電力が供給されなくなる方式（以下、電力供給遮断方式と表記する）を採用したもの（例えば、特許文献 1 参照）も、知られている。

【0004】

この電力供給遮断方式は、装置構成によっては、クロック周波数変更方式を採用した場合よりも、省電力モード時の消費電力を低く抑えることが出来るものとなっている。ただし、電力供給遮断方式は、電力を供給しない部分（回路／ユニット／装置群）を、省電力モード時に動作させる必要があるか否かといった観点だけから選択してしまうと、動作モードの移行時（主として、省電力モードから通常モードへの移行時）に誤動作を行うことがある情報処理装置が得られてしまうものともなっている。

【0005】

具体的には、電力供給遮断方式を採用して図 7（A）に模式的に示したような情報処理装置、すなわち、電力が常に供給される常時動作部と、省電力モード時に電力が供給されなくなる、受動的にしか動作しない省電力部とを備えた情報処理装置を製造した場合には、全く問題なく機能する情報処理装置を得ることが出来る。しかしながら、電力供給遮断方式を採用して図 7（B）に模式的に示したような情報処理装置、すなわち、常時動作部に対して割込を行うことがある省電力部を備えた情報処理装置を製造した場合には、第 2 電源の ON / OFF 時に、省電力部が出力する割込信号にノイズが載ってしまうことがあるため、動作モードの移行時に常時動作部が誤動作を行うことがある情報処理装置が得られてしまうことになる。

【0006】

このため、電力供給遮断方式を採用して情報処理装置を製造する場合には、図 7（B）の構成を採用した方が省電力モード時における消費電力を低減できるのであるが、図 7（

A)の構成を採用せざるを得ないといったことが生じていた。

【特許文献1】特開2000-326590

【発明の開示】

【発明が解決しようとする課題】

【0007】

そこで、本発明の課題は、省電力モード時における消費電力を低減するために、省電力部を常時動作部に対して割込を行うことがあるものとしても、誤動作を行うことがない構成を有する情報処理装置を、提供することにある。

【0008】

また、本発明の他の課題は、上記のような情報処理装置の製造に用いることが出来る半導体集積回路を提供することにある。 10

【課題を解決するための手段】

【0009】

上記課題を解決するために、本発明では、動作モードとして通常モードと省電力モードとを有する情報処理装置を、ON/OFF制御が可能な電力供給部と、電力供給部から電力が供給される省電力部と、動作モードに依らず電力が供給される常時動作部であって、通常モードで動作しているときに省電力モードへ移行すべきイベントの発生を検出した際には、省電力部から、処理の実行タイミングを指示するために自身に供給されている幾つかの信号のレベルを固定するための処理を行った後に電力供給部をOFFとする処理を行ってから、省電力モードでの動作を開始し、省電力モードで動作しているときに通常モードへ移行すべきイベントの発生を検出した際には、電力供給部をONとする処理を行った後に幾つかの信号線のレベルの固定を解除する処理を行ってから、通常モードでの動作を開始する常時動作部とを備える装置として構成しておく。 20

【0010】

このような構成を有する本発明の情報処理装置は、省電力部を常時動作部に対して割込を行うことがあるものとしても、誤動作を行うことがない情報処理装置として機能することになる。そして、省電力部の構成に制限が無ければ(省電力部の構成要素とする回路/ユニット/装置群を、省電力モード時に動作させる必要があるか否かといった観点のみから選択できれば)、省電力モード時における消費電力を容易に低減できるのであるから、本発明によれば、既存の情報処理装置よりも、省電力モード時における消費電力が低い情報処理装置を実現できることになる。 30

【0011】

本発明の情報処理装置を、ONとされた後、出力がなかなか安定しない電力供給部を備えたものとして実現するに際しては、常時動作部を、通常モードでの動作を開始するために、電力供給部をONとする処理を行った後、予め指定されている時間が経過するのを待機してから、幾つかの信号線のレベルの固定を解除する処理を行うものとしておくことが出来る。

【0012】

本発明の情報処理装置を、省電力部の一部と常時動作部の一部とが、1チップ上に形成されている形で実現しても良い。 40

【0013】

そして、本発明の半導体集積回路は、ON/OFF制御が可能な電力供給部から電力が供給される省電力部と、動作モードに依らず電力が供給される常時動作部であって、通常モードで動作しているときに省電力モードへ移行すべきイベントの発生を検出した際には、省電力モードでの動作を開始するために、省電力部から自身に供給されている幾つかの信号のレベルを固定するための処理を行った後に電力供給部をOFFとする処理を行い、省電力モードで動作しているときに通常モードへ移行すべきイベントの発生を検出した際には、通常モードでの動作を開始するために、電力供給部をONとする処理を行った後に幾つかの信号線のレベルの固定を解除する処理を行う常時動作部とを備える。従って、この半導体集積回路を用いれば、本発明の情報処理装置(請求項3記載の情報処理装置)相 50

当の情報処理装置を簡単に製造できることになる。

【0014】

また、本発明の他の態様の情報処理装置は、動作モードに依らず電力が供給される常時動作部と、CPUを含む省電力部であって、動作モードが通常モードである場合に電力が供給される省電力部と、省電力部に電力を供給するための、ON/OFF制御が可能な電力供給部とを、備え、省電力部のCPUが、省電力モードでの動作を開始すべきイベントの発生を検出した場合に、所定内容のスリープ要求を常時動作部に対して発行するように、プログラムされており、常時動作部として、スリープ要求が発行された場合には、省電力部から、処理の実行タイミングを指示するために自身に供給されている幾つかの信号のレベルを固定するための処理を行った後に、電力供給部をOFFとするユニットであると  
10  
共に、電力供給部をOFFとした後は、通常モードでの動作を開始すべきイベントが発生するのを監視し、当該イベントの発生を検出した際には、電力供給部をONとしてから、幾つかの信号線のレベルの固定を解除する処理を行うユニットが用いられた構成を有する。

【0015】

この構成を有する本発明の情報処理装置も、省電力部を常時動作部に対して割込を行うことがあるものとしても、誤動作を行うことがない装置として機能することになる。また、この情報処理装置は、省電力モード時にCPUに電力が供給されない装置であるので、本発明の、この態様の情報処理装置は、CPUに電力が供給されるタイプの情報処理装置  
20  
よりも、省電力モード時の消費電力が少ない装置となっているとすることが出来る。

【0016】

なお、この態様の情報処理装置を実現するに際しては、省電力部を、不揮発性メモリも含むユニットとしておくと共に、省電力部のCPUを、省電力モードでの動作を開始すべきイベントの発生を検出した場合には、スリープ要求を発行したことを示すスリープ状態情報を不揮発性メモリに記憶してからスリープ要求を発行するように、かつ、その動作開始時に、不揮発性メモリにスリープ状態情報が記憶されているか否かを調査し、不揮発性メモリにスリープ状態情報が記憶されていなかった場合には、第1種初期化処理を行った後に、本来の動作を開始し、不揮発性メモリにスリープ状態情報が記憶されていた場合には、そのスリープ状態情報を不揮発性メモリ上から消去する処理と、第1種初期化処理  
30  
よりも簡単な内容の第2種初期化処理（例えば、省電力部に関する初期化のみを行う処理）とを行った後に、本来の動作を開始するように、プログラムしておくことが出来る。

【発明を実施するための最良の形態】

【0017】

以下、本発明を実施するための最良の形態を、図面を参照して詳細に説明する。

【0018】

《第1実施形態》

まず、図1を用いて、本発明の第1実施形態に係る情報処理装置10の構成を説明する。

【0019】

図示してあるように、本発明の第1実施形態に係る情報処理装置10は、ホストから印刷要求（本実施形態では、イメージデータ形式の印刷データ）を受信して動作する装置（いわゆるプリンタ）である。また、情報処理装置10は、プリンタエンジン11，プリンタ制御ASIC12，ROM13，RAM14，操作パネル15，ホストI/F部16，RAM17，第1電源18，第2電源19を、主な構成要素として備えた装置となっている。  
40

【0020】

この情報処理装置10が備えるプリンタエンジン11は、用紙上に実際に印刷を行うユニットである。操作パネル15は、ユーザとの間のインタフェース手段として情報処理装置10の筐体に設けられている、LCD，LED，押しボタンスイッチ等からなるユニットである。ホストI/F部16は、ホストからの印刷要求を受信するユニット（いわゆる  
50

通信インターフェイスポート)である。

【0021】

ROM 13は、プリンタ制御ASIC 12(内のCPU 21)の動作手順を規定するプログラム(ファームウェア)が記録された読み出し専用メモリである。RAM 14は、ROM 13に記録されているプログラムがロードされるメモリである。このRAM 14は、プリンタ制御ASIC 12の作業領域としても使用される。

【0022】

RAM 17は、ホストから送信されてきた印刷要求の一時記憶に使用されるメモリである。第1電源18は、プリンタ制御ASIC 12の一部(プリンタ制御ASIC 12の、DMA制御部31, 画像処理部32を除いた部分), ROM 13, RAM 14, 操作パネル15及びホストI/F部16に電力を供給するための電源である。第2電源19は、プリンタ制御ASIC 12の他の部分(DMA制御部31及び画像処理部32)とRAM 17とに電力を供給するための電源である。なお、本実施形態は、この第2電源19によって電力が供給されている部分(或いは、当該部分に含まれるプリンタ制御ASIC 12の部分)が、省電力部に相当し、上記した第1電源18によって電力が供給されている部分(或いは、当該部分に含まれるプリンタ制御ASIC 12の部分)が、常時動作部に相当するものとなっている。

【0023】

プリンタ制御ASIC 12(本発明の半導体集積回路に相当)は、CPU 21, パネル制御部22, I/F制御部23, エンジン制御部24, 電源制御部25, 割込信号用ゲート26, データ要求信号用ゲート27, DMA制御部31, 画像処理部32等からなるASIC(Application Specific Integrated Circuit)である。なお、このプリンタ制御ASIC 12は、上記した第1電源18, 第2電源19に関する説明から明らかなように、いわゆる電源端子が2系統設けられたASICとなっている。

【0024】

このプリンタ制御ASIC 12に含まれるCPU 21は、本情報処理装置10内の各部を統合的に制御するユニット(回路モジュール)である。このCPU 21には、割込信号用ゲート26から、割込信号(詳細は後述)が供給されており、上記したROM 13に記録されているプログラムがCPU 21に実行させる処理は、CPU 21に供給されている割込信号のレベルが変化したことを契機として実行される処理を含むものとなっている。

【0025】

パネル制御部22は、CPU 21から指示された内容の制御を操作パネル15に対して行うことや、操作パネル15に対して行われた操作内容をCPU 21へ通知することが可能なユニットである。エンジン制御部24は、プリンタエンジン11を起動/停止させることや、プリンタエンジン11の動作状態を把握することが可能なユニットである。

【0026】

I/F制御部23は、ホストI/F部16によって受信された印刷要求をDMA制御部31に供給するユニットである。このI/F制御部23は、ホストI/F部16によって受信されたデータ(印刷要求の一部)を記憶しておくためのバッファを備え、当該バッファ内の所定量(所定サイズ)のデータを、データ要求信号用ゲート27から入力されているデータ要求信号(詳細は後述)のレベルが変化したときにDMA制御部31に対して出力するユニットとなっている。

【0027】

画像処理部32は、DMA制御部31から供給されるイメージデータ(RAM 17上に一時記憶されている1ページ分の印刷要求)に対して画像処理を施し、画像処理後を施したイメージデータをプリンタエンジン11に供給するユニットである。

【0028】

DMA制御部31は、ホストが送信した印刷要求を、ホストI/F部16及びI/F制御部23を介して受け取ってRAM 17上に記憶する処理や、RAM 17上に記憶した印刷要求を1ページ分ずつ画像処理部32に供給する処理を行うユニットである。このDM

10

20

30

40

50

A 制御部 31 は、1 ページ分の印刷要求の R A M 17 上への記憶が完了した場合等に、割込信号用ゲート 26 に供給している信号（以下、原割込信号と表記する）のレベルを変化させるユニットとなっている。また、D M A 制御部 31 は、所定量の印刷要求（印刷要求を構成する所定サイズのデータ）を受け取る準備ができた際には、データ要求信号用ゲート 27 に供給している信号（以下、原データ要求信号と表記する）のレベルを変化させるユニットともなっている。

【0029】

割込信号用ゲート 26 は、D M A 制御部 31 からの原割込信号をそのまま割込信号として C P U 21 に供給する通常状態と、D M A 制御部 31 からの原割込信号のレベルに依らず、一定レベル（C P U 21 が、割込がなされていないと認識するレベル；本実施形態では、G N D レベル）の割込信号を C P U 21 に供給する省電力状態とで動作可能なユニットである。データ要求信号用ゲート 27 は、D M A 制御部 31 からの原データ要求信号をそのままデータ要求信号として I / F 制御部 23 に供給する通常状態と、一定レベル（I / F 制御部 23 が、データの出力が要求されていないと認識するレベル；本実施形態では、G N D レベル）のデータ要求信号を I / F 制御部 23 に供給する省電力状態とで動作可能なユニットである。

【0030】

電源制御部 25 は、割込信号用ゲート 26 及びデータ要求信号用ゲート 27 を、任意の状態（通常状態、省電力状態のいずれか）で動作させることが出来るユニットである。また、電源制御部 25 は、第 2 電源 19 の O N / O F F 制御を行うことが出来るユニットともなっている。

【0031】

次に、本実施形態に係る情報処理装置 10 の動作を説明する。

【0032】

情報処理装置 10 の電源が投入されると、プリンタ制御 A S I C 12 は、R O M 13 上のプログラムを R A M 14 上にロードする処理を行った後、R A M 14 上にロードしたプログラムに従って、図 2 に示した手順の処理を開始する。

【0033】

すなわち、プリンタ制御 A S I C 12 は、まず、情報処理装置 10 及び自 A S I C を通常モードで動作させるための初期化処理（ステップ S 101）を、行う。具体的には、このステップ S 101 において、プリンタ制御 A S I C 12 は、第 2 電源 19 を O N とした後、第 2 電源 19 が安定するのに要する時間として与えられている規定時間の経過を待機する。そして、プリンタ制御 A S I C 12 は、規定時間が経過したときに、自 A S I C 内の割込信号用ゲート 26、データ要求信号用ゲート 27 の双方を通常状態で動作させるための処理を行う。

【0034】

上記のような初期化処理を終えたプリンタ制御 A S I C 12 は、通常モードでの動作（ステップ S 102 及び S 103 の処理ループの実行）を開始して、「印刷要求がホスト I / F 部 16 によって受信され始める」、「操作パネル 15 が操作される」、「印刷要求がホスト I / F 部 16 によって受信されることなく所定時間が経過する」といった 3 種のイベントの発生を監視（ステップ S 102）している状態となる。

【0035】

そして、プリンタ制御 A S I C 12 は、「印刷要求がホスト I / F 部 16 によって受信されることなく所定時間が経過する」というイベント（以下、省電力モード移行要イベントと表記する）とは異なるイベントの発生を検出した場合（ステップ S 102；その他）には、ステップ S 103 にて、発生したイベントの内容に応じた処理を実行した後、再び、各種イベントの発生を監視している状態となる。なお、ステップ S 103 にてプリンタ制御 A S I C 12 が行う処理は、操作パネル 15 を制御する処理や、ホスト I / F 部 16 によって受信された印刷要求に応じた内容の印刷物をプリンタエンジン 11 に印刷させるための処理である。

10

20

30

40

50

## 【0036】

一方、省電力モード移行要イベントの発生を検出した場合（ステップS102；省電力モード移行要イベント）、プリンタ制御ASIC12は、自ASIC内の割込信号用ゲート26，データ要求信号用ゲート27の双方を省電力状態で動作させる（ステップS104）。そして、プリンタ制御ASIC12は、第2電源19をOFFとするための処理（ステップS105）を行ってから、省電力モードでの動作（ステップS106及びS107の処理ループの実行）を開始する。

## 【0037】

省電力モードでの動作を開始したプリンタ制御ASIC12は、「印刷要求がホストI/F部16によって受信され始める」，「操作パネル15が操作される」といった2種のイベントの発生を監視（ステップS106）している状態となる。 10

## 【0038】

そして、プリンタ制御ASIC12は、操作パネル15が操作された場合（ステップS106；その他）には、ステップS107にて、発生したイベントの内容（操作パネル15に対する操作内容）に応じた処理を実行した後、再び、上記した2種のイベントの発生を監視している状態に戻る。

## 【0039】

一方、通常モード移行要イベント（印刷要求がホストI/F部16によって受信される，操作パネル15が操作されるといったイベント）の発生を検出した場合（ステップS106；通常モード移行要イベント）、プリンタ制御ASIC12は、第2電源19をON 20 とするための処理（ステップS108）を行った後、規定時間（第2電源19が安定するまでの時間として与えられている時間）が経過するのを待機する（ステップS109）。そして、プリンタ制御ASIC12は、割込信号用ゲート26，データ要求信号用ゲート27の双方を通常状態で動作させる処理（ステップS110）を行ってから、通常モードでの動作（ステップS102及びS103の処理ループの実行）を開始する。

## 【0040】

以上、説明したように、この第1実施形態の情報処理装置10は、通常モードから省電力モードへの移行時に、CPU21，I/F制御部23に、所定レベルの割込信号，データ要求信号が供給される状態とされた後に、第2電源19がOFFとされる装置として構成されている。また、情報処理装置10は、省電力モードから通常モードへの移行時には 30 、第2電源19がONとされ、その出力が安定した後に、CPU21，I/F制御部23に、それぞれ、DMA制御部31からの割込信号（原割込信号），データ要求信号（原データ要求信号）が供給される状態となる装置ともなっている。

## 【0041】

従って、この情報処理装置10では、第2電源19のON/OFF制御が行われた結果として、DMA制御部31が出力する割込信号（原割込信号），データ要求信号（原データ要求信号）にノイズが載った場合にも、CPU21やI/F制御部23が異常動作を行うことがないことになる。また、この情報処理装置10の構成を採用した場合には、第2電源19によって電力が供給される部分の構成要素とする回路/ユニット/装置群を、省電力モード時に動作させる必要があるか否かといった観点だけから選択することが出来る 40 ことになる。従って、この情報処理装置10の構成を採用すれば、そのような選択が可能な分、既存の情報処理装置よりも省電力モード時の消費電力が低い情報処理装置を製造できることになる。

## 【0042】

## 《第2実施形態》

図3に示したように、本発明の第2実施形態に係る情報処理装置50は、第1電源51と常時動作部52と第2電源61と省電力部62とプリンタエンジンとを備えた装置（いわゆるプリンタ）である。

## 【0043】

この情報処理装置50を構成している第1電源51は、情報処理装置50の電源スイッ 50

チが入っている場合には、常時、機能している電源である。常時動作部 5 2 は、第 1 電源 5 1 から電力の供給を受けて動作するユニットである。常時動作部 5 2 は、電源制御部 5 3 , パネル制御部 5 4 , I / F 制御部 5 5 , データ要求信号用ゲート 5 6 , O R ゲート 5 7 , 操作パネル , ホスト I / F 部等から構成されている。

【 0 0 4 4 】

第 2 電源 6 1 は、電源制御部 5 3 からの第 2 電源制御信号により O N / O F F 制御が行われる電源である。省電力部 6 2 は、第 2 電源 6 1 から電力の供給を受けて動作するユニットである。省電力部 6 2 は、C P U 6 3 , E E P R O M 6 4 , D M A 制御部 6 5 , R O M , R A M , 画像処理部等から構成されている。

【 0 0 4 5 】

情報処理装置 5 0 ( 常時動作部 5 2 , 省電力部 6 2 ) の各構成要素は、情報処理装置 1 0 内の同名の構成要素と基本的には同じ機能を有するものである。このため、以下では、本情報処理装置 1 0 の主要な構成要素の説明のみを行うことにする。

【 0 0 4 6 】

省電力部 6 2 を構成している D M A 制御部 6 5 は、D M A 制御部 3 1 ( 図 1 参照 ) と同様に、所定量の印刷要求 ( 印刷要求を構成する所定サイズのデータ ) を受け取る準備ができた際には、データ要求信号用ゲート 5 6 に供給している原データ要求信号のレベルを変化させるユニットである。E E P R O M 6 4 は、各種の情報 ( 情報処理装置 5 0 の動作条件に関する情報等 ) を記憶しておくために、情報処理装置 5 0 内に設けられている書き換え可能な不揮発性メモリである。この E E P R O M 6 4 には、スリープフラグ ( 詳細は後述 ) 用の記憶領域が確保されている。

【 0 0 4 7 】

C P U 6 3 は、情報処理装置 5 0 内の各部を統合的に制御するユニット ( I C ) である。この C P U 6 3 は、情報処理装置 5 0 の動作モードを省電力モードとすべきことを認識した場合には、電源制御部 5 3 へ供給しているスリープ要求信号のレベルを一時的にハイレベルとするように、プログラムされている ( 詳細は後述 ) 。

【 0 0 4 8 】

常時動作部 5 2 を構成しているデータ要求信号用ゲート 5 6 は、D M A 制御部 6 5 からの原データ要求信号をそのままデータ要求信号として I / F 制御部 5 5 に供給する状態と、一定レベル ( I / F 制御部 5 5 が、データの出力が要求されていないと認識するレベル ; 本実施形態では、G N D レベル ) のデータ要求信号を I / F 制御部 5 5 に供給する状態とで動作可能なユニットである。このデータ要求信号用ゲート 5 6 は、電源制御部 5 3 からハイレベルのゲート制御信号が供給されている状況下では、前者の状態で作動し、電源制御部 5 3 からローレベルのゲート制御信号が供給されている状況下では、後者の状態で動作するように構成されている。

【 0 0 4 9 】

I / F 制御部 5 5 , パネル制御部 5 4 は、それぞれ、I / F 制御部 2 3 , パネル制御部 2 2 と基本的には同機能のユニットである。ただし、I / F 制御部 5 5 には、ホスト I / F 部によって印刷要求が受信されたことを検出した場合、O R ゲート 5 7 へ供給している信号のレベルを一時的にハイレベルとする機能が付与されている。また、パネル制御部 5 4 には、操作パネルに対する操作が行われたことを検出した場合、O R ゲート 5 7 へ供給している信号のレベルを一時的にハイレベルとする機能が付与されている。

【 0 0 5 0 】

電源制御部 5 3 は、リセット信号 ( 図示せず ) , O R ゲート 5 7 の出力である復帰要求信号 , 及び、C P U 6 3 からのスリープ要求信号の供給を受けて、第 2 電源制御信号とゲート制御信号とを出力するユニットである。なお、リセット信号とは、情報処理装置 5 0 に電源が投入されるとハイレベルとなり、ユーザによってリセットが指示された際に一時的にローレベルとなる信号のことである。

【 0 0 5 1 】

この電源制御部 5 3 は、図 4 に示したように、O R ゲート 7 1 , R S ラッチ 7 2 , 第 1

10

20

30

40

50

遅延回路 73 (本実施形態では、シフトレジスタ)、第2遅延回路 74、(本実施形態では、シフトレジスタ)、ORゲート 75、ANDゲート 76、RSラッチ 77が組み合わされたユニットとなっている。

#### 【0052】

すなわち、電源制御部 53は、図5に示したように、スリープ要求信号がハイレベルに変化した場合には、ゲート制御信号のレベルをローレベルに変化させ、その後、 $T_s$ 時間(第1遅延回路 73による遅延時間)が経過したときに、第2電源制御信号のレベルをローレベルに変化させるユニットとなっている。また、電源制御部 53は、復帰要求信号がハイレベルに変化した場合には、第2電源制御信号のレベルをハイレベルに変化させ、その後、 $T_w$ 時間(第2遅延回路 73による遅延時間)が経過したときに、ゲート制御信号のレベルをハイレベルに変化させるユニットともなっている。

10

#### 【0053】

そして、省電力部 62内のCPU 63は、自身に電力が供給され始めた場合(第2電源がONとなった場合)、図6に示した手順の処理を行うように、プログラムされている。

#### 【0054】

すなわち、電力の供給が開始されたCPU 63は、まず、EEPROM 64上のスリープフラグを読み出す処理(ステップS101)を行う。そして、CPU 63は、読み出しatスリープフラグがON(実際には“1”)であるかOFF(実際には“0”)であるかを判断(ステップS102)し、スリープフラグがONでなかった場合(ステップS102; NO)には、通常の初期化処理(ステップS105)を行う。ここで、通常の初期化処理とは、情報処理装置 50内の各部を全て初期化する処理のことである。

20

#### 【0055】

一方、スリープフラグがONであった場合(ステップS102; YES)、CPU 63は、EEPROM 64上のスリープフラグをOFFに書き換える処理(ステップS103)と、省電力部のみを初期化する処理(ステップS104)とを行う。

#### 【0056】

ステップS104或いはS105の処理を終えたCPU 63は、「印刷要求が受信されることも、操作パネルが操作されることもなく、所定時間が経過する」というイベント(以下、省電力モード移行要イベントと表記する)を含む各種イベントの発生を監視しつつ、発生したイベントに応じた内容の処理を行う状態(ステップS106及びS107の処理ループを実行している状態)となる。

30

#### 【0057】

そして、CPU 63は、省電力モード移行要イベントの発生を検出した場合(ステップS106; 省電力移行要イベント)には、EEPROM 64上のスリープフラグをONに書き換えた後に、スリープ要求を発行する(スリープ要求信号のレベルを一時的にハイレベルとする)処理(ステップS108)を行う。既に説明したように、電源制御部 53(図3、図4参照)は、スリープ要求信号がハイレベルに変化した場合には、ゲート制御信号のレベルをローレベルに変化させた後、 $T_s$ 時間後に、第2電源制御信号のレベルをローレベルに変化させるユニットとなっている。このため、ステップS108の処理が行われると、ゲート制御信号が供給されているデータ要求信号用ゲート 56が、一定レベル(I/F制御部 55が、データの出力が要求されていないと認識するレベル)のデータ要求信号をI/F制御部 55に供給する状態での動作を開始した後、 $T_s$ 時間後に、第2電源 61がOFFとされることになる。

40

#### 【0058】

以上、説明したように、この第2実施形態の情報処理装置 50は、通常モードから省電力モードへの移行時に、所定レベルのデータ要求信号がI/F制御部 55に供給される状態とされた後に、第2電源 61がOFFとされる装置となっている。また、情報処理装置 50は、省電力モードから通常モードへの移行時には、第2電源 61がONとされ、その出力が安定した後に、I/F制御部 55に、DMA制御部 65からのデータ要求信号(原データ要求信号)が供給される状態となる装置ともなっている。

50

## 【 0 0 5 9 】

従って、この情報処理装置 5 0 では、第 2 電源 6 1 の O N / O F F 制御が行われた結果として、D M A 制御部 6 5 が出力するデータ要求信号（原データ要求信号）にノイズが載った場合にも、I / F 制御部 5 5 が異常動作を行うことがないことになる。また、この情報処理装置 5 0 は、C P U 6 3 が省電力部 6 2 に含まれている装置であるため、C P U 2 1 が通常動作部に含まれている情報処理装置 1 0 よりも、省電力モード時の消費電力が少ない装置として動作することになる。

## 【 図面の簡単な説明 】

## 【 0 0 6 0 】

【 図 1 】 本発明の第 1 実施形態に係る情報処理装置の構成図。

10

【 図 2 】 第 1 実施形態に係る情報処理装置の動作手順を示した流れ図。

【 図 3 】 本発明の第 2 実施形態に係る情報処理装置の構成図。

【 図 4 】 第 2 実施形態に係る情報処理装置が備える電源制御部の構成図。

【 図 5 】 第 2 実施形態に係る情報処理装置が備える電源制御部の動作の説明図。

【 図 6 】 第 2 実施形態に係る情報処理装置内の C P U の動作手順を示した流れ図。

【 図 7 】 従来の、電力供給遮断方式を採用した情報処理装置の問題点の説明図。

## 【 符号の説明 】

## 【 0 0 6 1 】

1 0 , 5 0 情報処理装置

1 1 プリンタエンジン、 1 2 プリンタ制御 A S I C

20

1 3 R O M、 1 4 , 1 7 R A M、 1 5 操作パネル、 1 6 ホスト I / F 部

1 8 , 5 1 第 1 電源、 1 9、6 1 第 2 電源、 2 1、6 3 C P U

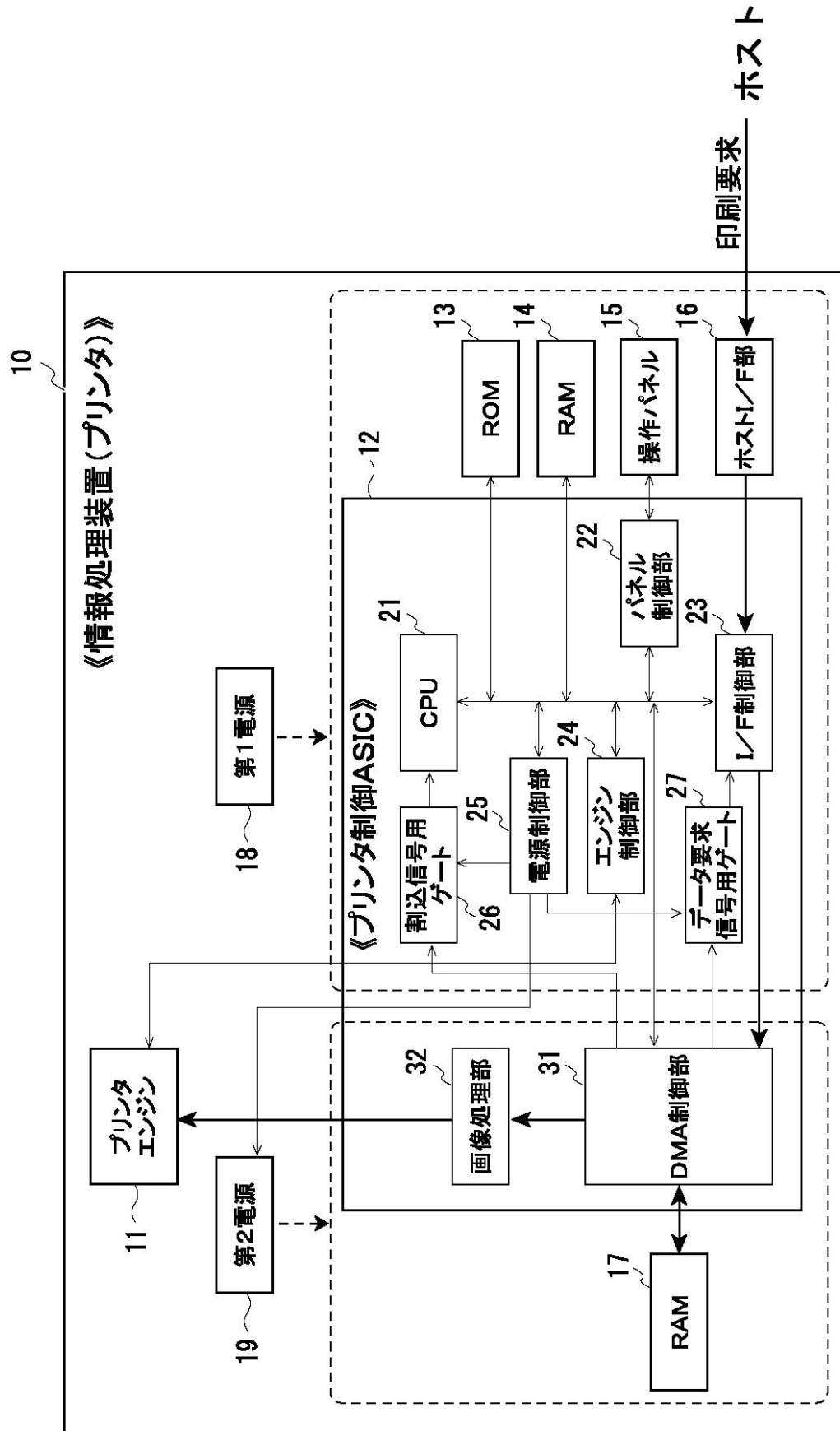
2 2 , 5 4 パネル制御部

2 3 , 5 5 I / F 制御部、 2 4 エンジン制御部、 2 5 , 5 3 電源制御部

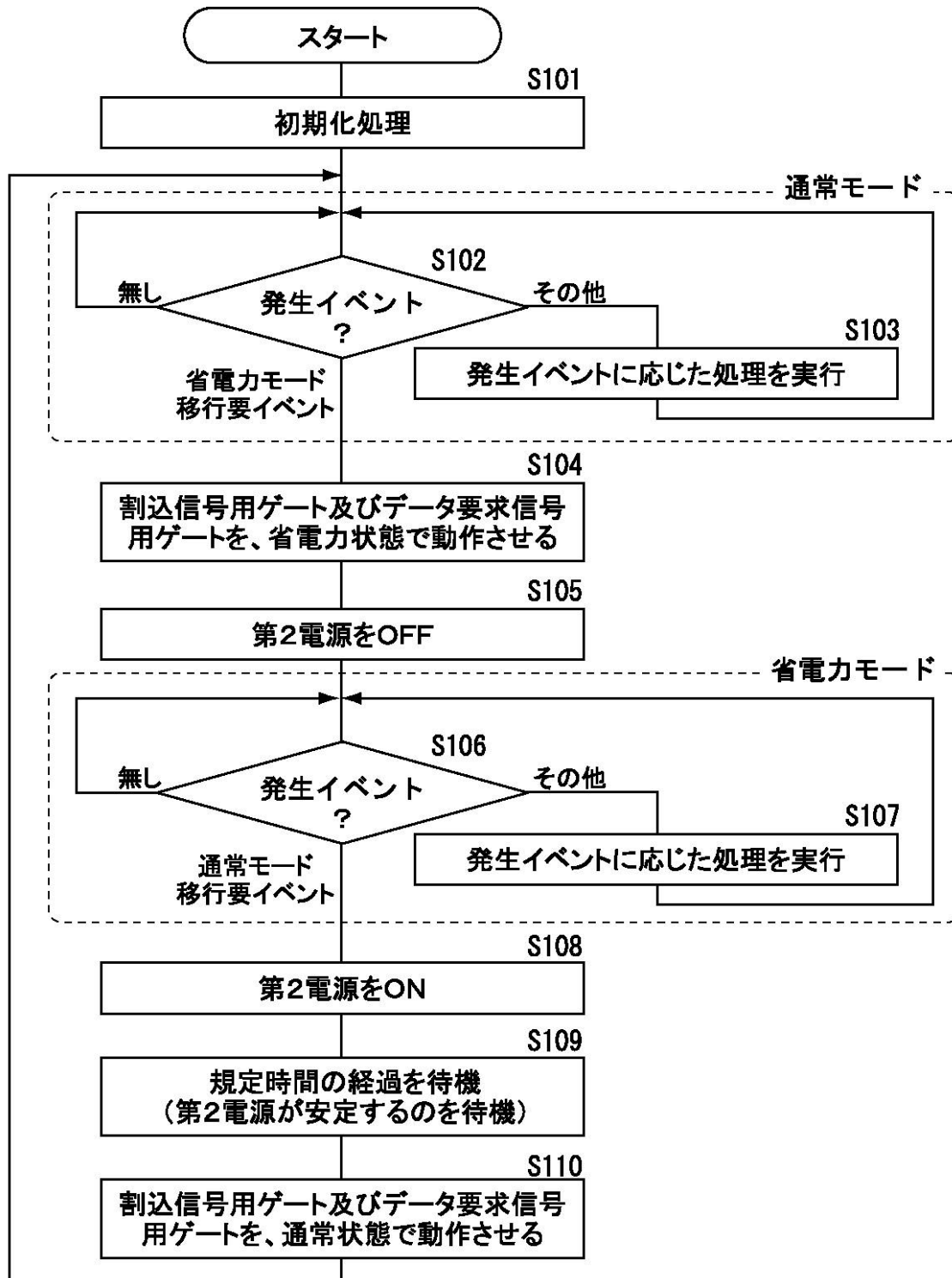
2 6 , 5 6 割込信号用ゲート、 2 7 データ要求信号用ゲート

3 1 , 6 5 D M A 制御部、 3 2 画像処理部、 5 7 O R ゲート

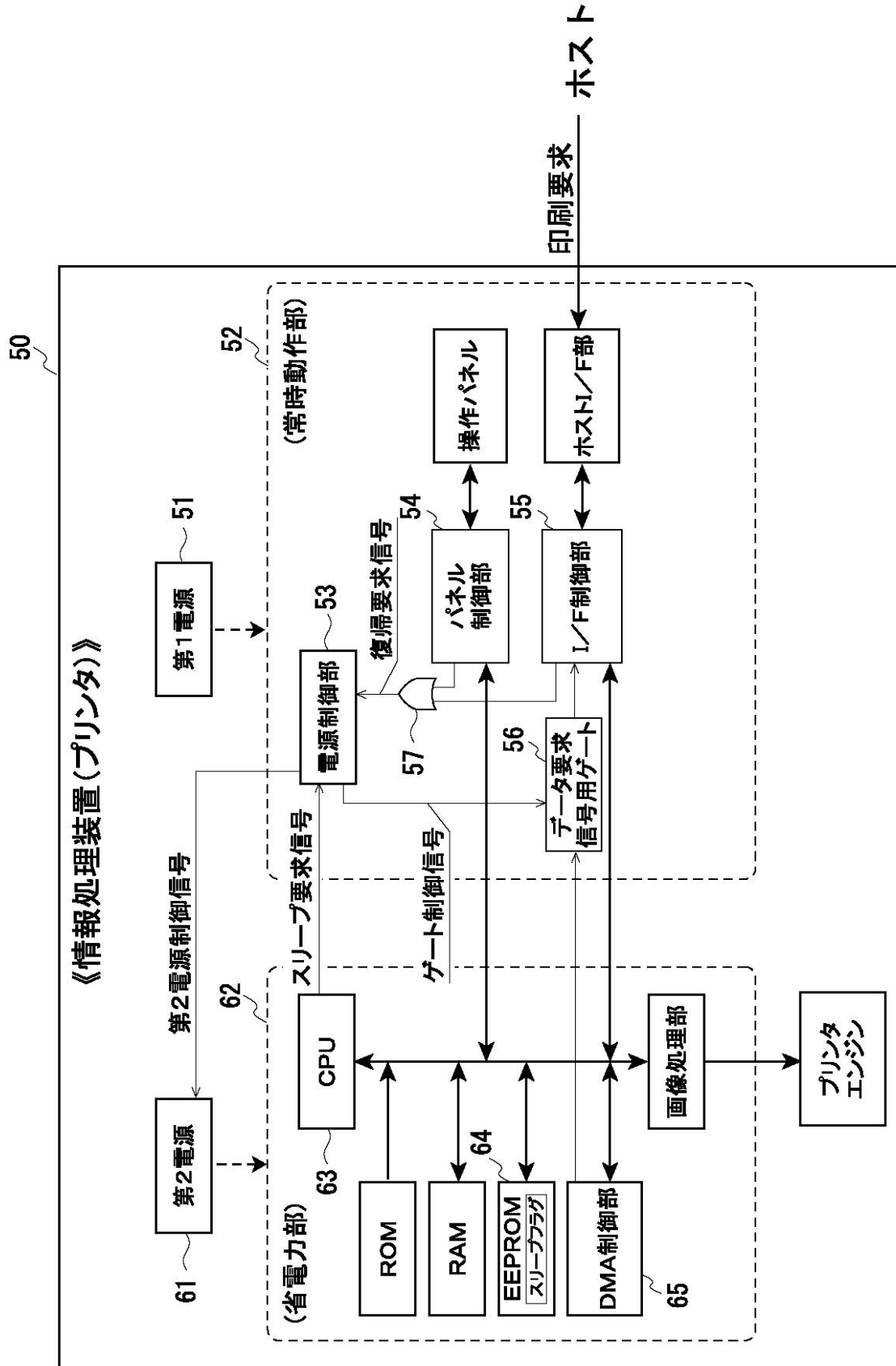
【図 1】



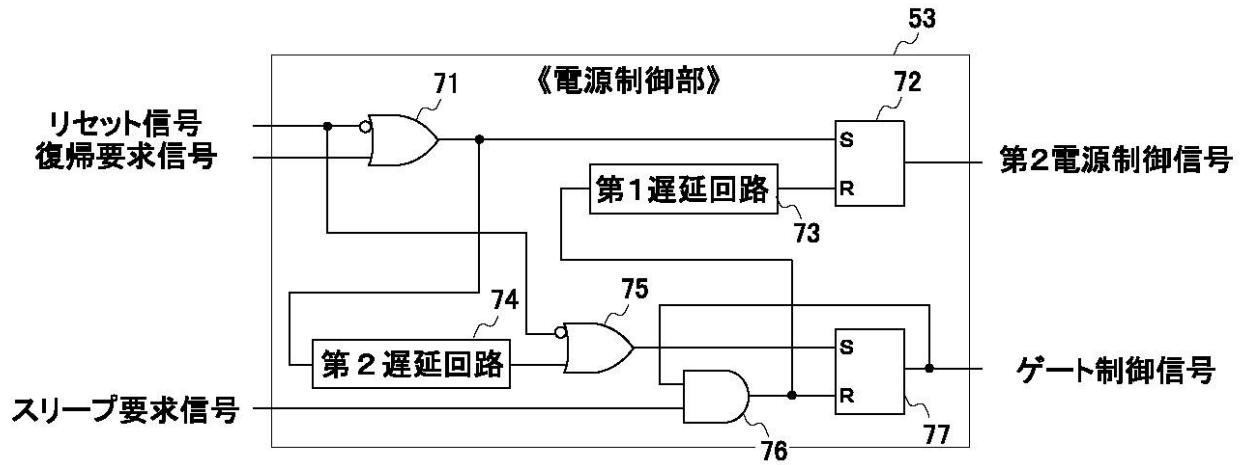
【図 2】



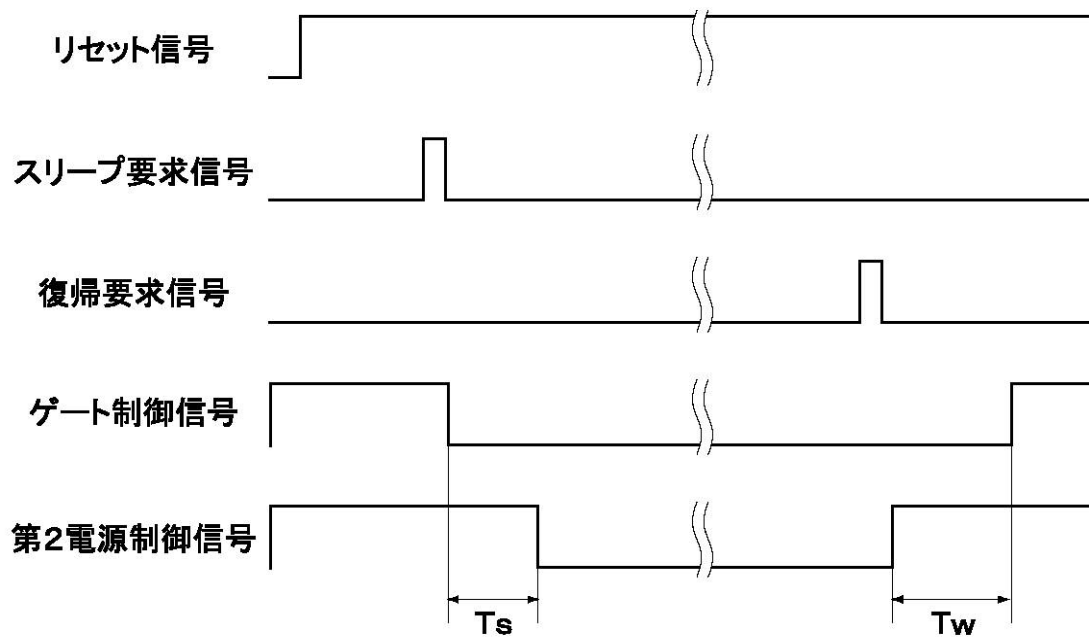
【図 3】



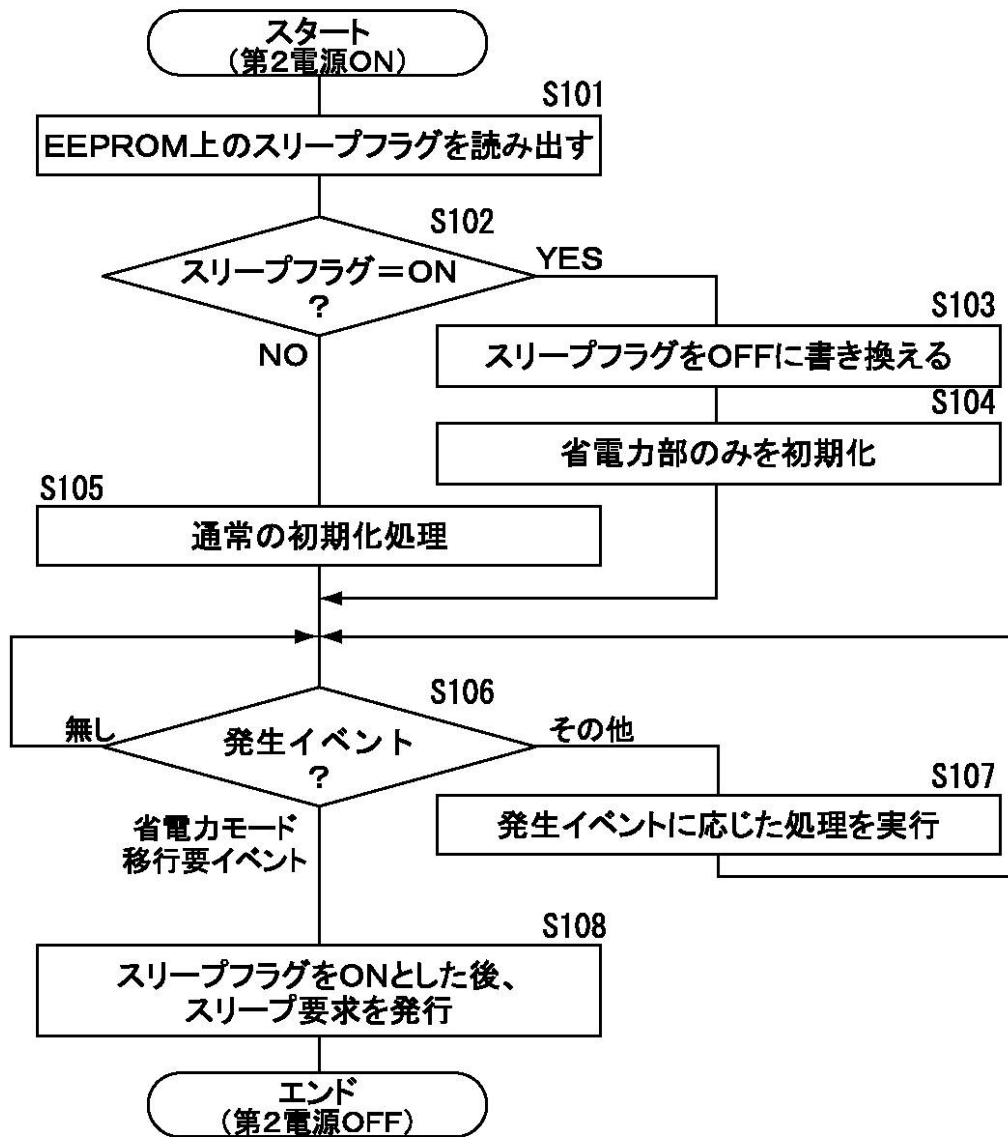
【 図 4 】



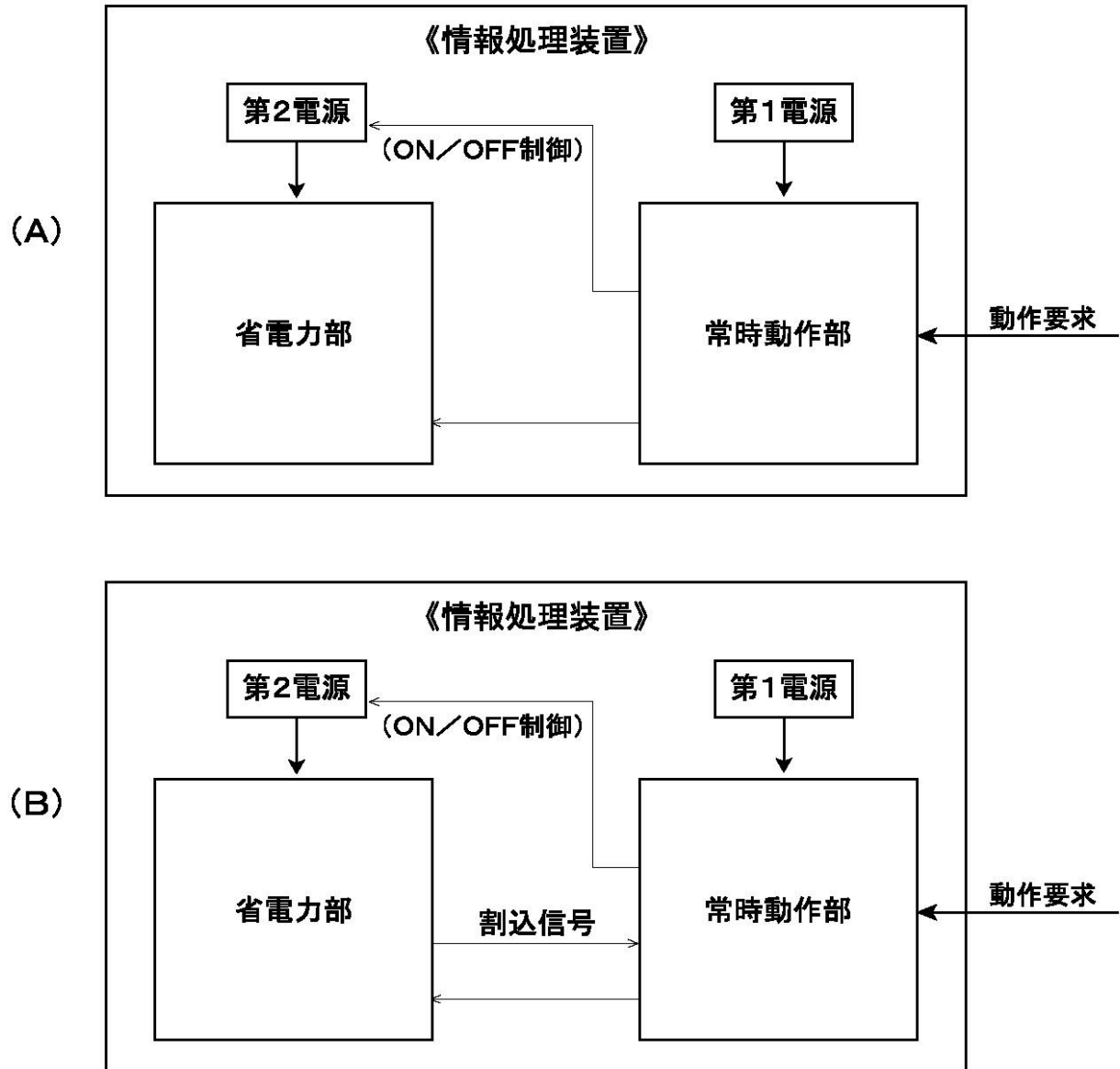
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

【要約の続き】

ておく。

【選択図】 図 2