



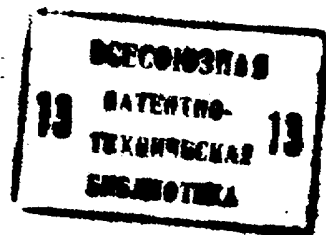
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1177814 A

(51) G 06 F 11/08

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3716973/24-24

(22) 27.03.84

(46) 07.09.85. Бюл. № 33

(72) А.В.Дрозд, Е.Л.Полин, В.Л.Панченко, В. А. Минченко и Ю. Г. Клименко

(53) 681.3(088.8)

(56) Авторское свидетельство СССР № 411454, кл. G 06 F 11/10, 1970.

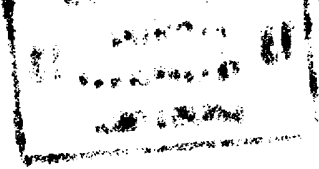
Авторское свидетельство СССР № 595737, кл. G 06 F 11/08, 1975.

(54)(57) УСТРОЙСТВО ДЛЯ КОНТРОЛЯ УМНОЖЕНИЯ ЧИСЕЛ ПО МОДУЛЮ m , содержащее регистры контрольных разрядов множимого и множителя, четыре узла сложения по модулю m , два узла вычитания по модулю m , узел умножения по модулю m , три узла свертки по модулю m , блок сравнения, причем вход первого узла свертки по модулю m объединен с первым входом первого узла сложения по модулю m и является входом порядка множимого устройства, вход второго узла свертки по модулю m объединен с первым входом второго узла сложения по модулю m и является входом порядка множителя устройства, вторые входы первого и второго узлов сложения по модулю m являются входами мантиссы множимого и множителя устройства соответственно, выходы первого и второго узлов сложения по модулю m соединены соответственно с информационными входами регистра контрольных разрядов множимого и регистра контрольных

разрядов множителя, выходы которых соединены с первыми входами первого и второго узлов вычитания по модулю m соответственно, выход первого узла свертки по модулю m соединен с первым входом третьего узла сложения по модулю m и вторым входом первого узла вычитания по модулю m , выход которого соединен с первым входом узла умножения по модулю m , второй вход которого соединен с выходом второго узла вычитания по модулю m , второй вход которого соединен с выходом второго узла свертки по модулю m и вторым входом третьего узла сложения по модулю m , выход которого соединен с первым входом четвертого узла сложения по модулю m , второй вход которого соединен с выходом узла умножения по модулю m , выход третьего узла свертки по модулю m соединен с первым входом блока сравнения, выход которого является выходом неисправности устройства, вход третьего узла свертки по модулю m является входом результата устройства, отличающееся тем, что, с целью повышения точности контроля, в него введены сумматор по модулю два, группа сумматоров по модулю два, четвертый узел свертки по модулю m и третий узел вычитания по модулю m , причем первый и второй входы сумматора по модулю два являются соответственно входами знака множимого и множителя соответственно, вход четвертого узла свертки по модулю m является входом отбрасываемых разрядов результата устройства, выходы контрольных разрядов четвертого

СС
SU (11) 1177814 A

узла свертки по модулю m соединены с первыми входами соответствующих сумматоров по модулю два группы, вторые входы которых объединены и соединены с выходом сумматора по модулю два, выходы четвертого узла сложения по модулю m соединены с первой



1

Изобретение относится к вычислительной технике и может быть использовано в арифметических устройствах.

Целью изобретения является повышение точности контроля.

На чертеже приведена структурная схема устройства для контроля умножения по модулю m .

Устройство содержит первый узел 1 сложения по модулю m , второй узел 2 сложения по модулю m , первый узел 3 свертки по модулю m , второй узел 4 свертки по модулю m , регистры 5 и 6 контрольных разрядов множимого и множителя, первый узел 7 вычитания по модулю m , второй узел 8 вычитания по модулю m , четвертый узел 9 свертки по модулю m , сумматор 10 по модулю два, группу 11 сумматоров по модулю два, узел 12 умножения по модулю два, третий узел 13 сложения по модулю m , четвертый узел 14 сложения по модулю m , третий узел 15 свертки по модулю m , третий узел 16 вычитания по модулю m , вход 17 порядка множимого устройства, вход 18 порядка множителя устройства, вход 19 результата устройства, входы 20 и 21 мантииссы множимого и множителя устройства, вход 22 отбрасываемых разрядов результата устройства, входы 23 и 24 знака множимого и множителя, блок 25 сравнения, выход 26 неисправности устройства.

Устройство для контроля умножения чисел по модулю m работает следующим образом.

В начальный момент на входы 20 и 21 мантиисс множимого и множителя устройства поступают соответственно обратные коды мантииссы множимого и множителя, а на входы 17 и 18 уст-

группой входов третьего узла вычитания по модулю m , вторая группа входов которого соединена с выходами сумматоров по модулю два группы, выход третьего узла вычитания по модулю m соединен с вторым входом блока сравнения.

2

ройства - обратные коды порядков множимого и множителя.

Первый узел 1 сложения по модулю m осуществляет суммирование по модулю кодов мантииссы и порядка множимого, результат записывается на регистр 5 контрольных разрядов множимого.

Второй узел 2 сложения по модулю m осуществляет суммирование по модулю кодов мантииссы и порядка множителя, результат записывается на регистр 6 контрольных разрядов множителя.

Первый и второй узлы 7 и 8 вычитания по модулю m формируют соответственно контрольные разряды мантиисс множимого и множителя с помощью первого и второго узлов 3 и 4 свертки по модулю m .

Контрольные разряды мантиисс множителя и множимого перемножаются узлом 12 умножения, формируя контрольные разряды мантииссы результата.

Третий узел 13 сложения по модулю m формирует контрольные разряды порядка результата.

Сумматор 10 по модулю два формирует код знака результата по кодам знака множимого и множителя, поступающим на входы 23 и 24 устройства.

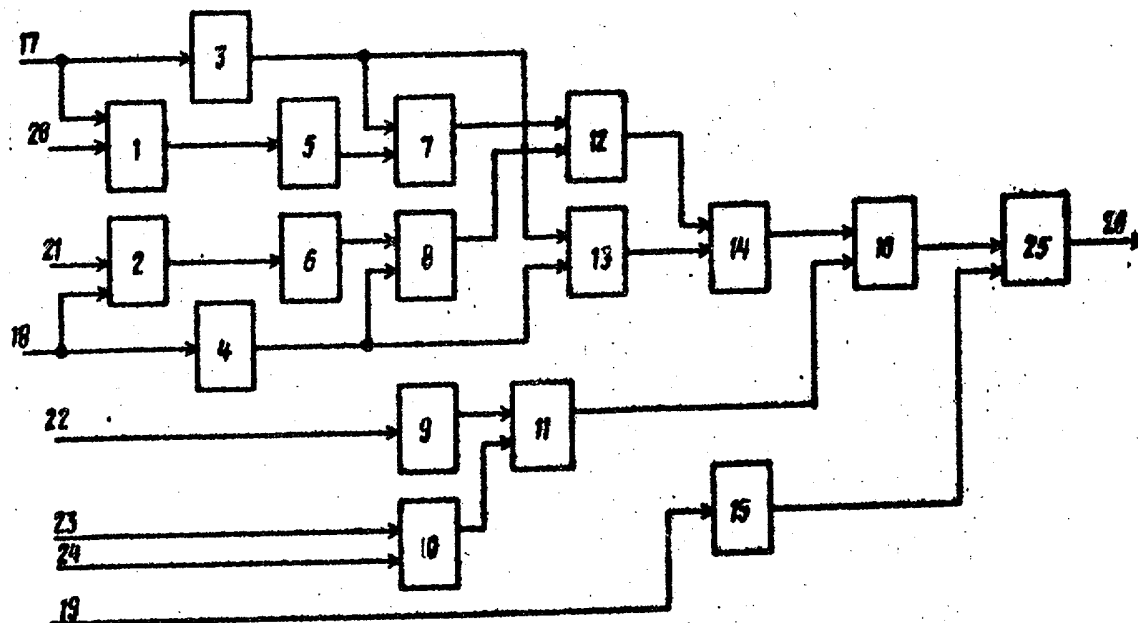
Четвертый узел 9 свертки по модулю m формирует контрольные разряды отбрасываемой части результата, которые поступают на входы сумматоров по модулю два группы 11, где складываются с сигналом с выхода сумматора 10 по модулю два.

Четвертый узел 14 сложения по модулю два и третий узел 16 вычитания по модулю m осуществляют формирование ожидаемых контрольных разрядов результата.

Результат умножения поступает на вход 19 устройства и преобразуется третьим узлом 15 свертки по модулю m .

Ожидаемые и реальные контрольные разряды сравниваются блоком 25 сравнения, выход которого является выходом 26 неисправности устройства.

5



Редактор Л.Гратилло	Составитель В.Гречнев Техред А.Бабинец	Корректор А.Обручар
Заказ 5554/48	Тираж 710	Подписное
ВНИИПИ Государственного комитета СССР по делам изобретений и открытий 113035, Москва, Ж-35, Раушская наб., д. 4/5		
Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4		